



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0054189  
(43) 공개일자 2008년06월17일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)  
G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2006-0126455

(22) 출원일자 2006년12월12일  
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자

김진형  
경기 고양시 일산구 마두1동 880-14번지

(74) 대리인  
특허법인로얄

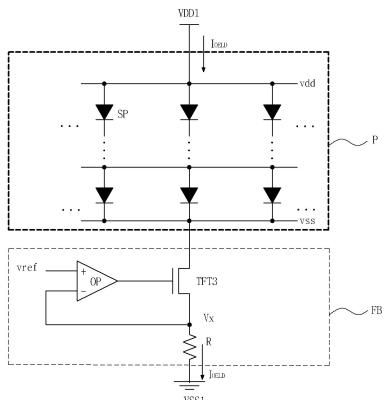
전체 청구항 수 : 총 9 항

## (54) 유기전계발광표시장치

## (57) 요 약

본 발명은, 제1전원라인, 제2전원라인, 스캔라인 및 데이터라인을 포함하는 신호라인들의 교차에 의해 한정되는 영역에 위치하는 복수개의 서브 픽셀들을 포함하는 표시부; 제1전원라인 및 제2전원라인을 통하여 상기 표시부에 구동에 필요한 전원을 공급하는 제1 및 제2전원공급부; 및 상기 표시부와 상기 제1 또는 제2전원공급부 사이에 위치하며, 트랜지스터, 연산증폭기 및 저항기를 포함하는 케화 회로부를 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도1



## 특허청구의 범위

### 청구항 1

제1전원라인, 제2전원라인, 스캔라인 및 데이터라인을 포함하는 신호라인들의 교차에 의해 한정되는 영역에 위치하는 복수개의 서브 핵셀들을 포함하는 표시부;

제1전원라인 및 제2전원라인을 통하여 상기 표시부에 구동에 필요한 전원을 공급하는 제1 및 제2전원공급부; 및 상기 표시부와 상기 제1 또는 제2전원공급부 사이에 위치하며, 트랜지스터, 연산증폭기 및 저항기를 포함하는 궤환 회로부를 포함하는 유기전계발광표시장치.

### 청구항 2

제1항에 있어서,

상기 연산증폭기에 참조전압을 공급하는 제3전원공급부를 더 포함하고,

상기 연산증폭기는 제3전원라인을 통하여 상기 참조전압을 공급받는 유기전계발광표시장치.

### 청구항 3

제2항에 있어서,

상기 궤환 회로부의 트랜지스터는 표시부에 제1전극이 연결되고,

상기 연산증폭기는 상기 제3전원라인에 제1단이 연결되고 상기 트랜지스터의 제2전극에 제2단이 연결되며 상기 트랜지스터의 게이트에 출력단이 연결되고,

상기 저항기는 상기 연산증폭기의 제2단과 상기 트랜지스터의 제2전극이 접속하는 노드에 일단이 연결되며 상기 제1 또는 제2전원라인에 타단이 연결되는 유기전계발광표시장치.

### 청구항 4

제3항에 있어서, 상기 연산증폭기는,

상기 제1단에 걸린 상기 참조전압과 상기 제2단에 걸린 노드 전압에 따라 상기 트랜지스터를 제어하는 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 5

제1항에 있어서,

상기 서브핵셀은 상기 스캔라인으로부터의 선택 신호에 응답하여 상기 데이터라인으로부터의 데이터 신호를 전달하는 제1트랜지스터,

상기 제1트랜지스터를 통해 수신되는 데이터 신호를 저장하기 위한 커패시터,

상기 커패시터에 저장된 데이터 신호에 따라 구동 전류를 발생하기 위한 제2 트랜지스터 및

상기 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하는 유기전계발광표시장치.

### 청구항 6

스캔라인으로부터의 선택 신호에 응답하여 데이터라인으로부터의 데이터 신호를 전달하는 제1트랜지스터, 상기 제1트랜지스터를 통해 수신되는 데이터 신호를 저장하기 위한 커패시터, 상기 커패시터에 저장된 데이터 신호에 따라 구동 전류를 발생하기 위한 제2 트랜지스터 및 상기 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하고, 제1전원라인 및 제2전원라인을 통하여 전원을 공급받는 서브 핵셀; 및

상기 제1전원라인 또는 제2전원라인과 상기 서브 핵셀 사이에 위치하며, 트랜지스터, 연산증폭기 및 저항기를 포함하는 궤환 회로부를 포함하는 유기전계발광표시장치.

### 청구항 7

제6항에 있어서,

상기 케환 회로부의 연산증폭기는,

상기 연산증폭기에 참조전압을 공급하는 참조전압을 공급하는 제3 전원라인을 더 포함하는 유기전계발광표시장치.

### 청구항 8

제7항에 있어서,

상기 케환 회로부의 트랜지스터는 서브 피셀에 제1전극이 연결되고,

상기 연산증폭기는 상기 제3전원라인에 제1단이 연결되고 상기 트랜지스터의 제2전극에 제2단이 연결되며 상기 트랜지스터의 게이트에 출력단이 연결되고,

상기 저항기는 상기 연산증폭기의 제2단과 상기 트랜지스터의 제2전극이 접속하는 노드에 일단이 연결되며 상기 제1 또는 제2전원라인에 타단이 연결되는 유기전계발광표시장치.

### 청구항 9

제8항에 있어서,

상기 연산증폭기는,

상기 제2단에 걸린 상기 참조전압과 상기 제1단에 걸린 노드 전압에 따라 상기 트랜지스터를 제어하는 것을 특징으로 하는 유기전계발광표시장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

<13>

본 발명은 유기전계발광표시장치에 관한 것이다.

<14>

최근, 평판표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정 디스플레이(Liquid Crystal Display: LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 전계방출표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Device) 등과 같은 여러 가지의 평면형 디스플레이가 실용화되고 있다.

<15>

유기전계발광표시장치(이하 OLED로 표기)를 구동하는 방식에는 수동 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor)(이하 트랜지스터로 표기)를 이용한 능동 매트릭스(active matrix) 방식이 있다.

<16>

수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 트랜지스터를 각 ITO(Indium Tin Oxide) 화소 전극에 연결하고 트랜지스터의 게이트 전극에 연결된 커패시터에 유지된 전압에 따라 유기발광다이오드가 발광한다.

<17>

능동 매트릭스 방식(이하, AMOLED)의 경우 일반적으로 2개 이상의 트랜지스터(예를 들면, 스위칭 및 구동 트랜지스터), 커패시터 및 유기발광다이오드(OLED)로 구성된다.

<18>

종래 능동 매트릭스 방식 유기전계발광표시장치의 경우, 구동시 패널 내에 흐르는 전류에 의하여 패널의 온도가 상승하거나, 구동 트랜지스터의 문턱 전압의 변화 등 여러가지 요인의 영향으로 인하여 패널 내에 흐르는 전류의 양이 증가하는 현상들이 발생하였다.

<19>

이와 같은 전류의 증가는 원하는 전류보다 많은 양의 전류가 흐르게 되어 휘도 불균일 현상을 유발하고, 이런 현상이 오래 지속되어 패널의 수명을 저하시키는 원인이 되었다.

## 발명이 이루고자 하는 기술적 과제

<20> 상술한 문제점을 해결하기 위한 본 발명의 목적은, 화면의 품질을 향상시키고 수명을 증가시킬 수 있는 유기전계발광표시장치를 제공하는 것이다.

### 발명의 구성 및 작용

<21> 상기 목적을 달성하기 위하여, 본 발명은, 제1전원라인, 제2전원라인, 스캔라인 및 데이터라인을 포함하는 신호라인들의 교차에 의해 한정되는 영역에 위치하는 복수개의 서브 픽셀들을 포함하는 표시부; 제1전원라인 및 제2전원라인을 통하여 상기 표시부에 구동에 필요한 전원을 공급하는 제1 및 제2전원공급부; 및 상기 표시부와 상기 제1 또는 제2전원공급부 사이에 위치하며, 트랜지스터, 연산증폭기 및 저항기를 포함하는 케환 회로부를 포함하는 유기전계발광표시장치를 제공한다.

<22> 또한, 본 발명은, 스캔라인으로부터의 선택 신호에 응답하여 데이터라인으로부터의 데이터 신호를 전달하는 제1트랜지스터, 상기 제1트랜지스터를 통해 수신되는 데이터 신호를 저장하기 위한 커패시터, 상기 커패시터에 저장된 데이터 신호에 따라 구동 전류를 발생하기 위한 제2 트랜지스터 및 상기 구동 전류에 따라 발광 동작을 수행하기 위한 유기발광다이오드를 포함하고, 제1전원라인 및 제2전원라인을 통하여 전원을 공급받는 서브 픽셀; 및

<23> 상기 제1전원라인 또는 제2전원라인과 상기 서브 픽셀 사이에 위치하며, 트랜지스터, 연산증폭기 및 저항기를 포함하는 케환 회로부를 포함하는 유기전계발광표시장치를 제공한다.

<24> <제1 실시예>

<25> 도 1은 본 발명의 제1실시예에 따른 유기전계발광표시장치의 개략적인 회로도이다.

<26> 도 1을 참조하면, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 복수의 서브 픽셀(SP)을 포함하는 표시부(P)를 포함한다.

<27> 그리고 표시부(P)에는 구동에 필요한 전원을 공급하는 제1 및 제2전원공급부(VDD,VSS)가 연결되며, 제1전원공급부(VDD)와 제2전원공급부(VSS)는 각각 제1전원라인(vdd) 및 제2전원라인(vss)들을 통하여, 표시부(P)에 전원을 공급한다.

<28> 그리고 케환 회로부(FB)는 표시부(P)와 제2전원공급부(VSS) 사이에 위치하여 표시부(P)에 흐르는 전류의 양을 조절한다.

<29> 여기서, 케환 회로부(FB)는 트랜지스터(TFT3), 연산증폭기(OP) 및 저항기(R)를 포함하고, 연산증폭기(OP)에 참조전압을 공급하는 제3전원라인(vref)을 더 포함한다. 제3전원라인(vref)은 제3전원공급부(도시 안됨)과 전기적으로 연결된다.

<30> 한편, 개략적으로 도시된 제1전원공급부(VDD), 제2전원공급부(VSS) 및 제3전원공급부(도시 안됨)는 구동장치 내에 포함된 하나의 전원공급부에서 출력되며, 이는 각기 다른 출력 전원값을 갖는 것일 수도 있음을 참조한다.

<31> 이와 같은 케환 회로부(FB)는 스캔라인과 데이터라인에 스캔신호와 데이터신호를 공급하는 구동장치(미도시) 또는 표시부(P)가 형성된 기판 상에 위치할 수 있다.

<32> 도 2는 본 발명의 제1실시예에 따른 유기전계발광표시장치의 서브 픽셀 및 케환 회로부를 도시한 회로도로서, 이를 참조하여, 본 발명의 제1실시예에 따른 유기전계발광표시장치를 상세히 설명한다.

<33> 본 발명의 제1실시예에 따른 유기전계발광표시장치의 서브픽셀(SP)은 둘 이상의 트랜지스터(TFT1,TFT2)와, 커패시터(C)와, 유기발광다이오드(D)를 포함한다. 서브 픽셀에 포함된 둘 이상의 트랜지스터(TFT1,TFT2)는 스위칭 트랜지스터(TFT1)와 구동 트랜지스터(TFT2)로 구분된다.

<34> 여기서, 스위칭 트랜지스터(TFT1)는 스캔라인(SCAN)에 게이트가 연결되고 데이터라인(DATA)에 제1전극이 연결된다. 그리고 구동 트랜지스터(TFT2)는 스위칭 트랜지스터(TFT1)의 제2전극에 게이트가 연결된다. 그리고 커패시터(C)는 구동 트랜지스터(TFT2)의 게이트와 제2전극 사이에 연결된다. 그리고 유기발광다이오드(D)는 제1전원라인(vdd)에 애노드가 연결되고 구동 트랜지스터(TFT2)의 제1전극에 캐소드가 연결된다.

<35> 케환 회로부는 트랜지스터(TFT3), 연산증폭기(OP), 저항기(R) 및 연산증폭기(OP)에 참조전압을 공급하는 제3전

원라인(vref)을 포함한다.

- <36> 여기서, 트랜지스터(TFT3)는 구동 트랜지스터(TFT2)의 제2전극에 제1전극이 연결된다. 그리고 연산증폭기(OP)는 제3전원라인(vref)에 제1단이 연결되고 트랜지스터(TFT3)의 제2전극에 제2단이 연결되며 트랜지스터(TFT3)의 게이트에 출력단이 연결된다. 그리고 저항기(R)는 연산증폭기(OP)의 제2단과 트랜지스터(TFT3)의 제2전극이 접속하는 노드(Vx)에 일단이 연결되며 제2전원라인(vss)에 타단이 연결된다.
- <37> 한편, 제1전원라인(vdd) 제2전원라인(vss) 및 제3전원라인(vref)은, 도시되어 있진 않지만 각각 제1, 제2 및 제3전원공급부에 전기적으로 연결될 수 있으며, 이들은 구동장치 내에 포함된 하나의 전원공급부에서 출력될 수 있음을 참조한다.
- <38> 서브 픽셀에 포함된 트랜지스터들(TFT1,TFT2)의 구조를 개략적으로 설명하면, 이는 일반적으로 기판 상에, 반도체층, 게이트 절연막인 제1절연막, 게이트 전극, 층간 절연막인 제2절연막, 소오스 전극 및 드레인 전극을 포함한다. 트랜지스터들(TFT1,TFT2)은 저온 폴리 실리콘 또는 아몰포스 실리콘 등으로 형성될 수 있음을 참고한다. 덧붙여, 트랜지스터들(TFT1,TFT2)의 소오스 전극과 드레인 전극 중 어느 하나는 콘택홀을 통하여 화소전극과 전기적으로 연결되어 있음을 참고한다.
- <39> 한편, 트랜지스터들은 앞서 설명한 바와 같이 스위칭 트랜지스터(TFT1), 구동 트랜지스터(TFT2) 등으로 구분되며, 일반적으로 2개 이상의 트랜지스터(TFT1,TFT2)와 1개의 커페시터(C)인 "2T1C"로 하나의 서브 픽셀을 형성할 수 있지만 이에 한정되진 않음을 참고한다.
- <40> 이어서, 유기발광다이오드(D)의 구조를 개략적으로 설명하면, 이는 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL) 및 전자주입층(EIL)과 같은 공통막 사이에 유기 발광층(EML)이 개재된 것을 포함한다. 일반적으로, 공통막은 애노드 전극이 되는 구동 트랜지스터(TFT2)의 화소전극과 캐소드 전극 사이에 선택적으로 형성된다.
- <41> 한편, 하나의 서브 픽셀(Sub-Pixel)은 하나의 유기발광다이오드(D)를 포함한다. 하나의 서브 픽셀 각각은 적색(R), 녹색(G), 청색(B)을 발광하는데, 이와 같이 적색, 녹색, 청색을 발광하는 서브 픽셀들은 하나의 픽셀로 정의된다.
- <42> 본 발명의 제1 실시예에 따른 유기전계발광표시장치의 동작 설명을 하면 다음과 같다. (도 1 및 도 2 함께 참조)
- <43> 표시부(P)에 형성된 각각의 서브 픽셀(SP)은 구동장치(미도시)와 전기적으로 연결된 제1전원라인(vdd) 및 제2전원라인(vss)을 통해 전원전압과 접지전압을 공급받고, 스캔라인(SCAN)과 데이터라인(DATA)을 통해 스캔 신호와 데이터 신호를 공급받아 유기발광다이오드(D)가 발광함으로써 원하는 영상을 표현하게 된다.
- <44> 이때, 케환 회로부(BP)는 연산증폭기(OP)의 제1단에 연결된 제3전원라인(vref)를 통하여 참조전압(Vref)을 공급받고, 참조전압(Vref1)과 제2단에 걸린 노드(Vx) 전압을 비교하고, 비교 결과값에 따라 트랜지스터(TFT3)를 제어하게 된다.
- <45> 여기서, 연산증폭기(OP)의 제1단에 걸린 참조전압(Vref1)이 제2단에 걸린 노드(Vx) 전압보다 크거나 같으면 트랜지스터(TFT3)는 터-온 된다. 반면, 연산증폭기(OP)의 제1단에 걸린 참조전압(Vref1)이 제2단에 걸린 노드(Vx) 전압보다 크면 트랜지스터(TFT3)는 터-온된다.
- <46> 이를 간략한 식으로 나타내면, 다음의 수학식 1과 같다.

### 수학식 1

- <47>  $V_{ref1} \leq V_x$  이면, TFT 는 TURN OFF,
- <48>  $V_{ref1} > V_x$  이면, TFT 는 TURN ON
- <49> 여기서, 참조전압인 "Vref1"는 구동장치(미도시)에 포함된 전원공급부(미도시)로부터 공급받을 수 있고, 참조전압 값은 미리 설정되어 있는 루프 테이블 등을 참조하여 공급받을 수 있다. 여기서, 노드(Vx) 전압은  $(I_{LED}) \times R_o$  된다.
- <50> 본 발명의 제1실시예에 따른 유기전계발광표시장치가 정상적으로 동작할 때, 발광다이오드(D)에는 정상적인 양의 전류가 흐르기 때문에, 케환 회로부(FB)의 트랜지스터(TFT3)는 터-온된다. 따라서, 제2전원공급부(VSS)와 연결되어 전류가 계속적으로 흐를 수 있다.

- <51> 그러나, 표시부(P)가 지속적으로 영상을 표현함에 따라 패널의 온도가 상승하여 패널에 흐르는 전류( $I_{OLED}$ )의 양이 증가한 경우, 노드(Vx)의 전압이 커지기 때문에, 케환 회로부(FB)의 트랜지스터(TFT3)는 턴-오프되어, 제2전원공급부(VSS)로부터 전원을 공급받을 수 없게 된다.
- <52> 이와 같이 본 발명의 제1 실시예에 따른 유기전계발광표시장치는 표시부 내에 과전류가 흐르게 되는 문제를 방지할 수 있게 되어 표시부의 수명 저하 및 시간에 따른 휘도 상승 문제 등을 개선할 수 있게 된다.
- <53> 본 발명의 제1실시예에서는 제2전원공급부(VSS)와 표시부(P) 사이에 케환 회로부(FB)를 연결하여, 패널 전체에 흐르는 전류의 양을 조절하였지만, 이에 국한되지 않고, 각 서브픽셀마다 케환 회로부(FB)가 존재할 수도 있다.
- <54> 그리고, 본 발명의 제1실시예에서는 서브 픽셀의 구조를 두 개의 트랜지스터와 하나의 커패시터 및 발광다이오드를 포함하는 것으로 도시하였지만, 이에 국한되지 않으며, 더 많은 수의 트랜지스터 및 커패시터를 포함할 수도 있다.
- <55> <제2 실시예>
- <56> 도 3은 본 발명의 제2 실시예에 따른 유기전계발광표시장치의 개략적인 회로 도이다.
- <57> 도 3에 도시된 표시부(P)는 복수개의 서브 픽셀(SP)을 포함한다.
- <58> 그리고 표시부(P)는 구동에 필요한 전원을 공급하는 제1 및 제2전원공급부(VDD1, VSS1)와 연결되며, 제1전원공급부(VDD1)와 제2전원공급부(VSS1)는 각각 제1전원라인(vdd)과 제2전원라인(vss)을 통하여 표시부(P)에 전원을 공급한다.
- <59> 그리고 케환 회로부(FB)는 표시부(P)와 제1전원공급부(VDD1) 사이에 위치하여 표시부(P)에 흐르는 전류의 양을 조절한다.
- <60> 여기서, 케환 회로부(FBP)는 트랜지스터(TFT3), 연산증폭기(OP) 및 저항기(R)를 포함하고, 연산증폭기(OP)에 참조전압(Vref1)을 공급하는 제3전원라인(vref)을 더 포함한다. 제3전원라인(vref)은 제3전원공급부(도시 안됨)와 전기적으로 연결된다.
- <61> 한편, 개략적으로 도시된 제1전원공급부(VDD), 제2전원공급부(VSS) 및 제3전원공급부(도시 안됨)는 구동장치 내에 포함된 하나의 전원공급부에서 출력되며, 이는 각기 다른 출력 전원값을 갖는 것일 수도 있음을 참조한다.
- <62> 이와 같은 케환 회로부(FB)는 스캔라인과 데이터라인에 스캔신호와 데이터신호를 공급하는 구동장치(미도시) 또는 표시부(P)가 형성된 기판 상에 위치할 수 있다.
- <63> 도 4는 본 발명의 제2 실시예에 따른 유기전계발광표시장치의 서브 픽셀 및 케환 회로부를 도시한 회로도이다.
- <64> 서브 픽셀은 둘 이상의 트랜지스터(TFT1, TFT2)와, 커패시터(C)와, 유기발광다이오드(D)를 포함한다. 서브 픽셀에 포함된 둘 이상의 트랜지스터(TFT1, TFT2)는 스위칭 트랜지스터(TFT1)와 구동 트랜지스터(TFT2)로 구분된다.
- <65> 여기서, 스위칭 트랜지스터(TFT1)는 스캔라인(SCAN)에 게이트가 연결되고 데이터라인(DATA)에 제1전극이 연결된다. 그리고 구동 트랜지스터(TFT2)는 스위칭 트랜지스터(TFT1)의 제2전극에 게이트가 연결된다. 그리고 커패시터(C)는 구동 트랜지스터(TFT2)의 게이트와 제1전극 사이에 연결된다. 그리고 유기발광다이오드(D)는 구동 트랜지스터(TFT2)의 제2전극에 애노드가 연결되고 제2전원라인(VSS)에 캐소드가 연결된다.
- <66> 케환 회로부(FB)의 회로 구성을 설명하면, 이는 트랜지스터(TFT3), 연산증폭기(OP), 저항기(R) 및 연산증폭기(OP)에 참조전압을 공급하는 제3전원라인(vref)을 포함한다.
- <67> 여기서, 저항기(R)는 제1전원라인(vdd)에 일단이 연결된다. 그리고 연산증폭기(OP)는 트랜지스터(TFT3)의 제1전극과 저항기(R)의 타단이 접속하는 노드(Vx)에 제1단이 연결되고 제3전원라인(vref)에 제2단이 연결되며 트랜지스터(TFT3)의 게이트에 출력단이 연결된다. 그리고 트랜지스터(TFT3)는 구동 트랜지스터(TFT2)의 제1전극에 제2전극이 연결된다.
- <68> 한편, 제1전원라인(vdd) 제2전원라인(vss) 및 제3전원라인(vref)은 도시되어 있진 않지만 각각 제1, 제2 및 제3전원공급부에 전기적으로 연결될 수 있으며, 이들은 구동장치 내에 포함된 하나의 전원공급부에서 출력될 수 있음을 참조한다.
- <69> 본 발명의 제2실시예에 따른 유기전계발광표시장치의 동작 설명을 하면 다음과 같다. (도 3 및 도 4 함께 참조)

- <70> 표시부에 형성된 각각의 서브 픽셀은 구동장치(미도시)와 전기적으로 연결된 제1전원라인(vdd) 및 제2전원라인(vss)을 통해 전원전압과 점지전압을 공급받고, 스캔라인(SCAN)과 데이터라인(DATA)를 통해 스캔 신호와 데이터 신호를 공급받아 유기발광다이오드(D)가 발광함으로써 원하는 영상을 표현하게 된다.
- <71> 케환 회로부는 연산증폭기(OP)의 제2단에 연결된 제3전원라인(vref)을 통하여 공급받는 참조전압(Vref)과 제1단에 걸린 노드(Vx) 전압을 비교하고, 비교 결과값에 따라 트랜지스터(TFT3)를 제어하게 된다. 여기서, 연산증폭기(OP)의 제2단에 걸린 참조전압(Vref1)이 제1단에 걸린 노드(Vx) 전압보다 작거나 같으면 트랜지스터(TFT3)는 턴-온 된다. 반면, 연산증폭기(OP)의 제2단에 걸린 참조전압(Vref1)이 제1단에 걸린 노드(Vx) 전압보다 크면 트랜지스터(TFT3)는 턴 오프 된다.
- <72> 이를 간략한 식으로 나타내면, 다음의 수학식 2와 같다.

### 수학식 2

- <73>  $V_{ref1} \leq V_x$  이면, TFT는 TURN ON,
- <74>  $V_{ref1} > V_x$  이면, TFT는 TURN OFF
- <75> 여기서, 참조전압인 "Vref1"는 구동장치(미도시)로부터 공급받을 수 있고, 참조전압 값은 미리 설정되어 있는 루프 테이블 등을 참조하여 공급받을 수 있으며, 노드(Vx) 전압은 제1전원라인(vdd)과 제2전원라인(vss) 간에 흐르는 전류( $I_{OLED}$ )의 양에 기인함을 참조한다. 여기서, 노드(Vx) 전압은  $VDD - (I_{OLED}) \times R$ 이 된다.
- <76> 본 발명의 제2실시예에 따른 유기전계발광표시장치가 정상적으로 동작할 때, 발광다이오드(D)에는 정상적인 양의 전류가 흐르기 때문에, 케환 회로부(FB)의 트랜지스터(TFT3)는 턴-온된다. 따라서, 제1전원공급부(VDD1)와 연결되어 전류가 계속적으로 흐를 수 있다.
- <77> 그러나, 표시부(P)가 지속적으로 영상을 표현함에 따라 패널의 온도가 상승하여 패널에 흐르는 전류( $I_{OLED}$ )의 양이 증가한 경우, 노드(Vx)의 전압이 작아지기 때문에, 케환 회로부(FB)의 트랜지스터(TFT3)는 턴-오프되어, 제1전원공급부(VDD1)로부터 전원을 공급받을 수 없게 된다.
- <78> 이와 같이 본 발명의 제2실시예에 따른 유기전계발광표시장치는 표시부 내에 과전류가 흐르게 되는 문제를 방지 할 수 있게 되어 표시부의 수명 저하 및 시간에 따른 휘도 상승 문제 등을 개선할 수 있게 된다.
- <79> 본 발명의 제2실시예에서는 제1전원공급부(VDD1)와 표시부(P) 사이에 케환 회로부(FB)를 연결하여, 패널 전체에 흐르는 전류의 양을 조절하였지만, 이에 국한되지 않고, 각 서브 픽셀마다 케환 회로부(FB)가 존재할 수도 있다.
- <80> 그리고, 본 발명의 제2실시예에서는 서브 픽셀의 구조를 두개의 트랜지스터와 하나의 커페시터 및 발광다이오드를 포함하는 것으로 도시하였지만, 이에 국한되지 않으며, 더 많은 수의 트랜지스터 및 커페시터를 포함할 수도 있다.
- <81> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

### 발명의 효과

- <82> 상술한 바와 같이 본 발명은, 유기전계발광표시장치의 수명을 향상시키고, 불균일한 휘점이 발생하는 문제를 해결하는 효과가 있다.

### 도면의 간단한 설명

- <1> 도 1은 본 발명의 제1 실시예에 따른 유기전계발광표시장치의 개략적인 회로 도.
- <2> 도 2는 본 발명의 제1 실시예에 따른 유기전계발광표시장치를 설명하기 위한 서브 픽셀 및 케환 회로부의 회로 도.

<3> 도 3은 본 발명의 제2 실시예에 따른 유기전계발광표시장치의 개략적인 회로 구성도.

<4> 도 4는 본 발명의 제2 실시예에 따른 유기전계발광표시장치의 서브 팩셀 및 케화 회로부의 회로도.

<5> <도면의 주요 부분에 관한 부호의 설명>

<6> TFT1: 스위칭 트랜지스터 TFT2: 구동 트랜지스터

<7> D: 유기발광다이오드 C: 커패시터

<8> OP: 연산증폭기 R: 저항기

<9> TFT3: 트랜지스터 SCAN: 스캔라인

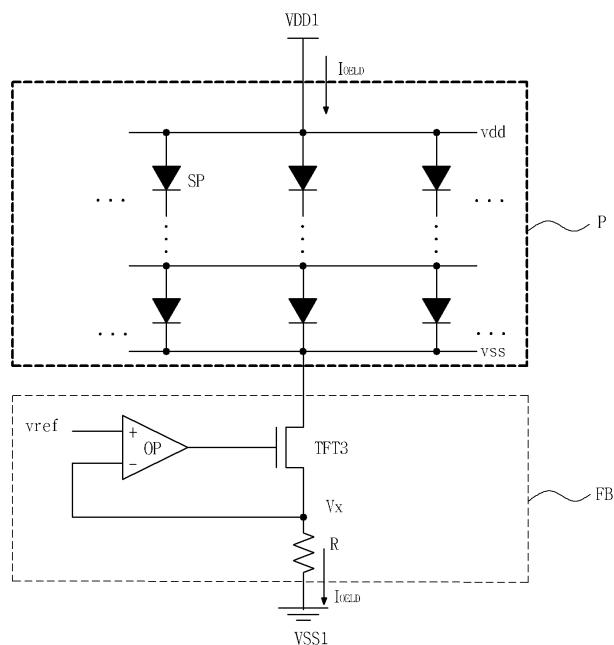
<10> DATA: 데이터라인 VDD1: 제1전원공급부

<11> VSS1: 제2전원공급부 vdd: 제1전원라인

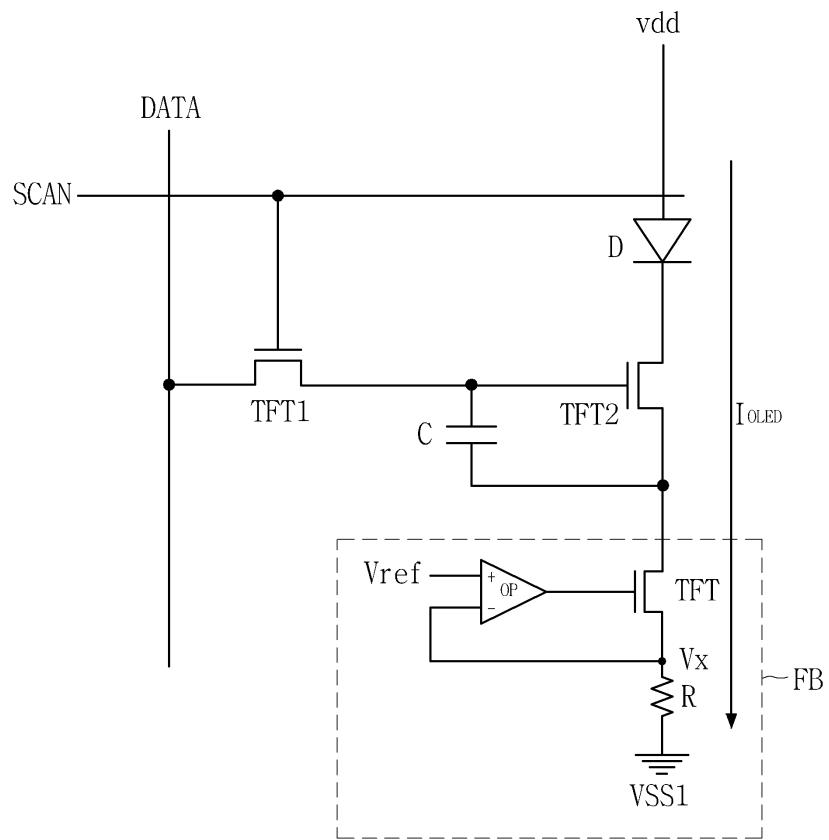
<12> vss: 제2전원라인 vref: 제3전원라인

## 도면

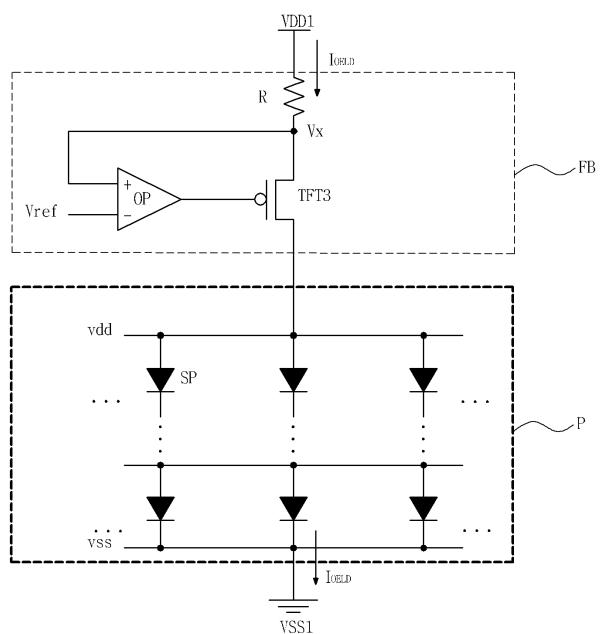
### 도면1



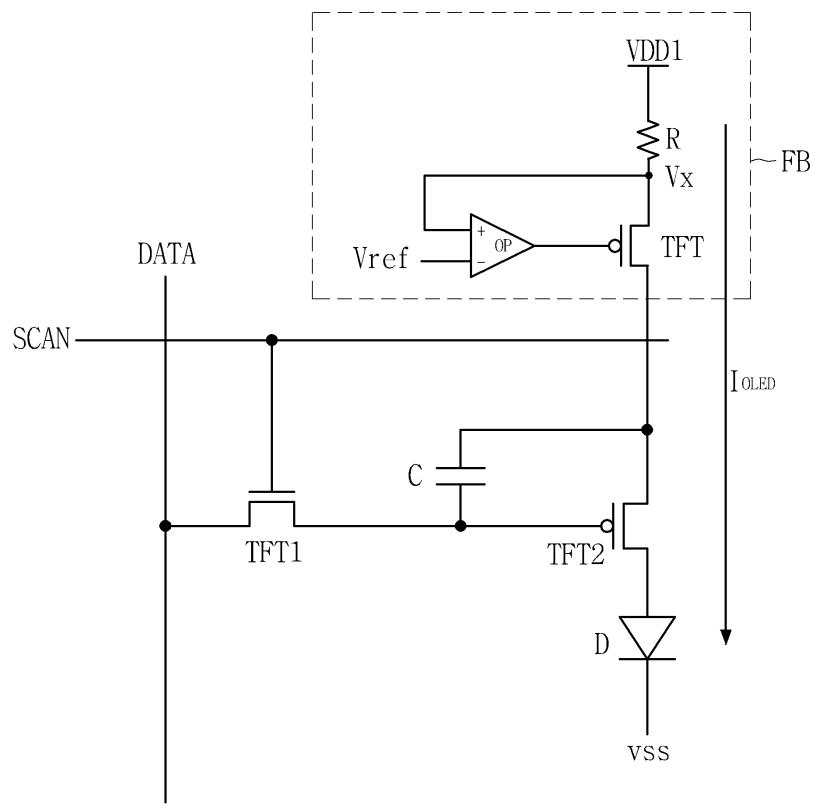
## 도면2



## 도면3



## 도면4



专利名称(译)	有机电致发光显示装置		
公开(公告)号	KR1020080054189A	公开(公告)日	2008-06-17
申请号	KR1020060126455	申请日	2006-12-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JIN HYOUNG		
发明人	KIM, JIN HYOUNG		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/12		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

本发明提供了一种有机电致发光显示装置，其意味着包括晶体管的反馈电路部分，以及位于显示单元和第一或第二电源单元之间的运算放大器以及位于限制区域内的电阻器多个子像素。包括第一电源线，第二电源线以及扫描线和数据线的信号线的交叉点。

