



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

H05B 33/00 (2006.01)

H05B 33/26 (2006.01)

(11) 공개번호 10-2007-0002640

(43) 공개일자 2007년01월05일

(21) 출원번호 10-2005-0058254

(22) 출원일자 2005년06월30일

심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 안태준
서울 성동구 행당1동 102-8호 4통 8반
이홍구
경기 군포시 재궁동 충무1차아파트 206동 1206호

(74) 대리인 김용인
심창섭

전체 청구항 수 : 총 13 항

(54) 유기 전기 발광 소자

(57) 요약

본 발명은 반도체층의 형상을 변경하여 구동 박막 트랜지스터의 채널에 발생하는 열을 효과적으로 방출할 수 있는 유기 전기 발광 소자에 관한 것으로, 기관 상에 행렬 형태로 배열되는 다수의 화소를 포함하고, 상기 화소는 발광 다이오드와 스토리지 캐패시터 및 적어도 하나 이상의 박막 트랜지스터를 포함하는 능동 행렬 유기 전기 발광 소자에 있어서, 상기 박막 트랜지스터는 기관 상에 소정 부위에 형성되며, 중앙이 채널 영역으로 정의되고 그 양측이 소오스/드레인 영역으로 정의되며, 외곽부에 방열 구조가 형성된 폴리 실리콘층과, 상기 폴리 실리콘층의 채널 영역 상부에 대응되어 형성된 게이트 전극 및 상기 소오스/드레인 영역의 상측에 상기 소오스/드레인 영역과 전기적으로 연결되어 형성된 소오스/드레인 전극을 포함하여 이루어짐을 특징으로 한다.

대표도

도 5

특허청구의 범위

청구항 1.

기관 상에 행렬 형태로 배열되는 다수의 화소를 포함하고, 상기 화소는 발광 다이오드와 스토리지 캐패시터 및 적어도 하나 이상의 박막 트랜지스터를 포함하는 능동 행렬 유기 전기 발광 소자에 있어서,

상기 박막 트랜지스터는

기관 상에 소정 부위에 형성되며, 중앙이 채널 영역으로 정의되고 그 양측이 소오스/드레인 영역으로 정의되며, 외곽부에 방열 구조가 형성된 폴리 실리콘층;

상기 폴리 실리콘층의 채널 영역 상부에 대응되어 형성된 게이트 전극; 및

상기 소오스/드레인 영역의 상측에 상기 소오스/드레인 영역과 전기적으로 연결되어 형성된 소오스/드레인 전극을 포함하여 이루어짐을 특징으로 하는 유기 전기 발광 소자.

청구항 2.

제 1항에 있어서,

상기 폴리 실리콘층의 방열 구조는 상기 소오스/드레인 영역의 외곽에 형성되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 3.

제 2항에 있어서,

상기 방열 구조는 상기 폴리 실리콘층의 소오스/드레인 영역과 일체형으로 일 이상의 방열 핀으로 형성되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 4.

제 3항에 있어서,

상기 일 이상이 방열핀이 복수개일 때, 각각의 핀은 서로 이격되어 형성되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 5.

제 4항에 있어서,

상기 각 핀의 간격은 $2\mu\text{m}$ 이상 이격되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 6.

제 3항에 있어서,

상기 방열 핀은 직사각형 형상으로 형성되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 7.

제 1항에 있어서,

상기 폴리 실리콘층의 방열 구조는 상기 소오스/드레인 영역과 채널 영역의 접합부에 형성되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 8.

제 7항에 있어서,

상기 방열 구조는 상기 소오스/드레인 영역과 채널 영역의 접합부에 채널 폭 방향으로 형성되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 9.

제 1항에 있어서,

상기 폴리 실리콘층의 방열 구조는 상기 드레인 영역과 채널 영역의 접합부를 길게 하여 형성되는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 10.

제 9항에 있어서,

상기 드레인 영역과 채널 영역의 접합부는 'ㄷ'자 형상으로 형성된 것을 특징으로 하는 유기 전기 발광 소자.

청구항 11.

제 10항에 있어서,

상기 드레인 영역과 채널 영역의 접합부의 폭은 $4\mu\text{m}$ 이하인 것을 특징으로 하는 유기 전기 발광 소자.

청구항 12.

제 1항에 있어서,

상기 화소는 스위칭 박막 트랜지스터와, 구동 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기 전기 발광 소자.

청구항 13.

제 12항에 있어서,

상기 발광 다이오드는 양극과, 음극 및 그 사이에 개재된 유기 형광막을 포함하여 이루어지며, 상기 양극은 상기 구동 박막 트랜지스터의 드레인 전극과 연결되는 것을 특징으로 하는 유기 전기 발광 소자.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전기 발광 소자에 관한 것으로 특히, 반도체층의 형상을 변경하여 구동 박막 트랜지스터의 채널에 발생하는 열을 효과적으로 방출할 수 있는 유기 전기 발광 소자에 관한 것이다.

현재 텔레비전이나 모니터와 같은 디스플레이 장치에는 음극선관(CRT : Cathode Ray Tube)이 주된 장치로 이용되고 있으나, 이는 무게와 부피가 크고 구동 전압이 높은 문제가 있다. 이에 따라, 박형화, 경량화, 저 소비 전력화 등의 우수한 특성을 가지는 평판 표시 장치(flat panel display)의 필요성이 대두되었으며, 액정 표시 장치(LCD : Liquid Crystal Display Device)와 플라즈마 표시 장치(PDP : Plasma Display Pane), 전계 방출 표시 장치(Field Emission Display), 그리고 전기 발광 표시장치(또는 전기 발광 소자라고 함 : ELD(Electro-Luminescence Display))와 같은 다양한 평판 표시 장치가 연구 및 개발되고 있다.

이중 전기 발광소자는 형광체에 일정 이상의 전기장이 걸리면 빛이 발생하는 전계 발광(Electroluminescence : EL) 현상을 이용한 표시 소자로서, 캐리어(carrier)들의 여기를 일으키는 소오스에 따라 무기(inorganic) 전계 발광소자와 유기 전계 발광소자(Organic Electro-Luminescence Display : OLED)로 나눌 수 있다.

이 중, 유기 전계 발광소자가 청색을 비롯한 가시광선의 모든 영역의 빛이 나오므로 천연색 표시 소자로서 주목받고 있으며, 높은 휘도가 낮은 동작 전압 특성을 가진다. 또한 자체 발광이므로 명암대비(contrast Ratio)가 크고, 초박형 디스플레이의 구현이 가능하며, 공정이 간단하여 환경 오염이 비교적 적다. 한편, 응답시간이 수 마이크로 초(μ s) 정도로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이고 직류 5V 내지 15V의 낮은 전압으로 구동하므로 구동회로의 제작 및 설계가 용이하다.

이러한 유기 전계 발광소자는 구조가 무기 전계 발광소자와 비슷하나, 발광 원리는 전자와 정공의 재결합에 의한 발광으로 이루어지므로 유기 LED(Organic Light Emitting Diode : OLED)라고 부르기도 한다. 따라서, 이하에서는 유기 LED라고 칭하기로 한다.

이러한 유기 전기 발광소자는 자체 발광형이기 때문에 액정 표시 장치에 비해 시야각, 콘트라스트(contrast) 등이 우수하며 백 라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고, 직류저전압 구동이 가능하고 응답속도가 빠르며 전부 고체이기 때문에 외부충격에 강하고 사용온도범위도 넓으며 특히 제조 비용 측면에서도 저렴한 장점을 가지고 있다.

특히, 상기 유기 전기 발광소자의 제조 공정에는, 액정 표시 장치나 PDP와 달리 증착 및 봉지(Encapsulation) 장비가 전부라고 할 수 있기 때문에, 공정이 매우 단순하다.

특히, 각 화소마다 스위칭 소자인 박막 트랜지스터를 가지는 액티브 매트릭스(Active Matrix) 방식으로 유기 전기 발광 다이오드 소자를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비 전력, 고정세, 대형화가 가능한 장점을 가진다.

한편, 다수의 화소를 매트릭스 형태로 배열하고 각 화소에 박막 트랜지스터를 연결한 능동 행렬(Active Matrix) 형태가 평판 표시 장치에 널리 이용되는데, 이를 유기 전기 발광소자에 적용한 능동 행렬 유기 전기 발광 소자(AMOLED : Active Matrix Organic Light Emitting Device)에 대하여 첨부한 도면을 참조하여 설명한다.

도 1은 일반적인 유기 전기 발광 소자의 일 화소를 나타낸 회로도이다.

도 1과 같이, 일반적인 유기 전기 발광 소자의 일 화소는 서로 수직으로 교차하는 화소 영역을 정의하는 게이트 배선(1)과 데이터 배선(2)과, 스위칭(switching) 박막 트랜지스터(4)와 구동(driving) 박막 트랜지스터(5)와, 스토리지 캐패시터(6) 그리고 발광 다이오드(7)로 이루어진다.

여기서, 스위칭 박막 트랜지스터(4)의 게이트 전극은 게이트 배선(1)과 연결되고, 소오스 전극의 데이터 배선(2)과 연결되어 있다. 스위칭 박막 트랜지스터(4)의 드레인 전극은 구동 박막 트랜지스터(5)의 게이트 전극과 연결되어 있고, 구동 박막

트랜지스터(5)의 드레인 전극은 발광 다이오드(7)의 양극(anode) 전극과 연결되어 있다. 구동 박막 트랜지스터(5)의 소오스 전극은 파워라인(3)과 연결되어 있고, 발광 다이오드(7)의 음극(cathode) 전극은 접지되어 있다. 그리고, 스토리지 캐패시터(6)가 구동 박막 트랜지스터(5)의 게이트 전극 및 소오스 전극과 연결되어 있다.

따라서, 게이트 배선(1)을 통해 게이트 신호가 인가되면 스위칭 박막 트랜지스터(4)가 온(on)되고, 데이터 배선(2)의 신호가 구동 박막 트랜지스터(5)의 게이트 전극에 전달되어 구동 박막 트랜지스터(5)가 온되어, 발광 다이오드(7)를 통해 빛이 출력된다. 이 때, 스토리지 캐패시터(6)는 스위칭 박막 트랜지스터(4)가 오프(off)되었을 때, 구동 박막 트랜지스터(5)의 게이트 전압을 일정하게 유지시키는 역할을 한다.

도 2는 도 1의 구동 박막 트랜지스터 및 발광 다이오드형성 부위를 나타낸 단면도발광 다이오드에 대한 단면도이다.

일반적인 유기 전기 발광소자는 도 2와 같이, 기판(10) 위에 실리콘 산화막(SiO_2)과 같은 절연막의 버퍼층(buffer layer)(11)이 전면 형성되어 있고, 상기 버퍼층(11) 상부의 소정 부위에 아일랜드(island) 형태를 가지는 폴리 실리콘층(20)이 형성되어 있다. 여기서, 상기 폴리 실리콘층(20)은, 도핑 여부에 따라 도핑이 이루어지지 않은 채널 영역(21)과, 불순물이 도핑된 소오스 및 드레인 영역(22, 23) 및 상기 소오스/드레인 영역(22, 23)과 채널 영역(21) 사이에 형성된 LDD(Lightly Doped Drain) 영역(25)으로 구분되어 정의된다. 이러한, 폴리 실리콘층(20)은 비정질 실리콘층을 결정화시켜 형성한다.

그리고, 폴리 실리콘층(20)을 포함한 버퍼층(11) 전면에는 게이트 절연막(30)이 형성되어 있으며, 상기 채널 영역(21) 상부에 대응되는 게이트 절연막(30) 상에는 게이트 전극(42)이 형성되어 있다.

그리고, 상기 게이트 전극(42)을 포함한 게이트 절연막(30) 상에는 층간 절연막(50)이 형성되어 있고, 상기 층간 절연막(50)은 폴리 실리콘층(20)의 소오스 및 드레인 영역(22, 23)의 일부를 각각 드러내는 제 1 및 제 2 콘택홀(50a, 50b)을 가진다. 여기서, 상기 층간 절연막(50)은 제 1 및 제 2 층간 절연막(51, 52)의 이중층으로 이루어진다.

그리고, 상기 제 1 및 제 2 콘택홀(50a, 50b)을 포함한 상기 층간 절연막(50) 상부의 소정 부위에는, 금속과 같은 도전 물질로, 소오스 전극(62) 및 드레인 전극(63)이 형성되어 있다. 여기서, 상기 소오스 및 드레인 전극(62, 63)은 제 1 및 제 2 콘택홀(50a, 50b)을 통해 각각 폴리 실리콘층의 소오스 및 드레인 영역(22, 23)과 연결되어 있다.

그리고, 보호층(70)이 소오스 및 드레인 전극(62, 63)을 포함한 층간 절연막(50) 전면에 걸쳐 형성되며, 여기서, 상기 보호층(70)은 제 2 콘택홀(50b) 상부의 드레인 전극(63)을 드러내는 제 3 콘택홀(71)을 가진다.

상기 보호층(70) 상부의 소정 부위에는 상기 제 3 콘택홀(71)을 통해 드레인 전극(63)과 연결되어 있으며, 투명 도전 물질로 이루어진 제 1 전극(81)이 형성되어 있다. 여기서 상기 제 1 전극(81)은 발광 다이오드의 양극(anode) 전극이 된다.

그리고, 상기 제 3 콘택홀(71) 상부를 포함하여 상기 제 1 전극(81) 사이의 영역(비화소 영역)을 덮도록 투명한 무기 절연막 성분의 뱅크(bank)(83)가 형성되고, 상기 뱅크(83) 사이사이에 화소별로 해당 색상을 나타내는 유기 형광막(87)이 형성된다. 그리고, 상기 뱅크(83) 및 유기 형광막(87)을 포함한 기판(10) 전면에는 발광 다이오드의 음극(cathode) 역할을 하는 제 2 전극(85)이 형성된다.

이러한 유기 전기 발광 소자는, 양극(anode)인 상기 제 1 전극(81)과 음극(cathode)인 제 2 전극(85) 사이에 유기 형광막(87)이 형성된 발광 다이오드를 포함하여, 상기 발광 다이오드에 순방향의 전압을 가하면, 제 1 전극(81)과 제 2 전극(85)에서 각각 정공과 전자가 주입되며, 주입된 정공과 전자는 결합하여 엑시톤(exciton)을 형성하고, 상기 엑시톤이 발광 재결합(radiative recombination)을 하게 되는데 이를 전기발광 현상이라 한다.

도 3은 도 2의 구동 박막 트랜지스터에 있어서, 반도체층의 열 방출 경로를 나타낸 평면도이며, 도 4는 도 3의 I~I' 선상의 단면도이다.

한편, 종래의 유기 전기 발광 소자는 발광 다이오드에 직접 구동 박막 트랜지스터의 결합부가 직접적으로 결합되기 때문에 구동 박막 트랜지스터에 발생하는 열이 발광 다이오드에 직접적으로 전달되어 발광 다이오드의 수명을 단축시키는 결과가 일어나고 있다.

도 3 및 도 4와 같이, 종래의 유기 전기 발광 소자는 구동 박막 트랜지스터의 동작시 반도체층(20)의 채널 영역(21)에서 발생한 열은, 사방으로 퍼져나가게 되는데, 여기서, 상기 제 1 전극(81) 상부의 뱅크(83) 및 상기 반도체층(20)과 게이트 전

극(42)의 사이의 층간에 형성된 게이트 절연막(30)이 위치한다 하더라도, 반도체층(20)의 열전도도가 게이트 절연막(SiO₂)(30)보다 훨씬 높기 때문에, 상기 반도체층(20)의 채널 영역(21)에서 발생된 열의 대부분은 상기 드레인 영역(23), 드레인 전극(63)을 통해 직접적으로 제 1 전극(발광 다이오드의 양극)(81)에 전달된다. 이러한 구동 박막 트랜지스터에서 발생된 열이 상기 발광 다이오드에 집중됨은 유기 전기 발광 소자의 수명을 저하시키는 주요 원인이 된다.

도면에서 설명하지 않은 부호 42는 게이트 전극을 나타내며, 50a는 반도체층의 소오스 영역(22)과 콘택되는 소오스 전극(62)을 나타내며, 50b는 반도체층의 드레인 영역(23)과 콘택되는 드레인 전극(63)을 나타낸다.

발명이 이루고자 하는 기술적 과제

상기와 같은 종래의 유기 전기 발광 소자는 다음과 같은 문제점이 있다.

즉, 유기 전기 발광 소자의 화소 구동시 구동 박막 트랜지스터의 채널 영역은 높은 온도로 동작되며, 이 온도에 따른 열은 발광 다이오드의 제 1 전극으로 집중되어, 이는 상기 발광 다이오드의 수명에 치명적인 영향을 미치기 때문에, 열을 효과적으로 방출하기 위한 구조가 필요하다.

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 반도체층의 형상을 변경하여 구동 박막 트랜지스터의 채널에 발생되는 열을 효과적으로 방출할 수 있는 유기 전기 발광 소자를 제공하는 데, 그 목적이 있다.

발명의 구성

상기와 같은 목적을 달성하기 위한 본 발명의 유기 전기 발광 소자는 기판 상에 행렬 형태로 배열되는 다수의 화소를 포함하고, 상기 화소는 발광 다이오드와 스토리지 캐패시터 및 적어도 하나 이상의 박막 트랜지스터를 포함하는 능동 행렬 유기 전기 발광 소자에 있어서, 상기 박막 트랜지스터는 기판 상에 소정 부위에 형성되며, 중앙이 채널 영역으로 정의되고 그 양측이 소오스/드레인 영역으로 정의되며, 외곽부에 방열 구조가 형성된 폴리 실리콘층과, 상기 폴리 실리콘층의 채널 영역 상부에 대응되어 형성된 게이트 전극 및 상기 소오스/드레인 영역의 상측에 상기 소오스/드레인 영역과 전기적으로 연결되어 형성된 소오스/드레인 전극을 포함하여 이루어짐에 그 특징이 있다.

상기 폴리 실리콘층의 방열 구조는 상기 소오스/드레인 영역의 외곽에 형성된다.

상기 방열 구조는 상기 폴리 실리콘층의 소오스/드레인 영역과 일체형으로 일 이상의 방열 핀으로 형성된다.

상기 일 이상이 방열핀이 복수개일 때, 각각의 핀은 서로 이격되어 형성된다.

상기 각 핀의 간격은 2 μ m 이상 이격된다.

상기 방열 핀은 직사각형 형상으로 형성된다.

상기 폴리 실리콘층의 방열 구조는 상기 소오스/드레인 영역과 채널 영역의 접합부에 형성된다.

상기 방열 구조는 상기 소오스/드레인 영역과 채널 영역의 접합부에 채널 폭 방향으로 형성된다.

상기 폴리 실리콘층의 방열 구조는 상기 드레인 영역과 채널 영역의 접합부를 길게 하여 형성된다.

상기 드레인 영역과 채널 영역의 접합부는 'ㄷ'자 형상으로 형성된다.

상기 드레인 영역과 채널 영역의 접합부의 폭은 4 μ m 이하이다.

상기 화소는 스위칭 박막 트랜지스터와, 구동 박막 트랜지스터를 포함한다.

상기 발광 다이오드는 양극과, 음극 및 그 사이에 개재된 유기 형광막을 포함하여 이루어지며, 상기 양극은 상기 구동 박막 트랜지스터의 드레인 전극과 연결된다.

이하, 첨부된 도면을 참조하여 본 발명의 유기 전기 발광 소자를 상세히 설명하면 다음과 같다.

본 발명의 유기 전기 발광 소자는 발광 다이오드와 구동 박막 트랜지스터가 연결되는 부위의 구조를 변경하여 방열 구조를 형성함으로써, 박막 트랜지스터에서 발생하는 열이 발광 다이오드에 끼치는 영향을 최소화하여 유기 전기 발광 소자의 수명을 향상시킬 수 있다.

- 제 1 실시예 -

도 5는 본 발명의 유기 전기 발광 소자에 있어서, 제 1 실시예에 따른 구동 박막 트랜지스터의 반도체층의 형상을 나타낸 평면도이고, 도 6은 도 5의 표시 부위를 확대한 확대도이다.

도 5 및 도 6과 같이, 본 발명의 유기 전기 발광 소자에 있어서, 제 1 실시예에 따른 구동 박막 트랜지스터의 반도체층의 소오스/드레인 영역(121, 122)에 방열 핀(121a, 122a)을 삽입하여 채널 영역(도 10의 126 참조)에서 발생된 열을 효과적으로 외부로 전달시킬 수 있다.

본 발명의 유기 전기 발광 소자에 있어서, 상기 구동 박막 트랜지스터의 반도체층(120)은 폴리 실리콘층으로 이루어지며, 그 중앙이 채널 영역(게이트 전극(140) 하부에 대응되는 부위)(126)이 정의되고, 양측이 고농도의 불순물이 도핑된 소오스/드레인 영역(121, 122)으로 정의되며, 상기 채널 영역(126)과 소오스/드레인 영역(121, 122)의 사이의 영역이 LDD (Lightly Doped Drain) 영역으로 정의된다.

그리고, 제 1 실시예에 있어서, 상기 반도체층의 상기 방열핀(121a, 122a)은 상기 소오스/드레인 영역(121, 122)과 각각 일체형으로 형성되며, 그 형상은 직사각형의 형상을 갖도록 한다. 이러한 방열핀(121a, 122a)은 LDD 영역(핀 면적(pin dimension)과 접하지 않는 소오스/드레인 영역(121, 122)의 각 변의 외곽에 형성되며, 상기 방열핀(121a, 122a)의 형상은 도 6에 도시된 바와 같이 직사각형 형상이다. 이러한 방열핀(121a, 122a)은 많이 형성될수록, 큰 면적을 갖고 형성될수록 방열 효과가 뛰어날 것이고, 각 직사각형 형상의 방열핀(121a, 122a)의 가로(b), 세로(c) 길이는 $2\mu\text{m}$ 내외로 형성하며, 방열핀(121a, 122a) 사이의 이격 거리(a)는 $2\mu\text{m}$ 보다 크게 형성하여, 열이 일부에 집중되지 않고 분산되어 방출되도록 한다.

여기서, 상기 반도체층의 소오스 영역(121)은 그 중앙에 제 1 콘택홀(128)이 대응되어 층간 절연막을 개재하여 그 상부에 형성되는 소오스 전극(도 10의 131)과 콘택이 이루어지고, 상기 반도체층의 드레인 영역(122)은 그 중앙에 제 2 콘택홀(129)이 대응되어 층간 절연막을 개재하여 그 상부에 형성되는 드레인 전극(도 10의 132)과 콘택된다.

한편, 도 5에서 설명하지 않은 도면 부호 140은 게이트 전극(140)을 나타내는 것으로, 상기 반도체층의 채널 영역(126) 상부에 게이트 절연막(도 10의 113)을 개재하여 형성된다.

- 제 2 실시예 -

도 7은 본 발명의 유기 전기 발광 소자에 있어서, 제 2 실시예에 따른 구동 박막 트랜지스터의 반도체층의 형상을 나타낸 평면도이다.

도 7은 본 발명의 유기 전기 발광 소자에 있어서, 제 2 실시예에 따른 구동 박막 트랜지스터의 반도체층의 형상을 나타낸 것으로, 방열핀이 반도체층의 소오스/드레인 접합부에 형성되며, 그 형상이 상기 도시된 게이트 전극(140)의 세로 방향(게이트 전극(140)의 폭 방향)으로 형성된다.

도시된 반도체층(220)은 양측이 소오스/드레인 전극(221, 222)으로 정의되고, 중앙 영역이 채널 영역(도 10의 126 참조)으로 정의되고, 상기 소오스/드레인 전극(221, 222)과 채널 영역 사이에 LDD 영역(223)이 정의된다. 그리고, 상기 LDD 영역(223)으로부터 소오스/드레인 영역(221, 222)으로 들어오는 접합부로부터 일체형으로 연장되어 게이트 전극의 폭 방향(도면에서 세로 방향)으로 길게 형성된 방열 핀(221a, 222a)이 형성된다. 이 경우, 상기 방열핀의 가로 폭은 $2\mu\text{m}$ 이내로 형성한다. 여기서, 상기 LDD 영역을 생략하여 구성할 수도 있을 것이다.

본 발명의 제 2 실시예는 제 1 실시예에서 설명한 방열핀의 형상과 배치를 제외하고는 다른 점에서는 제 1 실시예와 동일하다.

한편, 방열 효과를 크게 하기 위해 제 1 실시예의 구조(반도체층의 소오스/드레인 영역의 외곽에 직사각형 형상의 방열핀 형성)와 제 2 실시예의 구조(반도체층의 소오스/드레인 영역과 채널 영역의 접합부의 외곽에 방열핀 형성)를 혼합하여 구성할 수도 있을 것이다.

- 제 3 실시예 -

도 8은 본 발명의 유기 전기 발광 소자에 있어서, 제 3 실시예에 따른 구동 박막 트랜지스터의 반도체층의 형상을 나타낸 평면도이다.

도 8은 본 발명의 유기 전기 발광 소자에 있어서, 제 3 실시예에 따른 구동 박막 트랜지스터의 반도체층(320)의 형상을 나타낸 것으로, 방열핀이 상기 반도체층(320)의 채널 영역(도 10의 126참조)으로부터 드레인 영역(322)과 연결되는 접합부의 형상을 길게 형성하여, 방열 면적을 늘리도록 한 것이다. 이 경우, 상기 반도체층

반도체층의 소오스/드레인 접합부에 형성되며, 그 형상이 상기 도시된 게이트 전극(140)의 세로 방향(게이트 전극(140)의 폭 방향)으로 형성된다.

도시된 반도체층(320)은 양측이 소오스/드레인 전극(321, 322)으로 정의되고, 중앙 영역이 채널 영역(도 10의 126 참조)으로 정의되고, 상기 소오스/드레인 전극(321, 322)과 채널 영역 사이에 LDD 영역(325)이 정의된다. 그리고, 상기 LDD 영역(325)으로부터 상기 드레인 영역(322)으로 들어오는 접합부(junction)를 'ㄷ'자의 형상으로 길게 형성한다. 이 경우, 상기 'ㄷ'자로 형성된 접합부가 방열핀으로 기능하는 것이다. 이 때, 상기 'ㄷ'자 형상의 폭(e)은 $4\mu\text{m}$ 이하이며, 'ㄷ'자 패턴간의 간격(d)은 $2\mu\text{m}$ 이상으로 하여 형성한다. 이 경우, 상기 'f'자 형상의 접합부 길이는 상기 접합부가 길어짐에 의해 상기 반도체층(320)을 포함한 구동 박막 트랜지스터의 성능에 악영향을 끼치지 않을 수준으로 형성한다.

이 때, 상기 소오스 영역(321)은 제 1 콘택홀(328)을 통해 상부의 소오스 전극과 콘택하며, 상기 드레인 영역(322)은 제 2 콘택홀(329)을 통해 상부의 드레인 전극과 콘택한다.

상술한 제 1 내지 제 3 실시예에서는 반도체층의 외곽부의 형상을 변경하여 방열 면적을 크게 형성한 것으로, 이러한 반도체층의 형상이 적용되는 것은 상술한 유기 전기 발광 소자의 구동 박막 트랜지스터뿐만 아니라 스위칭 박막 트랜지스터에도 적용 가능할 것이다. 그러나, 무엇보다도 발광 다이오드의 양극과 그 드레인 전극이 연결되는 구동 박막 트랜지스터의 경우, 구동시의 열이 직접 상기 발광 다이오드의 양극에 전달되기 때문에, 본 발명의 반도체층의 구조는 유기 발광 소자에서 구동 박막 트랜지스터의 반도체층에 적용됨이 효과적이다. 물론, 상기 반도체층의 구조를 스위칭 박막 트랜지스터와 구동 박막 트랜지스터의 반도체층에 모두 적용할 수도 있을 것이다.

이하에서는 본 발명의 상술한 반도체층을 포함한 유기 전기 발광 소자의 회로도 및 단면도를 참조하여, 본 발명이 유기 전기 발광 소자를 설명한다.

도 9는 본 발명의 유기 전기 발광 소자의 일 화소를 나타낸 회로도이며, 도 10은 본 발명의 유기 전기 발광 소자에 있어서, 구동 박막 트랜지스터 및 발광 다이오드형성 부위를 나타낸 단면도이다.

도 9와 같이, 본 발명의 유기 전기 발광 소자의 일 화소는 서로 수직으로 교차하는 화소 영역을 정의하는 게이트 배선(140a)과 데이터 배선(130)과, 상기 데이터 배선(130)과 평행한 방향으로 형성된 파워 라인(150)과, 스위칭(switching) 박막 트랜지스터(144)와, 구동(driving) 박막 트랜지스터(145)와, 스토리지 캐패시터(146) 그리고 발광 다이오드(147)로 이루어진다.

여기서, 스위칭 박막 트랜지스터(144)의 게이트 전극은 게이트 배선(140a)과 연결되고, 소오스 전극은 데이터 배선(130)과 연결되어 있다. 스위칭 박막 트랜지스터(144)의 드레인 전극은 구동 박막 트랜지스터(145)의 게이트 전극과 연결되어 있고, 구동 박막 트랜지스터(145)의 드레인 전극은 발광 다이오드(147)의 양극(anode) 전극과 연결되어 있다. 그리고, 구동 박막 트랜지스터(145)의 소오스 전극은 파워라인(150)과 연결되어 있고, 발광 다이오드(147)의 음극(cathode) 전극은 접지되어 있다. 그리고, 스토리지 캐패시터(146)가 구동 박막 트랜지스터(145)의 게이트 전극 및 소오스 전극과 연결되어 있다.

따라서, 게이트 배선(140a)을 통해 게이트 신호가 인가되면 스위칭 박막 트랜지스터(144)가 온(on)되고, 데이터 배선(130)의 신호가 구동 박막 트랜지스터(145)의 게이트 전극에 전달되어 구동 박막 트랜지스터(145)가 온되어, 발광 다이오드(147)를 통해 빛이 출력된다. 이 때, 스토리지 캐패시터(146)는 스위칭 박막 트랜지스터(144)가 오프(off)되었을 때, 구동 박막 트랜지스터(145)의 게이트 전압을 일정하게 유지시키는 역할을 한다.

도 10과 같이, 본 발명의 유기 전기 발광소자는, 기판(100) 위에 실리콘 산화막(SiO_2)과 같은 절연막의 버퍼층(buffer layer)(111)이 전면 형성되어 있고, 상기 버퍼층(111) 상부의 소정 부위에 아일랜드(island) 형태를 가지는 폴리 실리콘층(120)이 형성되어 있다. 여기서, 상기 폴리 실리콘층(120)은, 도핑 여부에 따라 도핑이 이루어지지 않은 채널 영역(126)과, 불순물이 도핑된 소오스 및 드레인 영역(121, 122) 및 상기 소오스/드레인 영역(121, 122)과 채널 영역(126) 사이에 형성된 LDD(Lightly Doped Drain) 영역(123)으로 구분되어 정의된다. 이러한, 폴리 실리콘층(120)은 비정질 실리콘층을 결정화시켜 형성한다.

그리고, 폴리 실리콘층(120)을 포함한 버퍼층(111) 전면에는 게이트 절연막(113)이 형성되어 있으며, 상기 채널 영역(126) 상부에 대응되는 게이트 절연막(113) 상에는 게이트 전극(140)이 형성되어 있다.

그리고, 상기 게이트 전극(140)을 포함한 게이트 절연막(113) 상에는 층간 절연막(115, 117)이 형성되어 있고, 상기 층간 절연막(115, 117)은 폴리 실리콘층(120)의 소오스 및 드레인 영역(121, 122)의 일부를 각각 드러내는 제 1 및 제 2 콘택홀(128, 129)을 가진다.

그리고, 상기 제 1 및 제 2 콘택홀(128, 129)을 포함한 상기 층간 절연막(115, 117) 상부의 소정 부위에는, 금속과 같은 도전 물질로, 소오스 전극(131) 및 드레인 전극(132)이 형성되어 있다. 여기서, 상기 소오스 및 드레인 전극(131, 132)은 제 1 및 제 2 콘택홀(50a, 50b)을 통해 각각 폴리 실리콘층의 소오스 및 드레인 영역(121, 122)과 연결되어 있다.

그리고, 보호층(119)이 소오스 및 드레인 전극(131, 132)을 포함한 층간 절연막(117) 전면에 걸쳐 형성되며, 여기서, 상기 보호층(119)은 제 2 콘택홀(129) 상부의 드레인 전극(132)을 드러내는 제 3 콘택홀(156)을 가진다.

상기 보호층(119) 상부의 소정 부위에는 상기 제 3 콘택홀(156)을 통해 드레인 전극(132)과 연결되어 있으며, 투명 도전 물질로 이루어진 제 1 전극(157a)이 형성되어 있다. 여기서 상기 제 1 전극(157a)은 발광 다이오드의 양극(anode) 전극이 된다.

그리고, 상기 제 3 콘택홀(156) 상부를 포함하여 상기 제 1 전극(157a) 사이의 영역(비화소 영역)을 덮도록 투명한 SiO_2 또는 SiN_x 등의 무기 절연막 성분의 뱅크(bank)(160)가 형성되고, 상기 뱅크(160) 사이사이에 화소별로 해당 색상을 나타내는 유기 형광막(159)이 형성된다. 그리고, 상기 뱅크(160) 및 유기 형광막(159)을 포함한 기판(100) 전면에는 발광 다이오드의 음극(cathode) 역할을 하는 제 2 전극(158)이 형성된다. 상기 유기 형광막(159)은 복수개의 층을 이베포레이션(evaporation)하여 형성하며, 상기 뱅크(160)의 높이 밑으로 형성하여, 타 화소 영역으로 유기 형광막 물질이 넘어가는 현상이 방지되도록 한다. 도시된 도 10에서는 개략적으로 도시된 것으로, 실제, 상기 유기 형광막(159)의 높이는 상기 뱅크(160)보다 낮다.

발명의 효과

상기와 같은 본 발명의 유기 전기 발광 소자는 다음과 같은 효과가 있다.

구동 박막 트랜지스터와 발광 다이오드의 양극의 연결부에 방열 구조를 삽입함으로써, 상기 구동 박막 트랜지스터에서 발생하는 열을 효과적으로 방출시켜 유기 전기 발광 소자의 수명을 향상시킬 수 있다. 상기 방열 구조는 반도체층 상의 방열 면적을 증가시키도록, 상기 반도체층의 소오스/드레인 영역의 외곽부에 일 이상의 방열핀을 형성한다거나 상기 반도체층의 접합부에 게이트 전극의 폭 방향으로 방열핀을 형성한다거나 혹은 직접 상기 발광 다이오드의 양극과 접속되는 드레인 전극과 콘택되는 반도체층의 드레인 영역에 인접한 접합부를 길게 형성하여 이루어진다.

이러한 방열 구조 삽입으로, 구동 박막 트랜지스터의 열을 효과적으로 방출할 수 있어, 유기 발광 다이오드 측으로 열이 집중됨을 방지할 수 있어, 궁극적으로 유기 전기 발광 소자의 수명을 향상시킬 수 있을 것이다.

도면의 간단한 설명

도 1은 일반적인 유기 전기 발광 소자의 일 화소를 나타낸 회로도

도 2는 도 1의 구동 박막 트랜지스터 및 발광 다이오드형성 부위를 나타낸 단면도

도 3은 도 2의 구동 박막 트랜지스터에 있어서, 반도체층의 열 방출 경로를 나타낸 평면도

도 4는 도 3의 I~I' 선상의 단면도

도 5는 본 발명의 유기 전기 발광 소자에 있어서, 제 1 실시예에 따른 구동 박막 트랜지스터의 반도체층의 형상을 나타낸 평면도

도 6은 도 5의 표시 부위를 확대한 확대도

도 7은 본 발명의 유기 전기 발광 소자에 있어서, 제 2 실시예에 따른 구동 박막 트랜지스터의 반도체층의 형상을 나타낸 평면도

도 8은 본 발명의 유기 전기 발광 소자에 있어서, 제 3 실시예에 따른 구동 박막 트랜지스터의 반도체층의 형상을 나타낸 평면도

도 9는 본 발명의 유기 전기 발광 소자의 일 화소를 나타낸 회로도

도 10은 본 발명의 유기 전기 발광 소자에 있어서, 구동 박막 트랜지스터 및 발광 다이오드형성 부위를 나타낸 단면도

도면의 주요 부분에 대한 부호 설명

100 : 기관 111 : 버퍼층

113 : 게이트 절연막 115 : 제 1 층간 절연막

117 : 제 2 층간 절연막 119 : 보호층

120 : 반도체층

121 : 소오스 영역 122 : 드레인 영역

123 : LDD 영역 126 : 채널 영역

128 : 제 1 콘택홀 129 : 제 2 콘택홀

130 : 데이터 배선 131 : 소오스 전극

132 : 드레인 전극 140 : 게이트 전극

140a : 게이트 배선 144 : 스위칭 박막 트랜지스터

145 : 구동 박막 트랜지스터 146 : 스토리지 캐패시터

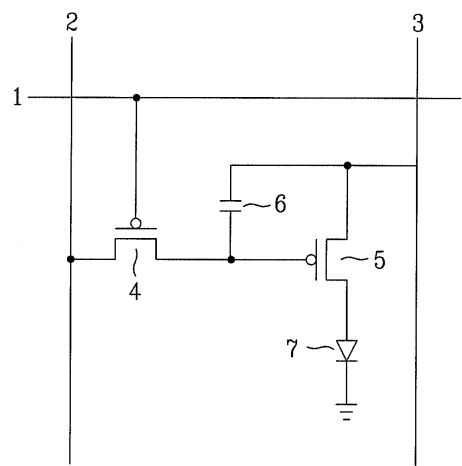
147 : 발광 다이오드 150 : 파워 라인

157a : 양극 158 : 음극

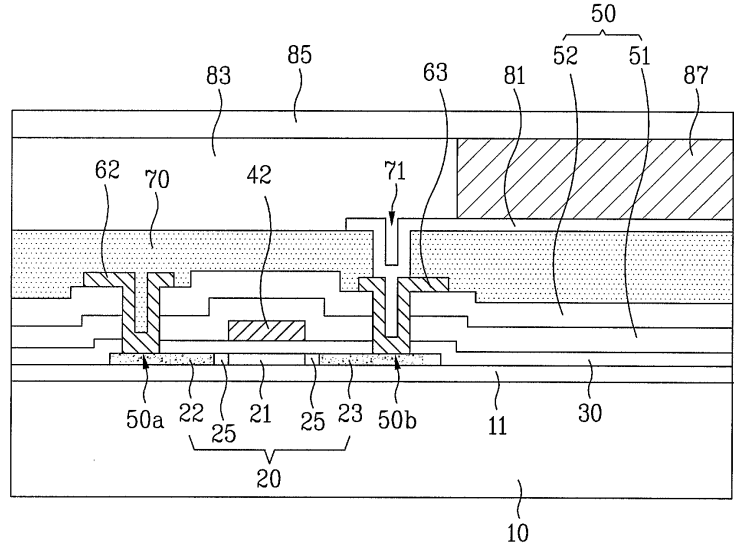
159 : 유기 형광막 160 : बैं크

도면

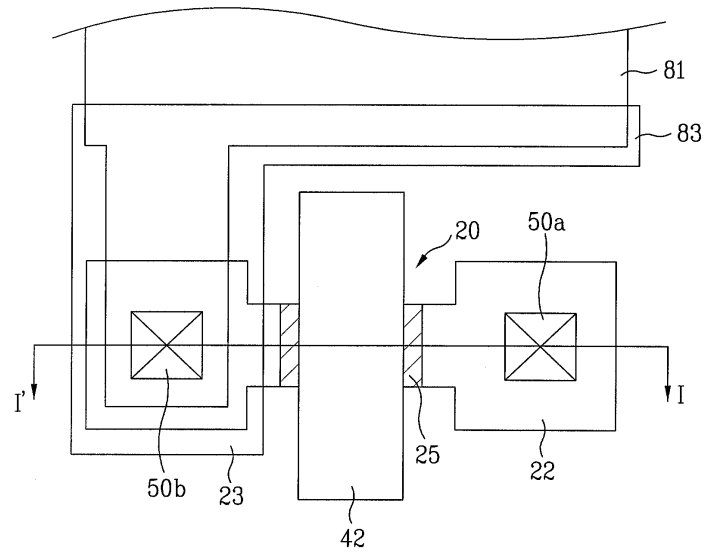
도면1



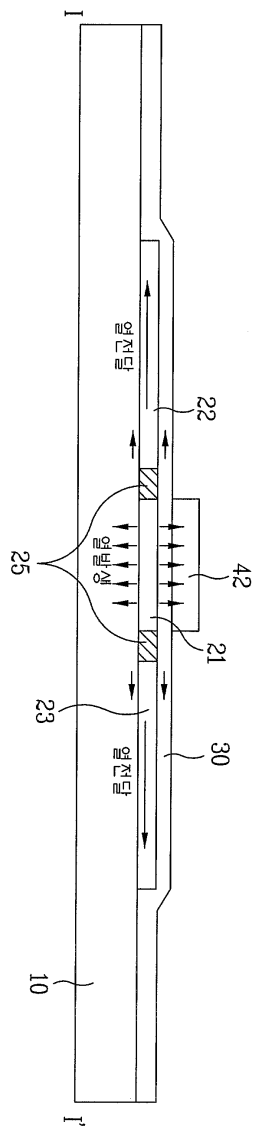
도면2



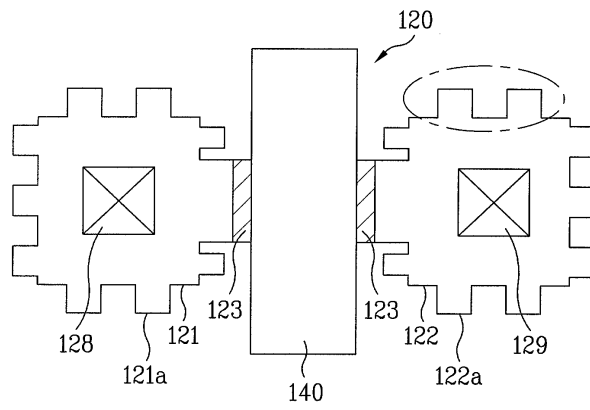
도면3



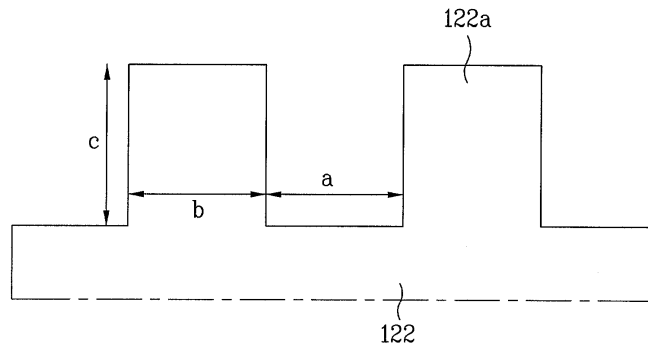
도면4



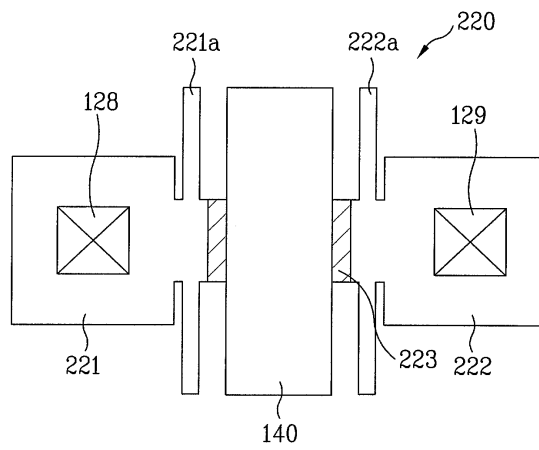
도면5



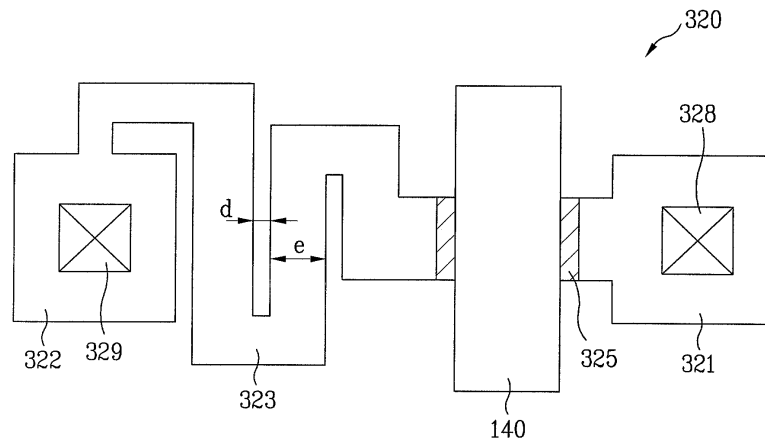
도면6



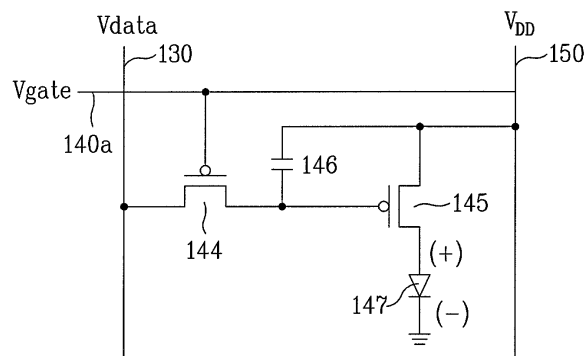
도면7



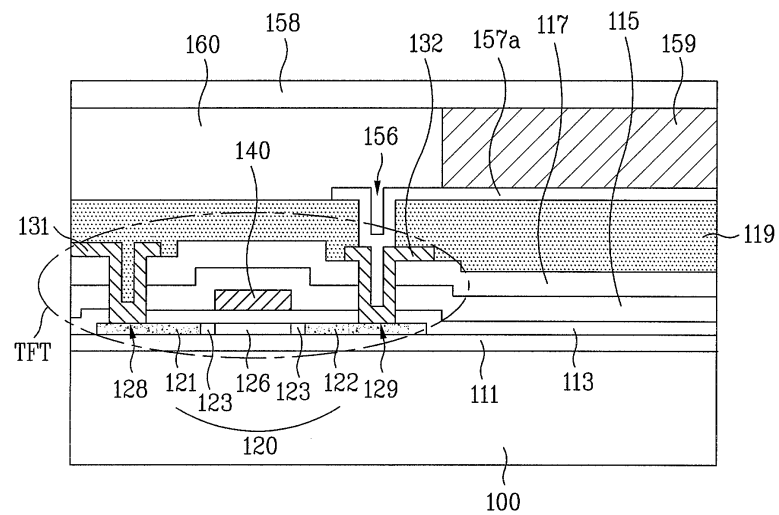
도면8



도면9



도면10



专利名称(译)	有机电致发光器件		
公开(公告)号	KR1020070002640A	公开(公告)日	2007-01-05
申请号	KR1020050058254	申请日	2005-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	AHN TAE JOON 안태준 LEE HONG KOO 이홍구		
发明人	안태준 이홍구		
IPC分类号	H05B33/00 H05B33/26		
CPC分类号	H01L27/3262 H01L27/0211 H01L51/5203 H01L51/529 H01L2924/12044		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

本发明涉及改变半导体层的形状并有效地传输在驱动薄膜晶体管的沟道中产生的热的有机电致发光器件。并且在包括发光二极管，存储电容器和至少一个薄膜晶体管的有源矩阵有机电致发光器件的薄膜晶体管中形成包括以阵列形式排列在基板上的多个像素的像素在基板上的指定区域。并且中心被定义为沟道区，并且任一侧被定义为源极/漏极区。并且其特征在于包括在源极/漏极区域的上侧电连接的源极/漏极电极和与多晶硅层的沟道区域的上部对应的栅极电极，其中结构的放电热在边缘和多晶硅层中形成，并且形成有源极/漏极区域并且形成。放热的结构，以及有机电致发光器件。

