

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H05B 33/00
H05B 33/22

(11) 공개번호 10-2005-0115173
(43) 공개일자 2005년12월07일

(21) 출원번호 10-2004-0040541
(22) 출원일자 2004년06월03일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 정창용
경기도수원시팔달구영통동1043-8301호
강태욱
경기도성남시분당구분당동셋별마을우방아파트302동1103호
김창수
경기도수원시팔달구영통동963-2진흥아파트552동1004호

(74) 대리인 박상수

심사청구 : 있음

(54) 유기 전계 발광 표시 장치 및 그의 제조 방법

요약

본 발명은 단위화소 에지영역에서 제 1전극과 제 2전극간의 필드 영향이 감소된 유기 전계 발광 표시 장치 및 그의 제조방법을 제공한다.

본 발명은 절연기관, 반도체층, 게이트 전극 및 소오스/드레인 전극을 구비한 박막트랜지스터와; 상기 박막트랜지스터층의 상부에 위치하며 소오스/드레인 전극 중 하나가 노출되는 비아홀과 일부 식각된 홈을 갖는 패시베이션막과; 상기 패시베이션막의 상부에 소오스/드레인 전극 중 하나와 비아홀을 통하여 전기적으로 콘택되며 상기 홈에 에지부가 위치하는 제 1전극층과; 상기 제 1 전극층 상에 형성된 화소 정의막과; 상기 제 1 전극층 상에 상기 기관과 소정 영역이 접촉되도록 형성된 적어도 하나 이상의 발광층을 포함하는 유기막층과; 상기 유기막층 상에 형성된 제 2 전극층을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치를 제공한다

대표도

도 4c

색인어

유기 전계 발광 표시 장치, 제 1전극, 제 2전극, 필드

명세서

도면의 간단한 설명

도 1 은 일반적인 유기 전계 발광 표시 장치를 나타낸 평면도로서, 상기 유기전계발광소자의 적색(R), 녹색(G) 및 청색(B) 단위화소들로 구성된 하나의 화소에 한정된 도면이다.

도 2는 상기 도 1의 절단선 I-I'를 따라 취해진 유기 전계 발광 표시 장치에 있어서, 하나의 단위 화소의 유기 전계 발광 표시 장치에 대한 단면도이다.

도 3은 본 발명의 실시예에 따른 유기 전계 발광 표시 장치 및 그의 제조 방법을 설명하기 위한 평면도이다.

도 4a 내지 도4c는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치 및 그의 제조 방법을 설명하기 위한 단면도이다.

(도면의 주요 부위에 대한 부호의 설명)

200 : 절연기판 225 : 반도체층

245 : 소오스/드레인 전극 255 : 비아홀

256 : 홈 260 : 제 1 전극

270 : 화소정의막 280 : 유기막

290 : 제 2 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광 표시 장치 및 그의 제조 방법에 관한 것으로, 더욱 구체적으로는 애노드전극과 캐소드전극의 간격을 크게하여 애노드전극과 캐소드전극간 필드에 의한 단위화소 에지 열화 현상을 개선하기 위한 유기 전계 발광 표시 장치 및 그의 제조 방법에 관한 것이다.

고도의 정보화 시대가 도래함에 따라 신속, 정확한 정보를 손 안에서 얻고자 하는 요구가 많아지면서, 가볍고 얇아서 휴대하기가 편하고 정보 처리 속도가 빠른 디스플레이 장치에 대한 개발이 급속하게 이루어지고 있다. 기존의 CRT는 중량, 체적 및 소비전력이 크고, LCD는 공정의 복잡성, 좁은 시야각, 대조비 및 대면적화에 대한 기술적인 한계가 있었다. 이와 같은 문제점들을 보완한 유기 전계 발광 소자가 차세대 디스플레이로서 급상승하고 있다.

유기 전계 발광 표시 장치는 유기 발광층을 포함한 유기막에 전압을 인가하여 줌으로써 전자와 정공이 발광층내에서 재결합하여 빛을 발생하는 자체발광형으로서 LCD와 같은 백라이트가 필요하지 않아 경량박형이 가능할뿐만 아니라 공정을 단순화 시킬수 있으며, 응답속도 또한 CRT와 같은 수준이며, 소비 전력 측면에서도 유리하다.

일반적으로 유기 전계 발광 표시 장치는 구동 방법에 따라 수동 매트릭스방식과 능동 매트릭스방식으로 나뉘어지는데, 수동 매트릭스방식은 그 표시 영역이 양극과 음극에 의하여 단순한 매트릭스 형태의 소자로 구성되어 있어 제조가 용이하지만 해상도, 구동전압의 상승, 재료의 수명저하등의 문제점으로 인하여 저해상도 및 소형 디스플레이의 응용분야로 제한된다. 반면 능동 매트릭스방식은 표시 영역이 각 화소마다 박막 트랜지스터를 장착하여 유기 전계 발광 표시 장치의 화소수와 상관없이 일정한 전류를 공급함에 따라 안정적인 휘도를 나타낼 수 있으며 또한 전력소모가 적어, 고해상도 및 대형디스플레이의 적용에 유리하다. 이러한 이유로 능동 매트릭스방식은 우월한 제품성과 잠재적인 시장성으로 차세대 디스플레이로서 자리매김하고 있다.

이러한 유기 전계 발광 표시 장치는 애노드전극 및 캐소드전극 사이에 적어도 유기발광층을 포함하는 유기막층으로 이루어져 있다. 상기의 유기 전계 발광 소자에 R, G 및 B의 삼원색을 나타내는 발광층을 각각 패터닝함으로써 풀칼라를 구현할 수 있다.

도 1은 종래의 유기 전계 발광 표시 장치에 대한 단면도이다. 도 1을 참조하여 종래의 유기 전계 발광 표시 장치의 제조 방법을 설명하면 다음과 같다.

도 1은 일반적인 유기 전계 발광 표시 장치를 나타낸 평면도로서, 상기 유기 전계 발광 표시 장치의 적색(R), 녹색(G) 및 청색(B) 단위화소들로 구성된 하나의 화소에 한정된 도면이다.

도 1을 참고하면, 일방향으로 배열된 스캔 라인(10), 상기 스캔 라인(10)과 서로 절연되면서 교차하는 데이터 라인(20) 및 상기 스캔 라인(10)과 서로 절연되면서 교차하고 상기 데이터 라인(20)에 평행하게 공통 전원전압라인(30)이 위치한다. 상기 스캔 라인(10), 상기 데이터 라인(20) 및 공통 전원전압라인(30)에 의해 다수의 단위화소, 예를 들면, 적색(R), 녹색(G) 및 청색(B)의 단위화소로 정의된다.

상기 각각의 단위 화소는 스위칭 박막트랜지스터(40), 구동 박막트랜지스터(50), 캐패시터(60) 및 유기발광다이오드(80)를 구비한다.

상기 각 단위화소에는 상기 스캔 라인(10)에 인가된 신호에 따라 상기 데이터 라인(20)에 인가된 데이터 신호를, 예를 들면, 데이터 전압과 상기 공통 전원라인(30)에 인가된 전압차에 따른 전하를 축적하는 캐패시터(60) 및 상기 캐패시터(60)에 축적된 전하에 의한 신호를 상기 스위칭 박막트랜지스터(40)를 통해 구동 박막트랜지스터(50)로 입력한다. 이어서 데이터 신호를 입력받은 상기 구동 박막트랜지스터(50)는 제 1전극(70), 제 2전극 및 두 전극 사이에 유기발광층을 구비한 상기 유기발광다이오드(80)에 전기적 신호를 보내 광을 방출하게 한다.

도 2는 상기 도 1의 절단선 I-I'를 따라 취해진 유기 전계 발광 표시 장치에 있어서, 하나의 단위 화소에 대한 단면도이다.

도 2은 종래의 유기 전계 발광 소자의 구조를 나타내는 단면도이다.

도 2를 참조하여 종래의 유기 전계 발광 소자의 구조를 설명하면 다음과 같다. 먼저, 절연 기판(100)의 버퍼층(110)상부에 통상적인 방법으로 반도체층(125), 게이트 절연막(120), 게이트 전극(135), 층간 절연막(130), 소오스/드레인 전극(145)을 구비한 박막 트랜지스터가 형성된다.

상기 층간 절연막(130)의 전면에 걸쳐 패시베이션막(140)을 형성하고, 상기 패시베이션막(140) 상부에 평탄화막(150)을 형성한 후 소오스/드레인 전극(145)중 한 전극의 소정 부분을 노출시키기 위한 비아홀(165)을 형성한다.

상기 비아홀(165)을 통하여 소오스/드레인 전극(145)의 노출된 소정 부분과 접하는 제 1전극(160)을 형성한다.

이 때, 상기 비아홀(160)의 굴곡진 형태를 지닌 상기 화소전극(160)을 덮는 화소정의막(170)을 형성한 후, 상기 화소정의막(170) 상에 상기 화소전극(160)의 일부분을 노출시키는 개구부(195)를 형성한다.

이어서, 상기 개구부(195)내에 노출된 화소전극(160)을 포함하는 기판 전면에 적어도 발광층을 포함하는 유기막(180)을 형성한후, 상기 유기막(180)상에 제 2전극(190)을 형성한다.

상기 유기막(180)은 발광층 외에 정공 주입층, 정공 수송층, 정공 억제층, 전자수송층 및 전자주입층 중에서 하나 내지 모두를 적층하여 다층의 유기막으로 형성될 수 있다.

그러나 상기 제 1전극의 에지부분에는 전계가 집중되기 쉬워 제 1전극의 에지부분과 제 2전극간의 필드(field)의 영향이 극대화 되어, 유기막에 과전압이 걸려 유기막의 열화를 촉진시킴에 따라 유기 전계 발광 표시 장치의 수명이 감소될 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 상기한 종래기술의 문제점을 보완하기 위한 것으로, 본 발명의 목적은 제 1전극의 에지 부분과 제 2전극의 간격을 크게 하여 필드를 완화시킴으로서 유기막층의 열화현상을 최소화하여 유기발광소자의 수명을 개선할 수 있는 유기 전계 발광 표시 장치와 그 제조 방법을 제공하고자 한다.

발명의 구성 및 작용

상기 기술적 과제를 이루기 위하여 본 발명은 단위화소 에지영역에서 제 1전극과 제 2전극간의 필드 영향이 감소된 유기 전계 발광 표시 장치 및 그의 제조방법을 제공한다.

본 발명은 절연기판, 반도체층, 게이트 전극 및 소오스/드레인 전극을 구비한 박막트랜지스터와; 상기 박막트랜지스터층의 상부에 위치하며 소오스/드레인 전극 중 하나가 노출되는 비아홀과 일부 식각된 홈을 갖는 패시베이션막과; 상기 패시베이션막의 상부에 소오스/드레인 전극 중 하나와 비아홀을 통하여 전기적으로 콘택되며 상기 홈에 에지부가 위치하는 제 1전극층과; 상기 제 1 전극층 상에 형성된 화소 정의막과; 상기 제 1 전극층 상에 상기 기판과 소정 영역이 접촉되도록 형성된 적어도 하나 이상의 발광층을 포함하는 유기막층과; 상기 유기막층 상에 형성된 제 2 전극층을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치를 제공한다.

또한 본 발명은 절연기판 상에 반도체층, 게이트 전극, 소오스/드레인 영역 및 소오스/드레인 전극을 구비한 박막트랜지스터를 형성하고; 상기 박막트랜지스터를 포함하는 기판 전면에 절연막을 형성하고; 상기 절연막에 소오스/드레인 전극중 하나를 노출시키는 비아홀과 상기 절연막의 일부분이 식각된 홈을 형성하고; 상기 홈으로부터 시작하여 상기 비아홀을 통하여 노출된 소오스/드레인 전극과 연결되어지는 제 1전극을 형성하고; 상기 제 1 전극층을 포함하고 상기 기판 전면에 걸쳐 화소 전극의 소정부분이 노출된 개구부를 가지는 화소 정의막을 형성하고, 상기 노출된 개구부를 포함하는 화소 정의막 전면에 걸쳐 적어도 발광층을 포함하는 유기막층을 형성하고, 상기 유기막층 상에 제 2 전극층을 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법을 제공한다.

상기 패시베이션막은 실리콘 산화막, 실리콘 질화막 및 실리콘 산화막/실리콘 질화막 적층막등으로 이루어 질 수 있다. 상기 패시베이션막 상에 소오스/드레인 전극중에 하나와 제 1전극을 연결하기 위한 비아홀 생성시 동시에 상기 패시베이션막 상의 일부분에 홈을 생성하여 제 1전극의 에지부를 상기 홈에 형성하게 함으로서 제 1전극의 에지부와 제 2전극간의 간격을 크게함으로서 필드가 완화되어 에지 필드 영향을 최소화 할 수 있다.

또한, 상기 패시베이션막의 상에 박막 트랜지스터에 의한 단차를 평탄화하기 위한 평탄화막을 더 포함할 수 있다.

상기 평탄화막은 폴리아미드 수지, 폴리이미드 수지, 아크릴 수지 및 실리콘계 수지로 이루어진 군에서 선택된 하나의 물질로 형성될 수 있다.

여기서, 상기 평탄화막과 패시베이션막에 소오스/드레인 전극중에 하나의 전극과 제 1전극을 연결하기 위하여 비아홀 생성시 동시에 상기 평탄화막과 패시베이션막에 홈을 생성하여 제 1전극의 에지부를 상기 홈에 형성하게 한다.

이로써, 제 1전극의 에지부와 제 2전극간의 간격을 크게함으로서 필드가 완화되어 에지 필드 영향을 최소화 할 수 있다.

이하, 본 발명에 의한 유기 전계 발광 표시 장치의 구조 및 제조방법을 도 3 및 도 4a 내지 도 4c를 참고하여 상세하게 설명하면 다음과 같다.

도 3은 본 발명의 실시예에 따른 유기 전계 발광 표시 장치 및 그의 제조 방법을 설명하기 위한 평면도이다.

도 3에서와 같이, 상기 제 1전극이 게이트 전극의 상부까지 확장되어 형성되어짐을 볼 수 있다.

도 4a 내지 도 4c는 본 발명의 실시예에 따른 유기 전계 발광 표시 장치 및 그의 제조 방법을 설명하기 위한 단면도들이다.

도 4a를 참조하면, 절연기판(200)이 제공되고 상기 절연기판(200)상으로부터 유출되는 불순물을 막아주기 위해 실리콘 산화막, 실리콘 질화막 및 실리콘 산화막/실리콘 질화막의 적층막으로 이루어진 군에서 선택된 버퍼층(210)을 포함하는 것이 바람직하다.

상기의 버퍼층(210)상에 비정질의 실리콘막을 도포한 후 결정화 시킨후 패터닝하여 폴리실리콘막(225)을 형성한다.

상기 폴리실리콘막(225) 상부에 기판 전면에 걸쳐 게이트 절연막(220)을 형성한 후, 상기 게이트 절연막(220)상에 소정의 부분, 즉 채널 영역(225c)이 형성되는 부분과 대향되는 부분에 게이트 전극(235)을 증착한다.

이후에, 상기 폴리실리콘막(225)에 이온 도핑 처리를 함으로서 드레인 영역(225a), 소오스 영역(225c) 및 채널 영역(225b)으로 구성된 반도체층(225)을 형성한다.

상기의 게이트 전극(235)상부에 게이트 절연막(220) 전면에 걸쳐 층간 절연막(230)을 형성하고, 게이트 절연막(220)과 층간 절연막(230)을 식각하여 드레인영역(225a)과 소오스영역(225c)의 소정 부분이 노출되는 콘택홀을 형성한다.

상기 콘택홀을 통하여 층간 절연막(230)상에 소오스/드레인 영역(225c, 225a)과 각각 연결되어지는 소오스/드레인 전극(245)을 형성한다.

상기 층간 절연막(230)상의 전면에 걸쳐 소오스/드레인 전극(245)을 덮는 패시베이션 절연막(240)을 형성한다. 여기서 상기 패시베이션막(240)은 SiO_2 , SiN_x 및 $\text{SiO}_2/\text{SiN}_x$ 적층막 중에서 하나를 선택하는 것이 바람직하다.

여기서, 상기 패시베이션 절연막의 두께는 1000\AA 내지 $1\mu\text{m}$ 로 형성하는 것이 바람직하다.

상기 패시베이션막(240)상에 소오스/드레인 전극(245)중 하나를 노출시키는 비아홀(255)을 형성하고, 동시에 상기 패시베이션막(240)의 일부분에 홈(256)을 형성한다.

여기서, 상기 비아홀(255)과 홈(256)은 하프톤 마스크를 사용하여 패터닝 한후, 플라즈마 식각을 통하여 형성한다.

상기 플라즈마 식각공정은 500 W이상의 플라즈마 파워를 인가하여 5 내지 300 mTorr의 공정 압력하에서 실시하는 것이 바람직하다.

상기 플라즈마 식각공정은 O_2 가스에 SF_6 또는 CF_4 가스를 O_2 양에 대해 1%이상을 혼합한 가스를 사용하여 실시하는 것이 바람직하다.

상기 홈(256)의 식각 깊이는 500 내지 6000\AA 로 식각되는 것이 바람직하다.

또한, 상기 제 1전극의 에지 부분과 드레인 전극간의 사이에 게이트 배선등이 형성될 수 있으므로 상기 제 1전극의 에지 부분과 드레인 전극간의 간격은 500\AA 내지 $4\mu\text{m}$ 으로 형성하는 것이 바람직하다.

한편, 상기 패시베이션막(240)의 상부에 박막 트랜지스터에 의한 단차를 평탄화하기 위한 평탄화막(250)을 더 형성할 수 있다. 여기서, 상기 평탄화막(250)은 후속 공정에서 유기막이 얇게 형성됨에 따라 박막 트랜지스터의 단차에 의해 발생하는 난반사를 방지할 수 있다.

여기서, 상기 평탄화막(250)의 두께는 5000\AA 내지 $2\mu\text{m}$ 로 형성하는 것이 바람직하다.

상기 평탄화막(250)은 폴리아미드 수지, 폴리이미드 수지, 아크릴 수지 및 실리콘계 수지로 이루어진 군에서 선택된 하나의 물질로 형성될 수 있다.

상기 패시베이션 절연막 상에 평탄화막을 형성함에 있어서, 상기 소오스/드레인 전극(245)중에 하나의 전극과 제 1전극을 연결하기 위한 비아홀(255)을 형성하고, 동시에 홈(256)을 형성해야 한다.

여기서, 상기 비아홀(255)과 홈(256)은 하프톤 마스크를 사용하여 패터닝 한후, 플라즈마 식각을 통하여 형성한다.

상기 플라즈마 식각공정은 500 W이상의 플라즈마 파워를 인가하여 5 내지 300 mTorr의 공정 압력하에서 실시하는 것이 바람직하다.

상기 플라즈마 식각공정은 SF_6 , CF_4 및 CHF_3 가스중에 하나와 상기 선택된 가스에 대해 1%이상의 O_2 를 혼합한 가스를 사용하여 실시하는 것이 바람직하다.

상기 평탄화막이 완전 식각한 후, 패시베이션막(240)의 홈을 식각하기 위하여 500 W이상의 플라즈마 파워를 인가하여 5 내지 300 mTorr의 공정 압력하에서 O_2 가스에 SF_6 또는 CF_4 가스를 O_2 양에 대해 1%이상을 혼합한 가스를 사용하여 실시하는 것이 바람직하다.

또한, 홈에 제 1전극을 형성시 끊어짐에 따라 발생하는 쇼트현상을 방지하기 위하여 상부테이퍼각(θ)은 90° 이상으로 식각하는 것이 바람직하다.

도 4b와 같이 상기 비아홀(255)에 의해 노출되어진 소오스/드레인 전극(245)중에 하나의 전극과 연결되어지는 제 1전극(260)을 형성되되, 상기 제 1전극(260)의 에지는 상기 홈(256)에 위치하도록 형성한다.

상기 제 1전극(260)은 양극일 경우에 있어서, 일함수가 높은 금속으로서 ITO이거나 IZO로 이루어진 투명전극이거나, Pt, Au, Ir, Cr, Mg, Ag, Ni, Al 및 이들의 합금으로 이루어진 군에서 선택된 반사전극일 수 있다.

또한, 상기 제 1전극(260)이 음극일 경우, 일함수가 낮은 금속으로서 Mg, Ca, Al, Ag, Ba 및 이들의 합금으로 이루어진 군에서 선택되되 얇은 두께를 갖는 투명전극이거나, 두꺼운 반사전극일 수 있다.

이후에, 도 4c와 같이 상기 제 1전극(260)이 형성된 기판 전면에 화소분리층으로 사용되는 화소정의막(270)을 도포한 후, 패터닝하여 화소전극의 소정부분을 노출시키는 개구부(P)를 형성한다.

상기 화소정의막(270)은 아크릴계 수지, 벤조사이클로부텐(BCB) 및 폴리이미드(PI)로 이루어진 군에서 선택되는 하나의 물질로 형성하는 것이 바람직하다.

이어서, 상기 개구부(P) 내에 노출된 제 1 전극(260)을 포함한 기판 전면에 적어도 유기발광층을 포함하는 유기막층(280)을 형성한다.

상기 유기막층(280)은 정공주입층, 정공수송층, 정공억제층 및 전자주입층중에서 하나 내지 모두를 더 포함할 수 있다.

상기 유기발광층(280) 상에 제 2전극을 형성한다.

상기 제 2 전극(290)이 음극인 경우에 있어서, 상기 유기막(280)의 상부에 형성되며 일함수가 낮은 도전성의 금속으로 Mg, Ca, Al, Ag 및 이들의 합금으로 이루어진 군에서 선택된 하나의 물질로서 얇은 두께를 갖는 투명전극이거나, 두꺼운 두께를 갖는 반사전극으로 형성된다.

또한, 상기 제 2 전극(280)이 양극인 경우에 있어서, 일함수가 높은 금속으로서, ITO 또는 IZO로 이루어진 투명전극이거나, Pt, Au, Ir, Cr, Mg, Ag, Ni, Al 및 이들의 합금으로 이루어진 반사전극일 수 있다.

이로써, 전계가 집중되기 쉬운 제 1전극의 에지부분과 제 2전극의 간격을 크게 함으로서, 필드가 완화되어 유기물의 열화를 최소화할 수 있으며, 이에 따라 유기 전계 발광 표시 장치의 수명을 향상시킬 수 있다.

발명의 효과

상술한 바와 같이 본 발명에 따르면, 단위화소 에지영역에서 제 1전극과 제 2전극간 간격을 크게 하여 제 1전극과 제 2전극간의 필드가 완화되어 단위 화소 에지 열화현상을 개선함으로써, 유기 전계 발광 표시 장치의 수명을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

기판, 반도체층, 게이트 전극 및 소오스/드레인 전극을 구비한 박막트랜지스터와;

상기 박막트랜지스터층의 상부에 위치하며 소오스/드레인 전극 중 하나가 노출되는 비아홀과 홈을 갖는 패시베이션막과;

상기 패시베이션막 상부에 소오스/드레인 전극 중 하나와 비아홀을 통하여 전기적으로 콘택되며 상기 홈에 에지부가 위치하는 제 1전극층과;

상기 제 1 전극층 상에 형성된 화소 정의막과;

상기 제 1 전극층 상에 상기 기판과 소정 영역이 접촉되도록 형성된 적어도 하나 이상의 발광층을 포함하는 유기막층과;
상기 유기막층 상에 형성된 제 2 전극층을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 2.

제 1항에 있어서,

상기 패시베이션막은 SiO_2 , SiN_x 및 $\text{SiO}_2/\text{SiN}_x$ 적층막 중에서 하나로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 3.

제 1항에 있어서,

상기 패시베이션막은 1000Å 내지 1 μm 의 두께로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 4.

제 1항에 있어서,

상기 홈의 깊이는 500 내지 6000 Å의 두께로 식각되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 5.

제 1항에 있어서,

상기 유기 전계 발광 표시 장치는 상기 패시베이션막의 상부에 평탄화막을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 6.

제 5항에 있어서,

상기 평탄화막은 폴리이미드 수지, 폴리 아크릴 수지, 폴리페놀 수지, 벤조사이클로부타디엔으로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 7.

제 5항에 있어서,

상기 평탄화막은 5000Å 내지 2 μm 의 두께로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 8.

제 1항에 있어서,

상기 제 1전극은 애노드 또는 캐소드로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 9.

제 1항에 있어서,

상기 제 1전극의 에지부와 소오스 전극간의 거리는 500 내지 40000 Å인 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 10.

제 1항에 있어서,

상기 유기막은 정공주입층, 정공수송층, 정공억제층, 전자수송층, 전자주입층으로 이루어진 군에서 하나이상을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

청구항 11.

절연기판 상에 반도체층, 게이트 전극, 소오스/드레인 영역 및 소오스/드레인 전극을 구비한 박막트랜지스터를 형성하고;

상기 박막트랜지스터를 포함하는 기판 전면에 패시베이션막을 형성하고;

상기 패시베이션막에 소오스/드레인 전극중 하나를 노출시키는 비아홀과 상기 절연막의 일부분이 식각된 홈을 형성하고;

상기 홈으로부터 시작하여 상기 비아홀을 통하여 노출된 소오스/드레인 전극과 연결되어지는 제 1전극을 형성하고;

상기 제 1 전극층을 포함하고 상기 기판 전면에 걸쳐 화소 전극의 소정부분이 노출된 개구부를 가지는 화소 정의막을 형성하고,

상기 노출된 개구부를 포함하는 화소 정의막 전면에 걸쳐 적어도 발광층을 포함하는 유기막층을 형성하고,

상기 유기막층 상에 제 2 전극층을 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 12.

제 11항에 있어서,

상기 패시베이션막은 SiO₂, SiN_x 및 SiO₂/SiN_x 적층막 중에서 하나로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 13.

제 11항에 있어서,

상기 패시베이션막은 1000Å 내지 1μm의 두께로 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 14.

제 11항에 있어서,

상기 홈의 깊이는 500 내지 6000 Å의 두께로 식각되는 것을 특징으로 하는 유기 전계 발광 표시 장치 제조 방법.

청구항 15.

제 11항에 있어서,

상기 홈과 비아홀은 동시에 하프톤 마스크 공정에 의해 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 16.

제 11항에 있어서,

상기 홈은 500 W이상의 플라즈마 파워를 인가하여 5 내지 300 mTorr의 공정 압력하에서 O₂ 가스에 SF₆ 또는 CF₄ 가스를 O₂양에 대해 1%이상을 혼합한 가스를 사용하여 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 17.

제 11항에 있어서,

상기 유기 전계 발광 표시 장치는 상기 패시베이션막의 상부에 평탄화막을 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 18.

제 17항에 있어서,

상기 평탄화막은 폴리이미드 수지, 폴리 아크릴 수지, 폴리페놀 수지, 벤조사이클로부타디엔으로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치 제조 방법.

청구항 19.

제 17항에 있어서,

상기 평탄화막은 5000Å 내지 2 μ m의 두께로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 20.

제 17항에 있어서,

상기 흡은 500 W이상의 플라즈마 파워를 인가하여 5 내지 300 mTorr의 공정 압력하 SF₆, CF₄ 및 CHF₃ 가스중에 하나와 상기선택된 가스에 대해 1%이상의 O₂를 혼합한 가스를 사용하여 형성하는 것을 특징으로 하는 유기 전계 발광 표시 장치의 제조 방법.

청구항 21.

제 11항에 있어서,

상기 제 1전극은 애노드 또는 캐소드로 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치 제조 방법.

청구항 22.

제 11항에 있어서,

상기 제 1전극의 에지부와 소오스 전극간의 간격은 500 내지 40000 Å인 것을 특징으로 하는 유기 전계 발광 표시 장치 제조 방법.

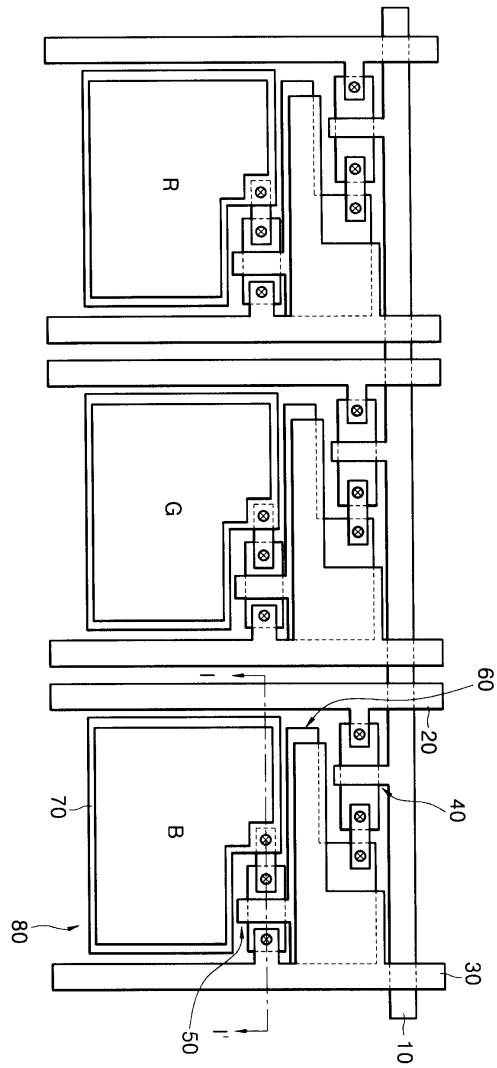
청구항 23.

제 11항에 있어서,

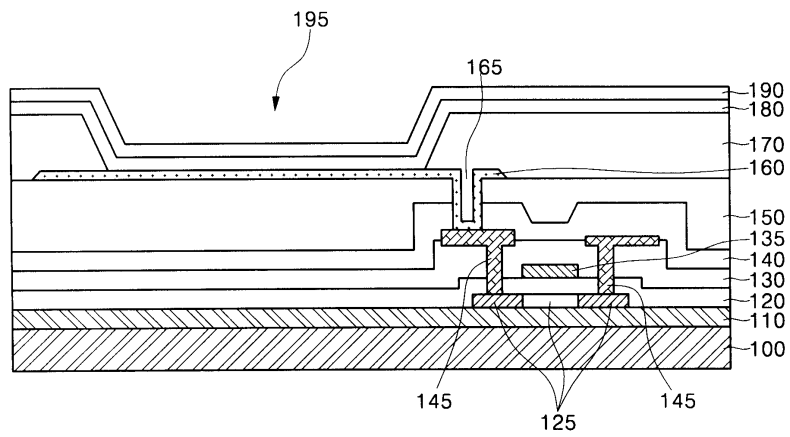
상기 유기막은 정공주입층, 정공수송층, 정공억제층, 전자수송층, 전자주입층으로 이루어진 군에서 하나이상을 더 포함하는 것을 특징으로 하는 유기 전계 발광 발광 표시 장치의 제조 방법.

도면

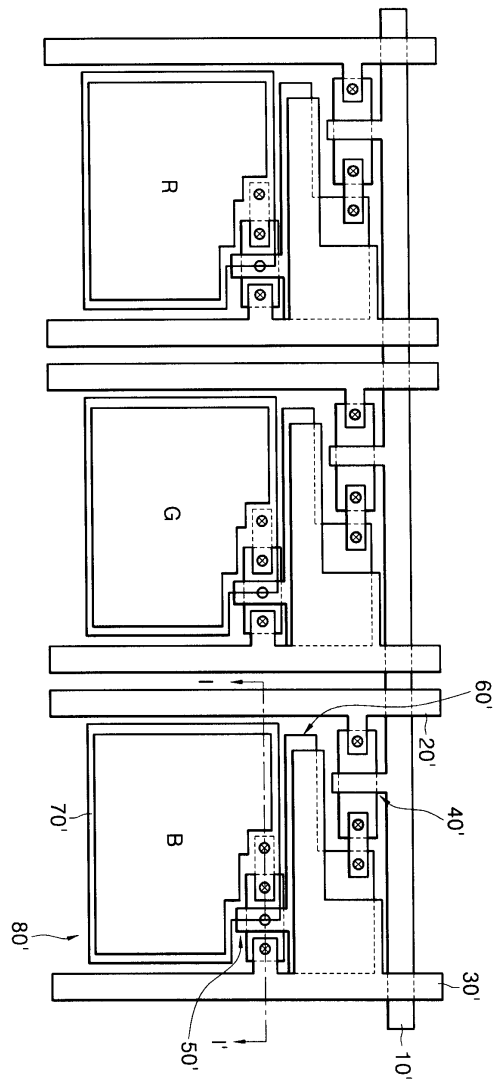
도면1



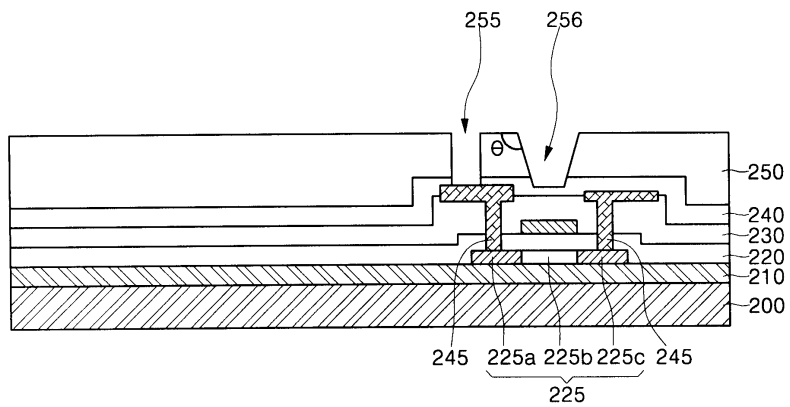
도면2



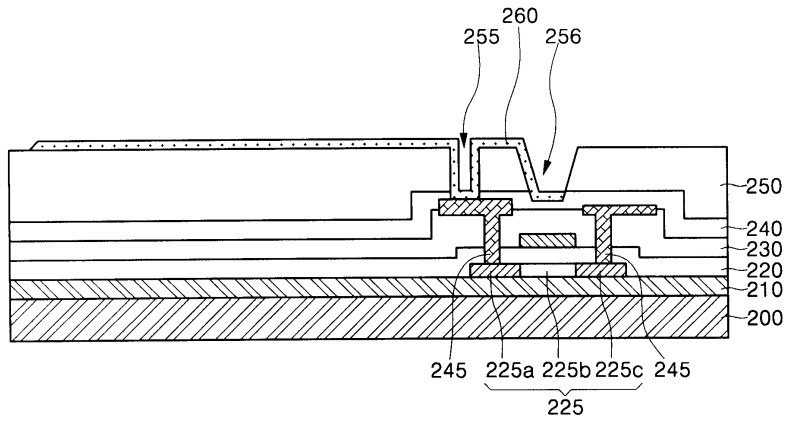
도면3



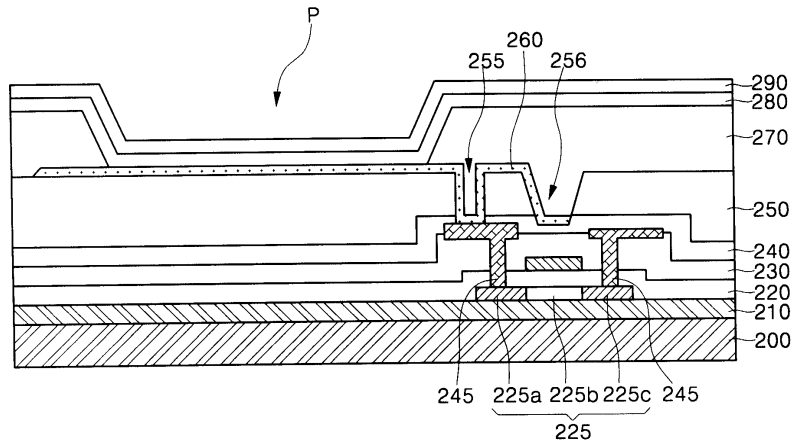
도면4a



도면4b



도면4c



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR1020050115173A	公开(公告)日	2005-12-07
申请号	KR1020040040541	申请日	2004-06-03
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	JEONG CHANGYONG 정창용 KANG TAEWOOK 강태욱 KIM CHANGSOO 김창수		
发明人	정창용 강태욱 김창수		
IPC分类号	H05B33/22 H01L51/52 H05B33/00		
CPC分类号	H01L51/5203 H01L51/5206 H01L27/3258 H01L27/3246 H01L51/5209		
代理人(译)	PARK, 常树		
其他公开文献	KR100635066B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种在单位像素边缘区域中的第一电极和第二电极之间具有减小的场效应的有机发光显示器及其制造方法。薄膜晶体管技术领域本发明涉及一种薄膜晶体管，包括绝缘基板，半导体层，栅电极和源/漏电极。钝化膜，位于薄膜晶体管层上方，具有通孔，源/漏电极中的一个暴露出来，并且具有部分蚀刻的凹槽；第一电极层通过钝化膜上的通孔电连接到源/漏电极之一并且在沟槽中具有边缘部分；形成在第一电极层上的像素限定层；包括至少一个发光层的有机层，所述至少一个发光层形成在所述第一电极层上，以与所述基板的预定区域接触；并且在有机薄膜层上形成第二电极层。指数方面 有机发光显示器，第一电极，第二电极，

