

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/30

(11) 공개번호
(43) 공개일자
10-2005-0041088
2005년05월04일

(21) 출원번호
(22) 출원일자
10-2003-0076002
2003년10월29일

(71) 출원인
삼성에스디아이 주식회사
경기 수원시 영통구 신동 575
신동용
(72) 발명자
서울특별시 관악구 봉천1동 969-37
김금남
서울특별시 동대문구 담십리 2동 21-1 다솜빌라 302호
류도형
부산광역시 남구 문현3동 97-1번지(15동5반)

(74) 대리인
유미특허법인

심사청구 : 있음

(54) 발광 표시 장치 및 그 표시 패널과 구동 방법

요약

유기 EL 표시 장치에서 선택 신호를 전달하는 선택 주사선과 데이터 전류를 전달하는 데이터선에 화소 회로가 연결되어 있다. 화소 회로는 유기 EL 소자에 구동 전류를 공급하기 위해 구동 트랜지스터를 포함하며, 구동 트랜지스터의 게이트와 소스 사이에는 제1 커패시터가 연결되어 있다. 또한 구동 트랜지스터의 게이트와 부스트 주사선 사이에는 제2 커패시터가 연결되어 있다. 선택 신호에 의해 화소 회로가 선택되면 데이터 전류에 대응하는 전압이 제1 커패시터에 저장된다. 그리고 부스트 주사선의 전압 레벨이 변경되어 제1 및 제2 커패시터의 커플링에 의해 제1 커패시터의 전압이 변경된다. 변경된 전압에 대응하여 구동 트랜지스터에서 유기 EL 소자에 전류가 공급되어 유기 EL 소자가 발광한다. 이와 같이 하면, 큰 데이터 전류로 유기 EL 소자에 흐르는 전류를 제어할 수 있으며, 데이터선의 기생 성분에 적절하게 대응할 수 있다.

대표도

도 8

색인어

유기 EL, 트랜지스터, 발광, 커패시터, 부스트

명세서

도면의 간단한 설명

도 1은 유기 전계발광 소자의 개념도이다.

도 2는 종래의 전압 구동 방식의 화소 회로의 회로도이다.

도 3은 종래의 전류 구동 방식의 화소 회로의 회로도이다.

도 4는 본 발명의 실시예에 따른 유기 EL 표시 장치의 개략적인 평면도이다.

도 5는 본 발명의 제1 실시예에 따른 화소 회로의 회로도이다.

도 6 및 도 8은 각각 본 발명의 제2 및 제3 실시예에 따른 화소 회로의 회로도이다.

도 7 및 도 9는 각각 도 6 및 도 8의 화소 회로를 구동하기 위한 구동 파형도이다.

도 10 및 도 11은 각각 도 8의 화소 회로를 구동하는 본 발명의 제4 및 제5 실시예에 따른 구동 파형도이다.

도 12 및 도 13은 각각 본 발명의 제6 및 제7 실시예에 따른 화소 회로의 회로도이다.

도 14는 도 13의 화소 회로를 구동하기 위한 구동 파형도이다.

도 15는 본 발명의 다른 실시예에 따른 유기 EL 표시 장치의 개략적인 평면도이다.

도 16은 도 8의 화소 회로의 선택 신호선과 발광 주사선을 구동하기 위한 주사 구동부의 개략적인 도면이다.

도 17은 도 8의 화소 회로의 부스트 신호선을 구동하기 위한 주사 구동부의 개략적인 도면이다.

도 18은 도 16 및 도 17의 주사 구동부의 구동 타이밍도이다.

도 19는 도 8의 화소 회로의 부스트 신호선을 구동하기 위한 다른 주사 구동부의 개략적인 도면이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 발광 표시 장치와 그 표시 패널 및 그 구동 방법에 관한 것으로, 특히 유기 물질의 전계 발광(이하, "유기 EL"이라 함)을 이용한 등동 구동 방식 표시 장치에서 전류 기입 방식에 관한 것이다.

일반적으로 유기 EL 표시 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, 행렬 형태로 배열된 N×M 개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 다이오드 특성을 가져서 유기 발광 다이오드(OLED)로 불리며, 도 1에 나타낸 바와 같이 애노드(ITO), 유기 박막, 캐소드 전극층(금속)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다중 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다.

이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor, TFT) 또는 MOSFET를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 박막 트랜지스터를 각 ITO(indium tin oxide) 화소 전극에 연결하고 박막 트랜지스터의 게이트에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다. 이때, 본 발명이 속하는 능동 구동 방식은 커패시터에 전압을 기입하여 유지시키기 위해 인가되는 신호의 형태에 따라 전압 기입(voltage programming) 방식과 전류 기입(current programming) 방식으로 나누어진다.

아래에서는 도 2 및 도 3을 참조하여 종래 기술에 따른 전압 및 전류 기입 방식의 유기 EL 표시 장치에 대하여 설명한다.

도 2는 유기 EL 소자를 구동하기 위한 종래의 전압 기입 방식의 화소 회로로서, N×M 개의 화소 중 하나를 대표적으로 도시한 것이다. 도 2를 참조하면, 유기 EL 소자(OLED)에 p 채널 트랜지스터(M1)가 연결되어 발광을 위한 전류를 전압원(VDD)으로부터 공급한다. 트랜지스터(M1)의 전류량은 스위칭 트랜지스터(M2)를 통해 인가되는 데이터 전압에 의해 제어되도록 되어 있다. 이때, 인가된 전압을 일정 기간 유지하기 위한 커패시터(C1)가 트랜지스터(M1)의 소스와 게이트 사이에 연결되어 있다. 트랜지스터(M2)의 게이트에는 온/오프 형태의 선택 신호를 전달하는 선택 주사선(S_n)이 연결되어 있으며, 소스 측에는 데이터선(D_m)이 연결되어 있다.

이와 같은 구조의 화소의 동작을 살펴보면, 스위칭 트랜지스터(M2)의 게이트에 인가되는 선택 신호에 의해 트랜지스터(M2)가 터온 되면, 데이터선(D_m)으로부터의 데이터 전압이 트랜지스터(M1)의 게이트에 인가된다. 그러면 커패시터(C1)에 의해 게이트와 소스(VDD) 사이에 충전된 전압(V_{GS})에 대응하여 트랜지스터(M1)에 전류(I_{OLED})가 흐르고, 이 전류(I_{OLED})에 대응하여 유기 EL 소자(OLED)가 발광한다.

이때, 유기 EL 소자(OLED)에 흐르는 전류는 다음의 수학식 1과 같다.

수학식 1

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = \frac{\beta}{2} (V_{DD} - V_{DATA} - |V_{TH}|)^2$$

여기서, I_{OLED} 는 유기 EL 소자(OLED)에 흐르는 전류, V_{GS} 는 트랜지스터(M2)의 게이트와 소스 사이의 전압, V_{TH} 는 트랜지스터(M2)의 문턱전압, V_{DATA} 는 데이터 전압, β 는 상수 값을 나타낸다.

수학식 1에 나타낸 바와 같이, 도 2에 도시한 화소 회로에 의하면 인가되는 데이터 전압에 대응하는 전류가 유기 EL 소자(OLED)에 공급되고, 공급된 전류에 대응하는 휘도로 유기 EL 소자(OLED)가 발광하게 된다. 이때, 인가되는 데이터 전압은 소정의 명암 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

그런데 이와 같은 종래의 전압 기입 방식의 화소 회로에서는 제조 공정의 불균일성에 의해 화소마다 생기는 박막 트랜지스터의 문턱 전압(V_{TH}) 및 전자 이동도(electron mobility)의 편차로 인해 고계조를 얻기 어렵다는 문제점이 있다. 예를 들어, 3V로 화소의 박막 트랜지스터를 구동하는 경우 8비트(256) 계조를 표현하기 위해서는 대략 12mV($=3V/256$) 간격으로 박막 트랜지스터의 게이트에 전압을 인가해야 하는데, 만일 제조 공정의 불균일로 인한 박막 트랜지스터의 문턱 전압의 편차가 100mV인 경우에는 고계조를 표현하기 어려워진다. 또한 이동도의 편차로 인해 수학식 1에서의 β 값이 달라지므로 더욱 고계조를 표현하기 어렵게 된다.

이에 반해 전류 기입 방식의 화소 회로는 화소 회로에 전류를 공급하는 전류원이 패널 전체, 즉 모든 데이터선에 대해 균일하다고 하면 각 화소내의 구동 트랜지스터가 불균일한 전압-전류 특성을 갖는다 하더라도 균일한 디스플레이 특성을 얻을 수 있다.

도 3은 유기 EL 소자를 구동하기 위한 종래의 전류 기입 방식의 화소 회로로서, $N \times M$ 개의 화소 중 하나를 대표적으로 도시한 것이다. 도 3을 참조하면, 유기EL 소자(OLED)에 트랜지스터(M1)가 연결되어 발광을 위한 전류를 공급하며, 트랜지스터(M1)의 전류량은 트랜지스터(M2)를 통해 인가되는 데이터 전류에 의해 제어되도록 되어있다.

먼저, 회로의 동작을 보면, 선택 주사선(S_n)으로부터의 선택 신호에 의해 트랜지스터(M2, M3)가 터온되면, p 채널 트랜지스터(M1)는 다이오드 연결 상태로 되어, 커페시터(C1)에 전류가 흘러서 전압이 충전되고 트랜지스터(M1)의 게이트 전위가 저하하여 소스에서 드레인으로 전류가 흐른다. 시간 경과에 의해 커페시터(C1)의 충전 전압이 높아져서 트랜지스터(M1)의 드레인 전류가 트랜지스터(M2)의 드레인 전류와 동일해지면 커페시터(C1)의 충전 전류가 정지하여 충전 전압이 안정된다. 따라서 데이터선(D_m)으로부터의 휘도 설정용 데이터 전류(I_{DATA})에 대응하는 전압이 커페시터(C1)에 저장된다. 다음, 선택 주사선(S_n)으로부터의 선택 신호가 하이 레벨이 되어 트랜지스터(M2, M3)가 터오프되지만, 발광 주사선(E_n)으로부터의 발광 신호가 로우 레벨이 되어 트랜지스터(M4)가 터온된다. 그러면 전원 전압(VDD)으로부터 전원이 공급되고 커페시터(C1)에 저장된 전압에 대응하는 전류가 유기 EL 소자(OLED)로 흘러 설정된 휘도로 발광이 이루어진다. 이때, 유기 EL 소자(OLED)에 흐르는 전류는 수학식 2와 같다.

수학식 2

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - V_{TH})^2 = I_{DATA}$$

여기서, V_{GS} 는 트랜지스터(M1)의 게이트와 소스 사이의 전압, V_{TH} 는 트랜지스터(M1)의 문턱전압, β 는 상수 값을 나타낸다.

수학식 2에서 나타낸 바와 같이 종래의 전류 패셀회로에 의하면, 유기 EL 소자에 흐르는 전류(I_{OLED})는 데이터 전류(I_{DATA})와 동일하므로, 기입 전류원이 데이터선 전체에 대해서 균일하다면 모든 화소가 균일한 특성을 가지게 된다. 그런데 유기 EL 소자에 흐르는 전류(I_{OLED})는 미세 전류이면서 데이터선의 전압 범위가 넓으므로, 미세 전류(I_{DATA})로 화소 회로를 구동하는 경우에는 데이터선의 기생 용량 등을 충전하는데 시간이 많이 걸린다는 문제점이 있다. 예를 들어, 데이터선 부하 커페시턴스가 30pF 이라 가정할 경우에 수십 nA에서 수백 nA 정도의 데이터 전류로 데이터선의 부하를 충전하려면 수ms의 시간이 필요하다. 이는 수십 μs 수준인 라인 시간(예를 들면 수평 주사 시간)을 고려 해볼 때 충전 시간이 충분하지 못하다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 트랜지스터의 문턱 전압이나 이동도를 보상할 수 있으며 데이터선을 충분히 충전 시킬 수 있는 발광 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

본 발명의 한 특징에 따르면, 데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 제1 주사선, 제1 제어 신호를 전달하는 복수의 제2 주사선, 그리고 데이터선과 제1 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로가 형성되어 있는 발광 표시 장치가 제공된다. 이 화소 회로는, 인가되는 전류에 대응하여 빛을 발광하는 발광 소자, 주사선으로부터의 선택 신호에 응답하여 데이터선으로부터의 데이터 신호를 전달하는 제1 스위칭 소자, 발광 소자를 발광시키기 위한 구동 전류를 공급하며, 제1 스위칭 소자로부터 데이터 신호가 전달되는 동안 다이오드 연결되는 트랜지스터, 제1 스위칭 소자로부터의 데이터 전류에 대응하는 제1 전압을 저장하는 제1 저장 소자, 제1 저장 소자와 제2 주

사선 사이에 전기적으로 연결되어 있으며 제1 제어 신호가 제1 레벨에서 제2 레벨로 변하는 경우에 제1 저장 소자와의 커플링을 통해 제1 저장 소자의 제1 전압을 제2 전압으로 변경하는 제2 저장 소자, 그리고 제2 제어 신호에 응답하여 제2 전압에 의해 제1 트랜지스터로부터 출력되는 구동 전류를 발광 소자로 전달하는 제2 스위칭 소자를 포함한다.

이때, 제2 제어 신호가 디스에이블 레벨인 기간은 선택 신호가 인에이블 레벨인 기간을 포함할 수 있다. 그리고 제1 제어 신호가 제1 레벨인 기간은 선택 신호가 인에이블 레벨인 기간을 포함할 수 있으며, 제2 제어 신호가 디스에이블 레벨인 기간은 제1 제어 신호가 제1 레벨인 기간을 포함할 수 있다.

그리고 본 발명의 한 특징에 따른 발광 표시 장치는 복수의 제1 주사선에 선택 신호를 공급하는 제1 주사 구동부, 그리고 복수의 제2 주사선에 제1 제어 신호를 공급하는 제2 주사 구동부를 더 포함하며, 제2 주사 구동부는 제1 제어 신호의 제1 레벨 및 제2 레벨의 크기를 결정하여 출력하는 버퍼를 포함할 수 있다. 버퍼는 제1 제어 신호에 대응하는 입력 신호를 수신 하며 입력 신호와 입력 신호의 반전된 신호에 각각 대응하여 제1 레벨 및 제2 레벨의 전압을 제2 주사선으로 출력할 수 있다.

본 발명의 다른 특징에 따르면, 데이터 신호를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 제1 주사선, 제1 제어 신호를 전달하는 복수의 제2 주사선, 그리고 데이터선과 제1 주사선에 각각 전기적으로 연결되어 있는 복수의 화소 회로를 포함하는 발광 표시 장치를 구동하는 방법이 제공된다. 화소 회로는, 선택 신호의 제1 레벨에 응답하여 데이터선으로부터의 데이터 전류를 전달하는 제1 스위칭 소자, 제1 주 전극과 제어 전극 사이에 제1 저장 소자가 형성되고 제어 전극과 제2 주사선 사이에 제2 저장 소자가 형성되어 있는 트랜지스터, 그리고 트랜지스터로부터의 구동 전류에 대응하여 빛을 발광하는 발광 소자를 포함한다. 그리고 구동 방법은, 제1 제어 신호를 제2 레벨로 유지한 상태에서 선택 신호를 제3 레벨에서 제1 레벨로 변경하여 데이터 전류에 대응하는 전압을 제1 저장 소자에 충전하는 제1 단계, 그리고 선택 신호를 제1 레벨에서 제3 레벨로 변경하여 데이터 전류를 차단하고, 제1 제어 신호를 제2 레벨에서 제4 레벨로 변경하여 제1 저장 소자의 전압을 변경하는 제2 단계를 포함한다.

이때, 제1 제어 신호가 제2 레벨인 기간은 선택 신호가 제1 레벨인 기간을 포함할 수 있다.

본 발명의 또 다른 특징에 따르면, 데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 그리고 데이터선과 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로를 포함하는 발광 표시 장치의 표시 패널이 제공된다. 이 화소 회로는, 인가되는 전류에 대응하여 빛을 발광하는 발광 소자, 발광 소자를 발광시키기 위한 구동 전류를 공급하는 트랜지스터, 주사선으로부터의 선택 신호에 응답하여 데이터선으로부터의 데이터 전류를 트랜지스터로 전달하는 제1 스위칭 소자, 선택 신호에 응답하여 트랜지스터를 다이오드 연결하는 제2 스위칭 소자, 트랜지스터의 제1 주 전극과 제어 전극 사이에 전기적으로 연결되는 제1 저장 소자, 트랜지스터의 제어 전극과 제1 제어 신호를 공급하는 신호 선 사이에 전기적으로 연결되는 제2 저장 소자, 그리고 제2 제어 신호에 응답하여 트랜지스터로부터의 구동 전류를 발광 소자로 전달하는 제3 스위칭 소자를 포함한다.

이때, 제2 제어 신호가 디스에이블 레벨인 기간은 제1 제어 신호가 제1 레벨인 기간을 포함하며, 제1 제어 신호가 제1 레벨인 기간은 선택 신호가 인에이블 레벨인 기간을 포함할 수 있다.

아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우 아니라 그 중간에 다른 소자를 사이에 두고 연결되어 있는 경우도 포함한다.

먼저, 도 4를 참조하여 본 발명의 실시예에 따른 유기 EL 표시 장치에 대하여 설명한다. 도 4는 본 발명의 실시예에 따른 유기 EL 표시 장치의 개략적인 평면도이다.

도 4에 나타낸 바와 같이, 본 발명의 실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 패널(10), 데이터 구동부(20) 및 주사 구동부(30)를 포함한다.

유기 EL 표시 패널(10)은 세로로 뻗어있는 복수의 데이터선($D_1 - D_M$), 가로로 뻗어있는 복수의 주사선($S_1 - S_N$, $E_1 - E_N$) 및 복수의 화소 회로(11)를 포함한다. 데이터선($D_1 - D_M$)은 화상 신호를 나타내는 데이터 전류를 화소 회로(11)로 전달한다. 선택 주사선($S_1 - S_N$)은 선택 신호를 화소 회로(11)로 전달하며, 발광 주사선($E_1 - E_N$)은 발광 신호를 화소 회로(11)로 전달 한다. 화소 회로(11)는 이웃한 두 데이터선과 이웃한 두 선택 주사선에 의해 정의되는 화소 영역에 형성되어 있다.

데이터 구동부(20)는 데이터선($D_1 - D_M$)에 데이터 전류를 인가하며, 주사 구동부(30)는 선택 주사선($S_1 - S_N$) 및 발광 주사선($E_1 - E_N$)에 각각 선택 신호 및 발광 신호를 순차적으로 인가한다.

다음, 도 5를 참조하여 본 발명의 제1 실시예에 따른 유기 EL 표시 장치의 화소 회로(11)에 대하여 상세하게 설명한다. 도 5는 본 발명의 제1 실시예에 따른 화소 회로의 회로도이다. 그리고 도 5에서는 설명의 편의상 m번째 데이터 선(D_m)과 n번째 선택 주사선(S_n)에 연결된 화소 회로만을 도시하였다.

도 5에 나타낸 바와 같이, 본 발명의 제1 실시예에 따른 화소 회로(11)는 유기 EL 소자(OLED), 트랜지스터(M1), 스위칭 소자(SW1, SW2, SW3) 및 커패시터(C1, C2)를 포함하며, 트랜지스터(M1)는 p채널 트랜지스터로 형성되어 있다.

스위칭 소자(SW1)는 데이터선(D_m)과 트랜지스터(M1)의 게이트 사이에 연결되며, 선택 주사선(S_n)으로부터의 선택 신호에 응답하여 데이터선(D_m)으로부터의 데이터 전류(I_{DATA})를 트랜지스터(M1)로 전달한다. 스위칭 소자(SW2)는 트랜지스터(M1)의 드레인과 게이트 사이에 연결되며, 선택 주사선(S_n)으로부터의 선택 신호에 응답하여 트랜지스터(M1)를 다이오드 연결시킨다.

트랜지스터(M1)는 전원 전압(VDD)에 소스가 연결되고 스위칭 소자(SW3)에 드레인이 연결되어 있다. 트랜지스터(M1)의 게이트-소스 전압은 데이터 전류(I_{DATA})에 대응하여 결정되며, 커패시터(C1)는 트랜지스터(M1)의 게이트와 소스 사이에 연결되어 트랜지스터(M1)의 게이트-소스 전압을 일정기간 유지한다. 커패시터(C2)는 선택 주사선(S_n)과 트랜지스터(M1)의 게이트 사이에 연결되어 트랜지스터(M1)의 게이트 전압을 조절한다.

스위칭 소자(SW3)는 발광 주사선(E_n)으로부터의 발광 신호에 응답하여 트랜지스터(M1)에 흐르는 전류를 유기 EL 소자(OLED)에 공급한다. 유기 EL 소자(OLED)는 스위칭 소자(SW3)와 기준 전압 사이에 연결되며 트랜지스터(M1)에 흐르는 전류의 양에 대응하는 빛을 발광한다.

본 발명의 제1 실시예에서는 스위칭 소자(SW1, SW2, SW3)를 일반적인 스위치로 나타내었지만, 스위칭 소자(SW1, SW2, SW3)도 트랜지스터로 형성되는 것이 바람직하다. 아래에서는 스위칭 소자(SW1, SW2, SW3)를 p채널 트랜지스터로 구현한 실시예에 대하여 도 6 및 도 7을 참조하여 상세하게 설명한다.

도 6은 본 발명의 제2 실시예에 따른 화소 회로의 회로도이며, 도 7은 도 6의 화소 회로를 구동하기 위한 구동 파형도이다.

도 6에 나타낸 바와 같이, 본 발명의 제2 실시예에 따른 화소 회로는 도 5의 화소 회로에서 스위칭 소자(SW1, SW2, SW3) 대신에 트랜지스터(M2, M3, M4)가 형성되어 있는 점을 제외하면 제1 실시예와 동일한 구조를 가진다. 트랜지스터(M2, M3, M4)는 PMOS 트랜지스터로 형성되어 있으며, 트랜지스터(M2, M3)의 게이트에는 선택 주사선(S_n)이 연결되고 트랜지스터(M4)의 게이트에는 발광 주사선(E_n)이 연결되어 있다.

다음, 도 7을 참조하여 도 6의 화소 회로의 동작에 대하여 자세하게 설명한다. 먼저, 선택 주사선(S_n)을 통하여 인가되는 로우 레벨(인에이블 레벨)의 선택 신호에 의해 트랜지스터(M2, M3)가 턴온되어, 트랜지스터(M1)는 다이오드 연결되고 데이터선(D_m)으로부터의 데이터 전류(I_{DATA})가 트랜지스터(M1)에 흐르게 된다. 그리고 발광 주사선(E_n)을 통하여 인가되는 하이 레벨(디스에이블 레벨)의 발광 신호에 의해 트랜지스터(M4)는 턴오프되어 있어서, 트랜지스터(M1)와 유기 EL 소자(OLED)는 전기적으로 차단되어 있다.

이때, 트랜지스터(M1)의 게이트와 소스 사이 전압의 절대값(이하, "게이트-소스 전압"이라 함)(V_{GS})과 트랜지스터(M1)에 흐르는 전류(I_{DATA}) 사이에는 수학식 3의 관계가 성립하므로, 트랜지스터(M1)의 게이트-소스 전압(V_{GS})은 수학식 4와 같아 된다.

수학식 3

$$I_{DATA} = \frac{\beta}{2} (V_{GS} - V_{TH})^2$$

여기서, β 는 상수 값이며 V_{TH}은 트랜지스터(M1)의 문턱 전압의 절대값이다.

수학식 4

$$V_{GS} = V_{DD} - V_G = \sqrt{\frac{2I_{DATA}}{\beta}} + V_{TH}$$

여기서, V_G는 트랜지스터(M1)의 게이트 전압이며 V_{DD}은 전원 전압(VDD)에 의해 트랜지스터(M1)에 공급되는 전압이다.

다음, 선택 주사선(S_n)의 선택 신호가 하이 레벨(디스에이블 레벨)로 되고 발광 주사선(E_n)의 발광 신호가 로우 레벨(인에이블 레벨)로 되면 트랜지스터(M2, M3)가 턴오프되고 트랜지스터(M4)가 턴온된다. 선택 주사선(S_n)의 선택 신호가 로우 레벨에서 하이 레벨로 되면 커패시터(C2)와 선택 주사선(S_n)의 접점의 전압이 선택 신호의 레벨 상승폭(ΔV_S)만큼 상승한다. 따라서 커패시터(C1, C2)의 커플링에 의해 트랜지스터(M1)의 게이트 전압(V_G)은 상승하게 되고, 그 상승폭(ΔV_G)은 수학식 5와 같다.

수학식 5

$$\Delta V_G = \frac{\Delta V_S C_2}{C_1 + C_2}$$

여기서, C_1 및 C_2 는 각각 커패시터(C_1 , C_2)의 커패시턴스이다.

트랜지스터(M1)의 게이트 전압(V_G)이 ΔV_G 만큼 증가하였으므로 트랜지스터(M1)에 흐르는 전류(I_{OLED})는 수학식 6과 같이 된다. 즉, 트랜지스터(M1)의 게이트 전압(V_G)이 증가한 만큼 트랜지스터(M1)의 게이트-소스 전압(V_{GS})의 크기가 작아지므로, 트랜지스터(M1)의 드레인 전류(I_{OLED})의 크기를 데이터 전류(I_{DATA})에 비해 작게 할 수 있다. 그리고 발광 주사선(E_n)의 발광 신호에 의해 트랜지스터(M3)가 터온되어 있으므로, 트랜지스터(M1)의 전류(I_{OLED})가 유기 EL 소자(OLED)에 공급되어 발광이 이루어진다.

수학식 6

$$I_{OLED} = \frac{\beta}{2} (V_{GS} - \Delta V_G - V_{TH})^2 = \frac{\beta}{2} \left(\sqrt{\frac{2I_{DATA}}{\beta}} - \Delta V_G \right)^2$$

그리고 수학식 6으로부터 데이터 전류(I_{DATA})는 수학식 7과 같이 주어지므로, 데이터 전류(I_{DATA})를 유기 EL 소자(OLED)에 흐르는 전류(I_{OLED})보다 큰 값으로 설정할 수 있다. 즉, 큰 데이터 전류(I_{DATA})로 유기 EL 소자(OLED)에 흐르는 미세 전류를 제어할 수 있으므로, 데이터선의 충전 시간을 확보할 수 있다.

수학식 7

$$I_{DATA} = I_{OLED} + \Delta V_G \sqrt{2\beta I_{OLED}} + \frac{\beta}{2} (\Delta V_G)^2$$

본 발명의 제2 실시예에서는 주사선(S_n)으로부터의 선택 신호로 커패시터(C_2)의 노드를 구동하였다. 이때, 트랜지스터(M1, M2, M3)에 존재하는 기생 커패시턴스 성분에 의해 수학식 5에서 커패시터(C_1 , C_2)의 비율($C_2/(C_1 + C_2)$)이 바뀔 수 있다. 그런데 선택 신호의 전압 변동폭(ΔV_S)은 고정되어 있으므로 커패시터(C_1 , C_2)의 비율($C_2/(C_1 + C_2)$) 변동에 적절하게 대응할 수 없다. 따라서 수학식 5에서 게이트 전압(V_G)의 증가량(ΔV_G)이 변동되고, 이에 따라 수학식 6에서 I_{OLED} 의 값이 변동된다. 즉, 유기 EL 소자(OLED)에 공급되는 전류(I_{OLED})가 설정치와 다른 값을 가지게 되어 휘도가 달라질 수 있다.

아래에서는 선택 주사선(S_n) 대신에 별도의 신호선으로 커패시터(C_2)의 노드를 구동하는 실시예에 대해서 도 8 및 도 9를 참조하여 상세하게 설명한다.

도 8은 본 발명의 제3 실시예에 따른 화소 회로의 회로도이며, 도 9는 도 8의 화소 회로를 구동하기 위한 구동 파형도이다.

도 8에 나타낸 바와 같이, 제3 실시예에 따른 화소 회로는 커패시터(C_2)의 노드에 연결되는 부스트 주사선(B_n)과 트랜지스터(M3)의 연결 상태를 제외하면 도 6의 화소 회로와 동일하다. 즉, 커패시터(C_2)의 노드에는 선택 신호선(S_n) 대신에 부스트 주사선(B_n)이 연결되어 있다. 그리고 도 9에 나타낸 바와 같이, 부스트 주사선(B_n)으로부터의 부스트 신호는 선택 주사선(S_n)으로부터의 선택 신호와 동일한 형태를 가진다.

또한, 도 6과 같이 트랜지스터(M3)가 트랜지스터(M1)의 게이트와 드레인 사이에 연결되어 있는 경우에는 트랜지스터(M3)가 터온될 때 트랜지스터(M1)의 게이트 전압이 영향을 받아서 커패시터(C_1 , C_2)의 전압이 변할 수 있다. 그런데 도 8과 같이 트랜지스터(M3)가 트랜지스터(M1)의 드레인과 데이터선(D_m) 사이에 연결되면 트랜지스터(M3)가 터온될 때 트랜지스터(M1)의 게이트 전압이 영향을 받는 것을 줄일 수 있다.

그리고 커패시터(C_2)의 노드의 전압은 부스트 주사선(B_n)으로부터의 부스트 신호의 전압 상승폭(ΔV_B)만큼 상승하게 되어, 트랜지스터(M1)의 게이트 전압(V_G)의 증가량(ΔV_G)은 수학식 8과 같이 된다. 따라서 트랜지스터(M1, M2, M3)의 기

생 커패시턴스 성분에 대응하여 부스트 신호의 전압 상승폭(ΔV_B)을 조절하여 트랜지스터(M1)의 게이트 전압(V_G)의 상승폭(ΔV_G)을 원하는 값으로 설정할 수 있다. 즉, 유기 EL 소자(OLED)에 공급되는 전류(I_{OLED})를 원하는 값으로 설정할 수 있다.

수학식 8

$$\Delta V_G = \frac{\Delta V_B C_2}{C_1 + C_2}$$

또한, 제2 실시예에서처럼 선택 주사선(S_n)이 커패시터(C2)에 연결되어 있으면 커패시터(C2)에 의해 선택 주사선(S_n)을 구동하는 주사 구동부(30)의 부하가 커진다. 그런데 제3 실시예와 같이 커패시터(C2)를 별도의 부스트 주사선(B_n)으로 구동하면 선택 주사선(S_n)을 구동하는 주사 구동부(30)의 드라이버의 부하를 줄일 수 있다.

그리고 도 9에서는 선택 신호, 발광 신호 및 부스트 신호의 타이밍을 동일하게 표시하였지만, 이와는 달리 이들 타이밍을 다르게 할 수도 있다.

먼저, 도 10을 참조하여 본 발명의 제4 실시예에 따른 구동 파형에 대해서 설명한다. 도 10은 도 8의 화소 회로를 구동하는 본 발명의 제4 실시예에 따른 구동 파형도이다.

선택 주사선(S_n)의 선택 신호에 의해 트랜지스터(M2, M3)가 터온되어 트랜지스터(M1)에 데이터 전류(I_{DATA})가 전달되는 동안 트랜지스터(M4)가 터온되어 있을 필요가 있다. 만약, 트랜지스터(M1)에 데이터 전류(I_{DATA})가 전달되는 동안 트랜지스터(M4)가 터온되어 유기 EL 소자(OLED)에 전류가 흐르면, 트랜지스터(M1)의 드레인에는 데이터 전류(I_{DATA})와 유기 EL 소자(OLED)에 흐르는 전류의 차에 해당하는 전류가 흐르고, 이 전류에 대응하는 전압이 커패시터(C1)에 기입되게 된다. 그런데 도 9와 같은 경우에는 선택 주사선(S_n)과 발광 주사선(E_n)에 연결되는 부하의 차이로 인해 선택 신호의 상승 시간과 발광 신호의 하강 시간이 다를 수 있다. 따라서 도 10과 같이 발광 신호의 펄스 끝을 선택 신호의 펄스 끝보다 나중에 오도록 하면, 트랜지스터(M2)가 터온되어 있는 중간에 트랜지스터(M4)가 터온되지 않는다.

그리고 부스트 주사선(B_n)으로부터의 부스트 신호의 펄스 끝이 선택 신호의 펄스 끝보다 먼저 오면 커패시터(C2)의 노드 전압이 상승한 후에 데이터 전류(I_{DATA})의 기입이 완료되므로, 커패시터(C2)의 노드 전압을 상승시킨 효과가 없어진다. 따라서 도 10과 같이 선택 주사선(S_n)에 전달되는 선택 신호의 펄스 끝을 부스트 주사선(B_n)에 전달되는 부스트 신호의 펄스 끝보다 먼저 오게 하면, 데이터 전류(I_{DATA})의 기입 이후에 커패시터(C2)의 노드 전압이 상승한다.

또한, 부스트 신호의 펄스 시작이 선택 신호의 펄스 시작보다 나중에 오면, 커패시터(C1)에 전압이 기입되는 중간에 커패시터(C2)의 노드 전압 하강에 의해 커패시터(C1)의 전압이 바뀐다. 이와 같이 커패시터(C1)의 전압이 변경되면 커패시터(C1)의 전압 기입 동작이 다시 이루어져야 하므로 커패시터(C1)에 전압을 기입하는 시간이 부족해진다. 따라서 도 10과 같이 선택 주사선(S_n)에 전달되는 선택 신호의 시작을 부스트 주사선(B_n)에 전달되는 부스트 신호의 시작보다 나중에 오게 하면, 커패시터(C2)의 노드 전압이 하강한 이후에 데이터 전류(I_{DATA})의 기입 동작이 이루어진다.

다음, 도 11을 참조하여 본 발명의 제5 실시예에 따른 구동 파형에 대해서 설명한다. 도 11은 도 8의 화소 회로를 구동하는 본 발명의 제5 실시예에 따른 구동 파형도이다.

도 9의 타이밍에서 부스트 신호선(B_n)과 발광 주사선(E_n)에 연결되는 부하의 차이로 인해 발광 신호의 펄스 끝이 부스트 신호의 펄스 끝보다 먼저 오면, 발광 신호의 펄스 끝과 부스트 신호의 펄스 끝 사이의 기간 동안 커패시터(C2)의 노드 전압 상승 전의 전류가 유기 EL 소자(OLED)에 흘러 유기 EL 소자(OLED)에 스트레스를 준다. 이러한 동작이 계속 반복되면 유기 EL 소자(OLED)의 수명이 짧아질 수 있다. 따라서 도 11과 같이 부스트 신호선(B_n)에 전달되는 부스트 신호의 펄스 끝을 발광 주사선(E_n)에 전달되는 발광 신호의 펄스 끝보다 먼저 오게 하여, 커패시터(C2)의 노드 전압 상승 이후에 유기 EL 소자(OLED)에 전류가 흐르도록 한다.

그리고 발광 신호의 펄스 시작이 부스트 신호의 펄스 시작보다 나중에 오면, 부스트 신호의 펄스 시작과 발광 신호의 펄스 시작 사이의 기간 동안 커패시터(C2)의 노드 전압 하강에 따른 전류가 유기 EL 소자(OLED)에 흘러 유기 EL 소자(OLED)에 스트레스를 준다. 이러한 스트레스가 반복되면 유기 EL 소자(OLED)의 수명이 짧아질 수 있다. 따라서 도 11과 같이 발광 신호의 펄스 시작을 부스트 신호의 펄스 시작보다 먼저 오게 하여, 트랜지스터(M4)가 터온된 이후에 커패시터(C2)의 노드 전압이 하강하도록 한다.

이와 같이 본 발명의 제2 내지 제5 실시예에서는 트랜지스터(M2, M3, M4)를 p채널 트랜지스터로 설명하였지만, 본 발명은 이에 한정되지 않고 트랜지스터(M2, M3, M4)를 p채널, n채널 또는 이들의 조합으로 사용할 수도 있다. 트랜지스터(M2, M3, M4)가 n채널인 경우에는 선택 신호와 발광 신호는 도 7, 도 9, 도 10 및 도 11의 선택 신호와 발광 신호에 대해 반전된 형태를 가지면 된다.

특히, 트랜지스터(M2, M3)를 p채널, 트랜지스터(M4)를 n채널로 하는 경우 또는 트랜지스터(M2, M3)를 n채널, 트랜지스터(M4)를 p채널로 하는 경우에는 발광 주사선(E_n)을 제거할 수도 있다. 아래에서는 이러한 실시예에 대해서도 12를 참조하여 설명한다. 도 12는 본 발명의 제6 실시예에 따른 화소 회로의 회로도이다.

도 12에 나타낸 바와 같이, 본 발명의 제6 실시예에 따른 화소 회로는 트랜지스터(M4)가 n채널이고 트랜지스터(M4)의 게이트에 선택 주사선(S_n)이 연결된 점을 제외하면 도 8의 화소 회로와 동일한 구조를 가진다. 즉, 트랜지스터(M4)의 게이트에는 발광 주사선(E_n) 대신에 선택 주사선(S_n)이 연결되어 있다. 그러면 선택 주사선(S_n)으로부터의 선택 신호가 로우 레벨로 될 때 트랜지스터(M4)는 턴오프되고 선택 신호가 하이 레벨로 될 때 트랜지스터(M4)는 턴온되므로, 제6 실시예에 따른 화소 회로는 제3 실시예의 화소 회로와 동일한 동작을 한다.

그리고 트랜지스터(M4)가 p채널이고 트랜지스터(M2, M3)가 n채널인 경우에는 선택 주사선(S_n)에 전달되는 선택 신호가 반전된 형태이면 된다. 이러한 경우의 자세한 동작은 당업자라면 용이하게 알 수 있으므로 자세한 설명을 생략한다.

또한, 본 발명의 제1 내지 제5 실시예에서는 트랜지스터(M1)를 p채널 트랜지스터로 설명하였지만, 이와는 달리 n채널 트랜지스터를 트랜지스터(M1)로 사용할 수도 있다. 아래에서는 도 13 및 도 14를 참조하여 이러한 실시예에 대해서 상세하게 설명한다.

도 13은 본 발명의 제7 실시예에 따른 화소 회로의 회로도이며, 도 14는 도 13의 화소 회로를 구동하기 위한 구동 파형도이다.

도 13을 보면, 본 발명의 제7 실시예에 따른 화소 회로는 트랜지스터(M1~M4)가 모두 n채널 트랜지스터로 구현되어 있으며, 그 연결 구조는 도 8의 화소 회로와 대칭을 이룬다. 자세하게 설명하면, 트랜지스터(M2)는 데이터선(D_m)과 트랜지스터(M1)의 게이트 사이에 연결되며 그 게이트에 선택 주사선(S_n)이 연결된다. 트랜지스터(M3)는 트랜지스터(M1)의 드레인과 게이트 사이에 연결되며 그 게이트에 선택 주사선(S_n)이 연결된다. 트랜지스터(M1)는 기준 전압에 소스가 연결되고 유기 EL 소자(OLED)에 드레인이 연결되어 있다. 커패시터(C1)는 트랜지스터(M1)의 게이트와 소스 사이에 연결되며, 유기 EL 소자(OLED)는 트랜지스터(M4)와 전원 전압(VDD) 사이에 연결된다. 트랜지스터(M4)의 게이트에는 발광 주사선(E_n)이 연결되어 있으며, 커패시터(C2)의 노드에는 부스트 주사선(B_n)이 연결되어 있다.

그리고 트랜지스터(M2, M3, M4)가 n채널 트랜지스터이므로, 도 14에 나타낸 바와 같이 도 13의 화소 회로를 구동하기 위해 선택 주사선(S_n)과 발광 주사선(E_n)에 각각 전달되는 선택 신호와 발광 신호는 도 9에 나타낸 신호에 대하여 반전된 형태를 가진다. 또한, 트랜지스터(M1)가 n채널 트랜지스터이므로 트랜지스터(M1)의 게이트-소스 전압(V_{GS})의 크기를 줄이기 위해서는 트랜지스터(M1)의 게이트 전압(V_G)을 하강시키야 한다. 따라서 부스트 주사선(B_n)에 전달되는 부스트 신호도 도 9의 부스트 신호에 대하여 반전된 형태를 가진다.

도 13의 화소 회로의 자세한 동작은 제3 실시예의 설명으로부터 용이하게 알 수 있으므로 그 설명을 생략한다. 그리고 도 13의 화소 회로에 대해서도 앞에서 설명한 모든 변형된 형태를 적용할 수 있으며, 이에 대한 자세한 설명은 생략한다.

다음, 제3 내지 제7 실시예에서와 같이 부스트 주사선(B_n)을 선택 주사선(S_n)과 다르게 구동하는 경우에는, 도 15에 나타낸 바와 같이 유기 EL 표시 장치는 부스트 주사선(B_n)을 구동하기 위한 주사 구동부(40)를 더 포함할 수 있다. 아래에서는 주사 구동부(30, 40)에 대해서도 16 내지 도 18을 참조하여 상세하게 설명한다.

도 16은 도 8의 화소 회로의 선택 신호선과 발광 주사선을 구동하기 위한 주사 구동부의 개략적인 도면이며, 도 17은 도 8의 화소 회로의 부스트 신호선을 구동하기 위한 주사 구동부의 개략적인 도면이다. 도 18은 도 16 및 도 17의 주사 구동부의 구동 타이밍도이다.

도 16에 나타낸 바와 같이, 선택 주사선과 발광 주사선을 구동하기 위한 주사 구동부(30)는 N개의 플립플롭($FF_{11} \sim FF_{1N}$), N개의 NAND 게이트($NAND_{11} \sim NAND_{1N}$) 및 2N개의 버퍼($BUF_{11} \sim BUF_{1N}$, $BUF_{21} \sim BUF_{2N}$)로 이루어진다. 각 플립플롭($FF_1 \sim FF_N$)의 출력단은 인접한 플립플롭($FF_{11} \sim FF_{1N}$)의 입력단에 연결되어 시프트 레지스터로 동작한다. 즉, 첫 번째 플립플롭(FF_{11})의 출력단은 두 번째 플립플롭(FF_{12})의 입력단에 연결되고 두 번째 플립플롭(FF_{12})의 출력단은 세 번째 플립플롭(FF_{13})의 입력단에 연결되는 형태로 연결되어 있다. 그리고 첫 번째 플립플롭(FF_{11})의 입력단에는 시작 펄스(VSP)가 입력된다.

각 플립플롭(FF_{1n})의 출력은 절단 신호(CLIP2)와 함께 NAND 게이트($NAND_{1n}$)의 입력으로 되고, NAND 게이트($NAND_{1n}$)의 출력은 버퍼(BUF_{1n})에 입력된다. 버퍼($BUF_{11} \sim BUF_{1N}$, $BUF_{21} \sim BUF_{2N}$)는 일반적으로 몇 개의 인버터로 이루어지며 도 16에서는 2개의 인버터로 형성되어 있다. 그리고 버퍼(BUF_{1n})의 출력단이 선택 주사선(S_n)에 연결되어 있다. 또한 각 플립플롭(FF_{1n})의 출력은 버퍼(BUF_{2n})에 직접 연결되고, 이 버퍼(BUF_{2n})의 출력단이 발광 주사선(E_n)에 연결되어 있다.

다음, 도 17을 보면, 부스트 주사선을 구동하기 위한 주사 구동부(40)는 N개의 플립플롭($FF_{21} \sim FF_{2N}$), N개의 NAND 게이트($NAND_{21} \sim NAND_{2N}$) 및 N개의 버퍼($BUF_{31} \sim BUF_{3N}$)로 이루어진다. 도 16과 마찬가지로 각 플립플롭($FF_{21} \sim FF_{2N}$)의 출력단은 인접한 플립플롭($FF_{21} \sim FF_{2N}$)의 입력단에 연결되어 시프트 레지스터로 동작하며, 첫 번째 플립플롭(FF_{21})의 입력단에는 시작 펄스(VSP)가 입력된다.

각 플립플롭(FF_{2n})의 출력은 클립 신호(CLIP1)와 함께 NAND 게이트($NAND_{2n}$)의 입력으로 되고, NAND 게이트($NAND_{2n}$)의 출력은 버퍼(BUF_{3n})에 입력된다. 각 버퍼(BUF_{3n})는 버퍼 기능을 수행하기 위해 NAND 게이트($NAND_{2n}$)의 출력을 입력받는 2개의 인버터, NAND 게이트($NAND_{2n}$)의 출력을 입력받는 1개의 인버터, 그리고 부스트 신호의 레벨을 조정하기 위한 2개의 전달 게이트($TRANS_1, TRANS_2$)를 포함한다.

첫 번째 전달 게이트($TRANS_1$)는 로우 레벨의 전압을 공급하는 신호선(V_{low})과 부스트 주사선(B_n) 사이에 연결되어 있으며, 2개의 인버터를 통과한 NAND 게이트($NAND_{2n}$)의 출력이 로우 레벨인 경우 또는 1개의 인버터를 통과한 NAND 게이트($NAND_{2n}$)의 출력이 하이 레벨인 경우에 로우 레벨의 전압을 부스트 주사선(B_n)으로 출력한다. 그리고 두 번째 전달 게이트($TRANS_2$)는 하이 레벨의 전압을 공급하는 신호선(V_{high})과 부스트 신호선(B_n) 사이에 연결되어 있으며, 2개의 인버터를 통과한 NAND 게이트($NAND_{2n}$)의 출력이 하이 레벨인 경우 또는 1개의 인버터를 통과한 NAND 게이트($NAND_{2n}$)의 출력이 로우 레벨인 경우에 하이 레벨의 전압을 부스트 주사선(B_n)으로 출력한다.

다음, 도 16 및 도 17의 주사 구동부의 동작을 도 18을 참조하여 설명한다.

먼저 주사 구동부(30)의 동작을 보면, 도 18에 나타낸 바와 같이 시작 펄스(VSP)가 플립플롭($FF_{11} \sim FF_{1N}$)을 거쳐 차례로 시프트되어 출력된다. 플립플롭($FF_{11} \sim FF_{1N}$)의 출력은 NAND 게이트($NAND_{11} \sim NAND_{1N}$)에 의해 절단 신호(CLIP2)와 NAND 연산되어 폭이 줄어들고 반전된 형태로 출력된다. 이 NAND 게이트($NAND_{11} \sim NAND_{1N}$)의 출력이 버퍼($BUF_{11} \sim BUF_{1N}$)를 거쳐 선택 주사선($S_1 \sim S_N$)에 선택 신호로 전달된다. 그리고 플립플롭($FF_{11} \sim FF_{1N}$)의 출력은 버퍼($BUF_{21} \sim BUF_{2N}$)를 거쳐 발광 주사선($E_1 \sim E_N$)에 발광 신호로 전달된다. 이때, 시작 펄스가 하이 레벨의 신호이면 발광 주사선($E_1 \sim E_N$)의 발광 신호는 하이 레벨이고 선택 주사선($S_1 \sim S_N$)의 선택 신호는 NAND 게이트($NAND_{11} \sim NAND_{1N}$)에 의해 로우 레벨로 된다.

다음 주사 구동부(40)의 동작을 보면, 주사 구동부(30)와 마찬가지로 시작 펄스(VSP)가 플립플롭($FF_{21} \sim FF_{2N}$)을 거쳐 차례로 시프트되어 출력된다. 플립플롭($FF_{21} \sim FF_{2N}$)의 출력은 NAND 게이트($NAND_{21} \sim NAND_{2N}$)에 의해 절단 신호(CLIP1)와 NAND 연산되어 폭이 줄어들고 반전된 형태로 출력된다. 이 NAND 게이트($NAND_{21} \sim NAND_{2N}$)의 출력이 하이 레벨이면 두 번째 전달 게이트($TRANS_2$)에 의해 버퍼($BUF_{31} \sim BUF_{3N}$)에서는 하이 레벨 전압이 출력된다. 그리고 NAND 게이트($NAND_{21} \sim NAND_{2N}$)의 출력이 로우 레벨이면 첫 번째 전달 게이트($TRANS_1$)에 의해 버퍼($BUF_{31} \sim BUF_{3N}$)에서는 로우 레벨 전압이 출력된다.

이때, 도 18에 나타낸 바와 같이 절단 신호(CLIP2)의 폭을 절단 신호(CLIP1)의 폭보다 넓게 하면, 부스트 주사선($B_1 \sim B_N$)으로 전달되는 부스트 신호가 로우 레벨인 기간이 선택 주사선($S_1 \sim S_N$)으로 전달되는 선택 신호가 로우 레벨인 기간을 포함하게 할 수 있다. 또한 발광 주사선($E_1 \sim E_N$)으로 전달되는 발광 신호는 절단 신호(CLIP2)에 의해 폭이 줄지 않았으므로 발광 신호가 하이 레벨인 기간은 부스트 신호가 로우 레벨인 기간을 포함할 수 있게 된다.

그리고 주사 구동부(40)에서 버퍼($BUF_{31} \sim BUF_{3N}$)의 인버터의 개수를 다르게 할 수도 있다. 아래에서는 이러한 실시예에 대해서도 19를 참조하여 상세하게 설명한다. 도 19는 도 8의 화소 회로의 부스트 신호선을 구동하기 위한 다른 주사 구동부의 개략적인 도면이다.

도 19의 주사 구동부(40)는 버퍼($BUF_{41} \sim BUF_{4N}$)를 제외하면 도 17의 주사 구동부(40)와 동일한 구조를 가진다. 자세하게 설명하면, 각 버퍼(BUF_{4n})는 NAND 게이트($NAND_{2n}$)의 출력을 입력받는 3개의 인버터, NAND 게이트($NAND_{2n}$)의 출력을 입력받는 2개의 인버터, 그리고 부스트 신호의 레벨을 조정하기 위한 2개의 전달 게이트($TRANS_3, TRANS_4$)를 포함한다.

첫 번째 전달 게이트($TRANS_3$)는 로우 레벨의 전압을 공급하는 신호선(V_{low})과 부스트 주사선(B_n) 사이에 연결되어 있으며, 3개의 인버터를 통과한 NAND 게이트($NAND_{2n}$)의 출력이 하이 레벨인 경우에 로우 레벨의 전압을 부스트 주사선(B_n)으로 출력한다. 그리고 두 번째 전달 게이트($TRANS_4$)는 하이 레벨의 전압을 공급하는 신호선(V_{high})과 부스트 신호선(B_n) 사이에 연결되어 있으며, 3개의 인버터를 통과한 NAND 게이트($NAND_{2n}$)의 출력이 로우 레벨인 경우에 하이 레벨의 전압을 부스트 주사선(B_n)으로 출력한다.

즉, 도 19에서는 홀수 개의 인버터에 의해 입력 신호가 반전되었으므로 전달 게이트($TRANS_3, TRANS_4$)의 동작을 도 17의 전달 게이트($TRANS_1, TRANS_2$)의 동작과 반대로 하였다. 버퍼를 제외한 나머지 구성은 도 17의 주사 구동부(40)와 동일하므로 동작에 대한 설명은 생략한다.

그리고 도 16 내지 도 19에서는 도 8의 화소 회로를 기준으로 하여 선택 신호, 발광 신호 및 부스트 신호가 각각 로우 레벨, 하이 레벨 및 로우 레벨인 경우에 대해서 설명하였지만, 화소 회로의 트랜지스터의 도전 타입이 변경되어 이를 신호의 레벨이 변경되는 경우에도 주사 구동부(30, 40)를 적용할 수 있다. 다만, 이 경우에는 버퍼의 인버터의 개수를 조절하거나 또는 이와 유사하게 주사 구동부(30, 40)를 변경하면 된다. 이러한 주사 구동부(30, 40)의 자세한 구조 및 동작은 당업자라면 용이하게 알 수 있으므로 설명을 생략한다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

발명의 효과

이와 같이 본 발명에 의하면, 큰 데이터 전류로 유기 EL 소자에 흐르는 전류를 제어할 수 있으므로, 한 라인 시간동안 데이터선을 충분히 충전할 수 있다. 또한, 유기 EL 소자에 흐르는 전류는 트랜지스터의 문턱 전압 편차나 이동도의 편차가 보상되며, 고해상도와 대면적의 발광 표시 장치가 구현될 수 있다. 그리고 데이터선의 기생 성분에 적절하게 대응할 수 있으며, 선택 주사선을 구동하는 주사 구동부의 부하를 줄일 수 있다.

(57) 청구의 범위

청구항 1.

데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 제1 주사선, 제1 제어 신호를 전달하는 복수의 제2 주사선, 그리고 상기 데이터선과 상기 제1 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로를 포함하는 발광 표시 장치에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 빛을 발광하는 발광 소자,

상기 주사선으로부터의 선택 신호에 응답하여 상기 데이터선으로부터의 데이터 신호를 전달하는 제1 스위칭 소자,

상기 발광 소자를 발광시키기 위한 구동 전류를 공급하며, 상기 제1 스위칭 소자로부터 상기 데이터 신호가 전달되는 동안 다이오드 연결되는 트랜지스터,

상기 제1 스위칭 소자로부터의 상기 데이터 전류에 대응하는 제1 전압을 저장하는 제1 저장 소자,

상기 제1 저장 소자와 상기 제2 주사선 사이에 전기적으로 연결되어 있으며, 상기 제1 제어 신호가 제1 레벨에서 제2 레벨로 변하는 경우에 상기 제1 저장 소자와의 커플링을 통해 상기 제1 저장 소자의 제1 전압을 제2 전압으로 변경하는 제2 저장 소자, 그리고

제2 제어 신호에 응답하여, 상기 제2 전압에 의해 상기 제1 트랜지스터로부터 출력되는 상기 구동 전류를 상기 발광 소자로 전달하는 제2 스위칭 소자

를 포함하는 발광 표시 장치.

청구항 2.

제1항에 있어서,

상기 제1 저장 소자는 상기 제1 트랜지스터의 제1 주 전극과 제어 전극 사이에 전기적으로 연결되며, 상기 제2 저장 소자는 상기 제1 트랜지스터의 제어 전극과 상기 제2 주사선 사이에 전기적으로 연결되는 발광 표시 장치.

청구항 3.

제1항에 있어서,

상기 화소 회로는, 상기 선택 신호에 응답하여 상기 트랜지스터를 다이오드 연결하는 제3 스위칭 소자를 더 포함하는 발광 표시 장치.

청구항 4.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제2 제어 신호는 상기 선택 신호이며,

상기 제1 스위칭 소자는 제1 도전 타입의 트랜지스터이며, 상기 제2 스위칭 소자는 상기 제1 도전 타입과 반대되는 제2 도전 타입의 트랜지스터인 발광 표시 장치.

청구항 5.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제2 제어 신호를 전달하는 복수의 제3 주사선을 더 포함하는 발광 표시 장치.

청구항 6.

제5항에 있어서,

상기 제2 제어 신호가 디스에이블 레벨인 기간은 상기 선택 신호가 인에이블 레벨인 기간을 포함하는 발광 표시 장치.

청구항 7.

제5항에 있어서,

상기 제1 제어 신호가 상기 제1 레벨인 기간은 상기 선택 신호가 인에이블 레벨인 기간을 포함하는 발광 표시 장치.

청구항 8.

제5항에 있어서,

상기 제2 제어 신호가 디스에이블 레벨인 기간은 상기 제1 제어 신호가 상기 제1 레벨인 기간을 포함하는 발광 표시 장치.

청구항 9.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 복수의 제1 주사선에 상기 선택 신호를 공급하는 제1 주사 구동부, 그리고 상기 복수의 제2 주사선에 상기 제1 제어 신호를 공급하는 제2 주사 구동부를 더 포함하며,

상기 제2 주사 구동부는, 상기 제1 제어 신호의 상기 제1 레벨 및 상기 제2 레벨의 크기를 결정하여 출력하는 버퍼를 포함하는 발광 표시 장치.

청구항 10.

제9항에 있어서,

상기 버퍼는, 상기 제1 제어 신호에 대응하는 입력 신호를 수신하며 상기 입력 신호와 상기 입력 신호의 반전된 신호에 각각 대응하여 상기 제1 레벨 및 상기 제2 레벨의 전압을 상기 제2 주사선으로 출력하는 발광 표시 장치.

청구항 11.

제9항에 있어서,

상기 제1 주사 구동부는, 시작 신호를 시프트하면서 차례로 출력하는 제1 시프트 레지스터, 그리고 일정한 주기를 가지는 제1 절단 신호와 상기 제1 시프트 레지스터의 출력을 연산하여 상기 제1 시프트 레지스터의 출력의 폭을 조절하여 상기 선택 신호에 대응되는 신호를 출력하는 제1 논리 게이트를 포함하며,

상기 제2 주사 구동부는 상기 시작 신호를 시프트하면서 차례로 출력하는 제2 시프트 레지스터, 그리고 일정한 주기를 가지는 제2 절단 신호와 상기 제2 시프트 레지스터의 출력을 연산하여 상기 제2 시프트 레지스터의 출력의 폭을 조절하여 상기 제1 제어 신호에 대응되는 신호를 출력하는 제2 논리 게이트를 포함하는 발광 표시 장치.

청구항 12.

제11항에 있어서,

상기 제1 절단 신호의 폭이 상기 제2 절단 신호의 폭보다 넓은 것을 특징으로 하는 발광 표시 장치.

청구항 13.

제12항에 있어서,

상기 제1 주사 구동부는 상기 제1 시프트 레지스터의 출력을 상기 제2 제어 신호에 대응시켜 출력하는 발광 표시 장치.

청구항 14.

데이터 신호를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 제1 주사선, 제1 제어 신호를 전달하는 복수의 제2 주사선, 그리고 상기 데이터선과 상기 제1 주사선에 각각 전기적으로 연결되어 있는 복수의 화소 회로를 포함하는 발광 표시 장치를 구동하는 방법에 있어서,

상기 화소 회로는, 상기 선택 신호의 제1 레벨에 응답하여 상기 데이터선으로부터의 데이터 전류를 전달하는 제1 스위칭 소자, 제1 주 전극과 제어 전극 사이에 제1 저장 소자가 형성되고 상기 제어 전극과 상기 제2 주사선 사이에 제2 저장 소자가 형성되어 있는 트랜ジ스터, 그리고 상기 트랜지스터로부터의 구동 전류에 대응하여 빛을 발광하는 발광 소자를 포함하며,

상기 구동 방법은,

상기 제1 제어 신호를 제2 레벨로 유지한 상태에서 상기 선택 신호를 제3 레벨에서 상기 제1 레벨로 변경하여 상기 데이터 전류에 대응하는 전압을 상기 제1 저장 소자에 충전하는 제1 단계, 그리고

상기 선택 신호를 상기 제1 레벨에서 상기 제3 레벨로 변경하여 상기 데이터 전류를 차단하고, 상기 제1 제어 신호를 상기 제2 레벨에서 제4 레벨로 변경하여 상기 제1 저장 소자의 전압을 변경하는 제2 단계를 포함하는 발광 표시 장치의 구동 방법.

청구항 15.

제14항에 있어서,

상기 제1 제어 신호가 상기 제2 레벨인 기간은 상기 선택 신호가 상기 제1 레벨인 기간을 포함하는 발광 표시 장치의 구동 방법.

청구항 16.

제14항 또는 제15항에 있어서,

상기 발광 표시 장치는 제2 제어 신호를 전달하는 복수의 제3 주사선을 더 포함하며,

상기 제1 단계에서 상기 제2 제어 신호를 제5 레벨로 하여 상기 트랜지스터와 상기 발광 소자를 전기적으로 차단하며,

상기 제2 단계에서 상기 제2 제어 신호를 제6 레벨로 하여 상기 트랜지스터와 상기 발광 소자를 전기적으로 연결하는 발광 표시 장치의 구동 방법.

청구항 17.

제16항에 있어서,

상기 제2 제어 신호가 상기 제5 레벨인 기간은 상기 제1 제어 신호가 상기 제2 레벨인 기간을 포함하는 발광 표시 장치의 구동 방법.

청구항 18.

데이터 전류를 전달하는 복수의 데이터선, 선택 신호를 전달하는 복수의 주사선, 그리고 상기 데이터선과 상기 주사선에 의해 정의되는 복수의 화소에 각각 형성되는 복수의 화소 회로를 포함하는 발광 표시 장치의 표시 패널에 있어서,

상기 화소 회로는,

인가되는 전류에 대응하여 빛을 발광하는 발광 소자,

상기 발광 소자를 발광시키기 위한 구동 전류를 공급하는 트랜지스터,

상기 주사선으로부터의 선택 신호에 응답하여 상기 데이터선으로부터의 데이터 전류를 상기 트랜지스터로 전달하는 제1 스위칭 소자,

상기 선택 신호에 응답하여 상기 트랜지스터를 다이오드 연결하는 제2 스위칭 소자,

상기 트랜지스터의 제1 주 전극과 제어 전극 사이에 전기적으로 연결되는 제1 저장 소자,

상기 트랜지스터의 제어 전극과 제1 제어 신호를 공급하는 신호선 사이에 전기적으로 연결되는 제2 저장 소자, 그리고

제2 제어 신호에 응답하여 상기 트랜지스터로부터의 구동 전류를 상기 발광 소자로 전달하는 제3 스위칭 소자

를 포함하는 발광 표시 장치의 표시 패널.

청구항 19.

제18항에 있어서,

상기 선택 신호에 의해 상기 데이터 전류가 상기 제1 트랜지스터로 전달되는 제1 구간, 그리고

상기 데이터 전류가 차단되고 상기 제1 제어 신호가 제1 레벨에서 제2 레벨로 변경되고, 상기 제2 제어 신호에 응답하여 상기 구동 전류가 상기 발광 소자로 전달되는 제2 구간

순으로 동작하는 발광 표시 장치의 표시 패널.

청구항 20.

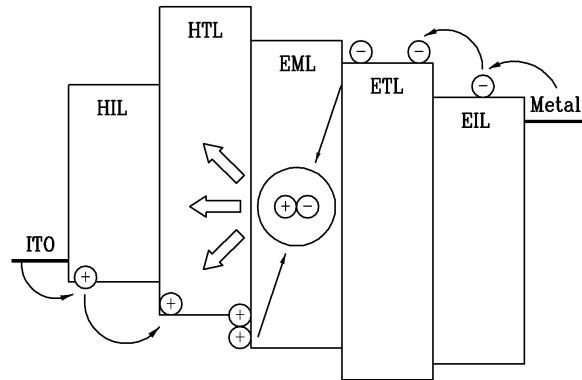
제19항에 있어서,

상기 제2 제어 신호가 디스에이블 레벨인 기간은 상기 제1 제어 신호가 상기 제1 레벨인 기간을 포함하며,

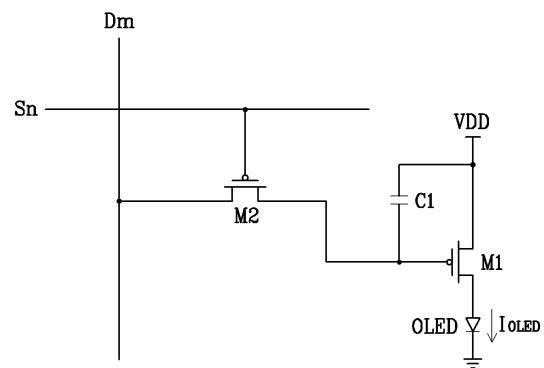
상기 제1 제어 신호가 상기 제1 레벨인 기간은 상기 선택 신호가 인에이블 레벨인 기간을 포함하는 발광 표시 장치의 표시 패널.

도면

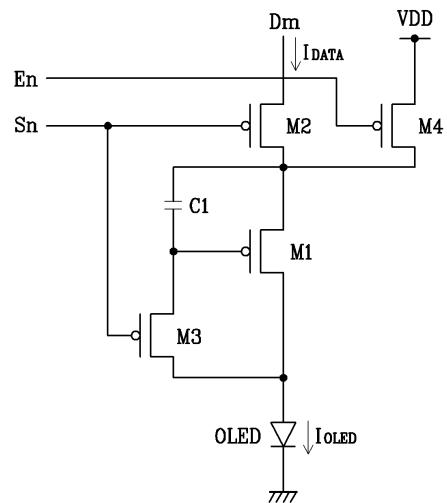
도면1



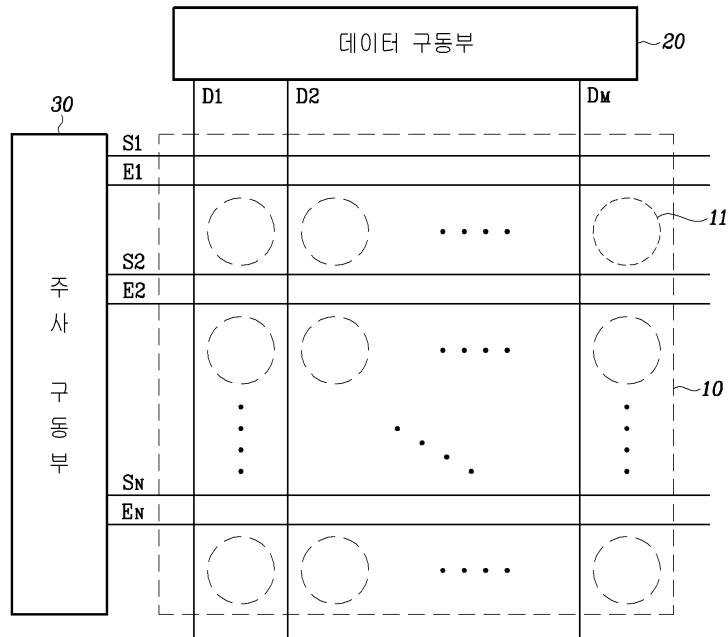
도면2



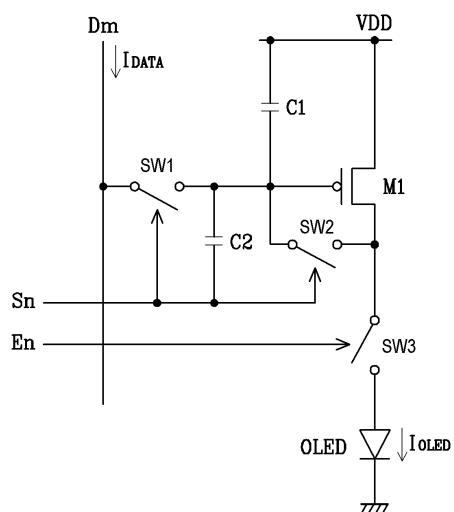
도면3



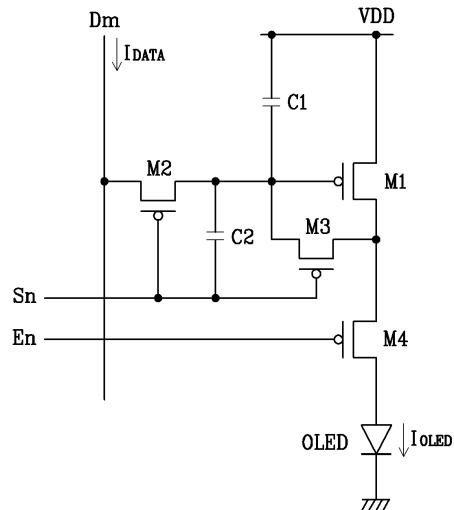
도면4



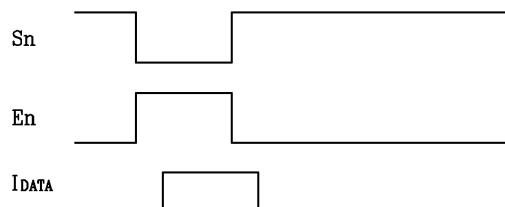
도면5



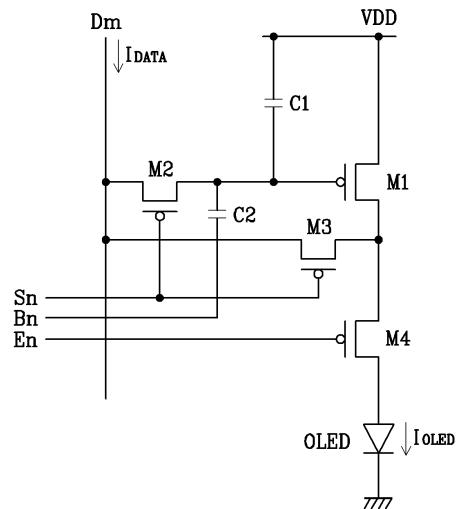
도면6



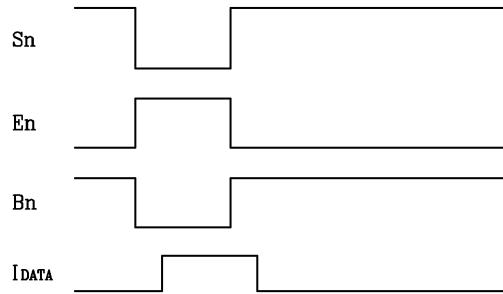
도면7



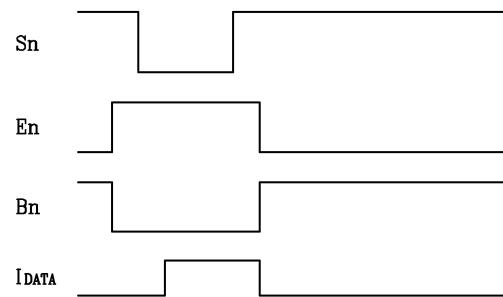
도면8



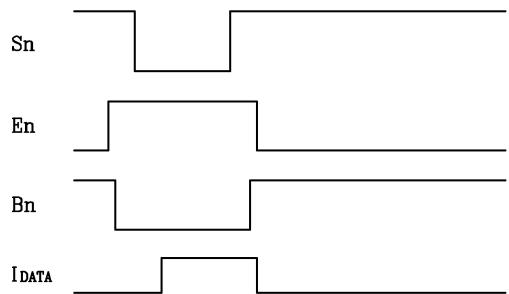
도면9



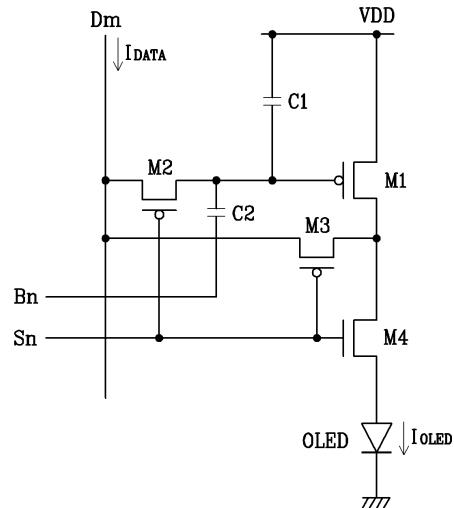
도면10



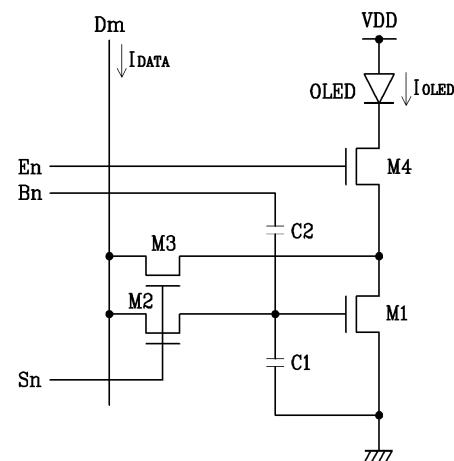
도면11



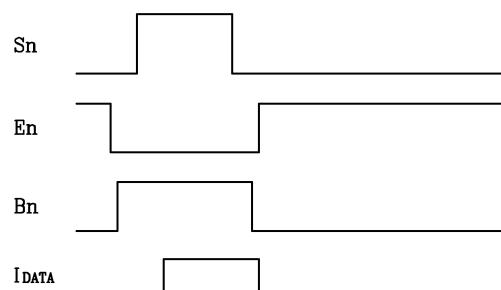
도면12



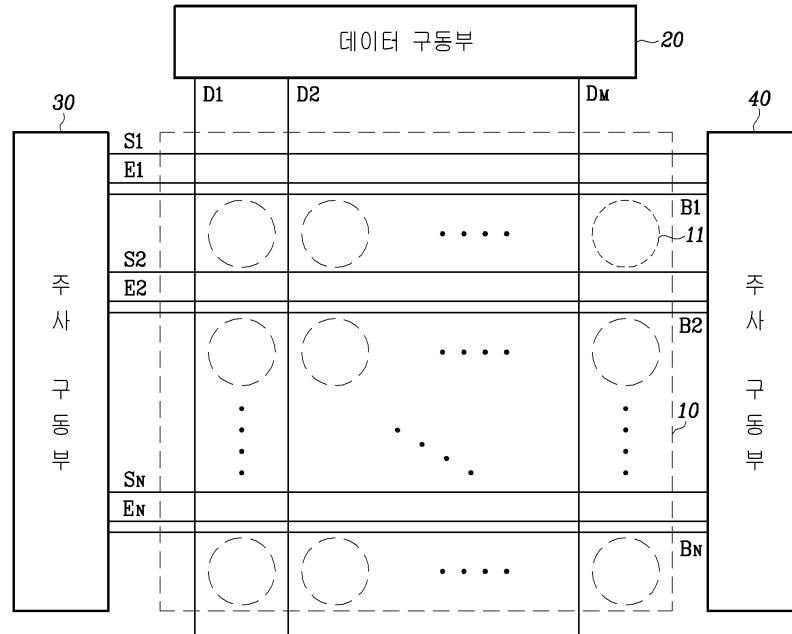
도면13



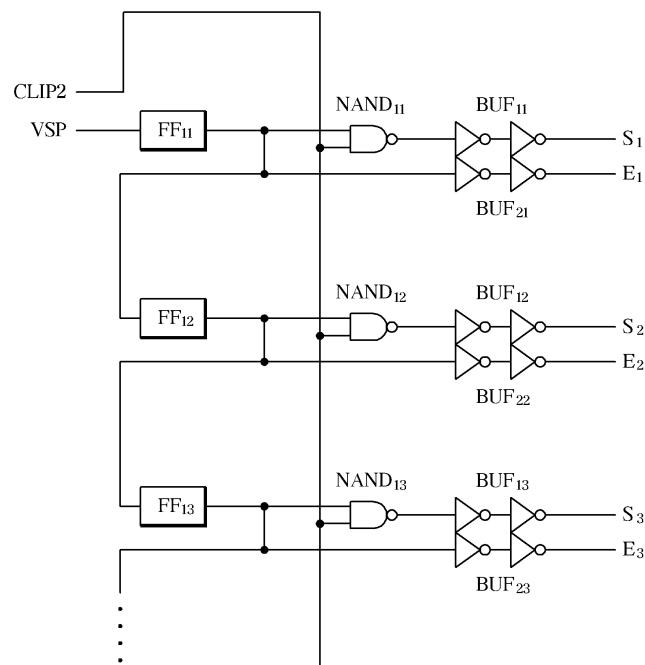
도면14



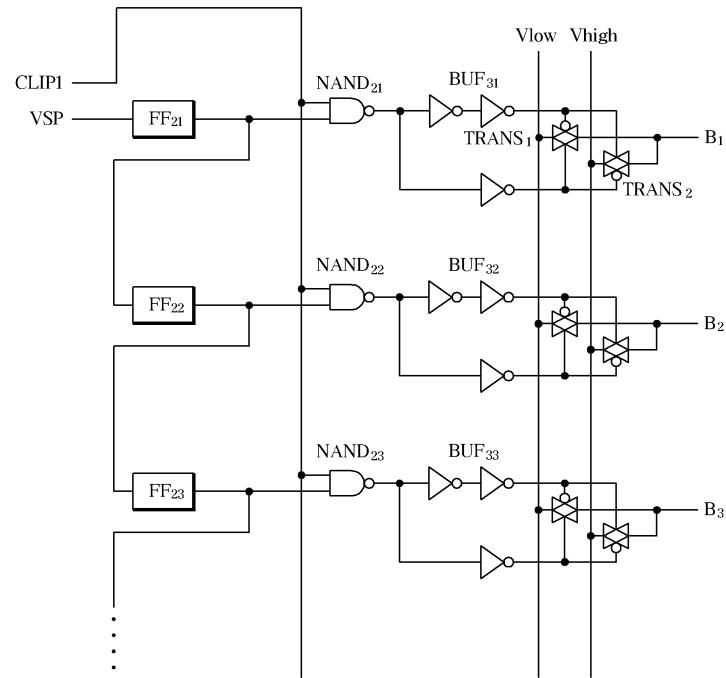
도면15



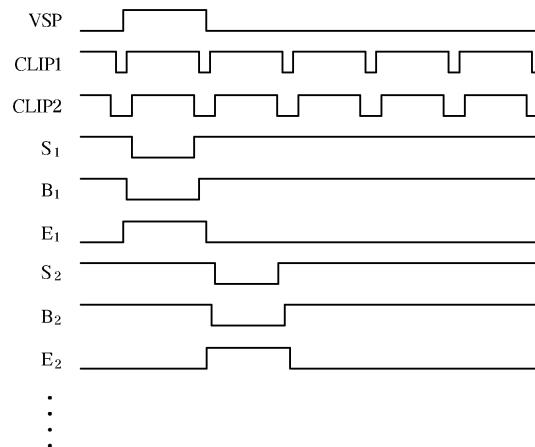
도면16



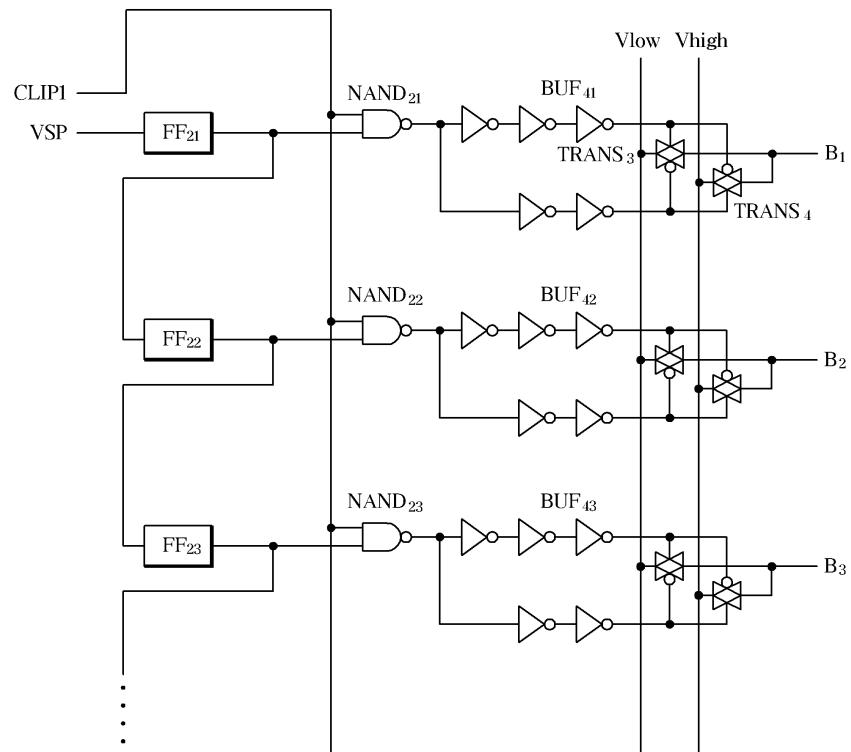
도면17



도면18



도면19



专利名称(译)	发光显示设备，显示面板，		
公开(公告)号	KR1020050041088A	公开(公告)日	2005-05-04
申请号	KR1020030076002	申请日	2003-10-29
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	SHIN DONGYONG 신동용 KIM KEUMNAM 김금남 RYU DOHYUNG 류도형		
发明人	신동용 김금남 류도형		
IPC分类号	G09G3/30 H05B33/08 H01L51/50 H05B33/14 G09G3/32 G09G3/10 G09G3/20 G09G1/04		
CPC分类号	G09G2300/0852 G09G2300/0861 G09G3/325 G09G2310/0251 G09G2320/0252 G09G3/3266		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR100515305B1		
外部链接	Espacenet		

摘要(译)

像素电路连接到选择扫描线，用于在有机EL显示装置中发送用于发送数据电流的选择信号和数据线。像素电路包括用于向有机EL元件提供驱动电流的驱动晶体管，并且第一电容器连接在驱动晶体管的栅极和源极之间。第二电容器连接在驱动晶体管的栅极和升压扫描线之间。当通过选择信号选择像素电路时，对应于数据电流的电压存储在第一电容器中。并且改变升压扫描线的电压电平，使得第一电容器的电压通过第一和第二电容器的耦合而改变。从驱动晶体管向对应于改变的电压的有机EL元件提供电流，使得有机EL元件发光。通过这样做，可以用大数据流控制流过有机EL元件的电流，并且可以适当地处理数据线的寄生成分。 8 指数方面 有机EL，晶体管，发光，电容，升压

