



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년03월17일
(11) 등록번호 10-0813097
(24) 등록일자 2008년03월06일

(51) Int. Cl.

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/08 (2006.01)

(21) 출원번호 10-2006-0111583

(22) 출원일자 2006년11월13일

심사청구일자 2006년11월13일

(56) 선행기술조사문헌

KR1020040045352 A

(뒷면에 계속)

(73) 특허권자

한국과학기술원

대전 유성구 구성동 373-1

(72) 발명자

조규형

대전 유성구 구성동 한국과학기술원 5-4222

전진용

대구 서구 평리6동 광명아파트 3동 502호

(뒷면에 계속)

(74) 대리인

김성호

전체 청구항 수 : 총 14 항

심사관 : 김남인

(54) 화소회로, 데이터 구동회로 및 이를 포함한유기발광표시장치

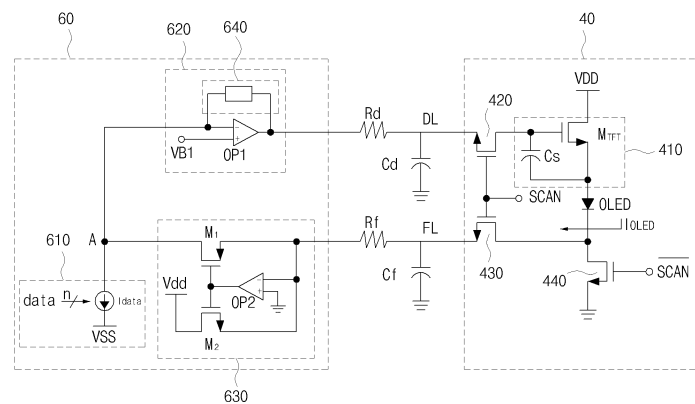
(57) 요약

본 발명은 유기발광표시장치 등에 관한 것이다.

이러한 본 발명에 따른 유기발광표시장치는 유기발광소자와, 데이터 구동회로와, 화소회로를 포함하고, 데이터 구동회로와 화소회로 간의 피드백 루프를 이용하여 유기발광소자에 흐르는 화소전류를 제어한다.

이러한 본 발명에 따르면, 유기발광표시장치의 밝기 균일성을 향상시키는 등의 효과가 있다.

대표도 - 도9



(72) 발명자

손영석

경기 화성시 반월동 신영통 현대아파트 112-802

전용준

대전 유성구 신성동 126-3 선정아트빌 202호

이건호

경기 부천시 원미구 상동 325-4

(56) 선행기술조사문헌

KR1020050068841 A

KR1020060046154 A

KR1020060073682 A

KR1020060073697 A

KR1020060116877 A

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

입력 데이터에 따라 데이터전류를 출력하는 전류 DAC;

데이터 라인을 통하여 화소회로에 전기적으로 연결되어, 상기 데이터전류와 피드백 라인을 통하여 상기 화소회로로부터 피드백되는 화소전류가 동일해지도록 제어하는 제1 증폭부; 및

상기 피드백 라인을 통하여 상기 화소회로에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하고, 상기 화소전류를 상기 제1 증폭부로 전달하는 제2 증폭부;

를 포함하는 유기발광표시장치의 데이터 구동회로.

청구항 5

제4 항에 있어서,

상기 제1 증폭부는

반전단자가 상기 전류 DAC와 상기 제2 증폭부에 전기적으로 연결되고 출력단자가 상기 데이터 라인에 전기적으로 연결된 제1 차동 증폭기; 및

상기 제1 차동 증폭기의 반전단자와 상기 제1 차동 증폭기의 출력단자 사이에 설치되어, 상기 제1 증폭부와 상기 화소회로와 상기 제2 증폭부와 상기 제1 증폭부로 구성되는 피드백 루프의 안정도를 향상시키는 루프 보상부;

를 포함하는 유기발광표시장치의 데이터 구동회로.

청구항 6

제5 항에 있어서,

상기 루프 보상부는

병렬 연결된 복수개의 커패시터들로 이루어진 보상 커패시터부; 및

상기 커패시터들 각각에 연결되어 루프 보상부 제어신호에 따라 스위칭되는 스위치들로 이루어진 보상 스위치부;

를 포함하는 유기발광표시장치의 데이터 구동회로.

청구항 7

제4 항에 있어서,

상기 제2 증폭부는

상기 제1 증폭부와 상기 피드백 라인 사이에 설치되어, 상기 화소회로로부터 피드백되는 화소전류를 상기 제1 증폭부로 전달하는 제1 트랜지스터;

정전압원과 상기 피드백 라인 사이에 설치되어, 상기 피드백 라인의 기생 커패시터를 충전, 방전하는 제2 트랜

지스터; 및

출력단자가 상기 제1 및 제2 트랜지스터의 제어단자에 전기적으로 연결되고 반전단자가 상기 제1 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 제2 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 피드백 라인에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하는 제2 차동 증폭기;

를 포함하는 유기발광표시장치의 데이터 구동회로.

청구항 8

유기발광소자;

입력 데이터에 따라 데이터전류를 출력하는 전류 DAC와, 데이터 라인을 통하여 화소회로에 전기적으로 연결되어, 상기 데이터전류와 피드백 라인을 통하여 상기 화소회로로부터 피드백되는 화소전류가 동일해지도록 제어하는 제1 증폭부 및 상기 피드백 라인을 통하여 상기 화소회로에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하고, 상기 화소전류를 상기 제1 증폭부로 전달하는 제2 증폭부를 포함하는 데이터 구동회로; 및

상기 데이터전류에 따라 상기 유기발광소자에 화소전류를 공급하는 구동부와, 제1 제어신호에 따라 상기 데이터전류가 입력되는 상기 데이터라인과 상기 구동부를 전기적으로 연결하는 제1 스위치부와, 상기 제1 제어신호에 따라 상기 피드백라인과 상기 유기발광소자를 전기적으로 연결하는 제2 스위치부 및 상기 제1 제어신호를 반전시킨 제2 제어신호에 따라 상기 유기발광소자를 통한 상기 화소전류의 소통경로를 제공하는 제3 스위치부를 포함하는 화소회로;

를 포함하는 유기발광표시장치.

청구항 9

유기발광소자;

입력 데이터에 따라 데이터전류를 출력하는 전류 DAC와, 데이터 라인을 통하여 화소회로에 전기적으로 연결되어, 상기 데이터전류와 피드백 라인을 통하여 상기 화소회로로부터 피드백되는 화소전류가 동일해지도록 제어하는 제1 증폭부 및 상기 피드백 라인을 통하여 상기 화소회로에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하고, 상기 화소전류를 상기 제1 증폭부로 전달하는 제2 증폭부를 포함하는 데이터 구동회로; 및

상기 데이터 전류에 따라 상기 유기발광소자에 화소전류를 공급하는 구동부와, 제1 제어신호에 따라 상기 데이터전류가 입력되는 상기 데이터라인과 상기 구동부를 전기적으로 연결하는 제1 스위치부 및 상기 제1 제어신호에 따라 상기 피드백라인과 상기 유기발광소자를 전기적으로 연결하는 제2 스위치부를 포함하는 화소회로;

를 포함하는 유기발광표시장치.

청구항 10

제8 항 또는 제9 항에 있어서,

상기 구동부는

상기 제1 스위치부와 상기 유기발광소자 사이에 설치된 구동 트랜지스터; 및

일단이 상기 구동 트랜지스터의 제어단자와 전기적으로 연결되고, 타단이 상기 구동 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 전기적으로 연결된 저장 커패시터;

를 포함하는 유기발광표시장치.

청구항 11

제8 항 또는 제9 항에 있어서,

상기 제1 제어신호는 스캔신호인 유기발광표시장치.

청구항 12

제8 항 또는 제9 항에 있어서,

상기 제1 증폭부는

반전단자가 상기 전류 DAC와 상기 제2 증폭부에 전기적으로 연결되고 출력단자가 상기 데이터 라인에 전기적으로 연결된 제1 차동 증폭기; 및

상기 제1 차동 증폭기의 반전단자와 상기 제1 차동 증폭기의 출력단자 사이에 설치되어, 상기 제1 증폭부와 상기 화소회로와 상기 제2 증폭부와 상기 제1 증폭부로 구성되는 피드백 루프의 안정도를 향상시키는 루프 보상부;

를 포함하는 유기발광표시장치.

청구항 13

제12 항에 있어서,

상기 루프 보상부는

병렬 연결된 복수개의 커패시터들로 이루어진 보상 커패시터부; 및

상기 커패시터들 각각에 연결되어 루프 보상부 제어신호에 따라 스위칭되는 스위치들로 이루어진 보상 스위치부;

를 포함하는 유기발광표시장치.

청구항 14

제8 항 또는 제9 항에 있어서,

상기 제2 증폭부는

상기 제1 증폭부와 상기 피드백 라인 사이에 설치되어, 상기 화소회로부터 피드백되는 화소전류를 상기 제1 증폭부로 전달하는 제1 트랜지스터;

정전압원과 상기 피드백 라인 사이에 설치되어, 상기 피드백 라인의 기생 커패시터를 충전, 방전하는 제2 트랜지스터; 및

출력단자가 상기 제1 및 제2 트랜지스터의 제어단자에 전기적으로 연결되고 반전단자가 상기 제1 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 제2 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 피드백 라인에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하는 제2 차동 증폭기;

를 포함하는 유기발광표시장치.

청구항 15

제8 항 또는 제9 항에 있어서,

1개의 데이터 구동회로에 2개 이상의 화소회로가 로(row)방향으로 전기적으로 연결된 유기발광표시장치.

청구항 16

제8 항에 있어서,

1개의 데이터 구동회로에 2개 이상의 화소회로가 로(row)방향으로 전기적으로 연결되고,

상기 2개 이상의 화소회로는 데이터 라인과 피드백 라인을 각각 공유하며,

상기 제1 제어신호와 상기 제2 제어신호가 상기 로(row)방향의 화소회로들로 순차적으로 인가되는 유기발광표시장치.

청구항 17

제9 항에 있어서,

1개의 데이터 구동회로에 2개 이상의 화소회로가 로(row)방향으로 전기적으로 연결되고,
 상기 2개 이상의 화소회로는 데이터 라인과 피드백 라인을 각각 공유하며,
 상기 제1 제어신호가 상기 로(row)방향의 화소회로들로 순차적으로 인가되는 유기발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <17> 본 발명은 화소회로와 데이터 구동회로 및 이들을 포함하는 유기발광표시장치에 관한 것이다.
- <18> 유기발광소자(Organic Light Emitting Device, OLED)는 전자와 정공간의 재결합을 통하여 형광물질을 발광시키는 자발광 소자이다. 이러한 유기발광소자를 이용한 유기발광표시장치(Organic Light Emitting Display)는 액정표시장치(Liquid Crystal Display)와 비교하여, 응답속도가 빠르고, 제조원가 및 소비전력이 낮으며, 시야각과 색재현성이 우수한 장점이 있다. 이러한 유기발광소자는 전류에 따라 빛의 밝기가 결정되는 소자이며, 화소회로들의 특성의 균일성에 의해 유기발광표시장치의 밝기 균일성이 결정된다.
- <19> 한편, 이러한 화소회로들은 공간적, 시간적으로 특성이 다른 문제점이 있다. 이러한 문제점을 해결하기 위하여 전류 귀환을 이용하여 화소회로의 불균일성을 극복하고자 하는 시도가 있었다.
- <20> 도 1 및 도 2는 U.S. Pat. No 6,433,488에 개시된 전류 귀환을 이용한 유기발광표시장치의 구동회로를 나타낸 도면이다.
- <21> 도 1을 참조하면, 스캔신호가 하이(High)일 경우 전류 비교기(1) - 제1 스위치 트랜지스터(2) - OLED(3) - 구동 트랜지스터(4) - 제2 스위치 트랜지스터(5)를 통하여 귀환 루프가 형성된다. 이러한 귀환 루프를 이용하여, OLED(3)에 흐르는 전류, 구동 전류(I_{OLED})와 기준 전류(I_{ref})를 비교하여 나온 전압(V_{FB})을 구동 트랜지스터의 게이트(4G)에 인가함으로써, 기준 전류(I_{ref})와 구동 전류(I_{OLED})가 같아지도록 한다. 도 2는 도 1의 전류 비교기(1)를 전류 미러를 이용하여 구체적으로 구현한 예이다. 그러나 도 2는 도 1과 달리 기준 전류를 인가하는 부분이 없고, 트랜지스터 N3의 드레인이 전원선(V_{pp})에 단락되어 있어, 기준 전류와 구동 전류를 비교하여 구동 트랜지스터의 게이트(4G)전압을 조절할 수 없는 문제점을 가진 회로이다.
- <22> 도 3은 SID 2005에 발표된 "A New Driving Method for a-Si AMOLED Displays Based on Voltage Feedback"에 개시된 구동회로를 나타낸 도면이다.
- <23> 도 3을 참조하면, 입력 데이터 신호에 따라 I_{in} 의 크기가 결정되며, 선택 라인(select line)에 인가되는 신호가 하이(High)일 경우 스위치 트랜지스터 T2, T3가 도통되어, 귀환 루프를 형성한다. 입력 전류원 I_{in} 과 구동 트랜지스터 T1, 스위치 트랜지스터 T3를 통해 귀환 라인(feedback line)에 흐르는 전류를 비교하여 외부 드라이버(External Driver)의 출력에서 T1의 게이트 전압을 조절하여 I_{in} 과 T1에 흐르는 전류가 같아지도록 I_{in} 의 전류에 따른 T1의 게이트-소스 전압이 저장 커패시터(Cs)에 저장된다. 선택 라인(select line)에 인가되는 신호가 로우(Low)일 때, 저장 커패시터(Cs)에 저장된 T1의 게이트-소스 전압이 입력 전류원의 전류 I_{in} 에 대응하는 전류를 구동 트랜지스터를 통하여 만들어 낸다. 이러한 도 3에 개시된 구동회로에 따르면, 패널의 기생 커패시턴스와 저항 성분으로 인해 귀환 루프의 안정성을 확보하기 어려운 문제점이 있다. 특히 대형 패널에서, 하나의 데이터 라인에 연결되는 화소회로의 수가 증가함에 따라 기생 커패시턴스의 증가로 인해 낮은 레벨의 전류(예를 들어, 10nA 이하)로는 기생 커패시터를 충, 방전하는 시간이 증가하여 제한된 전류 기입 시간 내에 데이터를 기입하는 것이 어려운 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <24> 이러한 문제점을 해결하기 위한 본 발명은 화소회로의 시간적, 공간적인 특성 편차로 인한 유기발광표시장치의 휘도특성의 저하를 방지하는 것을 목적으로 한다.

<25> 또한, 본 발명은 하나의 데이터 구동회로로 복수의 화소회로를 구동하여, 데이터 구동IC와 데이터 라인의 수를 줄이는 것을 목적으로 한다.

<26> 또한, 본 발명은 유기발광표시장치의 응답속도를 향상시키는 것을 목적으로 한다.

발명의 구성 및 작용

<27> 이러한 기술적 과제를 달성하기 위한 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로는 데이터전류에 따라 유기발광소자에 화소전류를 공급하는 구동부와, 제1 제어신호에 따라 상기 데이터전류가 입력되는 데이터라인과 상기 구동부를 전기적으로 연결하는 제1 스위치부와, 상기 제1 제어신호에 따라 피드백라인과 상기 유기발광소자를 전기적으로 연결하는 제2 스위치부 및 상기 제1 제어신호를 반전시킨 제2 제어신호에 따라 상기 유기발광소자를 통한 상기 화소전류의 소통경로를 제공하는 제3 스위치부를 포함한다.

<28> 상기 구동부는 상기 제1 스위치부와 상기 유기발광소자 사이에 설치된 구동 트랜지스터 및 일단이 상기 구동 트랜지스터의 제어단자와 전기적으로 연결되고, 타단이 상기 구동 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 전기적으로 연결된 저장 커패시터를 포함할 수 있다.

<29> 상기 제1 제어신호는 스캔신호일 수 있다.

<30> 본 발명의 일 실시 예에 따른 유기발광표시장치의 데이터 구동회로는 입력 데이터에 따라 데이터전류를 출력하는 전류 DAC와, 데이터 라인을 통하여 화소회로에 전기적으로 연결되어, 상기 데이터전류와 피드백 라인을 통하여 상기 화소회로로부터 피드백되는 화소전류가 동일해지도록 제어하는 제1 증폭부 및 상기 피드백 라인을 통하여 상기 화소회로에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하고, 상기 화소전류를 상기 제1 증폭부로 전달하는 제2 증폭부를 포함한다.

<31> 상기 제1 증폭부는 반전단자가 상기 전류 DAC와 상기 제2 증폭부에 전기적으로 연결되고 출력단자가 상기 데이터 라인에 전기적으로 연결된 제1 차동 증폭기 및 상기 제1 차동 증폭기의 반전단자와 상기 제1 차동 증폭기의 출력단자 사이에 설치되어, 상기 제1 증폭부와 상기 화소회로와 상기 제2 증폭부와 상기 제1 증폭부로 구성되는 피드백 루프의 안정도를 향상시키는 루프 보상부를 포함할 수 있다.

<32> 상기 루프 보상부는 병렬 연결된 복수개의 커패시터들로 이루어진 보상 커패시터부 및 상기 커패시터들 각각에 연결되어 루프 보상부 제어신호에 따라 스위칭되는 스위치들로 이루어진 보상 스위치부를 포함할 수 있다.

<33> 상기 제2 증폭부는 상기 제1 증폭부와 상기 피드백 라인 사이에 설치되어, 상기 화소회로로부터 피드백되는 화소전류를 상기 제1 증폭부로 전달하는 제1 트랜지스터와, 정전압원과 상기 피드백 라인 사이에 설치되어, 상기 피드백 라인의 기생 커패시터를 충전, 방전하는 제2 트랜지스터 및 출력단자가 상기 제1 및 제2 트랜지스터의 제어단자에 전기적으로 연결되고 반전단자가 상기 제1 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 제2 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 피드백 라인에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하는 제2 차동 증폭기를 포함할 수 있다.

<34> 본 발명의 제1 실시 예에 따른 유기발광표시장치는 유기발광소자와, 입력 데이터에 따라 데이터전류를 출력하는 전류 DAC와, 데이터 라인을 통하여 화소회로에 전기적으로 연결되어, 상기 데이터전류와 피드백 라인을 통하여 상기 화소회로로부터 피드백되는 화소전류가 동일해지도록 제어하는 제1 증폭부 및 상기 피드백 라인을 통하여 상기 화소회로에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하고, 상기 화소전류를 상기 제1 증폭부로 전달하는 제2 증폭부를 포함하는 데이터 구동회로 및 상기 데이터전류에 따라 상기 유기발광소자에 화소전류를 공급하는 구동부와, 제1 제어신호에 따라 상기 데이터전류가 입력되는 상기 데이터라인과 상기 구동부를 전기적으로 연결하는 제1 스위치부와, 상기 제1 제어신호에 따라 상기 피드백라인과 상기 유기발광소자를 전기적으로 연결하는 제2 스위치부 및 상기 제1 제어신호를 반전시킨 제2 제어신호에 따라 상기 유기발광소자를 통한 상기 화소전류의 소통경로를 제공하는 제3 스위치부를 포함하는 화소회로를 포함한다.

<35> 본 발명의 제2 실시 예에 따른 유기발광표시장치는 유기발광소자와, 입력 데이터에 따라 데이터전류를 출력하는 전류 DAC와, 데이터 라인을 통하여 화소회로에 전기적으로 연결되어, 상기 데이터전류와 피드백 라인을 통하여 상기 화소회로로부터 피드백되는 화소전류가 동일해지도록 제어하는 제1 증폭부 및 상기 피드백 라인을 통하여 상기 화소회로에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하고, 상기 화소전류를 상기 제1 증폭부로 전달하는 제2 증폭부를 포함하는 데이터 구동회로 및 상기 데이터 전류에 따라 상기 유기발광소자에 화소전류를 공급하는 구동부와, 제1 제어신호에 따라 상기 데이터전류가 입력되는 상기 데이터라인과 상기 구동부를 전기적으로 연결하는 제1 스위치부 및 상기 제1 제어신호에 따라 상기 피드백라인과 상기 유기발광소

자를 전기적으로 연결하는 제2 스위치부를 포함하는 화소회로를 포함한다.

- <36> 상기 구동부는 상기 제1 스위치부와 상기 유기발광소자 사이에 설치된 구동 트랜지스터 및 일단이 상기 구동 트랜지스터의 제어단자와 전기적으로 연결되고, 타단이 상기 구동 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 전기적으로 연결된 저장 커패시터를 포함할 수 있다.
- <37> 상기 제1 제어신호는 스캔신호일 수 있다.
- <38> 상기 제1 증폭부는 반전단자가 상기 전류 DAC와 상기 제2 증폭부에 전기적으로 연결되고 출력단자가 상기 데이터 라인에 전기적으로 연결된 제1 차동 증폭기 및 상기 제1 차동 증폭기의 반전단자와 상기 제1 차동 증폭기의 출력단자 사이에 설치되어, 상기 제1 증폭부와 상기 화소회로와 상기 제2 증폭부와 상기 제1 증폭부로 구성되는 피드백 루프의 안정도를 향상시키는 루프 보상부를 포함할 수 있다.
- <39> 상기 루프 보상부는 병렬 연결된 복수개의 커패시터들로 이루어진 보상 커패시터부 및 상기 커패시터들 각각에 연결되어 루프 보상부 제어신호에 따라 스위칭되는 스위치들로 이루어진 보상 스위치부를 포함할 수 있다.
- <40> 상기 제2 증폭부는 상기 제1 증폭부와 상기 피드백 라인 사이에 설치되어, 상기 화소회로로부터 피드백되는 화소전류를 상기 제1 증폭부로 전달하는 제1 트랜지스터와, 정전압원과 상기 피드백 라인 사이에 설치되어, 상기 피드백 라인의 기생 커패시터를 충전, 방전하는 제2 트랜지스터 및 출력단자가 상기 제1 및 제2 트랜지스터의 제어단자에 전기적으로 연결되고 반전단자가 상기 제1 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 제2 트랜지스터의 주전류가 흐르는 두 단자 중 일 단자와 상기 피드백 라인에 전기적으로 연결되어, 상기 피드백 라인의 전압을 일정하게 유지하는 제2 차동 증폭기를 포함할 수 있다.
- <41> 상기 데이터라인과 상기 피드백 라인에 2개 이상의 화소회로가 전기적으로 연결될 수 있다.
- <42> 이하에서는 첨부된 도면을 참조하여 본 발명의 바람직한 실시 예를 상세히 설명한다.
- <43> 도 4는 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로를 나타낸 도면이다.
- <44> 도 4에 도시된 바와 같이, 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로(40)는 구동 트랜지스터(M_{FT})와 저장 커패시터(C_s)를 포함하는 구동부(410)와, 제1 스위치부(420)와, 제2 스위치부(430)와 및 제3 스위치부(440)를 포함한다.
- <45> 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로(40)는 제1 내지 제3 스위치(420, 430, 440)와 구동 트랜지스터(M_{FT})를 NMOS트랜지스터를 채택하여 구현하였으나, 이에 한정되지 않고 제1 내지 제3 스위치(420, 430, 440)와 구동 트랜지스터(M_{FT})는PMOS 트랜지스터, BJT등을 채택하여 구현할 수 있다.
- <46> 구동부(410)는 구동 트랜지스터(M_{FT})와 저장 커패시터(C_s)를 포함한다.
- <47> 구동 트랜지스터(M_{FT})의 제어단자인 구동 트랜지스터(M_{FT})의 게이트는 제1 스위치부(420)의 소오스와 전기적으로 연결되고, 구동 트랜지스터(M_{FT})의 주전류가 흐르는 두 단자 중 일 단자인 구동 트랜지스터(M_{FT})의 소오스는 유기발광소자(OLED)의 애노드에 전기적으로 연결되고, 구동 트랜지스터(M_{FT})의 주전류가 흐르는 두 단자 중 타 단자인 구동 트랜지스터(M_{FT})의 드레인은 하이레벨의 전압원에 전기적으로 연결되고, 저장 커패시터(C_s)의 일단은 구동 트랜지스터(M_{FT})의 게이트와 전기적으로 연결되고, 저장 커패시터(C_s)의 타단은 구동 트랜지스터(M_{FT})의 소오스에 전기적으로 연결된다. 구동 트랜지스터(M_{FT})는 데이터라인(DL)을 통하여 공급되는 데이터전류에 따라 유기발광소자(OLED)에 화소전류를 공급하고, 저장 커패시터(C_s)는 구동 트랜지스터(M_{FT})의 게이트와 소오스 간의 전압을 저장한다.
- <48> 제1 스위치부(420)의 제어단자인 제1 스위치부(420)의 게이트는 제1 스위치부(430)의 제어단자인 제1 스위치부(430)의 게이트와 전기적으로 연결되고, 제1 스위치부(420)의 주전류가 흐르는 두 단자 중 일 단자인 제1 스위치부(420)의 소오스는 데이터 라인에 전기적으로 연결되고, 제1 스위치부(420)의 주전류가 흐르는 두 단자 중 타 단자인 제1 스위치부(420)의 드레인은 구동 트랜지스터(M_{FT})의 게이트에 전기적으로 연결된다. 이러한 제1 스위치부(420)는 제1 스위치부(420)의 게이트에 입력되는 제1 제어신호(SCAN)에 따라 데이터전류가 입력되는 데이터라인(DL)과 구동 트랜지스터(M_{FT})의 게이트를 전기적으로 연결한다.

- <49> 제2 스위치부(430)의 제어단자인 제2 스위치부(430)의 게이트는 제1 스위치부(420)의 제어단자인 제1 스위치부(420)의 게이트와 전기적으로 연결되고, 제2 스위치부(430)의 주전류가 흐르는 두 단자 중 일 단자인 제2 스위치부(430)의 소오스는 피드백 라인에 전기적으로 연결되고, 제2 스위치부(430)의 주전류가 흐르는 두 단자 중 타 단자인 제2 스위치부(430)의 드레인은 유기발광소자(OLED)의 캐소드에 전기적으로 연결된다. 이러한 제2 스위치부(430)는 제2 스위치부(430)의 게이트에 입력되는 제1 제어신호(SCAN)에 따라 피드백라인(FL)과 유기발광소자(OLED)를 전기적으로 연결한다.
- <50> 제3 스위치부(440)의 주전류가 흐르는 두 단자 중 일 단자인 제3 스위치부(440)의 소오스는 로우레벨의 전압원에 전기적으로 연결되고, 제3 스위치부(440)의 주전류가 흐르는 두 단자 중 타 단자인 제3 스위치부(440)의 드레인은 유기발광소자(OLED)의 캐소드와 제2 스위치부(430)의 드레인에 전기적으로 연결된다. 이러한 제3 스위치부(440)는 제3 스위치부(440)의 제어단자인 제3 스위치부(440)의 게이트에 입력되는 제2 제어신호(SCAN)에 따라 유기발광소자(OLED)를 통한 화소전류의 소통경로를 제공한다. 제2 제어신호(SCAN)는 제1 제어신호(SCAN)를 반전시킨 신호이다.
- <51> 이러한 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로(40)의 작동원리를 상세히 설명하면 다음과 같다.
- <52> 즉 1) 제1 제어신호(SCAN)가 하이레벨인 경우, 제1 스위치부(420)와 제2 스위치부(430)가 턴온되어, 데이터라인(DL)을 통하여 입력되는 데이터전류에 따른 구동 트랜지스터(M_{FT})의 게이트와 소스간의 전압을 저장 커패시터(C_s)를 통하여 저장하고, 제2 스위치부(430)를 통하여 유기발광소자(OLED)의 전류를 피드백라인(FL)을 통하여 드라이버 IC로 전달한다. 2) 제1 제어신호(SCAN)가 로우레벨인 경우, 저장 커패시터(C_s)를 통해 저장된 전압을 통해 하이레벨의 전원원(VDD)과 구동 트랜지스터(M_{FT})와 유기발광소자(OLED)를 통하여 로우레벨의 전압원으로 화소전류가 흘러 들어간다.
- <53> 도 5는 도 4를 상보적으로 구현한 예를 나타낸 도면이다. 도 5는 도 4와 실질적으로 동일한 원리하에 구동되므로, 도 5에 대한 설명은 도 4에 대한 설명으로 대체한다.
- <54> 도 6은 본 발명의 일 실시 예에 따른 유기발광표시장치의 데이터 구동회로를 나타낸 도면이다.
- <55> 도 6에 도시된 바와 같이, 본 발명의 일 실시 예에 따른 유기발광표시장치의 데이터 구동회로(60)는 전류 DAC(610)와, 제1 차동 증폭기(OP1)와 루프 보상부(640)를 포함하는 제1 증폭부(620) 및 제1 트랜지스터(M1)와 제2 트랜지스터(M2)와 제2 차동 증폭기(OP2)를 포함하는 제2 증폭부(630)를 포함한다.
- <56> 본 발명의 일 실시 예에 따른 유기발광표시장치의 데이터 구동회로(60)는 제1 트랜지스터(M1)를 PMOS트랜지스터를 채택하여 구현하고, 제2트랜지스터(M2)를 NMOS트랜지스터를 채택하여 구현하였으나, 이에 한정되지 않고 제1 트랜지스터(M1)를 NMOS트랜지스터를 채택하여 구현하고, 제2트랜지스터(M2)를 PMOS트랜지스터를 채택하거나, BJT등을 채택하여 구현할 수 있다.
- <57> 전류 DAC(610)는 n-비트 디지털 입력 데이터에 따라 n-비트 해상도의 데이터전류를 출력한다.
- <58> 제1 증폭부(620)는 제1 차동 증폭기(OP1)와 루프 보상부(640)를 포함하며, 데이터전류와 피드백라인(FL)을 통하여 피드백되는 화소전류가 동일해지도록 제어한다.
- <59> 제1 차동 증폭기(OP1)의 반전단자는 전류 DAC(610)와 제2 증폭부(630)에 전기적으로 연결되고, 제1 차동 증폭기(OP1)의 비반전단자는 제1 정전압(VB1)으로 유지되고, 제1 차동 증폭기(OP1)의 출력단자는 데이터라인(DL)을 통하여 화소회로(40)에 전기적으로 연결된다. 이러한 제1 차동 증폭기(OP1)는 전류 DAC(610)로부터 출력되는 데이터전류와 화소회로(40)로부터 피드백라인(FL)을 통하여 피드백되는 화소전류를 비교하여, 데이터전류와 피드백되는 화소전류가 동일해지도록 하고, 데이터라인(DL)의 기생 커패시터의 충, 방전을 제어한다.
- <60> 루프 보상부(640)는 도 8에 도시된 바와 같이, 병렬연결된 복수개의 커패시터들로 이루어진 보상 커패시터부와 커패시터들 각각에 연결되어 루프 보상부 제어신호에 따라 스위칭되는 스위치들로 이루어진 보상 스위치부를 포함한다. 루프 보상부(640)의 일단은 제1 차동 증폭기(OP1)의 반전단자에 전기적으로 연결되고, 루프 보상부(640)의 타단은 제1 차동 증폭기(OP1)의 출력단자에 전기적으로 연결된다. 루프 보상부(640)는 제1 차동 증폭기

(OP1)와 화소회로(40)와 제 1 트랜지스터(M1)에 의해 형성되는 피드백 루프의 안정도를 향상시킨다. 이러한 루프 보상부(640)의 기능을 보다 상세히 설명하면 다음과 같다. 전류 DAC(610)로부터 출력되는 데이터전류의 레벨과 기생 부하(Rd, Cd, Rd, Cd)에 따라 제1 차동 증폭기(OP1)와 화소회로(40)와 제 1 트랜지스터(M1)에 의해 형성되는 피드백 루프의 특성이 변화하게 된다. 피드백 루프가 데이터 기입 시간 내에 적절한 화소전류를 출력하기 위해서는 충분한 대역폭과 피드백 루프의 안정도 확보가 필요하다. 따라서, 루프 보상부(640)는 m 비트(m < n)의 루프 보상부 제어신호에 따라 m개의 보상 스위치 중 1개 이상을 턴온시켜 1개 이상의 보상 커패시터를 선택함으로써, 피드백 루프의 대역폭과 안정도를 확보한다.

<61> 제2 증폭부(630)는 제1 트랜지스터(M1)와 제2 트랜지스터(M2)와 제2 차동 증폭기(OP2)를 포함하며, 피드백라인(FL)의 전압을 일정하게 하고, 피드백라인(FL)을 통하여 피드백되는 화소전류를 제1 증폭부(620)로 전달한다.

<62> 제1 트랜지스터(M1)의 제어단자인 제1 트랜지스터(M1)의 게이트는 제2 차동 증폭기(OP2)의 출력단자에 전기적으로 연결되고, 제1 트랜지스터(M1)의 주전류가 흐르는 두 단자 중 일 단자인 제1 트랜지스터(M1)의 소오스는 피드백라인(FL)에 전기적으로 연결되고, 제1 트랜지스터(M1)의 주전류가 흐르는 두 단자 중 타 단자인 제1 트랜지스터(M1)의 드레인은 전류 DAC(610)와 제1 차동 증폭기(OP1)의 반전단자에 전기적으로 연결된다. 이러한 제1 트랜지스터(M1)는 화소회로(40)로부터 피드백되는 화소전류를 제1 차동 증폭기(OP1)의 반전단자로 전달한다.

<63> 제2 트랜지스터(M2)의 제어단자인 제2 트랜지스터(M2)의 게이트는 제2 차동 증폭기(OP2)의 출력단자와 제1 트랜지스터(M1)의 게이트에 전기적으로 연결되고, 제2 트랜지스터(M2)의 주전류가 흐르는 두 단자 중 일 단자인 제2 트랜지스터(M2)의 소오스는 제2 차동 증폭기(OP2)의 반전단자와 제1 트랜지스터(M1)의 소오스와 전기적으로 연결되고, 제2 트랜지스터(M2)의 주전류가 흐르는 두 단자 중 타 단자인 제2 트랜지스터(M2)의 드레인은 하이레벨의 전압원(Vdd)에 전기적으로 연결된다. 이러한 제2 트랜지스터(M2)는 제2 차동 증폭기(OP2)의 반전 입력 단자의 충전을 제어하고, 피드백라인(FL)의 기생 커패시터를 충, 방전한다.

<64> 제2 차동 증폭기(OP2)의 출력단자는 제1 트랜지스터(M1)와 제2 트랜지스터(M2)의 게이트에 전기적으로 연결되고, 제2 차동 증폭기(OP2)의 반전단자는 제1 트랜지스터(M1)의 소오스와 제2 트랜지스터(M2)의 소오스와 피드백라인(FL)에 전기적으로 연결되고, 제2 차동 증폭기(OP2)의 비반전단자는 제2 정전압(VB2)으로 유지된다. 이러한 제2 차동 증폭기(OP2)는 제1 트랜지스터(M1)와 피드백 루프를 형성하여, 제1 트랜지스터(M1)의 소오스 전압을 일정하게 유지하여 피드백라인(FL)의 전압을 일정하게 유지함으로써 피드백 라인의 기생 커패시터의 충, 방전하는 시간을 줄이는 역할을 한다.

<65> 도 8은 도 6을 상보적으로 구현한 예를 나타낸 도면이다. 도 8은 도 6과 실질적으로 동일한 원리하에 구동되므로, 도 8에 대한 설명은 도 6에 대한 설명으로 대체한다.

<66> 도 9는 본 발명의 제1 실시 예에 따른 유기발광표시장치를 나타낸 도면이다.

<67> 도 9에 도시된 바와 같이, 본 발명의 제1 실시 예에 따른 유기발광표시장치는 유기발광소자(OLED)와, 데이터 구동회로(60) 및 화소회로(40)를 포함한다.

<68> 유기발광소자(OLED)는 흐르는 전류에 크기에 따라 발광의 강도가 결정되는 소자이다.

<69> 데이터 구동회로(60)는 전류 DAC(610)와, 제1 증폭부(620)와, 제2 증폭부(630)를 포함한다.

<70> 이러한 본 발명의 제1 실시 예에 따른 유기발광표시장치에 포함된 데이터 구동회로(60)는 앞서 상세히 설명한 본 발명의 일 실시 예에 따른 유기발광표시장치의 데이터 구동회로(60)와 구조 및 기능이 동일하므로, 본 발명의 제1 실시 예에 따른 유기발광표시장치에 포함된 데이터 구동회로(60)에 대한 상세한 설명은 본 발명의 일 실시 예에 따른 유기발광표시장치의 데이터 구동회로(60)에 대한 설명으로 대체한다.

<71> 화소회로(40)는 구동부(410)와, 제1 스위치부(420)와, 제2 스위치부(430)와, 제3 스위치부(440)를 포함한다.

<72> 이러한 본 발명의 제1 실시 예에 따른 유기발광표시장치에 포함된 화소회로(40)는 앞서 상세히 설명한 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로(40)와 구조 및 기능이 동일하므로, 본 발명의 제1 실시 예에 따른 유기발광표시장치에 포함된 화소회로(40)에 대한 상세한 설명은 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로(40)에 대한 설명으로 대체한다.

<73> 이하에서는 본 발명의 제1 실시 예에 따른 유기발광표시장치의 전체적인 동작원리를 상세히 설명한다.

<74> 제1 제어신호(SCAN)가 하이레벨인 경우, 제1 스위치부(420)와 제2 스위치부(430)가 턴온되어, 제1 차동 증폭기(OP1)와 유기발광소자(OLED)와 제1 트랜지스터(M1)를 포함하는 피드백 루프가 형성된다. 이에 따라, 1) 유기발

광소자(OLED)를 통해 흐르는 화소 전류(I_{OLED})가 전류 DAC(610)에서 출력되는 데이터전류보다 작을 경우, 노드 A의 전압이 감소하게 되어 제1 차동증폭기(OP1)의 출력이 증가하여, 구동 트랜지스터(M_{FT})의 게이트 전압이 증가하게 됨으로써, 구동 트랜지스터(M_{FT})를 통하여 유기발광소자(OLED)로 흐르는 화소전류가 증가하게 된다. 2) 유기발광소자(OLED)를 통해 흐르는 화소 전류(I_{OLED})가 전류 DAC(610)에서 출력되는 데이터전류보다 클 경우, 구동 트랜지스터(M_{FT})의 게이트 전압이 감소하게 됨으로써, 구동 트랜지스터(M_{FT})를 통하여 유기발광소자(OLED)로 흐르는 화소전류가 감소하게 된다. 3) 결국 이러한 화소전류의 증가, 감소의 과정을 통하여, 전류 DAC(610)에서 출력되는 데이터전류와 동일한 전류가 구동 트랜지스터(M_{FT})를 통하여 유기발광소자(OLED)로 흐르게 된다.

<75> 제1 제어신호(SCAN)가 로우레벨인 경우, 제1 스위치부(420)와 제2 스위치부(430)가 턴오프되고, 제3 스위치부(440)가 턴온되어 제1 제어신호(SCAN)가 하이레벨인 구간 동안 저장 커패시터(Cs)에 저장된 구동 트랜지스터(M_{FT})의 게이트와 소스간의 전압이 그대로 유지되면서, 전류 DAC(610)에서 출력되는 데이터전류와 동일한 레벨의 화소전류가 유기발광소자(OLED)를 통하여 접지 쪽으로 흐르게 된다. 이러한 화소전류는 다음 프레임 즉, 제1 제어신호(SCAN)가 하이레벨로 반전되기까지 유지된다.

<76> 구동 트랜지스터(M_{FT})를 통하여 유기발광소자(OLED)로 흐르는 화소전류가 전류 DAC(610)에서 출력되는 데이터전류로 제한된 데이터 기입 시간 내에 수렴하기 위해서는 데이터라인(DL)과 피드백라인(FL)의 기생 커패시터(Cd, Cf)의 충, 방전 시간이 매우 짧아야 한다. 특히 대형 디스플레이 패널의 경우 기생 부하의 크기가 기하급수적으로 증가하게 되어 전류 DAC(610)로부터 출력되는 데이터전류가 수nA일 경우, 기생 커패시터(Cd, Cf)의 충, 방전에 걸리는 시간은 수 ms 내지 수 s가 된다. 본 발명의 제1 실시 예에 따른 유기발광표시장치에 따르면, 제2 차동 증폭기(OP2)와 제1 트랜지스터(M1)에 의해 피드백 라인(FL)의 전압이 항상 일정하게 유지되어 피드백라인(FL)의 기생 커패시터(Cf)의 충, 방전이 필요없게 된다. 또한, 피드백라인(FL)의 기생 커패시터(Cf)가 과방전시에 화소전류와 더불어 피드백라인(FL)의 기생 커패시터(Cf)의 충전이 빠른 시간 내에 가능하다. 데이터라인(DL)의 기생 커패시터(Cd)의 충, 방전에 걸리는 시간은 제1 차동 증폭기(OP1)의 출력 전류 공급 능력을 크게 설계함으로써, 데이터라인(DL)의 기생 커패시터(Cd)의 충, 방전을 빠르게 할 수 있다.

<77> 도 10은 본 발명의 제2 실시 예에 따른 유기발광표시장치를 나타낸 도면이다.

<78> 도 10에 도시된 바와 같이, 본 발명의 제2 실시 예에 따른 유기발광표시장치는 유기발광소자(OLED)와, 데이터 구동회로(60)와, 화소회로(41)를 포함한다.

<79> 도 10에 도시된 바와 같이, 본 발명의 제2 실시 예에 따른 유기발광표시장치는 본 발명의 제1 실시 예에 따른 유기발광표시장치와 비교하여 화소회로(41)의 구성에 있어서, 차이점이 있다.

<80> 즉, 본 발명의 제2 실시 예에 따른 유기발광표시장치에 포함된 화소회로(41)는 본 발명의 제1 실시 예에 따른 유기발광표시장치에 포함된 화소회로(40)와 달리, 제3 스위치부(440)를 필요로 하지 않는다.

<81> 이하에서는 본 발명의 제2 실시 예에 따른 유기발광표시장치의 전체적인 작동원리를 상세히 설명한다.

<82> 제1 제어신호(SCAN)가 하이레벨인 경우, 제1 스위치부(420)와 제2 스위치부(430)가 턴온되어, 제1 차동 증폭기(OP1)와 유기발광소자(OLED)와 제1 트랜지스터(M1)를 포함하는 피드백 루프가 형성된다. 이에 따라, 1) 유기발광소자(OLED)를 통해 흐르는 화소 전류(I_{OLED})가 전류 DAC(610)에서 출력되는 데이터전류(I_{DATA})보다 작을 경우, 노드 A의 전압이 감소하게 되어 제1 차동증폭기(OP1)의 출력이 증가하여, 구동 트랜지스터(M_{FT})의 게이트 전압이 증가하게 됨으로써, 구동 트랜지스터(M_{FT})를 통하여 유기발광소자(OLED)로 흐르는 화소전류가 증가하게 된다. 2) 유기발광소자(OLED)를 통해 흐르는 화소 전류(I_{OLED})가 전류 DAC(610)에서 출력되는 데이터전류(I_{DATA})보다 클 경우, 구동 트랜지스터(M_{FT})의 게이트 전압이 감소하게 됨으로써, 구동 트랜지스터(M_{FT})를 통하여 유기발광소자(OLED)로 흐르는 화소전류가 감소하게 된다. 3) 결국 이러한 화소전류의 증가, 감소의 과정을 통하여, 전류 DAC(610)에서 출력되는 데이터전류와 동일한 전류가 구동 트랜지스터(M_{FT})를 통하여 유기발광소자(OLED)로 흐르게 된다. 특히 제2 차동 증폭기(OP2)의 비반전단자에 인가되어 있는 정전압(VB2)을 유기발광소자(OLED)의 턴오프 전압으로 설정함으로써, 데이터 기입 시간에 유기발광소자(OLED)가 도통되는 것을 막을 수 있다.

<83> 제1 제어신호(SCAN)가 로우레벨인 경우, 제1 스위치부(420)와 제2 스위치부(430)가 턴오프되어, 제1 제어신호(SCAN)가 하이레벨인 구간 동안 저장 커패시터(Cs)에 저장된 구동 트랜지스터(M_{FT})의 게이트와 소스간의 전압이

그대로 유지되면서, 전류 DAC(610)로부터 출력되는 데이터전류와 동일한 화소전류가 유기발광소자(OLED)를 통하여 접지 쪽으로 흐르게 된다. 이러한 화소전류는 다음 프레임 즉, 제1 제어신호(SCAN)가 하이레벨로 반전되기까지 유지된다.

<84> 도 11은 본 발명의 제3 실시 예에 따른 유기발광표시장치를 나타낸 도면이다.

<85> 도 11을 참조하면, 본 발명의 제3 실시 예에 따른 유기발광표시장치는 유기발광소자(OLED)와, 데이터 구동회로(60)와, 화소회로(40a, 40b)를 포함한다.

<86> 도 11에 도시된 바와 같이, 본 발명의 제3 실시 예에 따른 유기발광표시장치는 본 발명의 제1 실시 예에 따른 유기발광표시장치와 비교하여 1개의 데이터 구동회로(60)의 데이터라인(DL)과 피드백라인(FL)에 전기적으로 연결된 화소회로(40a, 40b)의 수에 있어서, 차이점이 있다.

<87> 1개의 데이터 구동회로(60)의 데이터라인(DL)과 피드백라인(FL)에 2개의 화소회로(40a, 40b)가 전기적으로 연결되어 있다. 화소회로 40a에 인가되는 제1 제어신호(OSCAN)가 하이레벨인 경우 데이터 구동회로(60)는 화소회로 40a를 동작시키고, 화소회로 40b에 인가되는 제1 제어신호(ESCAN)가 하이레벨인 경우 데이터 구동회로(60)는 화소회로 40b를 동작시킨다.

<88> 도 13은 도 11의 회로를 $m \times n$ 매트릭스 형태로 나타낸 회로이고, 도 14는 도 13의 타이밍도이다.

<89> 도 13 및 도 14를 참조하면, 하나의 로(row)에 2개의 화소회로를 전기적으로 연결시키고, k 번째 로(row)에 있는 2개의 화소회로에 2개의 제어신호(OSCAN_k, ESCAN_k)를 순차적으로 인가함으로써, k 번째 로(row)에 있는 2개의 화소회로를 순차적으로 구동한다. 즉, OSCAN_k 신호가 하이레벨인 경우 OSCAN_k 신호에 의해 연결된 하나의 화소회로는 데이터 구동회로에 의해 데이터가 기입되고, ESCAN_k 신호가 하이레벨인 경우 ESCAN_k 신호에 의해 연결된 다른 하나의 화소회로는 같은 데이터 구동회로에 의해 데이터가 기입된다. 인접 화소회로의 경우 데이터 입력의 값이 비슷하므로 데이터 라인(DL)과 피드백 라인(FL)의 기생 커패시터를 충, 방전할 양이 줄어들게 되어 빠른 구동이 가능하다.

<90> 도 12는 본 발명의 제4 실시 예에 따른 유기발광표시장치를 나타낸 도면이다.

<91> 도 12를 참조하면, 본 발명의 제4 실시 예에 따른 유기발광표시장치는 유기발광소자(OLED)와, 데이터 구동회로(60)와, 화소회로(41a, 41b)를 포함한다.

<92> 도 12에 도시된 바와 같이, 본 발명의 제4 실시 예에 따른 유기발광표시장치는 본 발명의 제1 실시 예에 따른 유기발광표시장치와 비교하여 1개의 데이터 구동회로(60)의 데이터라인(DL)과 피드백라인(FL)에 전기적으로 연결된 화소회로(41a, 41b)의 수와, 화소회로(41a, 41b)의 구조에 있어서, 차이점이 있다.

<93> 이러한 본 발명의 제4 실시 예에 따른 유기발광표시장치는 본 발명의 제2, 제3 실시 예에 따른 유기발광표시장치의 결합형태이다.

<94> 도 15는 도 12의 회로를 $m \times n$ 매트릭스 형태로 나타낸 회로이고, 도 16은 도 15의 타이밍도이다.

<95> 도 12, 도 15, 도 16의 전체적인 동작원리는 도 11, 도 13, 도 14의 동작원리와 실질적으로 동일하므로, 도 12, 도 15, 도 16에 대한 설명은 도 11, 도 13, 도 14에 대한 설명으로 대체한다.

<96> 한편 도 17 및 도 18에 도시된 바와 같이, 하나의 로(row)에 k개의 화소회로를 전기적으로 연결시키고, k개의 제어신호(SCAN1_1, ..., SCAN1_k)를 k개의 화소회로에 순차적으로 인가하여 k개의 화소회로를 구동하도록 함으로써 구동 IC의 개수를 감소시킬 수 있다.

<97> 이상에서 보는 바와 같이, 본 발명이 속하는 기술 분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해해야만 하고, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

발명의 효과

<98> 이상에서 상세히 설명한 바와 같이 본 발명에 따르면, 화소회로의 제조 공정, 재료 물질 등에 의한 시, 공간적

특성 편차에 의해 나타나는 밝기 불균일성의 문제를 해결함으로써, 고품질, 고해상도의 디스플레이가 가능하다.

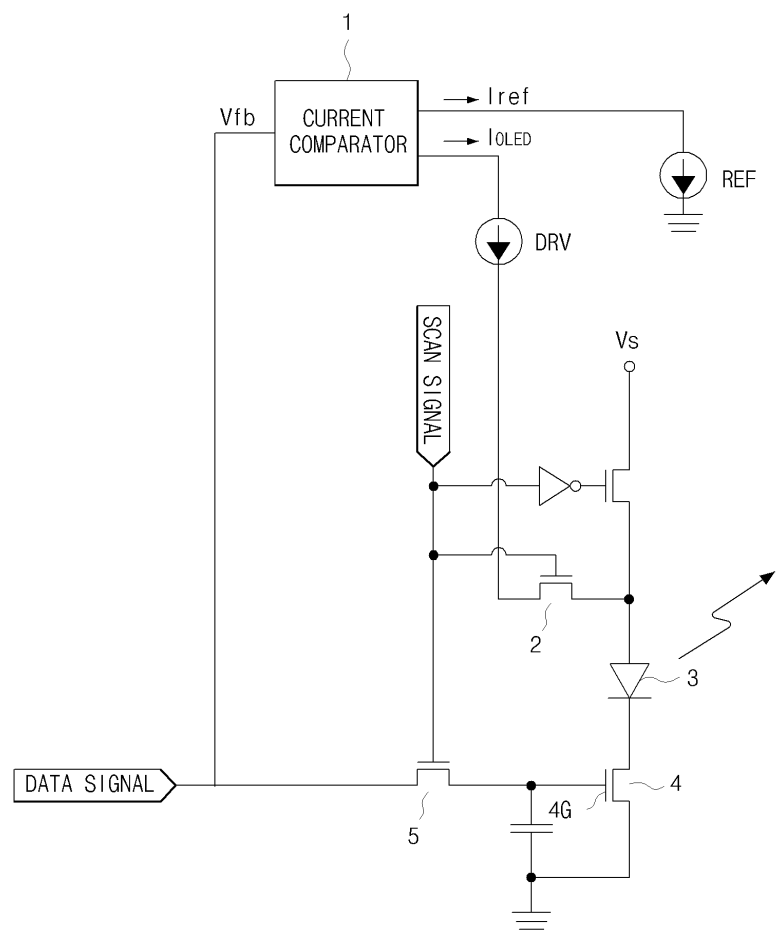
- <99> 또한, 디스플레이 패널의 대형화에 따라 패널의 기생 커패시터와 기생 저항으로 인한 피드백 루프의 안정도 저하를 보상하고, 유기발광표시장치를 구동하기 위한 충분한 대역폭을 확보할 수 있는 효과가 있다.
- <100> 또한, 하나의 데이터 구동회로로 복수의 화소회로를 구동하여, 데이터 구동IC와 데이터 라인의 수를 줄일 수 있다.
- <101> 또한, 유기발광표시장치의 응답속도를 향상시킬 수 있다.

도면의 간단한 설명

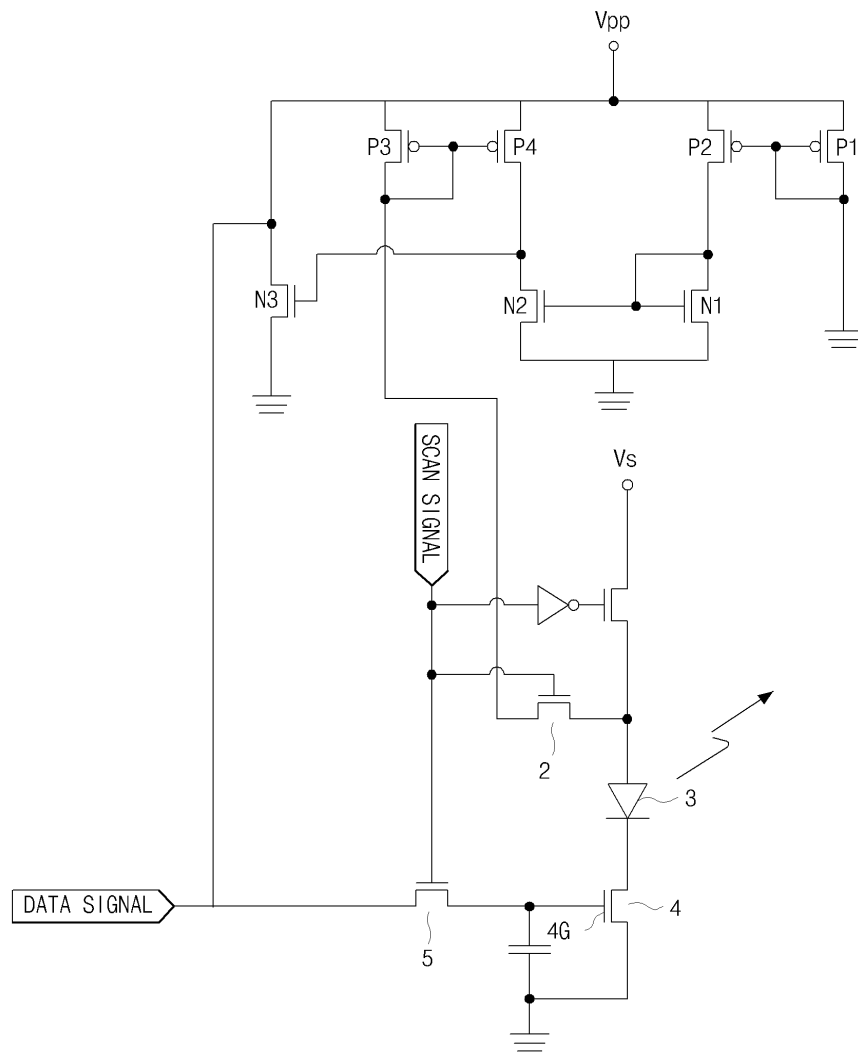
- <1> 도 1 내지 도 3은 종래의 유기발광표시장치의 구동회로를 나타낸 도면.
- <2> 도 4는 본 발명의 일 실시 예에 따른 유기발광표시장치의 화소회로를 나타낸 도면.
- <3> 도 5는 도 4를 상보적으로 구현한 예를 나타낸 도면.
- <4> 도 6은 본 발명의 일 실시 예에 따른 유기발광표시장치의 데이터 구동회로를 나타낸 도면.
- <5> 도 7은 도 6에 포함된 루프 보상부를 구체적으로 나타낸 도면.
- <6> 도 8은 도 6을 상보적으로 구현한 예를 나타낸 도면.
- <7> 도 9는 본 발명의 제1 실시 예에 따른 유기발광표시장치를 나타낸 도면.
- <8> 도 10은 본 발명의 제2 실시 예에 따른 유기발광표시장치를 나타낸 도면.
- <9> 도 11은 본 발명의 제3 실시 예에 따른 유기발광표시장치를 나타낸 도면.
- <10> 도 12는 본 발명의 제4 실시 예에 따른 유기발광표시장치를 나타낸 도면.
- <11> 도 13은 도 11을 매트릭스 형태로 배열하여 나타낸 도면.
- <12> 도 14는 도 13의 타이밍도를 나타낸 도면.
- <13> 도 15는 도 12를 매트릭스 형태로 배열하여 나타낸 도면.
- <14> 도 16은 도 15의 타이밍도를 나타낸 도면.
- <15> 도 17은 하나의 구동회로로 다수의 화소회로를 구동하는 개념을 나타낸 도면.
- <16> 도 18은 도 17의 타이밍도를 나타낸 도면.

도면

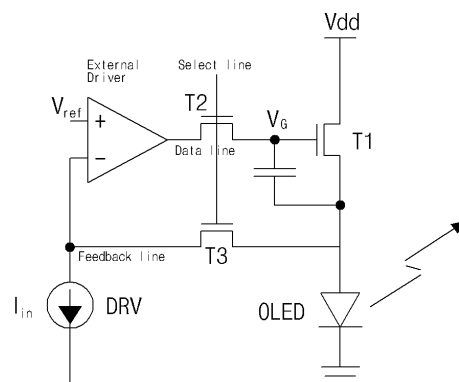
도면1



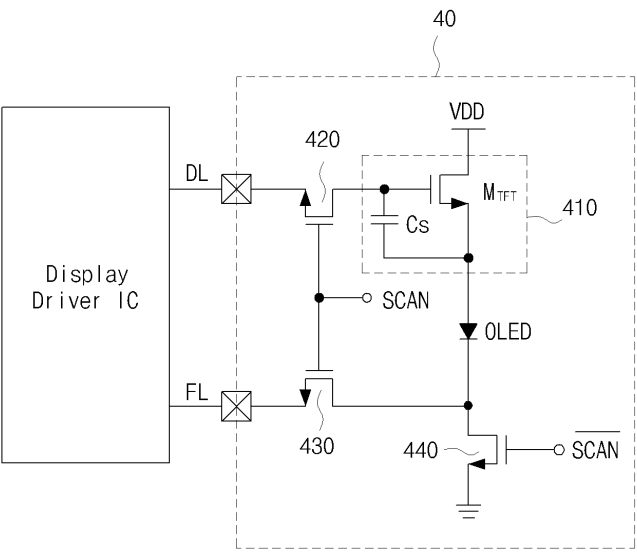
도면2



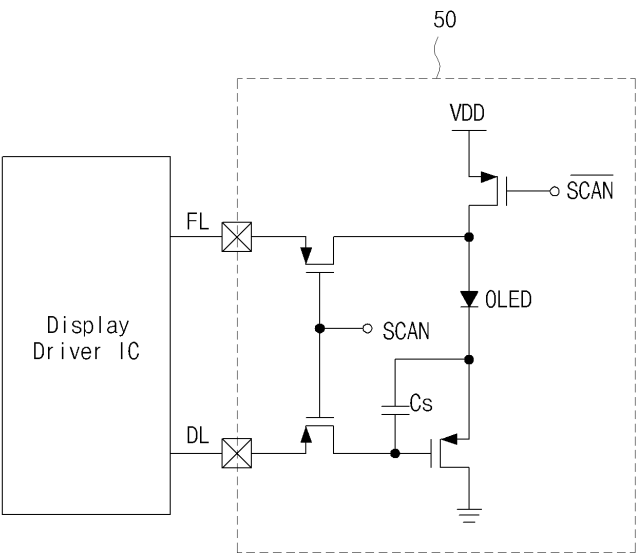
도면3



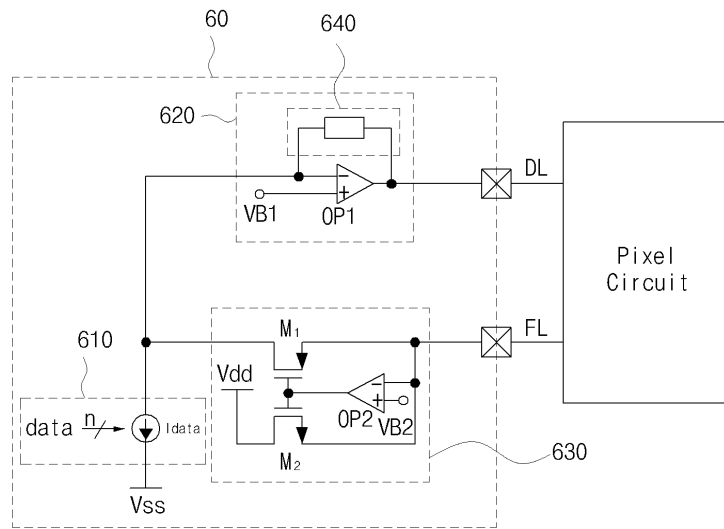
도면4



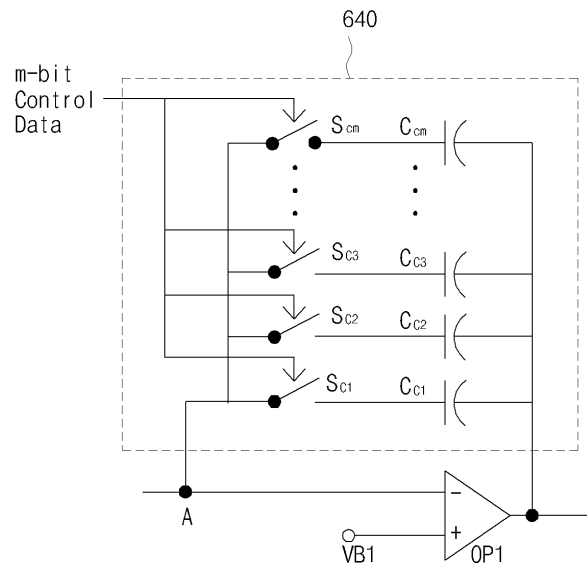
도면5



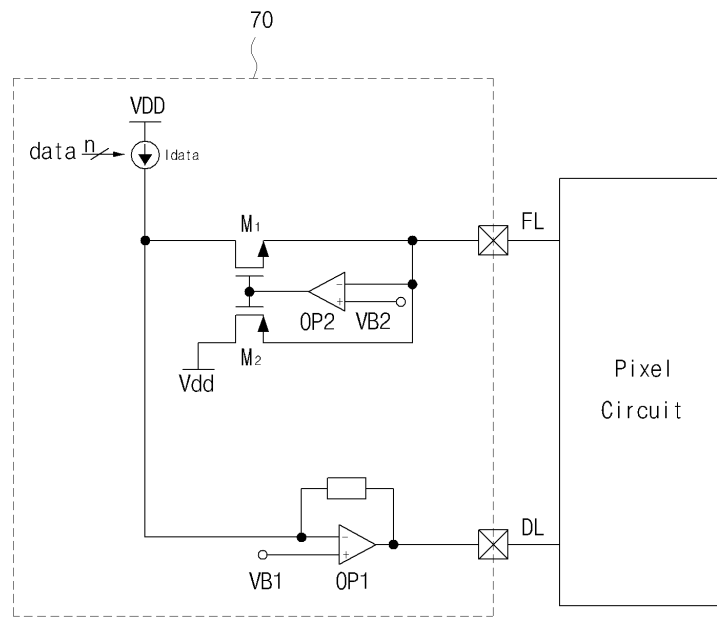
도면6



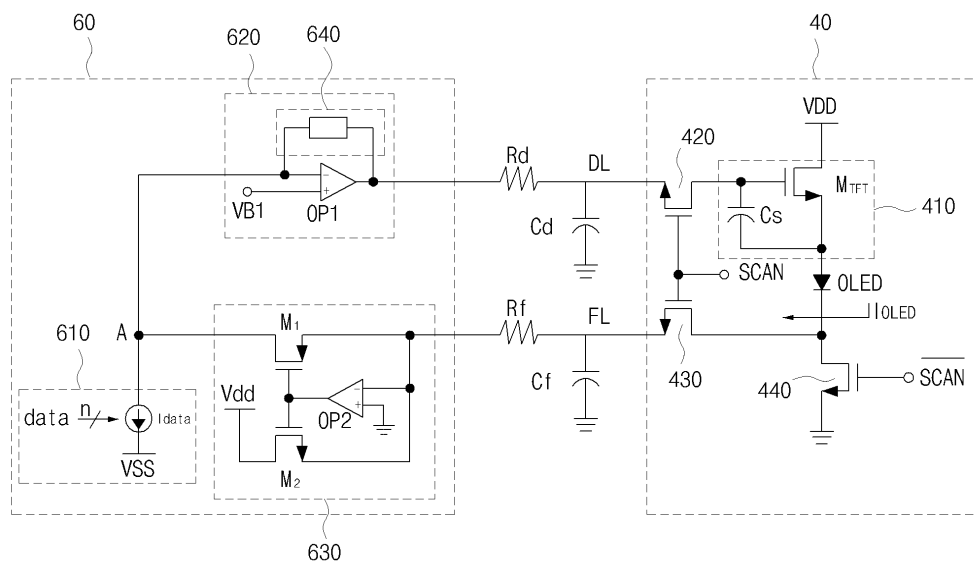
도면7



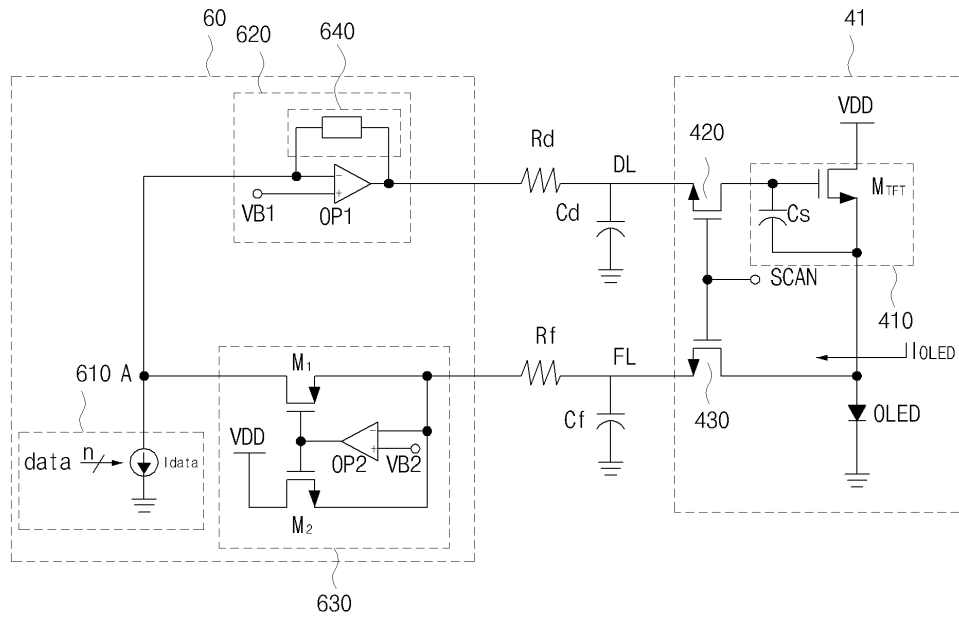
도면8



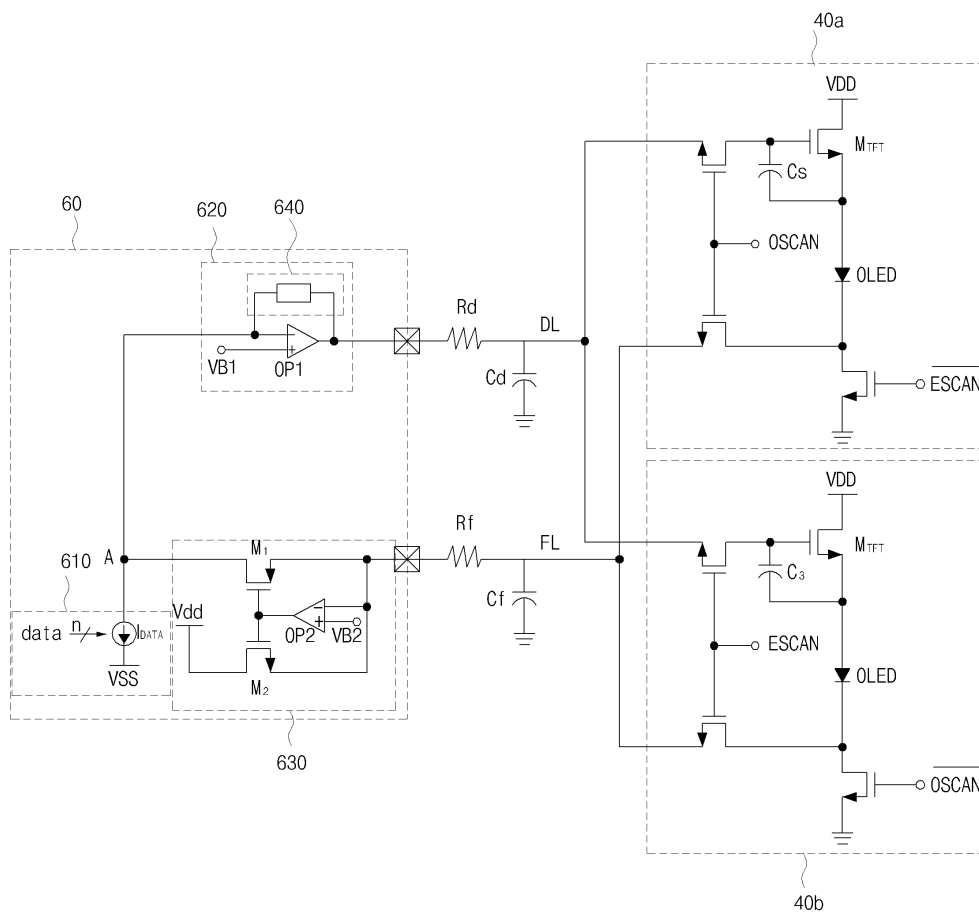
도면9



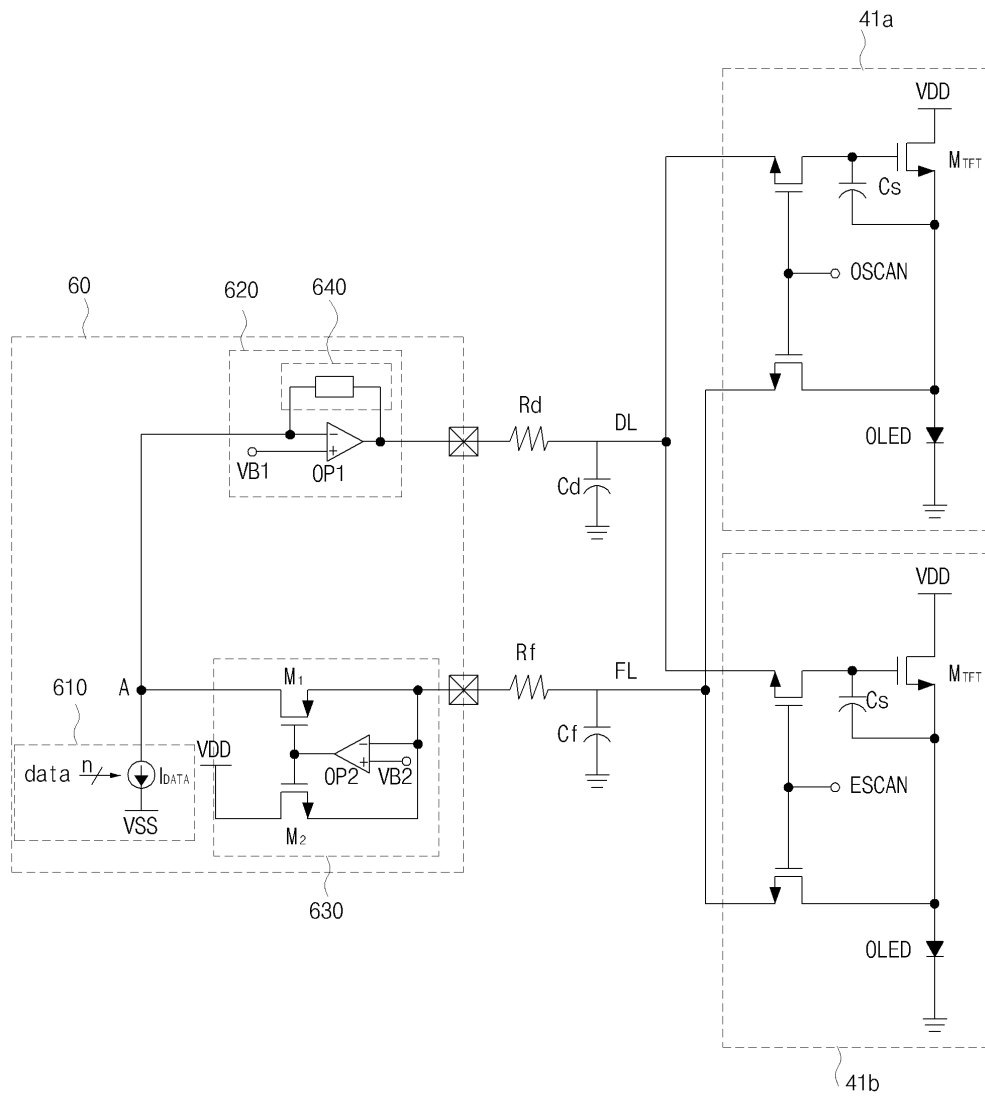
도면10



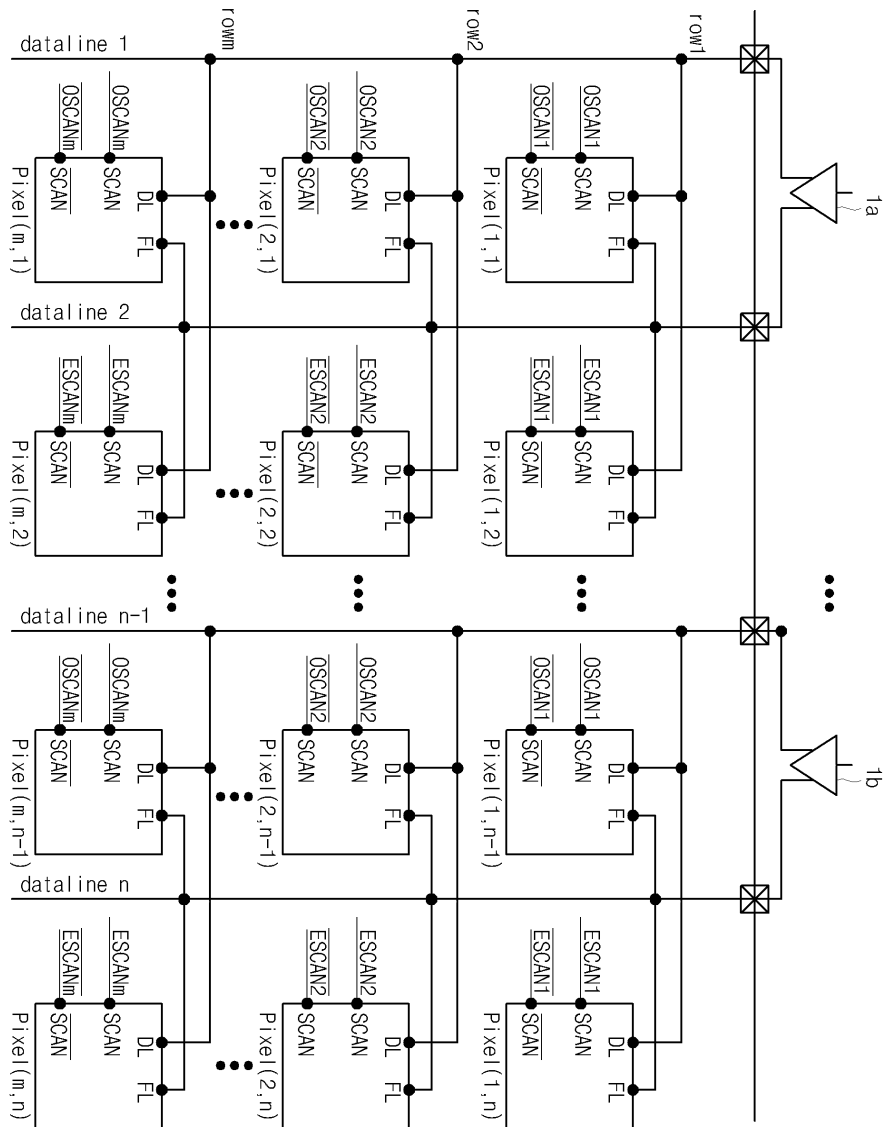
도면11



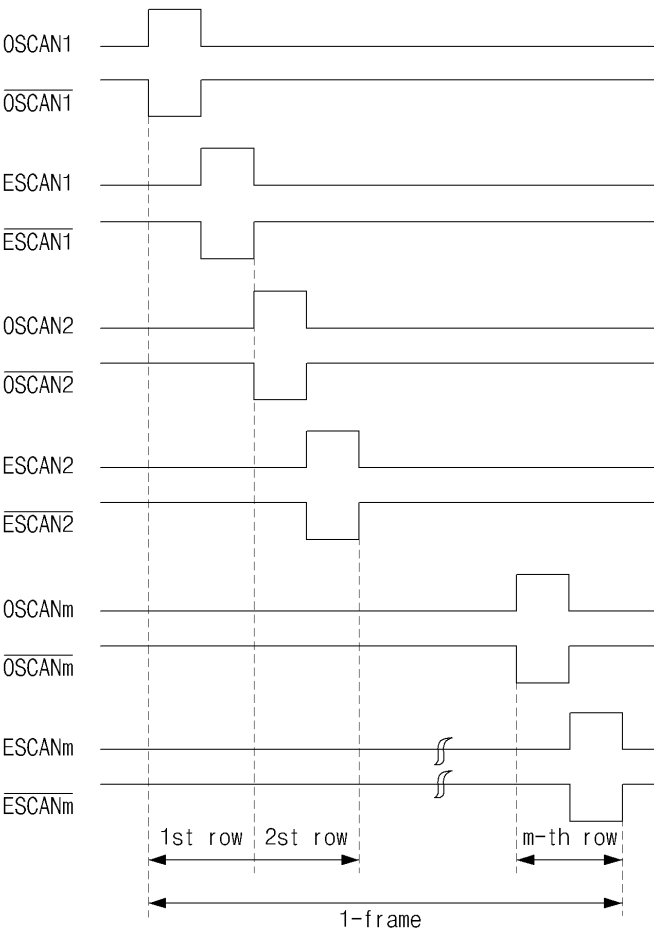
도면12



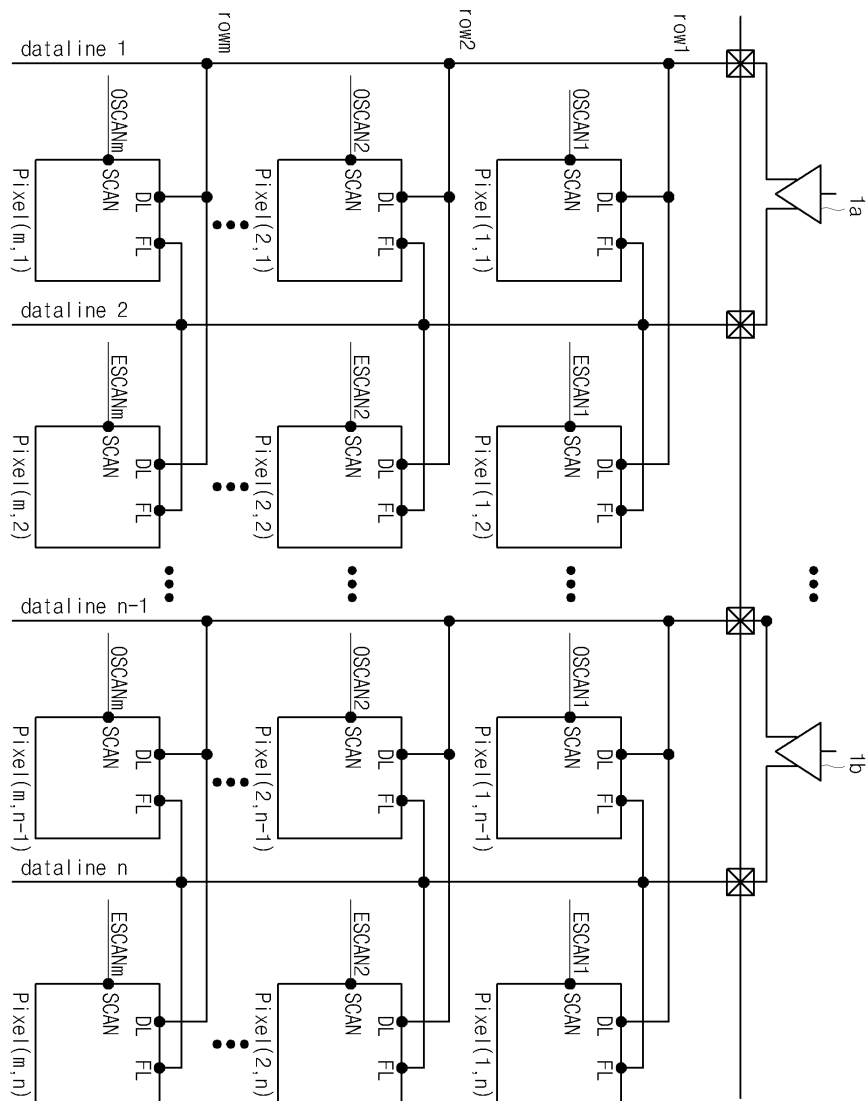
도면13



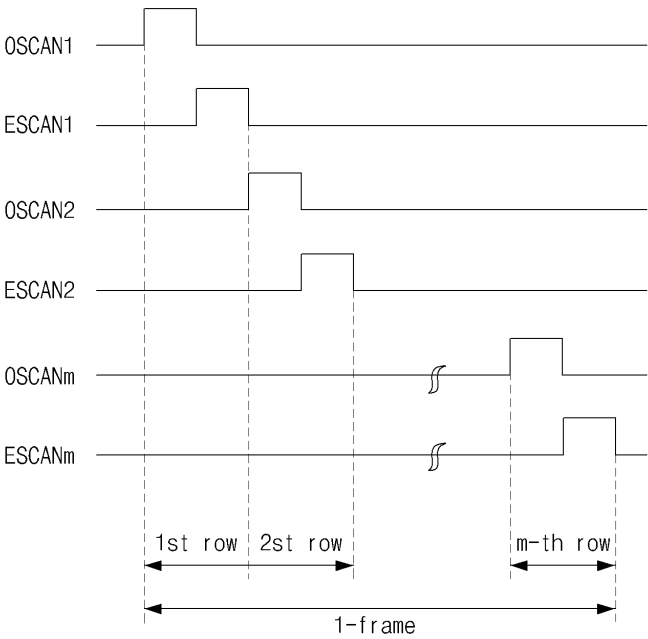
도면14



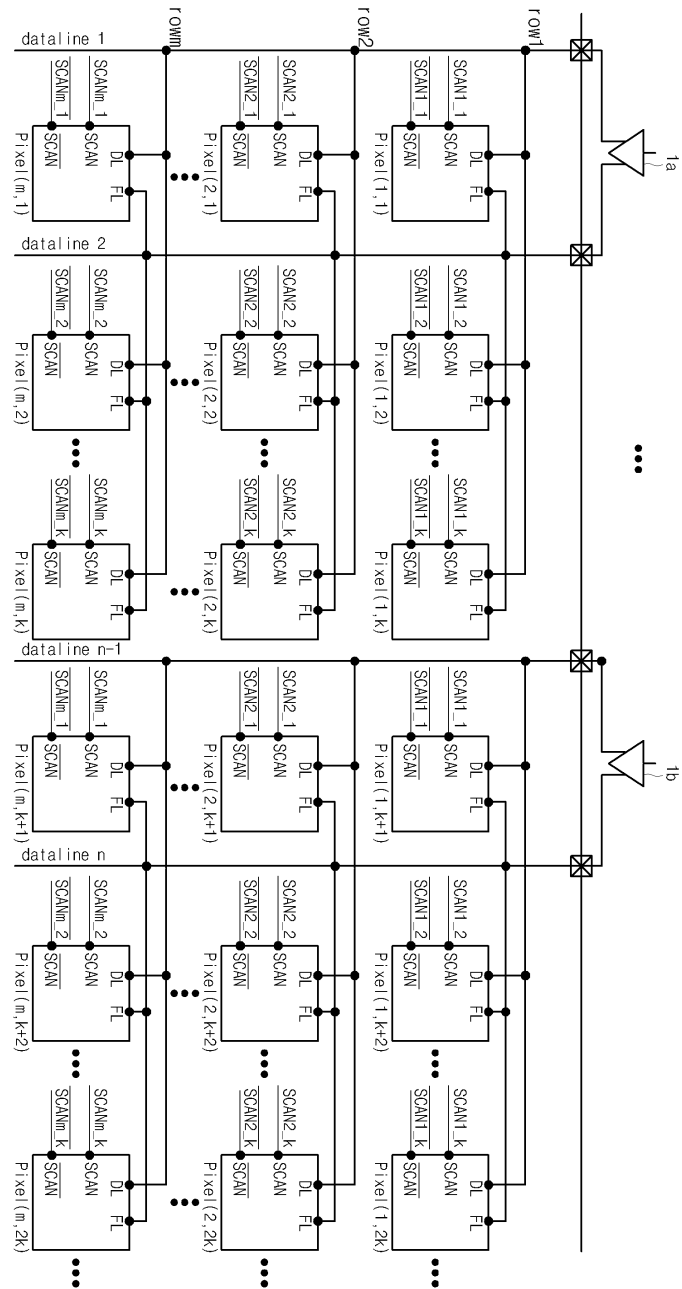
도면15



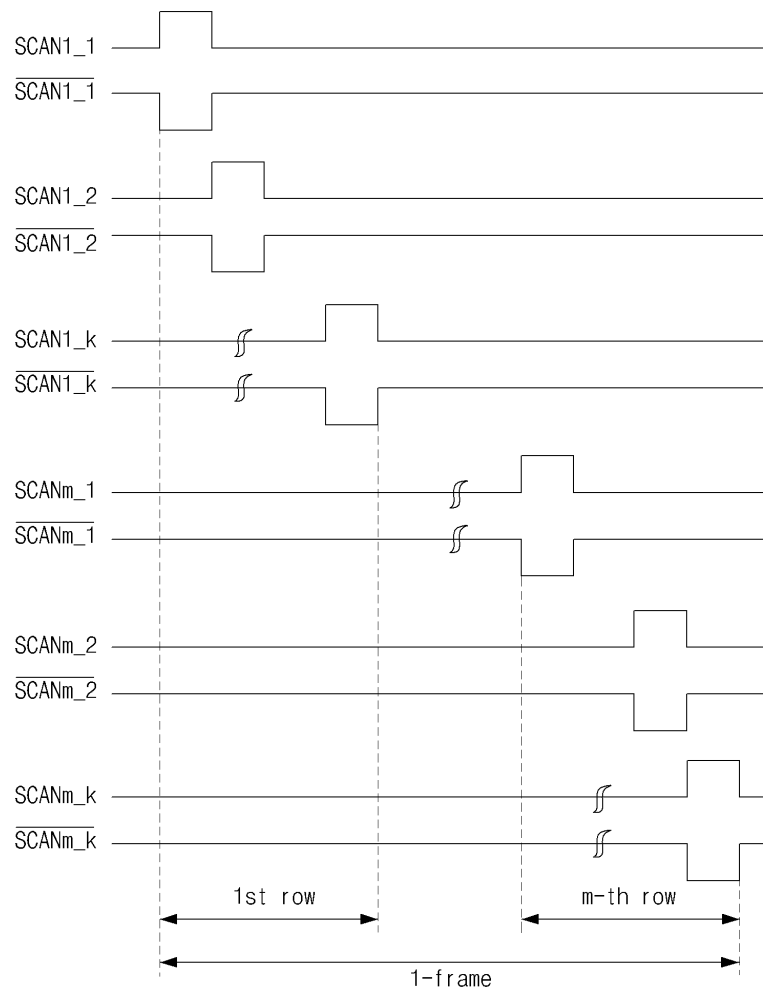
도면16



도면17



도면18



专利名称(译)	像素电路，数据驱动电路和包括其的有机发光显示器		
公开(公告)号	KR100813097B1	公开(公告)日	2008-03-17
申请号	KR1020060111583	申请日	2006-11-13
[标]申请(专利权)人(译)	韩国科学技术院		
申请(专利权)人(译)	科学与韩国高等科技研究院		
当前申请(专利权)人(译)	科学与韩国高等科技研究院		
[标]发明人	CHO GYU HYEONG 조규형 JEON JIN YONG 전진용 SON YOUNG SUK 손영석 JEON YONG JOON 전용준 LEE GUN HO 이건호		
发明人	조규형 전진용 손영석 전용준 이건호		
IPC分类号	G09G3/30 G09G3/32 G09G3/20 H05B33/08 G09G3/3241 H03F3/45		
CPC分类号	Y02B20/345 G09G3/3241 H03F3/45071 G09G2320/0233 G09G2300/0828 G09G2300/0819 G09G2300/0876		
代理人(译)	金成镐		
外部链接	Espacenet		

摘要(译)

有机发光显示装置等本发明涉及有机发光显示装置等。根据本发明的有机发光二极管显示器包括有机发光二极管，数据驱动电路和像素电路，并且使用数据驱动电路和像素电路之间的反馈回路来控制流过有机发光二极管的像素电流。根据本发明，可以改善有机发光显示装置的亮度均匀性。

