



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.

H05B 33/26 (2006.01)*H05B 33/10* (2006.01)

(45) 공고일자

2007년03월23일

(11) 등록번호

10-0698697

(24) 등록일자

2007년03월15일

(21) 출원번호 10-2004-0103816

(65) 공개번호 10-2006-0065083

(22) 출원일자 2004년12월09일

(43) 공개일자 2006년06월14일

심사청구일자 2004년12월09일

(73) 특허권자 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575(72) 발명자 광원규
경기도 성남시 분당구 구미동 88번지 까치주공A 207-903

(74) 대리인 신영무

(56) 선행기술조사문현

KR1020010014501 A *

KR1020010028480 A *

KR1020040059037 A

KR1020040061256 A

KR1020040101017 A

* 심사관에 의하여 인용된 문현

심사관 : 추장희

전체 청구항 수 : 총 20 항

(54) 발광표시장치 및 그의 제조방법**(57) 요약**

본 발명은 발광 표시장치 및 그의 제조방법에 관한 것으로, 주사신호를 전달하는 복수의 주사선, 데이터신호를 전달하는 복수의 데이터선, 화소전원을 전달하는 복수의 화소전원선, 박막 트랜지스터, 캐패시터 및 발광소자가 전기적으로 연결되며, 상기 주사신호, 상기 데이터신호 및 상기 화소전원을 전달받아 발광하는 복수의 화소를 포함하되, 상기 캐패시터의 제2 전극은 상기 화소전원선과 연결되어 상기 화소전원을 전달받으며 이웃한 화소에 포함되는 캐패시터의 제2 전극과 연결되는 발광 표시장치를 제공하는 것이다.

따라서, 화소전원선과 캐패시터의 제2 전극을 컨택홀을 형성하여 연결하도록 하여 별도의 배선을 이용하지 않고 간단하게 화소전원선과 캐패시터의 제2 전극을 연결하도록 하며, 화소전원선과 캐패시터의 제2 전극에 의해 화소전원을 공급하는 전원선이 되며, 전원선이 메시타입으로 형성되어 화소전원의 전압레벨을 균일하게 할 수 있어 화소구동전원의 전압 강하를 줄일 수 있게 된다.

대표도

도 2

특허청구의 범위

청구항 1.

주사신호를 전달하는 복수의 주사선;

데이터신호를 전달하는 복수의 데이터선;

화소전원을 전달하는 복수의 화소전원선;

박막 트랜지스터, 캐패시터 및 발광소자가 전기적으로 연결되며, 상기 주사신호, 상기 데이터신호 및 상기 화소전원을 전달받아 발광하는 복수의 화소를 포함하되,

상기 캐패시터의 제 2 전극은 상기 화소전원선과 연결되어 상기 화소전원을 전달받으며 이웃한 화소에 포함되는 캐패시터의 제 2 전극과 연결되는 발광 표시장치.

청구항 2.

제 1 항에 있어서,

상기 캐패시터의 제 1 전극은 채널 영역에 의해 형성되고 제 2 전극은 게이트전극에 의해 생성되며, 주사선과 평행한 방향으로 배열되어 있는 복수의 상기 화소는 상기 제 2 전극이 연결되어 있는 발광 표시장치.

청구항 3.

제 1 항에 있어서,

상기 제 2 전극과 상기 화소전원선은 컨택홀을 통해 연결되어 있는 발광 표시장치.

청구항 4.

제 1 항에 있어서,

상기 캐패시터의 제 2 전극은 행방향으로 배열된 이웃한 복수의 화소의 캐패시터의 제 2 전극과 전기적으로 연결되어 있는 발광표시장치.

청구항 5.

제 1 항에 있어서,

상기 화소는,

데이터신호에 대응되는 제 1 전압에 따라 상기 화소전원에 의해 전류를 생성하는 제 1 트랜지스터;

상기 주사신호를 전달받아 상기 제 1 트랜지스터에 상기 데이터신호를 전달하는 제 2 트랜지스터;

상기 제 1 전압을 일정시간 동안 유지하는 캐패시터; 및

상기 제 1 트랜지스터로부터 전류를 전달받아 발광하는 발광소자를 포함하는 발광 표시장치.

청구항 6.

제 1 항에 있어서,

상기 캐패시터의 제 2 전극은 게이트메탈로 형성되는 발광표시장치.

청구항 7.

제 1 항에 있어서,

상기 캐패시터의 제 1 전극은 도핑된 폴리실리콘 또는 진성 폴리실리콘 중 어느 하나로 이루어지는 발광 표시장치.

청구항 8.

제 1 항에 있어서,

상기 데이터신호를 전달하는 데이터구동부; 및

상기 주사신호를 전달하는 주사구동부를 더 포함하는 발광 표시장치.

청구항 9.

주사신호를 전달하는 복수의 주사선;

발광제어신호를 전달하는 복수의 발광제어선;

데이터신호를 전달하는 복수의 데이터선;

화소전원을 전달하는 복수의 화소전원선;

박막 트랜지스터, 캐패시터 및 발광소자가 전기적으로 연결되며, 상기 주사신호, 상기 발광제어신호, 상기 데이터신호 및 상기 화소전원을 전달받아 발광하는 복수의 화소를 포함하되,

상기 캐패시터의 제 2 전극은 상기 화소전원선과 연결되어 상기 화소전원을 전달받으며 이웃한 화소에 포함되는 캐패시터의 제 2 전극과 연결되는 발광 표시장치.

청구항 10.

제 9 항에 있어서,

상기 제 2 전극과 상기 화소전원선은 컨택홀을 통해 연결되어 있는 발광 표시장치.

청구항 11.

제 9 항에 있어서,

상기 화소는,

발광소자;

데이터신호에 대응되는 제 1 전압에 따라 상기 화소전원에 의해 전류를 생성하는 제 1 트랜지스터;

제 1 주사신호에 대응하여 상기 제 1 트랜지스터에 상기 데이터신호를 전달하는 제 2 트랜지스터;

상기 제 1 전압을 일정시간 동안 저장하는 제 1 캐패시터;

상기 제 1 트랜지스터의 문턱전압을 일정시간 동안 저장하는 제 2 캐패시터;

상기 제 1 트랜지스터의 문턱전압을 일정시간 동안 저장하는 제 3 캐패시터,

제 2 주사신호에 따라 상기 제 1 트랜지스터가 다이오드 연결되도록 하는 상기 제 3 트랜지스터;

상기 제 2 주사신호에 따라 상기 화소전원을 상기 제 2 캐패시터의 제 1 전극에 전달하는 제 4 트랜지스터; 및

상기 발광제어신호에 따라 상기 전류를 상기 발광소자에 전달하는 제 5 트랜지스터를 포함하는 발광 표시장치.

청구항 12.

제 11 항에 있어서,

상기 화소의 상기 제 1 캐패시터의 제 2 전극은 이웃한 다른 화소의 상기 제 1 캐패시터의 제 2 전극과 전기적으로 연결되며, 상기 금속라인은 상기 복수의 제 1 캐패시터의 제 2 전극이 전기적으로 연결된 것인 발광 표시장치.

청구항 13.

제 11 항에 있어서,

상기 제 1 캐패시터의 제 1 전극은 도핑된 폴리 실리콘 또는 진성 실리콘 중 어느 하나인 발광 표시장치.

청구항 14.

제 11 항에 있어서,

상기 제 1 트랜지스터의 게이트-소스 간의 전압 범위는 상기 제 3 캐패시터의 크기에 따라 조절되는 발광 표시장치.

청구항 15.

제 11 항에 있어서,

하나의 화소전원선에 인접한 2 개의 상기 제 1 캐패시터의 제 2 전극과 연결되는 발광 표시장치.

청구항 16.

제 9 항에 있어서,

상기 데이터신호를 전달하는 데이터 구동부; 및

상기 제 1 및 제 2 주사신호와 상기 발광제어신호를 전달하는 주사구동부를 더 포함하는 발광 표시장치.

청구항 17.

기판상에 폴리실리콘을 이용하여 트랜지스터의 채널영역과 캐패시터의 제 1 전극을 형성하고 그 상부에 제 1 절연막을 형성하는 단계;

상기 제 1 절연막 상부에 주사선과 상기 캐패시터의 제 2 전극을 형성하되, 상기 주사선과 나란한 방향으로 인접한 캐패시터의 제 2 전극은 서로 연결되도록 하며, 상기 주사선과 상기 캐패시터의 제 2 전극의 상부에 제 2 절연막을 형성하는 단계;

상기 제 2 절연막에 컨텍홀을 형성하며, 상기 컨텍홀은 상기 캐패시터의 제 2 전극의 상부가 노출되도록 하는 단계; 및

상기 제 2 절연막의 상부에 제 2 금속층을 패터닝하여 데이터선 및 화소전원선을 형성하며, 상기 화소전원선이 상기 컨텍홀을 통해 상기 캐패시터의 제 2 전극과 연결되도록 하는 단계를 포함하는 발광 표시장치 제조방법.

청구항 18.

기판상에 폴리실리콘을 이용하여 제 1 내지 제 5 트랜지스터의 채널영역과 제 1 및 제 2 캐패시터의 제 1 전극을 형성하고 그 상부에 제 1 절연막을 형성하는 단계;

상기 제 1 절연막의 상부에 주사선 및 발광제어선과 상기 제 1 및 제 2 캐패시터의 제 2 전극을 형성하되, 상기 주사선과 나란한 방향으로 인접한 캐패시터의 제 2 전극은 서로 연결되도록 하며, 상기 주사선 및 상기 발광제어선과 상기 제 1 및 제 2 캐패시터의 제 2 전극의 상부에 제 2 절연막을 형성하는 단계;

상기 제 2 절연막의 상부에 컨텍홀을 형성하며, 상기 컨텍홀은 상기 제 1 캐패시터의 제 2 전극이 노출되도록 하는 단계; 및

상기 제 2 절연막의 상부에 제 2 금속층을 패터닝하여 데이터선, 화소전원선 및 제 3 캐패시터의 제 1 전극을 형성하고, 상기 화소전원선이 상기 컨텍홀을 통해 상기 제 1 캐패시터의 제 2 전극과 연결되도록 하는 단계를 포함하는 발광 표시장치 제조방법.

청구항 19.

제 18 항에 있어서,

상기 제 2 캐패시터의 제 2 전극은 상기 제 3 캐패시터의 제 2 전극인 발광 표시장치 제조방법.

청구항 20.

제 18 항에 있어서,

하나의 상기 발광제어선에 가로 방향으로 두 개의 화소에 연결되어 있는 발광 표시장치 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 발광 표시장치 및 그의 제조방법에 관한 것으로, 더욱 상세히 설명하면, 화소에 전원을 전달하는 전원선을 메쉬타입으로 형성하여 전원의 전압강하를 최소화하도록 하는 발광표시장치 및 그의 제조방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 전계방출 표시장치(Field Emission Display), 플라즈마 표시패널(Plasma Display Panel) 및 발광 표시장치(Light Emitting Display) 등이 있다.

평판 표시장치 중 발광 표시장치는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광소자로서, 재료 및 구조에 따라 무기 발광 표시장치와 유기 발광 표시장치로 대별된다. 또한, 발광 표시장치는 구동방식에 따라 수동(Passive) 발광 표시장치와 능동(Active) 발광 표시장치로 나누어진다.

이러한 발광 표시장치는 액정 표시장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 음극선관과 같은 빠른 응답속도를 가지는 장점을 갖고 있다.

도 1은 종래 기술에 의한 발광 표시장치의 구조를 나타내는 구조도이다. 도 1을 참조하여 설명하면, 발광 표시장치는 화상을 표현하는 화상표시부(10), 데이터신호를 전달하는 데이터구동부(20) 및 주사 신호를 전달하는 주사구동부(30)를 포함한다.

화상표시부(10)는 발광소자와 화소회로로 이루어지는 복수의 화소(110), 행방향으로 배열된 복수의 주사선(S1,S2,...Sn-1,Sn), 열방향으로 배열된 복수의 데이터선(D1, D2,...,Dm-1, Dm) 및 화소전원을 공급하는 복수의 화소전원선(VDD), 화소전원선(VDD)에 화소전원을 전달하는 제 1 전원선(12)을 포함한다.

그리고, 화상표시부(10)는 주사선(S1,S2,...Sn-1,Sn)에서 전달되는 주사신호와 데이터선(D1, D2,...,Dm-1, Dm)에서 전달되는 데이터 신호가 화소회로에 전달되며 화소회로는 데이터신호에 대응되는 전류를 생성하여 발광소자(OLED)에 전달하도록 한다.

데이터 구동부(20)는 데이터선(D1, D2,...,Dm-1, Dm)과 연결되어 화상표시부(100)에 데이터 신호를 전달한다.

주사 구동부(30)는 화상표시부(100)의 측면에 구성되며, 복수의 주사선(S1,S2,...Sn-1,Sn)에 연결되어 주사신호를 화상표시부(10)에 전달하여 데이터신호가 주사신호에 의해 선택된 화소(11)에 전달되도록 한다.

이러한 종래의 발광 표시장치에서 일반적인 발광 표시장치는 제 1 전원선(12)에 공통으로 접속되는 각 화소 전원선(VDD)의 길이에 따른 선저항의 불균일로 인하여 각 화소(11)에 공급되는 화소 구동전압의 전압강하(IR Drop)의 크기가 서로 다르게 된다. 즉, 제 1 전원선(12)에 인접할수록 화소전원선(VDD)의 전압강하의 크기가 작은 반면에 제 1 전원선(12)으로부터 멀어질수록 화소전원선(VDD)의 전압강하의 크기가 증가하게 된다.

이에 따라, 일반적인 발광 표시장치는 화소(11)의 위치에 따른 화소전원선(VDD)의 전압강하의 불균일로 인하여 동일한 데이터 신호에 대하여 각 화소(11)의 위치마다 전류량이 달라져 발광휘도가 불균일해지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기 종래 기술의 문제점을 해결하기 위하여 창출된 것으로, 전원공급선을 메쉬타입으로 형성하여 발광 표시장치의 화소구동전압의 전압강하를 방지하도록 하는 발광 표시장치 및 그의 제조방법에 관한 것이다.

발명의 구성

상기 목적을 달성하기 위한 기술적 수단으로서 본 발명의 제 1 측면은, 주사신호를 전달하는 복수의 주사선, 데이터신호를 전달하는 복수의 데이터선, 화소전원을 전달하는 복수의 화소전원선, 박막 트랜지스터, 캐패시터 및 발광소자가 전기적으로 연결되며, 상기 주사신호, 상기 데이터신호 및 상기 화소전원을 전달받아 발광하는 복수의 화소를 포함하되, 상기 캐패시터의 제 2 전극은 상기 화소전원선과 연결되어 상기 화소전원을 전달받으며 이웃한 화소에 포함되는 캐패시터의 제 2 전극과 연결되는 발광 표시장치를 제공하는 것이다.

본 발명의 제 2 측면은, 주사신호를 전달하는 복수의 주사선, 발광제어신호를 전달하는 복수의 발광제어선, 데이터신호를 전달하는 복수의 데이터선, 화소전원을 전달하는 복수의 화소전원선, 박막 트랜지스터, 캐패시터 및 발광소자가 전기적으로 연결되며, 상기 주사신호, 상기 발광제어신호, 상기 데이터신호 및 상기 화소전원을 전달받아 발광하는 복수의 화소를 포함하되, 상기 캐패시터의 제 2 전극은 상기 화소전원선과 연결되어 상기 화소전원을 전달받으며 이웃한 화소에 포함되는 캐패시터의 제 2 전극과 연결되는 발광 표시장치를 제공하는 것이다.

작제

본 발명의 제 3 측면은, 기판상에 폴리실리콘을 이용하여 트랜지스터의 채널영역과 캐패시터의 제 1 전극을 형성하고 그 상부에 제 1 절연막을 형성하는 단계, 상기 제 1 절연막 상부에 주사선과 상기 캐패시터의 제 2 전극을 형성하되, 상기 주사선과 나란한 방향으로 인접한 캐패시터의 제 2 전극은 서로 연결되도록 하며, 상기 주사선과 상기 캐패시터의 제 2 전극의 상부에 제 2 절연막을 형성하는 단계, 상기 제 2 절연막에 컨텍홀을 형성하며, 상기 컨텍홀은 상기 캐패시터의 제 2 전극의 상부가 노출되도록 하는 단계 및 상기 제 2 절연막의 상부에 제 2 금속층을 패터닝하여 데이터선 및 화소전원선을 형성하며, 상기 화소전원선이 상기 컨텍홀을 통해 상기 캐패시터의 제 2 전극과 연결되도록 하는 단계를 포함하는 발광 표시장치 제조방법을 제공하는 것이다.

본 발명의 제 4 측면은, 기판상에 폴리실리콘을 이용하여 제 1 내지 제 5 트랜지스터의 채널영역과 제 1 및 제 2 캐패시터의 제 1 전극을 형성하고 그 상부에 제 1 절연막을 형성하는 단계, 상기 제 1 절연막의 상부에 주사선 및 발광제어선과 상기 제 1 및 제 2 캐패시터의 제 2 전극을 형성하되, 상기 주사선과 나란한 방향으로 인접한 캐패시터의 제 2 전극은 서로 연결되도록 하며, 상기 주사선 및 상기 발광제어선과 상기 제 1 및 제 2 캐패시터의 제 2 전극의 상부에 제 2 절연막을 형성하는 단계, 상기 제 2 절연막의 상부에 컨텍홀을 형성하며, 상기 컨텍홀은 상기 제 1 캐패시터의 제 2 전극이 노출되도록 하는 단계 및 상기 제 2 절연막의 상부에 제 2 금속층을 패터닝하여 데이터선, 화소전원선 및 제 3 캐패시터의 제 1 전극을 형성하고, 상기 화소전원선이 상기 컨텍홀을 통해 상기 제 1 캐패시터의 제 2 전극과 연결되도록 하는 단계를 포함하는 발광 표시장치 제조방법을 제공하는 것이다.

이하, 본 발명의 실시예를 첨부한 도면을 참조하여 설명하면 다음과 같다.

도 2는 본 발명에 따른 발광 표시장치의 구조를 나타내는 구성도이다. 도 2를 참조하여 설명하면, 본 발명에 따른 발광 표시장치는 화상을 표현하는 화상표시부(100), 데이터신호를 전달하는 데이터구동부(200) 및 주사신호를 전달하는 주사구동부(300)를 포함한다.

화상표시부(100)는 발광소자와 화소회로로 이루어지는 복수의 화소(110), 행방향으로 배열된 복수의 주사선(S1,S2,...Sn-1,Sn), 열방향으로 배열된 복수의 데이터선(D1, D2,...,Dm-1, Dm) 및 화소전원을 공급하는 복수의 화소전원선(VDD), 화소전원선(VDD)에 화소전원을 전달하는 제 1 전원선(120) 및 가로 방향으로 배열되어 각 화소전원선(VDD)을 전기적으로 연결하며 각 화소에 연결되어 화소에 전원을 전달하는 금속라인(130)을 포함한다. 금속라인(130)에 의해 복수의 화소전원선(VDD)은 전기적으로 연결되어 모든 화소전원선(VDD)에 인가된 전압이 균일하게 된다.

그리고, 화상표시부(100)는 주사선(S1,S2,...Sn-1,Sn)에서 전달되는 주사신호와 데이터선(D1, D2,...,Dm-1, Dm)에서 전달되는 데이터 신호가 화소회로에 전달되며 화소회로는 데이터신호에 대응되는 전류를 생성하여 발광소자(OLED)에 전달하도록 한다.

데이터 구동부(200)는 데이터선(D1, D2,...,Dm-1, Dm)과 연결되어 화상표시부(100)에 데이터 신호를 전달한다.

주사 구동부(300)는 화상표시부(100)의 측면에 구성되며, 복수의 주사선(S1,S2,...Sn-1,Sn)에 연결되어 주사신호를 화상표시부(100)에 전달하여 데이터신호가 주사신호에 의해 선택된 화소(110)에 전달되도록 한다.

도 3은 도 2의 발광표시장치에서 채용된 화소의 제 1 실시예를 나타내는 회로도이다. 도 3을 참조하여 설명하면, 화소는 화소회로 및 발광소자를 포함하며, 화소회로는 제 1 트랜지스터(M1), 제 2 트랜지스터(M2) 및 캐패시터(C1)를 포함한다. 제 1 트랜지스터(M1)와 제 2 트랜지스터(M2)는 소스, 드레인 및 게이트를 포함하며 캐패시터(C1)는 제 1 전극 및 제 2 전극을 포함한다.

제 1 트랜지스터(M1)는 소스가 전원 공급선(VDD)에 연결되고 드레인이 제 3 트랜지스터(M3)의 소스에 연결되며 게이트가 제 1 노드(N1)와 연결된다. 제 1 노드(N1)는 제 2 트랜지스터(M2)의 드레인과 연결된다. 제 1 트랜지스터(M1)는 데이터 신호에 대응되는 전류를 발광소자(OLED)에 공급하는 기능을 수행한다.

제 2 트랜지스터(M2)는 소스가 데이터선(Dm)에 연결되고 드레인이 제 1 노드(N1)와 연결되며 게이트는 제 1 주사선(S1)과 연결된다. 그리고, 게이트에 인가되는 주사신호에 따라 데이터 신호를 제 1 노드(N1)에 전달한다.

제 3 트랜지스터(M3)는 소스가 제 1 트랜지스터(M1)의 드레인과 연결되고, 드레인은 발광소자(OLED)의 애노드 전극에 연결되고, 게이트가 발광제어선(E1)에 연결되어 발광제어신호에 응답한다. 따라서, 발광제어신호에 따라 제 1 트랜지스터(M1)에서 발광소자(OLED)로 흐르는 전류의 흐름을 제어하여 발광소자(OLED)의 발광을 제어한다.

캐패시터(C1)는 제 1 전극이 전원공급선(VDD)에 연결되고 제 2 전극이 제 1 노드(N1)에 연결된다. 그리고, 데이터 신호에 따른 전하를 충전하며, 충전된 전하에 의해 한 프레임의 시간 동안 제 1 트랜지스터(M1)의 게이트에 신호를 인가하게 되어 제 1 트랜지스터(M1)의 동작을 한 프레임의 시간 동안 유지시킨다.

도 4a 내지 도 4d는 도 3의 화소를 채용한 화상표시부(100)의 레이아웃을 나타내는 레이아웃도이다. 도 4a 내지 도 4d를 참조하여 설명하면, 기판 위에 폴리실리콘을 도 4a와 같이 형성하여 기판상에 제 1 트랜지스터(M1)의 채널영역(ch1), 제 2 트랜지스터(M2)의 채널영역 및 캐패시터의 제 1 전극(T1)을 형성한다. 제 2 트랜지스터(M2)의 채널영역(ch2)과 캐패시터의 제 1 전극(T1)은 연결되어 있도록 한다. 또한, 폴리 실리콘은 도핑된 폴리실리콘 또는 진성(Intrinsic)폴리실리콘을 사용할 수 있다.

그리고, 폴리실리콘이 형성되어 있는 기판 상에 제 1 금속층을 도 4b와 같이 형성하여 제 2 트랜지스터(M2)의 채널영역(ch2)의 상부에 가로 방향으로 주사선(S)을 형성하고 캐패시터의 제 1 전극(T1)과 대향되도록 캐패시터의 제 2 전극(T2)을 형성하며 제 1 트랜지스터(M1)의 채널영역(ch1)과 겹쳐져 있도록 게이트 전극(G)을 형성한다. 이때, 캐패시터의 제 2 전극(T2)은 가로 방향으로 인접한 다른 캐패시터의 제 2 전극(T2)과 연결되어 있도록 한다.

그리고, 제 2 금속층을 도 4c와 같이 형성하여 세로방향으로 일정한 간격을 두고 데이터선(Dm)과 화소전원선(VDD)을 형성하며, 폴리 실리콘으로 형성된 캐패시터의 제 1 전극(T1)과 제 1 금속층으로 형성된 게이트전극(G)이 연결되도록 제 1 도선(W1)이 형성되도록 하며, 제 1 트랜지스터(M1)의 채널영역(ch1)과 발광소자의 애노드 전극이 연결되도록 하는 제 2 도선(W2)을 형성한다. 이때, 제 2 트랜지스터(M2)의 채널영역(ch2)과 데이터선(Dm)이 전기적으로 연결되며 제 1 트랜지스터(M1)의 채널영역(ch1)과 화소전원선(VDD) 역시 전기적으로 연결된다. 또한, 캐패시터의 제 2 전극(T2)과 화소전원선(VDD)은 컨택홀(h)을 통해 전기적으로 연결되도록 한다. 따라서, 도 4d에 도시된 것과 같이 된다. 이때, 폴리실리콘층, 제 1 금속층 및 제 2 금속층의 사이에 각각 절연막을 증착하도록 한다.

도 4d를 살펴보면, 데이터선(Dm)과 제 2 트랜지스터(M2)의 채널영역(ch2)이 연결되는 부분은 제 2 트랜지스터(M2)의 소스가 되고 제 1 도선(W1)에 의해 캐패시터의 제 1 전극(T1)과 게이트전극(G)이 연결되는 영역은 제 2 트랜지스터(M2)의 드레인이 되며 제 2 트랜지스터(M2)의 채널영역과 주사선이 겹치는 부분은 제 2 트랜지스터(M2)의 게이트가 된다. 그리고, 제 2 트랜지스터(M2)의 채널영역(ch2)과 화소전원선(VDD)이 연결되는 부분은 제 2 트랜지스터(M2)의 소스가 되고 제 2 도선(W2)에 의해 발광소자의 애노드 전극과 연결되어 있는 제 1 트랜지스터(M1)의 채널영역(ch1)은 제 1 트랜지스터(M1)의 드레인이 되며 제 1 트랜지스터(M1)의 채널영역(ch1)과 게이트전극(G)이 겹쳐져 있는 부분은 제 1 트랜지스터(M1)의 게이트가 된다. 또한, 제 1 트랜지스터(M1)의 채널영역(ch1)과 겹쳐져 있는 게이트전극(G)은 캐패시터의 제 2 전극(T2)이 된다.

그리고, 화소전원선(VDD)과 캐패시터의 제 2 전극(T2)이 전기적으로 연결되어 화소전원선(VDD)을 통해 전달되는 화소전원이 캐패시터의 제 2 전극(T2)에도 전달되며 캐패시터의 제 2 전극(T2)은 이웃한 다른 캐패시터의 제 2 전극(T2)과도 연결되어 있어 캐패시터의 제 2 전극(T2)과 모든 화소전원선(VDD)이 동일한 전압레벨을 갖게 된다.

즉, 화소전원선(VDD)과 캐패시터의 제 2 전극이 발광 표시장치의 가로방향과 세로방향으로 형성되며 화소전원선(VDD)과 캐패시터(Cst)의 제 2 전극이 화소(110)의 구동전원을 공급하는 전원선이 되며, 전원선은 메시(Mesh)타입으로 형성된다.

따라서, 하나의 화소(110)에 많은 전류가 공급되어 그 화소(110)와 직접 연결되어 있는 화소전원선(VDD)에 전압강하가 발생하게 되면, 캐패시터의 제 2 전극(T2)에 의해 모든 화소전원선(VDD)이 영향을 받게 되며 모든 화소전원선(VDD)이 전압강하가 발생한다. 따라서, 화소전원선(VDD)의 전압강하 폭이 작아지게 되어 화소의 구동전압 강하가 작게 나타난다.

도 5는 본 발명에 따른 발광 표시장치의 구조를 나타내는 구성도이다. 도 5를 참조하여 설명하면, 본 발명에 따른 발광 표시장치는 화상을 표현하는 화상표시부(100), 데이터신호를 전달하는 데이터구동부(200) 및 주사신호를 전달하는 주사구동부(300)를 포함한다.

화상표시부(100)는 발광소자와 화소회로로 이루어지는 복수의 화소(110), 행방향으로 배열된 복수의 주사선(S1,S2,...Sn-1,Sn), 행방향으로 배열된 복수의 발광제어선(E1,E2...En-1,En), 열방향으로 배열된 복수의 데이터선(D1,D2,...Dm-1, Dm) 및 화소전원을 공급하는 복수의 화소전원선(VDD) 및 화소전원선(VDD)에 화소전원을 전달하는 제 1 전원선(120) 및 가로 방향으로 배열되어 각 화소전원선(VDD)을 전기적으로 연결하며 각 화소에 연결되어 화소에 전원을 전달하는 금속라인(130)을 포함한다. 금속라인(130)에 의해 복수의 화소전원선(VDD)은 전기적으로 연결되어 모든 화소전원선(VDD)에 인가된 전압이 균일하게 된다.

그리고, 화상표시부(100)는 주사선(S1,S2,...Sn-1,Sn)에서 전달되는 주사신호와 데이터선(D1, D2,...Dm-1, Dm)에서 전달되는 데이터 신호가 화소회로에 전달되며 화소회로는 데이터신호에 대응되는 전류를 생성하여 발광소자(OLED)에 전달하도록 한다.

데이터 구동부(200)는 데이터선(D1, D2,...Dm-1, Dm)과 연결되어 화상표시부(100)에 데이터 신호를 전달한다.

주사 구동부(300)는 화상표시부(100)의 측면에 구성되며, 복수의 주사선(S1,S2,...Sn-1,Sn)과 발광제어선(E1,E2....En-1,En)에 연결되어 주사신호와 발광제어신호를 화상표시부(100)에 전달하여 데이터신호가 주사신호에 의해 선택된 화소(110)에 전달되도록 하며 발광제어신호에 의해 화소가 발광하도록 한다.

도 6은 도 5의 발광 표시장치에 채용된 화소의 제 1 실시예를 나타내는 회로도이다. 도 6을 참조하여 설명하면, 화소는 발광소자와 화소회로를 포함하며, 화소회로(110)는 제 1 트랜지스터(M1) 내지 제 5 트랜지스터(M1 내지 M5)와 제 1 캐패시터(C1), 제 2 캐패시터(C2) 및 제 3 캐패시터(C3)를 포함한다.

제 1 내지 제 5 트랜지스터(M1 내지 M5)는 소스, 드레인 및 게이트를 구비하며 제 1 내지 제 5 트랜지스터(M1 내지 M5)는 P 모스(MOS) 형태의 트랜지스터로 구현된다. 그리고, 각각의 트랜지스터의 소스와 드레인은 물리적인 차이가 없어 제 1 전극과 제 2 전극으로 칭할 수 있다. 또한, 제 1 캐패시터(C1), 제 2 캐패시터(C2) 및 제 3 캐퍼스터(Cvth2)는 제 1 전극과 제 2 전극을 구비한다.

제 1 트랜지스터(M1)는 소스는 화소전원선(VDD)에 연결되고 드레인은 제 1 노드(N1)에 연결되며 게이트는 제 2 노드(N2)에 연결되어 게이트에 인가되는 전압에 따라 소스에서 드레인방향으로 흐르는 전류의 전류량이 결정된다.

제 2 트랜지스터(M2)는 소스는 데이터선(Dm)에 연결되고 드레인은 제 3 노드(N3)에 연결되며 게이트는 제 1 주사선(Sn)에 연결되어 제 1 주사선(Sn)을 통해 전달되는 제 1 주사신호(sn)에 의해 온오프 동작을 수행하여 데이터 신호를 선택적으로 제 3 노드(N3)에 전달한다.

제 3 트랜지스터(M3)는 소스는 제 1 노드(N1)에 연결되고 드레인은 제 2 노드(N2)에 연결되며 게이트는 제 2 주사선(Sn-1)에 연결되어 제 2 주사선(Sn-1)을 통해 전달되는 제 2 주사신호(sn-1)에 의해 온오프 동작을 수행하여 선택적으로 제 1 노드(N1)와 제 2 노드(N2)의 전위를 같게하여 제 1 트랜지스터(M1)가 선택적으로 다이오드 연결이 되도록 한다.

제 4 트랜지스터(M4)는 소스는 화소전원선(VDD)에 연결되고 드레인은 제 3 노드(N3)에 연결되며 게이트는 제 2 주사선(Sn-1)에 연결되어 제 2 주사신호(sn-1)에 따라 선택적으로 화소전원을 제 3 노드(N3)에 전달한다.

제 5 트랜지스터(M5)는 소스는 제 1 노드(N1)에 연결되고 드레인은 발광소자(OLED)에 연결되며 게이트는 발광제어선(En)에 연결되어 발광제어선(En)을 통해 전달받은 발광제어신호(en)에 의해 온오프 동작을 수행하여 제 1 노드(N1)에 흐르는 전류를 발광소자(OLED)에 흐르도록 하여 발광소자(OLED)가 발광하도록 한다.

제 1 캐패시터(C1)는 제 1 전극은 화소전원선(VDD)에 연결되고 제 2 전극은 제 3 노드(N3)에 연결되어 제 3 노드(N3)에 전달되는 데이터신호에 대응되는 전압을 저장하여 일정시간 동안 유지한다.

제 2 캐패시터(C2)는 제 1 전극은 제 3 노드(N3)에 연결되고 제 2 전극은 제 2 노드(N2)에 연결되어 제 2 주사선(Sn-1)에 제 2 주사신호(sn-1)가 공급되는 구간에 제 1 트랜지스터(M1)의 문턱전압(Vth)을 저장한다. 즉, 제 2 캐패시터(C2)는 제 3 및 제 4 트랜지스터(M4)(M3, M4)의 스위칭에 따라 제 1 트랜지스터(M1)의 문턱전압(Vth)을 저장하게 된다.

제 3 캐패시터(C3)는 제 1 전극은 화소전원선(VDD)에 연결되고 제 2 전극은 제 2 노드(N2)에 연결되어 제 2 주사선(Sn-1)을 통해 전달되는 제 2 주사신호(sn-1)에 의해 제 3 트랜지스터(M3)가 온상태가 되면 제 1 트랜지스터(M1)의 문턱전압을 저장한다. 또한, 제 3 캐패시터(C3)는 제 2 주사선(Sn-1)을 통해 전달되는 제 2 주사신호(sn-1)에 의해 제 4 트랜지스터(M4)가 온상태가 된 경우에 제 2 캐패시터(C2)와 병렬로 연결된다. 따라서, 제 2 캐패시터(C2)와 제 3 캐패시터(C3)가 병렬로 연결되어 캐패시터의 용량이 커져 문턱전압 보상이 더 유리하게 된다.

또한, 제 3 캐패시터(C3)는 자신의 용량의 크기에 따라 제 1 트랜지스터(M1)의 게이트-소스 간의 전압(Vgs) 범위를 조절하게 된다. 이에 따라, 제 3 캐패시터(C3)는 자신의 용량의 크기에 따라 제 1 트랜지스터(M1)의 게이트 단자에 공급되는 데이터 신호의 스윙 폭을 조절하게 된다.

도 7은 도 6에 도시된 화소의 동작을 나타내는 타이밍 도이다. 도 7을 참조하여 설명하면, 화소는 제 1 및 제 2 주사신호(sn 및 sn-1), 데이터신호 및 1 발광제어신호(En)에 의해 동작한다. 제 1 및 제 2 주사신호(sn 및 sn-1)와 제 1 발광제어신호(En)는 주기적인 신호이다.

먼저 제 2 주사신호(sn-1)가 하이인 제 1 구간(T1)에서 제 3 트랜지스터(M3)와 제 4 트랜지스터(M4)가 온상태가 되어 제 1 트랜지스터(M1)는 다이오드 연결되고 화소전원은 제 2 캐패시터(C2)와 제 3 캐패시터(C3)의 제 1 전극에 전달된다.

이때, 제 2 노드(N2)에는 화소전원과 제 1 트랜지스터(M1)의 문턱전압의 차이에 해당하는 전압이 인가되어 제 2 캐패시터(C2)와 제 3 캐패시터(C3)에는 제 1 트랜지스터(M1)의 문턱전압에 해당하는 전압이 저장된다.

제 2 노드(N2) 상의 전하량 및 전압은 아래의 수학식 1과 같게 된다.

수학식 1

$$Q = \sum C_i V_i$$

$$Q_{N3}(T1) = C_{vth1}V_{th} + C_{vth2}V_{th}$$

이어서, 제 2 주사선(Sn-1)에 하이 상태의 제 2 주사신호(sn-1)가 공급되고 제 1 주사선(Sn)에 로우 상태의 제 1 주사신호(sn)가 공급되는 제 2 구간(T2)에서는 제 3 및 제 4 트랜지스터(M3, M4)가 오프상태가 되고, 제 2 트랜지스터(M2)가 온상태가 된다. 이로 인하여, 데이터 구동부(200)로부터 데이터선(Dm)에 공급되는 데이터 신호는 제 2 트랜지스터(M2)를 경유하여 제 3 노드(N3)에 공급된다.

이에 따라, 제 1 트랜지스터(M1)의 게이트에는 데이터 신호와 제 2 및 제 3 캐패시터(C2,C3)에 저장된 보상전압에 의한 데이터 신호(ΔV_{data})가 공급된다. 이러한, 제 2 구간(T2)에서 제 2 노드(N2) 상의 전하량 및 제 2 노드(N2) 상의 전압은 아래의 수학식 2과 같게 된다.

수학식 2

$$Q = \sum C_i V_i$$

$$Q_{N2}(T2) = C_{th1}(V_{N2} - V_{data}) + C_{th2}(V_{N2} - VDD)$$

$$Q_{N2}(T1) - Q_{N2}(T2) = 0$$

$$V_{N3} = \frac{C_{vth1}}{C_{vth1} + C_{vth2}} V_{data} + \frac{C_{vth2}}{C_{vth1} + C_{vth2}} VDD + V_{th}$$

여기서, Cvth2=0이면 $V_{N2}=V_{data}-V_{th}$ 가 된다. 또한, Cvth1=Cvth2이면,

$$V_{N2} = \frac{1}{2} (V_{data} + V_{DD}) + V_{th}$$

이로 인하여, 제 1 트랜지스터(M1)의 게이트-소스 전압(Vgs)은 아래의 수학식 3와 같이 조절 가능하게 된다.
수학식 3

$$V_{gs} = \frac{Cvth1}{Cvth1 + Cvth2} (V_{data} - V_{DD}) + V_{th}$$

결과적으로, 데이터선(Dm)에 공급되는 데이터 신호의 스윙 폭은 아래의 수학식 4와 같이 된다.

수학식 4

$$DataSwingRange = \frac{Cvth1}{Cvth1 + Cvth2} \Delta V_{data}$$

여기서, Cvth1은 C2의 전하량,Cvth2는 C3의 전하량을 의미한다.

삭제

제 5 트랜지스터(M5)는 제 1 주사선(Sn)에 로우 상태의 제 1 주사신호(sn)가 공급되는 구간 중 일부의 구간에서 발광 신호선(En)에 공급되는 로우 상태의 발광신호(en)에 따라 온상태가 된다. 따라서 발광소자(OLED)는 제 5 트랜지스터(M5)를 경유하여 제 1 트랜지스터(M1)로부터 공급되는 전류에 의해 발광하여 화상을 표시하게 된다.

그런 다음, 제 1 주사선(Sn)에 하이 상태의 제 1 주사신호(sn)가 공급되는 제 1 구간(T1) 이후에서는 제 1 캐패시터(C1)에 저장된 데이터 신호에 의해 제 1 트랜지스터(M1)의 온상태가 유지됨으로써 발광소자(OLED)는 한 프레임 기간 동안 발광하여 화상을 표시하게 된다.

이와 같이 화상 표시부(100)의 각 화소(110)에 형성되는 제 1 트랜지스터(M1)의 문턱전압(Vth)이 서로 다르더라도 제 2 캐패시터(C2)와 제 3 및 제 4 트랜지스터(M3, M4)를 이용하여 제 1 트랜지스터(M1)의 문턱전압(Vth)을 데이터 신호에 보상함으로써 발광소자(OLED)에 공급되는 전류를 일정하게 하여 휘도를 균일하게 할 수 있다.

그리고 제 3 캐패시터(C3)의 크기를 이용하여 데이터 신호의 스윙 폭을 조절하게 된다. 따라서 발광소자(OLED)의 발광총 효율이 증가할수록 데이터 신호의 스윙 폭은 점점 작아지는 문제를 해결할 수 있다.

즉, 제 3 캐패시터(C3)의 크기를 조절하여 제 1 트랜지스터(M1)의 게이트-소스 간의 전압(Vgs) 범위를 조절할 수 있게 되므로 데이터 신호의 스윙 폭을 크게 할 수 있다. 결과적으로, 발광소자(OLED)의 효율이 증가될 수록 작아지는 데이터 신호(Vdata)의 스윙 폭을 크게 하여 계조(Gray Scale) 표현을 용이하게 할 수 있다.

그리고, 도 6의 화소를 N 모스 형태의 트랜지스터로 구현하게 되면 도 8에 도시된 것과 같이 형성되며 도 9에 도시된 것과 같은 신호를 입력하면 동작하여 발광하게 된다.

도 10은 도 6에 도시된 화소가 채용된 화상표시부의 레이아웃을 나타내는 레이아웃도이다. 도 10을 참조하여 설명하면, 기판 위에 폴리실리콘을 도 10a와 같이 형성하여 기판상에 제 1 내지 제 5 트랜지스터의 채널영역(ch1 내지 ch5) 및 제 1 캐패시터(C1)의 제 1 전극(1T1)과 제 2 캐패시터(C2)의 제 1 전극(2T1)을 형성한다. 이때, 제 1 트랜지스터(M1)의 채널 영역(ch1)과 제 3 트랜지스터(M3)의 채널영역(ch3)은 연결되어 있도록 하고, 제 4 트랜지스터(M4)의 채널영역(ch4)과 제 1 캐패시터의 제 1 전극(1T1)은 연결되어 있도록 한다. 또한, 제 1 캐패시터의 제 1 전극(1T1)과 제 2 캐패시터의 제 1 전극(2T1)은 연결되어 있도록 한다. 또한, 폴리 실리콘은 도핑된 폴리실리콘 또는 진성(Intrinsic)폴리실리콘을 사용할 수 있다.

그리고, 제 1 금속층을 도 10b와 같이 형성하여 제 5 트랜지스터의 채널영역(ch5)의 상부에 가로 방향으로 발광제어선(En)을 형성하고 제 3 트랜지스터(M3)와 제 4 트랜지스터(M4)의 채널영역(ch3, ch4)의 상부에 가로방향으로 주사선(Sn)을 형성한다. 그리고 주사선(Sn)과 발광제어선(En) 사이에 제 1 캐패시터(C1)와 제 2 캐패시터(C2)의 제 1 전극(2T1)을 형성한다. 이때, 제 2 캐패시터의 제 2 전극(2T2)은 제 3 캐패시터의 제 2 전극(3T2)이 되도록 한다.

그리고, 제 2 금속층을 도 10c와 같이 형성하여 데이터선(Dm), 화소전원선(VDD), 제 3 캐패시터의 제 1 전극(3T1)을 형성한다. 이때, 화소전원선(VDD)에 가로 방향으로 이웃한 2 개의 화소가 공통으로 접속되어 2 개의 화소가 하나의 화소전원선(VDD)을 공유하도록 한다. 그리고, 각 채널들과 각 캐패시터의 전극이 전기적으로 연결되도록 도선을 형성한다. 또한, 제 1 캐패시터의 제 2 전극(1T2)과 각 화소전원선(VDD)은 컨택홀(h)을 통해 전기적으로 연결되도록 한다. 따라서, 도 10d에 도시된 것과 같이 된다. 이때, 폴리실리콘층, 제 1 금속층 및 제 2 금속층의 사이에 각각 절연막을 형성한다.

도 10d를 살펴보면, 제 2 캐패시터의 제 2 전극(2T2)과 제 3 캐패시터의 제 1 전극(3T1)이 동일한 제 1 금속층을 통해 형성되므로, 제 2 캐패시터(C2)와 제 3 캐패시터(C3)는 병렬로 연결된다. 그리고, 화소전원선(VDD)과 제 1 캐패시터의 제 2 전극(1T2)이 전기적으로 연결되어 화소전원선(VDD)을 통해 전달되는 화소전원이 제 1 캐패시터의 제 2 전극(1T2)에도 전달되며 제 1 캐패시터의 제 2 전극(1T2)은 이웃한 다른 제 1 캐패시터의 제 2 전극(1T2)과도 연결되어 있게 된다. 따라서, 제 1 캐패시터의 제 2 전극(1T2)에 의해 모든 화소전원선(VDD)이 동일한 전압레벨을 갖게 된다.

즉, 화소전원선(VDD)과 제 1 캐패시터의 제 2 전극이 발광 표시장치의 가로방향과 세로방향으로 형성되며 화소전원선(VDD)과 제 1 캐패시터의 제 2 전극이 화소의 구동전원을 공급하는 전원선이 되며, 전원선은 메시타입으로 형성된다. 따라서, 하나의 화소에 많은 전류가 공급되어 그 화소와 직접 연결되어 있는 화소전원선(VDD)에 전압강하가 발생하게 되면, 제 1 캐패시터의 제 2 전극(1T2)에 의해 모든 화소전원선(VDD)에 영향을 미쳐 전압강하 폭이 작아지게 된다. 따라서, 화소의 구동전압 강하가 작게 나타난다.

본 발명의 바람직한 실시예가 특정 용어들을 사용하여 기술되어 왔지만, 그러한 기술은 단지 설명을 하기 위한 것이며, 다음의 청구범위의 기술적 사상 및 범위로부터 이탈되지 않고 여러 가지 변경 및 변화가 가능할 수 있는 것으로 이해되어져야 한다.

발명의 효과

본 발명에 따른 발광 표시장치에 의하면, 화소전원선과 캐패시터의 제 2 전극을 컨텍홀을 형성하여 연결하도록 하여 별도의 배선을 이용하지 않고 간단하게 화소전원선과 캐패시터의 제 2 전극을 연결하도록 하며, 화소전원선과 캐패시터의 제 2 전극에 의해 화소전원을 공급하는 전원선이 되며, 전원선이 메시타입으로 형성되어 화소전원의 전압레벨을 균일하게 할 수 있어 화소구동전원의 전압강하를 줄일 수 있게 된다.

도면의 간단한 설명

도 1은 종래 기술에 의한 발광 표시장치의 구조를 나타내는 구조도이다.

도 2는 본 발명에 따른 발광 표시장치의 구조를 나타내는 구성도이다.

도 3은 도 2의 발광표시장치에서 채용된 화소의 제 1 실시예를 나타내는 회로도이다.

도 4a 내지 도 4d는 도 3의 화소를 채용한 화상표시부의 레이아웃을 나타내는 레이아웃도이다.

도 5는 본 발명에 따른 발광 표시장치의 구조를 나타내는 구성도이다.

도 6은 도 5의 발광 표시장치에 채용된 화소의 제 1 실시예를 나타내는 회로도이다.

도 7은 도 6에 도시된 화소의 동작을 나타내는 타이밍 도이다.

도 8는 도 5의 발광표시장치에서 채용한 화소의 제 2 실시예이다.

도 9는 도 8의 화소의 동작을 나타내는 타이밍도이다.

도 8은 도 6에 도시된 화소가 채용된 화상표시부의 레이아웃을 나타내는 레이아웃도이다.

도 10은 도 6에 도시된 화소가 채용된 화상표시부의 레이아웃을 나타내는 레이아웃도이다.

도면의 주요부분에 대한 부호 설명

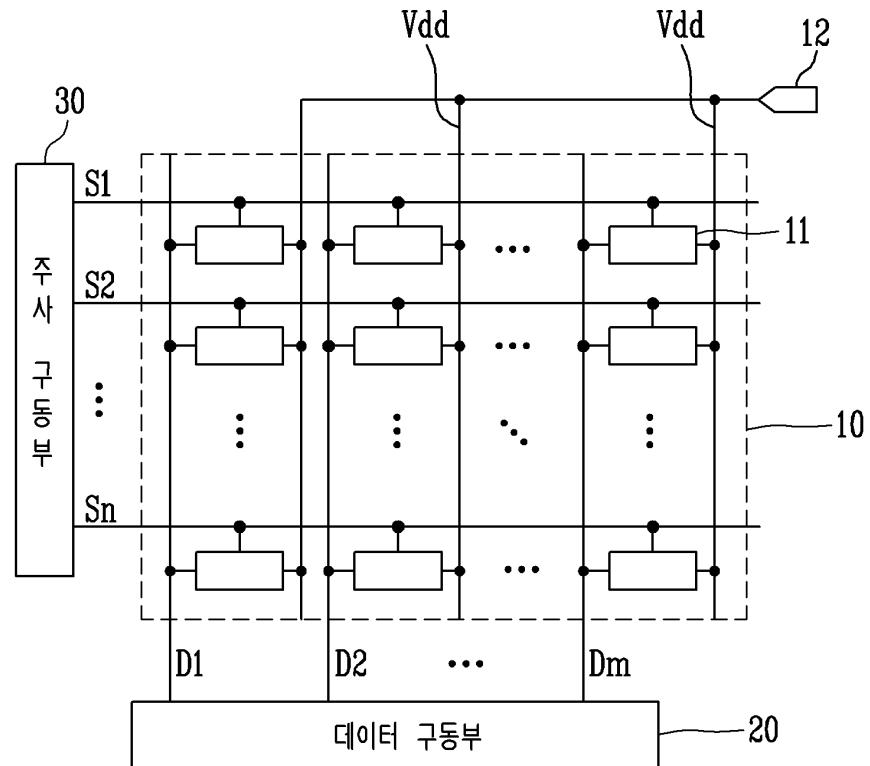
100: 화상표시부 110: 화소

120: 제 1 전원선 200: 데이터 구동부

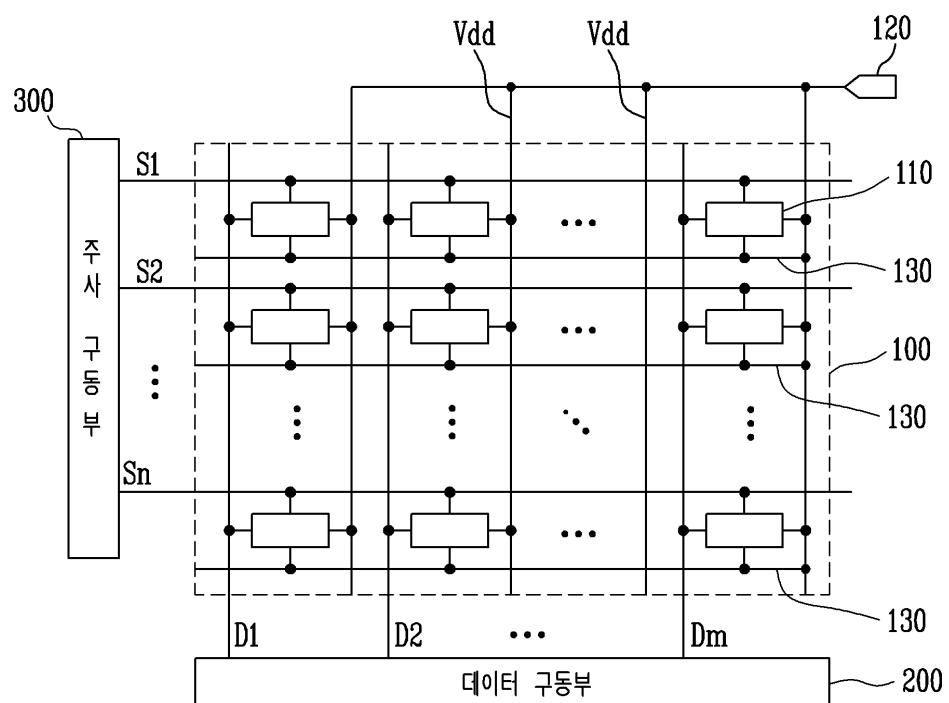
300: 주사 구동부 OLED: 발광소자

도면

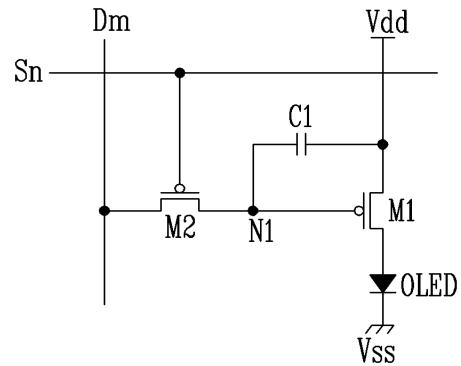
도면1



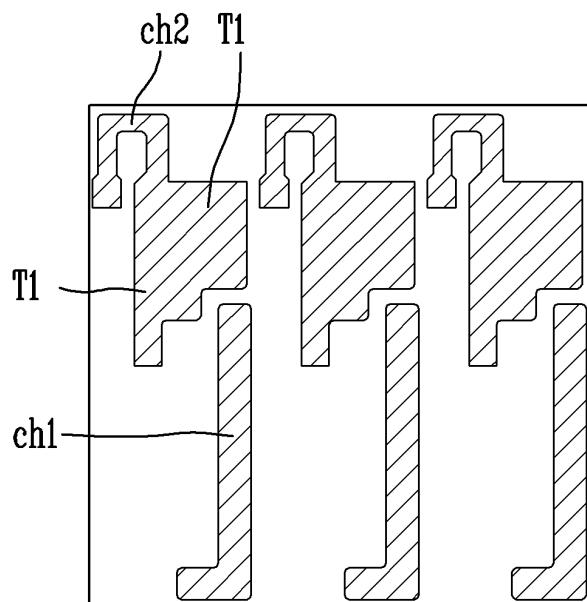
도면2



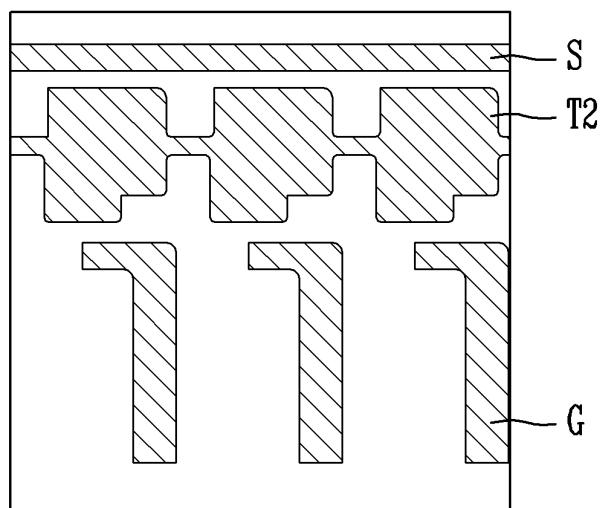
도면3



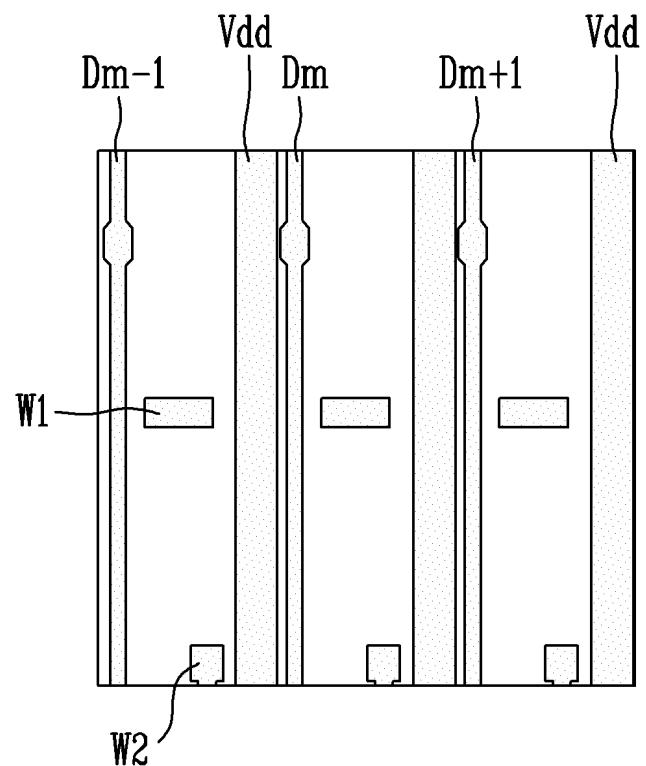
도면4a



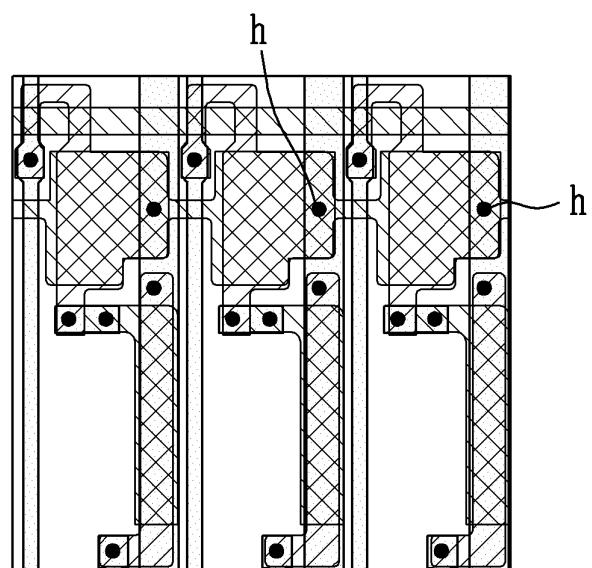
도면4b



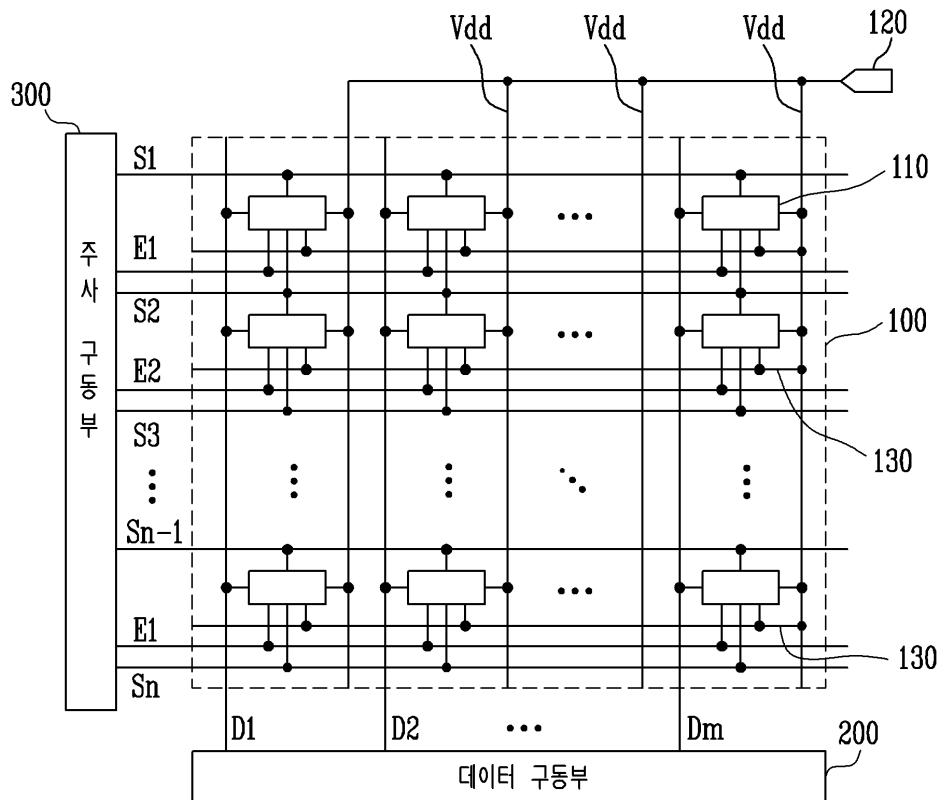
도면4c



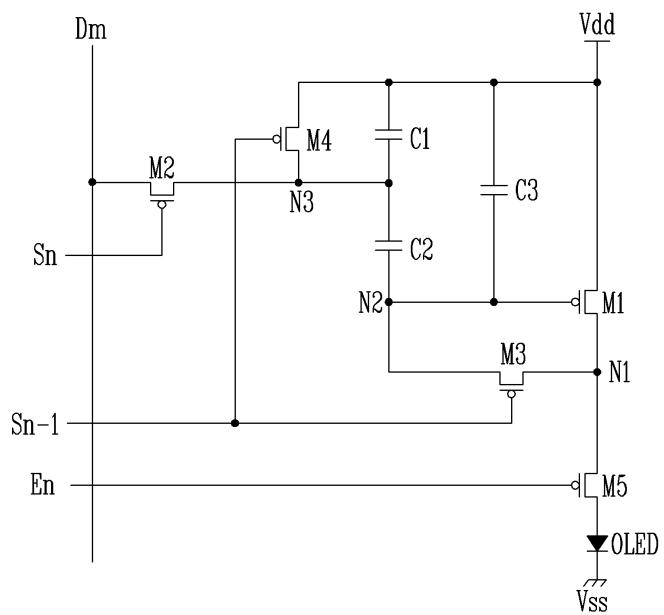
도면4d



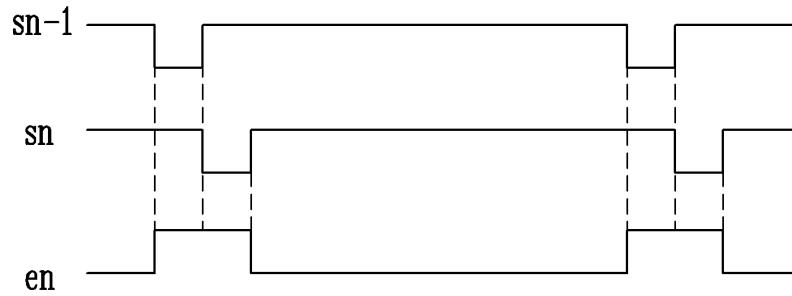
도면5



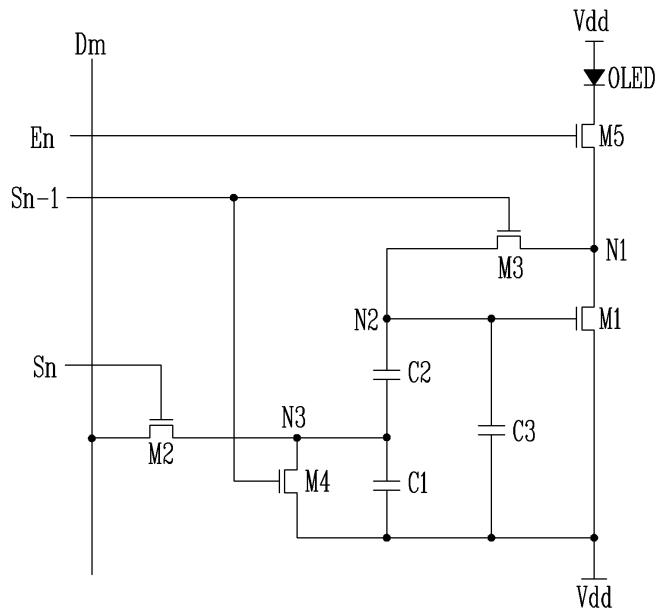
도면6



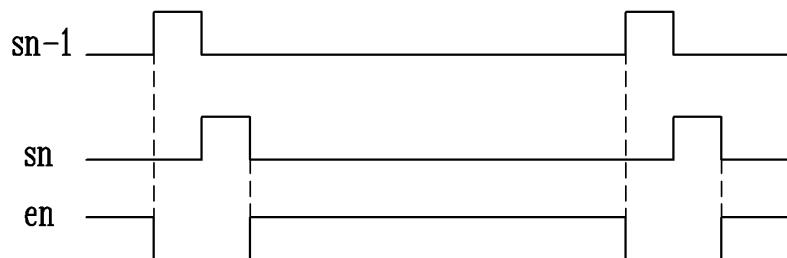
도면7



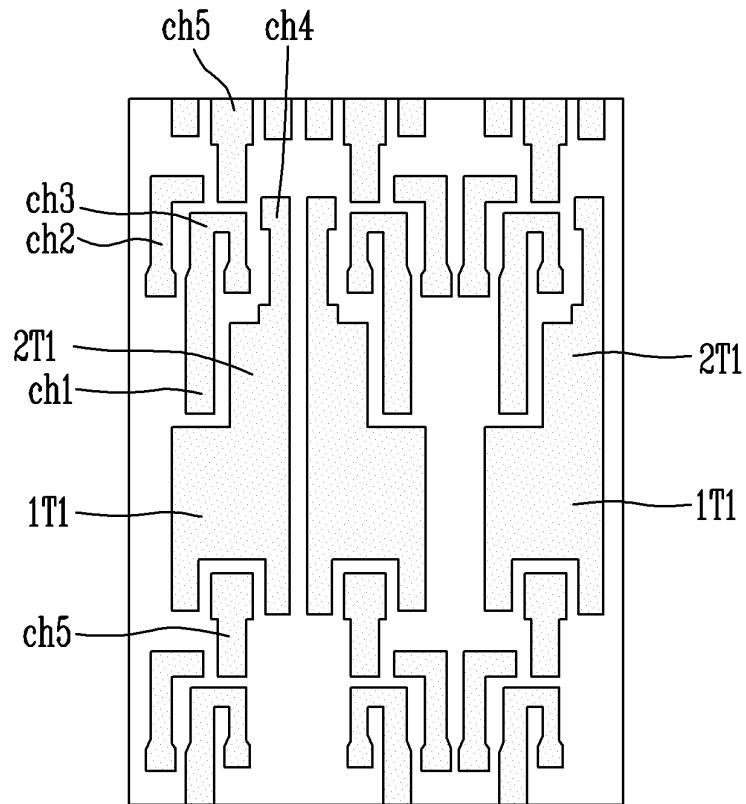
도면8



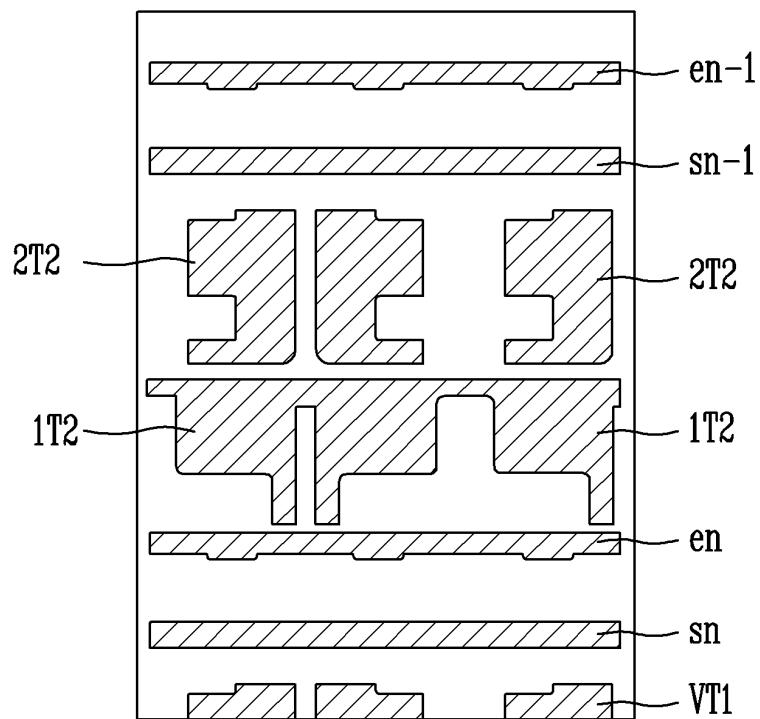
도면9



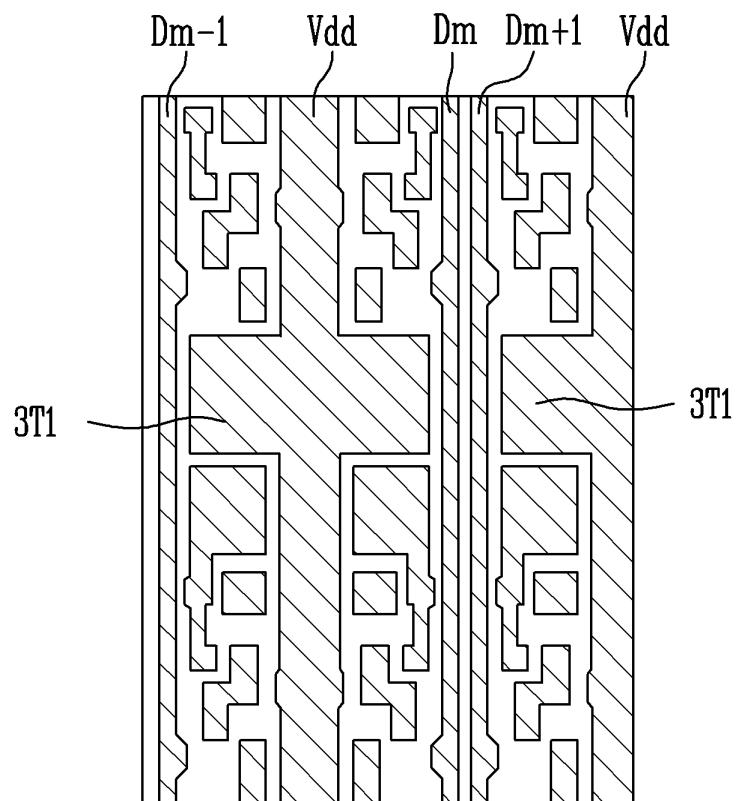
도면10a



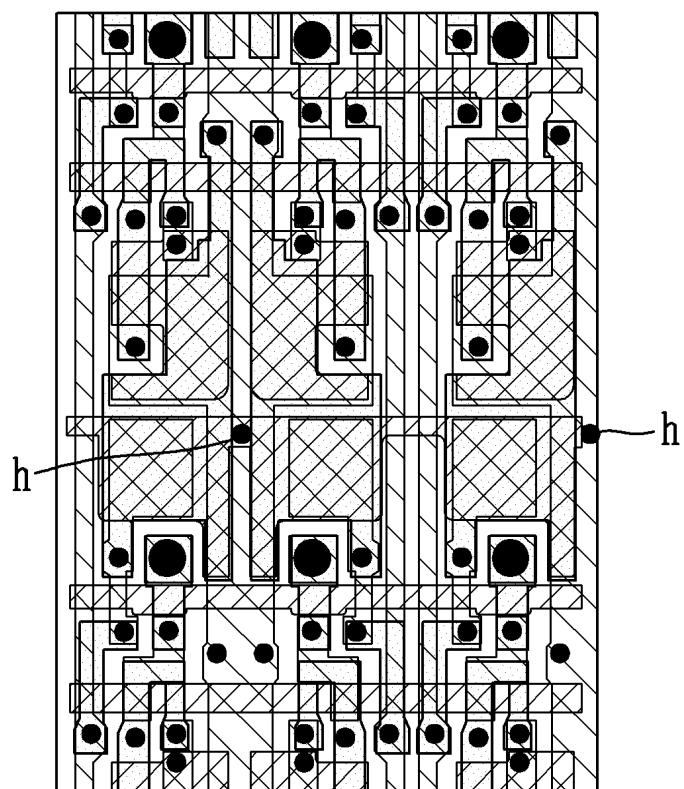
도면10b



도면10c



도면10d



专利名称(译)	发光显示装置及其制造方法		
公开(公告)号	KR100698697B1	公开(公告)日	2007-03-23
申请号	KR1020040103816	申请日	2004-12-09
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KWAK WONKYU		
发明人	KWAK,WONKYU		
IPC分类号	H05B33/26 H05B33/10		
CPC分类号	H01L27/1214 G09G2300/0852 H01L27/3276 G09G2300/0861 G09G2320/043 G09G2310/0251 G09G3/3233 G09G2300/0819 H01L27/124		
代理人(译)	SHIN , YOUNG MOO		
其他公开文献	KR1020060065083A		
外部链接	Espacenet		

摘要(译)

本发明提供了多个传送扫描信号的扫描线作为发光显示装置及其制造方法，多个传送数据线的像素电源线，以及多个传送数据信号的像素电源，薄膜晶体管，电容器和包括扫描信号的发光显示装置，发光装置电连接，多个像素连接到播放邻居的像素，而电容器的第二电极连接像素电源然后，它被告知包含电容器的第二电极的像素电源。向多个像素通知数据信号和像素电源并辐射。因此，形成由像素电源线的第二电极和电容器形成接触室的像素电源供电的电源线。并且电网线由网格型形成，并且可以均匀地完成像素电源的电压电平，并且降低像素操作电源的电压降。网格，电压降和有机物。

