



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.		(45) 공고일자	2007년03월20일
H05B 33/22 (2006.01)		(11) 등록번호	10-0696569
H05B 33/10 (2006.01)		(24) 등록일자	2007년03월12일
(21) 출원번호	10-2005-0032064	(65) 공개번호	10-2006-0109751
(22) 출원일자	2005년04월18일	(43) 공개일자	2006년10월23일
심사청구일자	2005년04월18일		
(73) 특허권자	엘지전자 주식회사 서울특별시 영등포구 여의도동 20번지		
(72) 발명자	배효대 대구 달서구 용산동 청구타운 102/1003		
(74) 대리인	최규팔 조희연 배정일		
(56) 선행기술조사문현	JP08304846 A KR1020050107112 A 1020040085940 *	KR1020040085940 A * KR1020060029086 A	
	* 심사관에 의하여 인용된 문현		

심사관 : 손희수

전체 청구항 수 : 총 13 항

(54) 유기 전계 발광 패널 기판

(57) 요약

본 발명은 라인들의 외곽부에 절연층이 형성되고 라인 연결부들이 스크라이빙키부 또는 얼라인키부들에 연결되는 유기 전계 발광 패널 기판에 관한 것이다. 상기 유기 전계 발광 패널 기판은 복수의 유기 전계 발광 패널들 및 복수의 스크라이빙 키부들을 포함한다. 상기 각 유기 전계 발광 패널들은 제 1 인듐주석산화물층들, 이에 연결되는 데이터 라인들 및 상기 데이터 라인들을 상호 연결시키는 데이터 라인 연결부를 포함한다. 상기 각 스크라이빙키부들은 도전체로 이루어진다. 여기서, 상기 스크라이빙키부들은 상기 데이터 라인 연결부들에 각기 연결되며, 상기 데이터 라인들의 외곽부에 절연층이 형성된다. 상기 유기 전계 발광 패널 기판에서, 불량 검사시 불량 검사 장치의 펀들이 라인들에 직접 접촉되지 않고 스크라이빙 키부 또는 얼라인키부에 접촉되므로, 상기 라인들의 손상이 방지된다.

내포도

도 2a

특허청구의 범위

청구항 1.

제 1 인듐주석산화물층들, 이에 연결되는 데이터 라인들 및 상기 데이터 라인들을 상호 연결시키는 데이터 라인 연결부를 각기 포함하는 복수의 유기 전계 발광 패널들; 및

각기 도전체로 이루어진 복수의 스크라이빙키부들을 포함하되,

상기 스크라이빙키부들은 상기 데이터 라인 연결부들에 각기 연결되며, 상기 데이터 라인들의 외곽부에 절연층이 형성되는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 2.

제 1 항에 있어서, 상기 각 스크라이빙키부는,

제 2 인듐주석산화물층; 및

상기 제 2 인듐주석산화물층 위에 형성된 금속층을 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 3.

제 1 항에 있어서, 상기 각 유기 전계 발광 패널들은,

상기 제 1 인듐주석산화물층들과 교차하는 금속전극층들;

상기 금속전극층들에 연결되는 스캔 라인들; 및

상기 스캔 라인들을 상호 연결시키는 스캔 라인 연결부를 더 포함하며,

상기 유기 전계 발광 패널 기판은 각기 상기 스캔 라인 연결부와 연결되며, 상기 유기 전계 발광 패널의 얼라인을 제어하는 얼라인키부들을 더 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 4.

제 3 항에 있어서, 상기 각 스캔 라인들의 외곽부에 절연층이 형성되어 있는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 5.

제 3 항에 있어서, 상기 얼라인키부는 도전층을 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 6.

제 3 항에 있어서, 상기 각 라인들은 기판 위에 순차적으로 형성된 제 2 인듐주석산화물층 및 금속층을 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 7.

제 6 항에 있어서, 상기 금속층은 몰리브덴으로 이루어지는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 8.

제 3 항에 있어서, 상기 각 라인들은 다층 구조의 금속층들을 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 9.

제 3 항에서, 상기 각 라인들은 기판 위에 순차적으로 형성된 제 2 인듐주석산화물층, 제 1 금속층, 제 2 금속층 및 제 3 금속층을 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 10.

제 9 항에 있어서, 상기 제 1 및 3 금속층들은 몰리브덴(Mo)으로 이루어지고, 상기 제 2 금속층은 상기 금속전극층들을 이루는 금속과 동일한 금속으로 이루어지는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 11.

제 10 항에 있어서, 상기 제 2 금속층은 알루미늄(Al)으로 이루어지는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 12.

제 1 항에 있어서, 상기 각 유기 전계 발광 패널들은,

상기 제 1 인듐주석산화물층들과 교차하는 금속전극층들;

상기 금속전극층들 중 일부에 연결되는 제 1 스캔 라인들;

상기 금속전극층들 중 나머지에 연결되는 제 2 스캔 라인들;

상기 제 1 스캔 라인들을 상호 연결시키는 제 1 스캔 라인 연결부; 및

상기 제 2 스캔 라인들을 상호 연결시키는 제 2 스캔 라인 연결부를 더 포함하며,

상기 유기 전계 발광 패널 기판은,

상기 제 1 스캔 라인 연결부와 연결되며, 상기 유기 전계 발광 패널의 얼라인을 제어하는 제 1 얼라인키부; 및

상기 제 2 스캔 라인 연결부와 연결되며, 상기 유기 전계 발광 패널의 얼라인을 제어하는 제 2 얼라인키부를 더 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

청구항 13.

제 12 항에 있어서, 상기 각 얼라인키부들은 도전층을 포함하는 것을 특징으로 하는 유기 전계 발광 패널 기판.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광 패널 기판에 관한 것으로, 라인들의 외곽부에 절연층이 형성되고 라인 연결부들이 스크라이빙키부 또는 얼라인키부들에 연결되는 유기 전계 발광 패널 기판에 관한 것이다.

유기 전계 발광 패널 기판은 소정 전압이 인가되는 경우 소정 이미지를 디스플레이하는 유기 전계 발광 패널들을 포함하는 기판을 의미한다.

도 1a는 종래의 유기 전계 발광 패널 기판을 도시한 평면도이고, 도 1b는 도 1a의 A 부분을 확대하여 도시한 평면도이다. 또한, 도 1c는 도 1b의 I - I' 라인을 따라 절단한 제 1 스캔 라인들을 도시한 단면도이다.

도 1a에 도시된 바와 같이, 유기 전계 발광 패널 기판(100)은 복수의 유기 전계 발광 패널들 및 스크라이빙키부들을 포함한다.

상기 스크라이빙키부들은 스크라이빙(scribing) 공정시 유기 전계 발광 패널들(102)을 분리시키기 위한 스크라이빙 날에 기판이 정확하게 얼라인(align)되도록 하는 기준 표시이다.

도 1b를 참조하면, 유기 전계 발광 패널(102)은 셀부(104), 데이터 라인들(106), 제 1 스캔 라인들(108), 제 2 스캔 라인들(110), 데이터 라인 연결부(112), 제 1 스캔 라인 연결부(114) 및 제 2 스캔 라인 연결부(116)를 포함한다.

셀부(104)는 제 1 인듐주석산화물층들(first Indium Tin Oxide Films, 이하 "제 1 ITO층들"이라 함)과 금속전극층들이 교차하는 발광 영역들에 형성되는 복수의 핵셀들을 포함한다.

데이터 라인들(106)은 상기 제 1 ITO층들에 각기 연결되며, 집적회로칩(미도시)으로부터 전송되는 데이터 신호들을 상기 제 1 ITO층들에 제공한다.

제 1 스캔 라인들(108)은 상기 금속전극층들 중 일부에 각기 연결되며, 상기 집적회로칩으로부터 전송되는 제 1 스캔 신호들을 상기 일부 금속전극층들에 제공한다.

제 2 스캔 라인들(110)은 상기 금속전극층들 중 나머지에 각기 연결되며, 상기 집적회로칩으로부터 전송되는 제 2 스캔 신호들을 상기 나머지 금속전극층들에 제공한다.

데이터 라인 연결부(112)는 데이터 라인들(106)을 상호 연결한다.

제 1 스캔 라인 연결부(114)는 제 1 스캔 라인들(108)을 상호 연결한다.

제 2 스캔 라인 연결부(116)는 제 2 스캔 라인들(110)을 상호 연결한다.

이하, 유기 전계 발광 패널(102)의 불량 검사 과정, 예를 들어 점등 검사 과정을 상술하겠다.

불량 검사 장치는 제 1 핀을 데이터 라인들(106) 중 하나에 접촉시키고, 그런 후 양의 전압인 제 1 전압을 상기 접촉된 데이터 라인에 인가한다.

또한, 상기 불량 검사 장치는 제 2 핀을 제 1 스캔 라인들(108) 중 하나에 접촉시키고, 그런 후 음의 전압인 제 2 전압을 상기 접촉된 제 1 스캔 라인에 인가한다.

게다가, 상기 불량 검사 장치는 제 3 핀을 제 2 스캔 라인들(110) 중 하나에 접촉시키고, 그런 후 상기 제 2 전압을 상기 접촉된 제 2 스캔 라인에 인가한다.

이어서, 상기 인가된 전압들은 라인 연결부들(112, 114 및 116)을 통하여 상기 핀들이 접촉되지 않은 라인들에 제공된다.

그런 후, 상기 제공된 전압들이 라인들(106, 108 및 110)을 통하여 상기 제 1 ITO층들 및 상기 금속전극층들에 제공된다.

그 결과, 유기 전계 발광 패널(102)의 접등 불량 여부가 검사된다.

요컨대, 상기 불량 검사시 상기 핀들은 라인들(106, 108 및 110)의 일부에 직접적으로 접촉된다.

그러므로, 상기 핀들에 의해 라인들(106, 108 및 110)이 손상될 수 있었고, 이에 따라 파티클리 발생될 수 있었다.

그 결과, 라인들(106, 108 및 110)에 단락이 발생될 수 있었다.

도 1c를 참조하면, 종래의 유기 전계 발광 패널에서, 제 1 스캔 라인들(108)은 제 2 ITO층(120) 및 몰리브덴(Mo)으로 이루어진 금속층(122)을 포함한다.

또한, 데이터 라인들(106) 및 제 2 스캔 라인들(110)도 제 1 스캔 라인들(108)과 동일한 구조를 가진다.

이 경우, 라인들(106, 108 및 110), 구체적으로는 금속층들(122)은 외부에 직접적으로 노출되었다.

그러므로, 상기 유기 전계 발광 패널을 제조하는 공정에서 외부 물체에 의해 라인들(106, 108 및 110)이 스크래치(scratch)되고, 그래서 파티클이 발생될 수 있었다.

그 결과, 라인들(106, 108 및 110)이 단락될 수 있었다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 라인들의 손상을 방지할 수 있는 유기 전계 발광 패널 기판을 제공하는 것이다.

발명의 구성

상기한 바와 같은 목적을 달성하기 위하여, 본 발명의 바람직한 일 실시예에 따른 유기 전계 발광 패널 기판은 복수의 유기 전계 발광 패널들 및 복수의 스크라이빙키부들을 포함한다. 상기 각 유기 전계 발광 패널들은 제 1 인듐주석산화물층들, 이에 연결되는 데이터 라인들 및 상기 데이터 라인들을 상호 연결시키는 데이터 라인 연결부를 포함한다. 상기 각 스크라이빙키부들은 스크라이빙 공정시 상기 유기 전계 발광 패널들을 분리시키기 위한 스크라이빙 기준선을 제공하며, 금속층을 포함한다. 여기서, 상기 스크라이빙키부들은 도전체로 이루어진다.

본 발명에 따른 유기 전계 발광 패널 기판에서, 불량 검사시 불량 검사 장치의 핀들이 라인들에 직접 접촉되지 않고 스크라이빙키부 또는 얼라인키부에 접촉되므로, 상기 라인들의 손상을 방지할 수 있다.

또한, 본 발명에 따른 유기 전계 발광 패널은 라인들의 외곽부에 절연층이 형성되어 있으므로, 상기 라인들의 손상이 방지될 수 있다.

이하에서는 첨부된 도면들을 참조하여 본 발명에 따른 유기 전계 발광 소자 패널 기판의 바람직한 실시예들을 자세히 설명하도록 한다.

도 2a는 본 발명의 바람직한 일 실시예에 따른 유기 전계 발광 패널 기판을 도시한 평면도이고, 도 2b는 본 발명의 바람직한 일 실시예에 따른 도 2a의 B 부분을 확대하여 평면도이다. 또한, 도 2c는 도 2b의 II-II' 라인을 따라 절단한 제 1 스캔 라인들을 도시한 단면도이고, 도 2d는 도 2b의 III-III' 라인을 따라 절단한 스크라이빙키부를 도시한 단면도이다.

도 2a에 도시된 바와 같이, 본 발명의 유기 전계 발광 패널 기판(200)은 복수의 유기 전계 발광 패널들, 스크라이빙키부들 및 얼라인키부들을 포함한다.

도 2b를 참조하면, 유기 전계 발광 패널(202)은 셀부(204), 데이터 라인들(206), 제 1 스캔 라인들(208), 제 2 스캔 라인들(210), 데이터 라인 연결부(212), 제 1 스캔 라인 연결부(214) 및 제 2 스캔 라인 연결부(216)를 포함한다.

셀부(204)는 제 1 인듐주석산화물층들(first Indium Tin Oxide Films, 이하 "제 1 ITO층들"이라 함)과 금속전극층들이 교차하는 발광 영역들에 형성되는 복수의 픽셀들을 포함한다.

상기 각 픽셀들은 기판(200) 위에 순차적으로 형성되는 제 1 ITO층, 유기물층 및 상기 금속전극층을 포함한다.

상기 유기물층은 정공수송층(Hole Transporting Layer, HTL), 발광층(Emitting Layer, ETL) 및 전자수송층(Electron Transporting Layer, ETL)을 포함한다.

데이터 라인들(206)은 상기 제 1 ITO층들에 각기 연결되며, 집적회로칩(미도시)으로부터 전송되는 데이터 신호들을 상기 제 1 ITO층들에 제공한다.

제 1 스캔 라인들(208)은 상기 금속전극층들 중 일부에 각기 연결되며, 상기 집적회로칩으로부터 전송되는 제 1 스캔 신호들을 상기 일부 금속전극층들에 제공한다.

도 2c를 참조하면, 제 1 스캔 라인들(208)의 외곽부에 절연층(218)이 형성된다.

그 결과, 기판(200)의 이동 중에 제 1 스캔 라인들(208)에 스크래치(scratch)가 발생될 수 있는 경우, 절연층(218)이 제 1 스캔 라인들(208)을 보호하기 때문에 제 1 스캔 라인들(208)에는 스크래치가 발생되지 않는다.

즉, 절연층(218)이 외곽부에 형성된 제 1 스캔 라인들(208)은 스크래치로 인하여 손상되지 않고, 그래서 파티클이 발생하지 않는다.

그러므로, 제 1 스캔 라인들(208)은 단락되지 않는다.

각 제 1 스캔 라인들(208)은 기판(200) 위에 순차적으로 형성된 제 2 ITO층(230) 및 금속층(232)을 포함한다. 예를 들어, 금속층(232)은 몰리브덴(Mo)으로 이루어진다.

위에서는 제 1 스캔 라인들(208)에 대하여 상술하였지만, 데이터 라인들 및 제 2 스캔 라인들(206 및 210)도 도 2c에 도시된 바와 같은 구조를 가진다.

이하, 라인들(206, 208 및 210)의 구조를 좀 더 자세히 살펴보자.

절연층(218)은 라인들(206, 208 및 210)의 외곽부에만 형성되며, 전면에 형성되지는 않는다.

이는 본 발명의 유기 전계 발광 패널(202)과 상기 집적회로칩을 포함하는 씨오에프(Chip On Film, COF)를 본딩(bonding)시키기 위한 공간을 확보하고, 상기 집적회로칩으로부터 전송되는 데이터 신호들 및 스캔 신호들을 상기 제 1 ITO층들 및 상기 금속전극층들에 전송하기 위한 것이다.

상세하게는, 유기 전계 발광 패널(202)의 라인들(206, 208 및 210)과 상기 COF의 전극부들이 ACF 테이프를 통하여 본딩된다.

그 결과, 상기 집적회로칩으로부터 전송되는 데이터 신호들 및 스캔 신호들이 상기 전극부들과 라인들(206, 208 및 210)을 통하여 상기 제 ITO층들 및 상기 금속전극층들에 전송된다.

그러나, 절연층(218)이 상기 일부 라인들의 전면에 증착되는 경우, 상기 접적회로침으로부터 전송되는 데이터 신호들 및 스캔 신호들이 절연층(218)에 의해 차단된다.

그 결과, 상기 데이터 신호들 및 상기 스캔 신호들이 상기 제 1 ITO층들 및 상기 금속전극층들에 전송되지 않는다.

또한, 절연층(218)이 상기 ACF 테이프에 잘 접착되지 않기 때문에, 절연층(218)과 상기 전극부들 사이의 결합력이 약하다.

그러므로, 절연층(218)은 라인들(206, 208 및 210)의 외곽부에만 형성된다.

도 2b를 다시 참조하면, 데이터 라인 연결부(212)는 데이터 라인들(206)을 상호 연결한다.

제 1 스캔 라인 연결부(214)는 제 1 스캔 라인들(208)을 상호 연결한다.

제 2 스캔 라인 연결부(216)는 제 2 스캔 라인들(210)을 상호 연결한다.

각 연결부들(212, 214 및 216)은 도전체이다.

제 1 얼라인키부(222)는 제 1 스캔 라인 연결부(214)에 연결된다.

제 2 얼라인키부(224)는 제 2 스캔 라인 연결부(216)에 연결된다.

각 얼라인키부들(222 및 224)은 얼라인키(226) 및 얼라인키(226)의 외부에 형성되는 도전층(228)을 포함한다.

도 2a를 참조하면, 스크라이빙키부들(220)은 스크라이빙(scribing) 공정시 유기 전계 발광 패널들(202)을 분리시키기 위한 스크라이빙 날에 기판이 정확하게 얼라인되도록 하는 기준 표시이다. 여기서, 상기 스크라이빙 공정은 스크라이빙키부들(220)을 기준으로 얼라인된 기판(200)을 절단하여 유기 전계 발광 패널들(202)을 각기 분리시키는 공정이다.

상세하게는, 상기 스크라이빙 공정시 라인들(206, 208 및 210)과 라인 연결부들(212, 214 및 216) 사이가 절단된다.

도 2d를 참조하면, 각 스크라이빙키부들(220)은 기판(200) 위에 순차적으로 형성되는 제 3 ITO층(240) 및 금속층(242)을 포함한다.

여기서, 제 3 ITO층(240)은 도전층으로서, 다른 도전층으로 대체될 수 있다.

이하, 유기 전계 발광 패널(202)의 불량 검사, 예를 들어 접등 검사에 대하여 상술하겠다.

불량 검출 장치는 제 1 핀을 스크라이빙키부(220)의 금속층들(242) 중 하나에 접촉시키고, 그런 후 상기 제 1 핀을 통하여 양의 전압인 제 1 전압을 상기 접촉된 금속층에 인가한다.

이 경우, 금속층들(242)이 도전체인 제 3 ITO층(240) 위에 형성되어 있기 때문에, 상기 제 1 핀을 통하여 인가된 제 1 전압은 제 3 ITO층(240)을 통하여 데이터 라인 연결부(212)로 제공된다.

그런 후, 데이터 라인 연결부(212)에 제공된 제 1 전압은 데이터 라인들(206)을 통하여 상기 제 1 ITO층들에 제공된다.

또한, 상기 불량 검사 장치의 제 2 핀 및 제 3 핀이 얼라인키부들(222 및 224)의 도전층들(228)에 각기 접촉된다.

그런 후, 음의 전압인 제 2 전압이 상기 제 2 및 3 핀들을 통하여 도전층들(228)에 인가된다.

이어서, 도전층들(228)에 인가된 제 2 전압은 스캔 라인 연결부들(214 및 216) 및 스캔 라인들(208 및 210)을 통하여 상기 금속전극층들에 제공된다.

요컨대, 상기 불량 검출 장치는 상기 전압들을 상기 제 1 ITO층들 및 금속전극층들에 인가하여 상기 핵셀들의 점등 불량 여부를 검사한다.

위에서 상술한 바와 같이, 본 발명의 유기 전계 발광 패널 기판(200)은 스크라이빙을 위한 기판 얼라인 표시를 제공하며 데 이터 라인 연결부(212)와 연결되는 스크라이빙키부(220)를 포함한다.

이 경우, 유기 전계 발광 패널(202)의 불량 검사시 상기 불량 검사 장치의 소정 핀이 데이터 라인들(206)에 직접 접촉되지 않고 스크라이빙키부(220)의 금속층들(242) 중 하나에 접촉된다.

그러므로, 본 발명의 유기 전계 발광 패널 기판(200)에서는 종래의 유기 전계 발광 패널 기판과 달리 상기 불량 검사시 데 이터 라인들(206)이 손상되지 않는다.

또한, 상기 불량 검사 장치의 제 2 및 3 핀들이 스캔 라인들(208 및 210)에 직접 접촉되지 않고 얼라인키부들(222 및 224)에 접촉되므로, 스캔 라인들(208 및 210)이 손상되지 않는다.

게다가, 본 발명의 라인들(206, 208 및 210)의 외곽부에 절연층(218)이 형성되어 있으므로, 라인들(206, 208 및 210)의 손상이 방지될 수 있다.

본 발명의 다른 실시예에 따른 스캔 라인들은 일방향으로만 형성될 수 있다.

도 3은 본 발명의 바람직한 다른 실시예에 따른 도 2b의 II-II' 라인을 따라 절단한 라인들을 도시한 단면도이다.

도 3을 참조하면, 제 1 스캔 라인들(208)은 기판(200) 위에 순차적으로 형성된 제 2 ITO층(300) 및 다층 구조의 금속층들을 포함한다.

본 발명의 일 실시예에 따른 금속층들은 제 2 ITO층(300) 위에 순차적으로 형성된 제 1 금속층(302), 제 2 금속층(304) 및 제 3 금속층(306)을 포함한다.

이 경우, 제 1 및 3 금속층들(302 및 306)은 몰리브덴(Mo)으로 이루어질 수 있다.

또한, 제 2 금속층(304)은 상기 금속전극층들을 이루는 금속과 동일한 금속일 수 있다. 예를 들어, 제 2 금속층(304)은 알루미늄(Al)으로 이루어진다.

제 1 금속층(302)은 제 2 ITO층(300)과 제 2 금속층(304)의 접촉에 의한 산화를 방지할 수 있다.

게다가, 3 금속층(306)은 제 2 금속층(304)의 산화를 방지할 수 있다.

상세하게는, 상기 패널을 제조하는 공정에서 제 2 금속층(304)에 수분 등이 침투할 가능성이 있다.

이 경우, 제 3 금속층들(306)은 제 2 금속층(304)의 상부에 위치하여 제 2 금속층(304)에 침투할 수 있는 수분 등을 차단 한다.

그 결과, 제 2 금속층(304)은 산화되지 않는다.

또한, 제 1 스캔 라인들(208)의 외곽부에는 절연층(218)이 형성된다.

본 발명의 일 실시예에 따른 데이터 라인들(206) 또는 제 2 스캔 라인들(210)은 도 3에 도시된 바와 같이 다층 구조의 금속층을 포함할 수 있다.

상기한 본 발명의 바람직한 실시예는 예시의 목적을 위해 개시된 것이고, 본 발명에 대한 통상의 지식을 가지는 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가가 가능할 것이며, 이러한 수정, 변경 및 부가는 하기의 특허청구 범위에 속하는 것으로 보아야 할 것이다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따른 유기 전계 발광 패널 기판에서, 불량 검사시 불량 검사 장치의 핀들이 라인들에 직접 접촉되지 않고 스크라이빙키부 또는 열라인키부에 접촉되므로, 상기 라인들의 손상이 방지될 수 있는 장점이 있다.

또한, 본 발명에 따른 유기 전계 발광 패널은 라인들의 외곽부에 절연층이 형성되어 있으므로, 상기 라인들의 손상이 방지되어 상기 라인들 사이에 단락이 발생되지 않는 장점이 있다.

도면의 간단한 설명

도 1a는 종래의 유기 전계 발광 패널 기판을 도시한 평면도이다.

도 1b는 도 1a의 A 부분을 확대하여 도시한 평면도이다.

도 1c는 도 1b의 I - I' 라인을 따라 절단한 제 1 스캔 라인들을 도시한 단면도이다.

도 2a는 본 발명의 바람직한 일 실시예에 따른 유기 전계 발광 패널 기판을 도시한 평면도이다.

도 2b는 본 발명의 바람직한 일 실시예에 따른 도 2a의 B 부분을 확대하여 도시한 평면도이다.

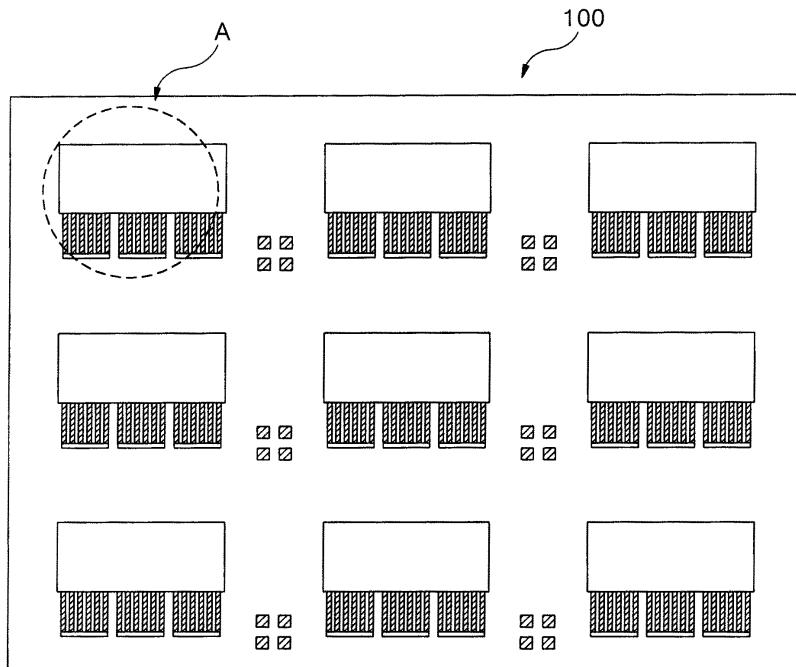
도 2c는 도 2b의 II - II' 라인을 따라 절단한 제 1 스캔 라인들을 도시한 단면도이다.

도 2d는 도 2b의 III - III' 라인을 따라 절단한 스크라이빙키부를 도시한 단면도이다.

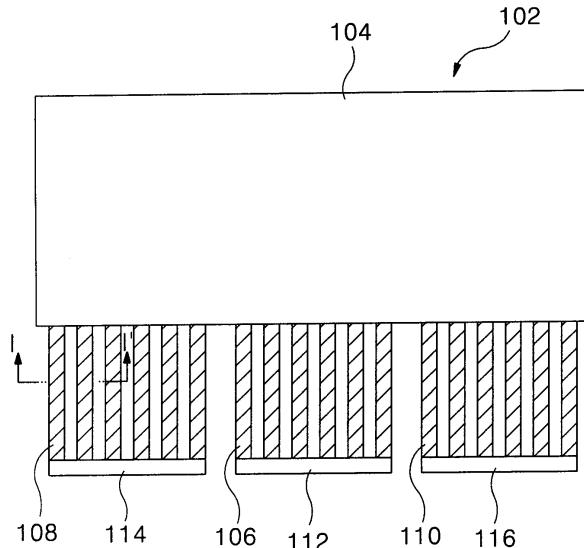
도 3은 본 발명의 바람직한 다른 실시예에 따른 도 2b의 II - II' 라인을 따라 절단한 라인들을 도시한 단면도이다.

도면

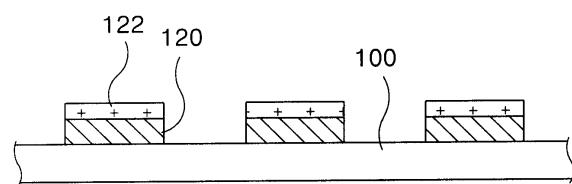
도면 1a



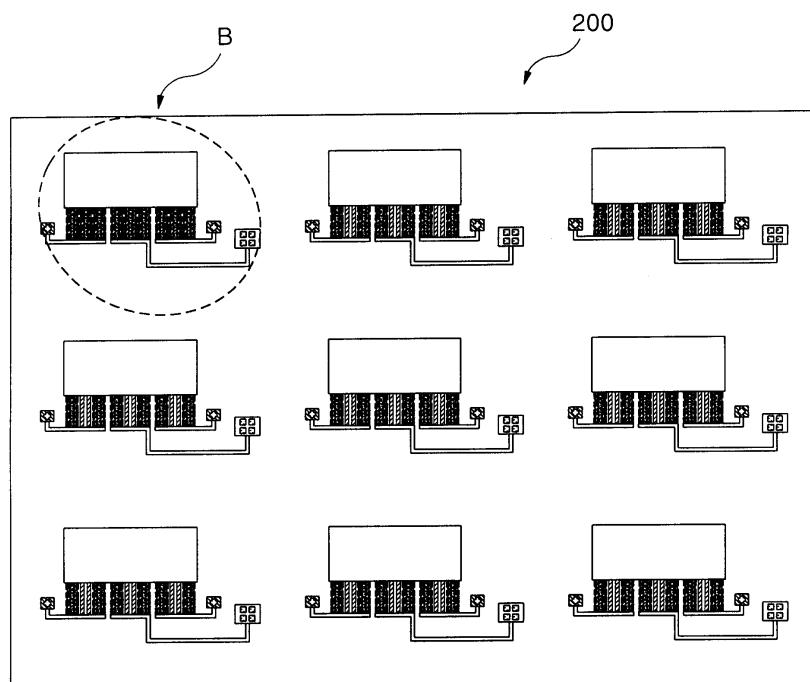
도면1b



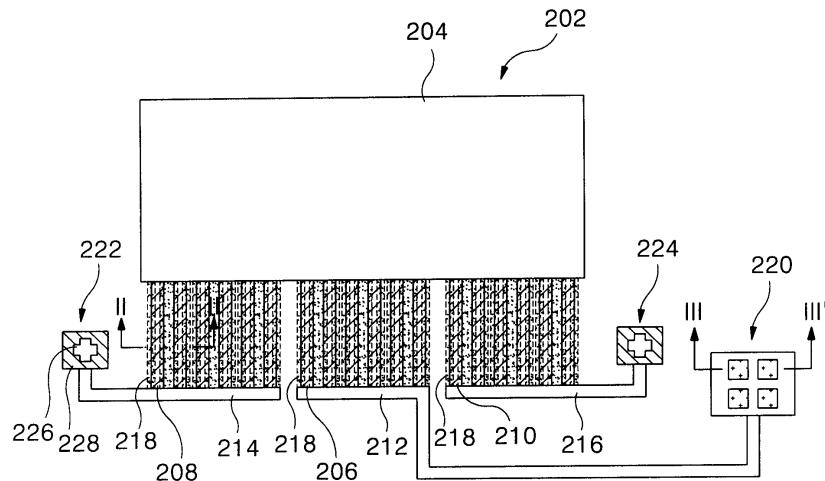
도면1c



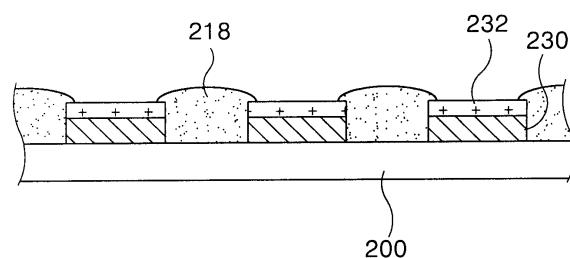
도면2a



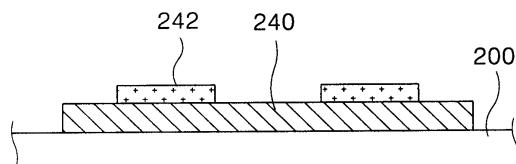
도면2b



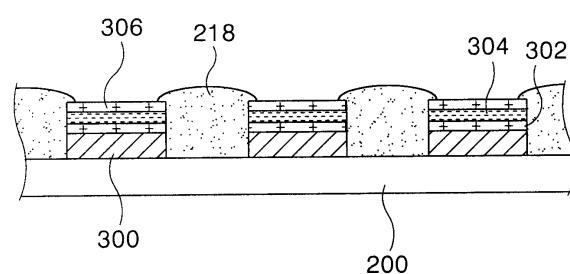
도면2c



도면2d



도면3



专利名称(译)	有机电致发光面板基板		
公开(公告)号	KR100696569B1	公开(公告)日	2007-03-20
申请号	KR1020050032064	申请日	2005-04-18
申请(专利权)人(译)	LG电子公司		
当前申请(专利权)人(译)	LG电子公司		
[标]发明人	BAE HYO DAE		
发明人	BAE, HYO DAE		
IPC分类号	H05B33/22 H05B33/10		
CPC分类号	H01L21/67282 H01L21/68 H01L21/76 H01L27/32 H01L51/0031 H01L51/0096 H01L51/56 H01L2251/306 H01L2251/308 H01L2924/12044		
代理人(译)	CHOI , KYU PAL BAE JUNG IL 赵熙妍		
其他公开文献	KR1020060109751A		
外部链接	Espacenet		

摘要(译)

提供有机电致发光面板基板以通过在线路的外边界处形成绝缘层来防止线路之间的短路。在有机电致发光面板基板(200)中，多个有机电致发光面板包括第一ITO(氧化铟锡)层和数据线连接单元，其中数据线连接至第一ITO层，并且数据线连接单元连接数据线彼此相连。由导电物质制成的多个划线键单元分别连接到数据线连接单元。并且，在数据线的外边界处形成绝缘层。

