



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H05B 33/22 (2006.01) H05B 33/10 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년12월19일 10-0659765 2006년12월13일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0083853 2005년09월08일 2005년09월08일	(65) 공개번호 (43) 공개일자
----------------------------------	---	------------------------

(73) 특허권자	삼성에스디아이 주식회사 경기 수원시 영통구 신동 575
(72) 발명자	임충열 경기 용인시 기흥읍 공세리 삼성SDI중앙연구소  유경진 경기 용인시 기흥읍 공세리 삼성SDI중앙연구소  전우식 경기 용인시 기흥읍 공세리 삼성SDI중앙연구소  권도현 경기 용인시 기흥읍 공세리 삼성SDI중앙연구소  강태욱 경기 용인시 기흥읍 공세리 삼성SDI중앙연구소
(74) 대리인	박상수

심사관 : 안준형

전체 청구항 수 : 총 16 항

(54) 유기전계발광표시장치 및 그 제조방법

(57) 요약

본 발명은 유기전계발광표시장치 및 그 제조방법에 관한 것으로, 본 발명은, 기관; 상기 기관 상에 위치하며 소오스 전극 및 드레인 전극을 구비하는 박막 트랜지스터; 상기 소오스 전극 및 드레인 전극을 포함한 기관 상에 위치하는 제 1 절연막; 상기 제 1 절연막 상에 위치하며 트렌치를 포함하는 제 2 절연막; 상기 트렌치 내에 위치하고 상기 제 1 절연막 및 제 2 절연막에 걸쳐 형성되며 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀; 상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되며 상기 트렌치 내에 위치하는 제 1 전극; 상기 제 1 전극 상에 위치하며 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막; 상기 개구부 내에 위치하며 적어도 유기발광층을 포함하는 유기막층; 및 상기 유기막층을 포함한 기관 전면 상에 위치한 제 2 전극;을 포함하는 유기전계발광표시장치를 제공한다.

대표도

도 2

## 특허청구의 범위

### 청구항 1.

기관;

상기 기관 상에 위치하며 소오스 전극 및 드레인 전극을 구비하는 박막 트랜지스터;

상기 소오스 전극 및 드레인 전극을 포함한 기관 상에 위치하는 제 1 절연막;

상기 제 1 절연막 상에 위치하며 트렌치를 포함하는 제 2 절연막;

상기 트렌치 내에 위치하고 상기 제 1 절연막 및 제 2 절연막에 걸쳐 형성되며 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀;

상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되며 상기 트렌치 내에 위치하는 제 1 전극;

상기 제 1 전극 상에 위치하며 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막;

상기 개구부 내에 위치하며 적어도 유기발광층을 포함하는 유기막층; 및

상기 유기막층을 포함한 기관 전면 상에 위치한 제 2 전극;을 포함하는 유기전계발광표시장치.

### 청구항 2.

제 1 항에 있어서,

상기 제 1 절연막은 무기막인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 3.

제 1 항에 있어서,

상기 제 2 절연막은 무기막인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 4.

제 1 항에 있어서,

상기 트렌치는 상기 제 1 절연막이 노출되지 않도록 제 2 절연막 내에 형성되며, 상기 트렌치의 깊이는 상기 제 1 전극 두께의 1/2 내지 3/2인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 5.

제 1 항에 있어서,

상기 화소정의막은,

무기막인 제 1 화소정의막; 및

상기 제 1 화소정의막 상에 위치하며, 유기막인 제 2 화소정의막;을 포함하는 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 6.

제 5 항에 있어서,

상기 제 2 화소정의막은 상기 비어홀 내부를 매립시키고, 상기 비어홀 주변 및 제 1 전극의 외곽 부분을 감싸도록 상기 제 1 화소정의막 상에 형성된 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 7.

제 5 항에 있어서,

상기 제 1 화소정의막의 두께는 500 내지 1000Å이며, 상기 제 2 화소정의막의 두께는 1000 내지 3000Å인 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 8.

제 2 항 또는 제 5 항에 있어서,

상기 유기막은 폴리이미드 또는 폴리아크릴로 형성된 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 9.

제 3 항 또는 제 6 항에 있어서,

상기 무기막은 실리콘 질화물 또는 실리콘 산화물로 형성된 것을 특징으로 하는 유기전계발광표시장치.

### 청구항 10.

기판을 제공하는 단계;

상기 기판 상에 소오스 전극 및 드레인 전극을 구비하는 박막 트랜지스터를 형성하는 단계;

상기 소오스 전극 및 드레인 전극을 포함한 기판 상에 제 1 절연막을 형성하는 단계;

상기 제 1 절연막 상에 제 2 절연막을 형성하는 단계;

제 1 절연막이 노출되지 않도록 상기 제 2 절연막을 식각하여 트렌치를 형성하는 단계;

상기 제 1 절연막 및 제 2 절연막을 식각하여, 상기 트렌치 내에 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀을 형성하는 단계;

상기 트렌치 내에 상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되도록 제 1 전극을 형성하는 단계;  
상기 제 1 전극 상에 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막을 형성하는 단계;  
상기 개구부 내에 적어도 유기발광층을 포함하는 유기막층을 형성하는 단계; 및  
상기 유기막층을 포함한 기판 전면 상에 제 2 전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법.

### 청구항 11.

제 10 항에 있어서,

상기 트렌치는 상기 제 1 전극 두께의 1/2 내지 3/2의 깊이로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 12.

제 10 항에 있어서,

상기 제 1 절연막은 유기막인 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 13.

제 10 항에 있어서,

상기 제 2 절연막은 무기막인 것을 특징으로 유기전계발광표시장치의 제조방법.

### 청구항 14.

제 10 항에 있어서,

상기 화소정의막을 형성하는 단계는,

상기 제 1 전극 상에 개구부를 포함하는 무기막인 제 1 화소정의막을 형성하는 단계; 및

상기 제 1 화소정의막 상에 유기막인 제 2 화소정의막을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 15.

제 14 항에 있어서,

상기 제 2 화소정의막은 상기 비어홀 내부를 매립시키고, 상기 비어홀 주변 및 제 1 전극의 외곽 부분을 감싸도록 상기 제 1 화소정의막 상에 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

### 청구항 16.

제 14 항에 있어서,

상기 제 1 화소정의막은 500 내지 1000Å의 두께로 형성하며, 상기 제 2 화소정의막은 1000 내지 3000Å의 두께로 형성하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광표시장치 및 그 제조방법에 관한 것으로, 보다 자세하게는 레이저 열전사법에 의한 유기막층 형성 시 전사효율을 극대화하며, 아웃개싱(outgassing)으로 인한 화소 축소 현상(pixel shrinkage)을 최소화할 수 있는 유기전계발광표시장치 및 그 제조방법에 관한 것이다.

평판표시소자(Flat Panel Display Device) 중에서 유기전계발광소자(Organic Electroluminescence Display Device)는 유기화합물을 전기적으로 여기시켜 발광하게 하는 자발광형 표시장치로서 LCD에서 사용되는 백라이트가 필요하지 않아 경량박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있으며, 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 나타낸다.

상기 유기전계발광소자는 애노드 전극과 캐소드 전극 사이에 유기발광층을 포함하고 있어 애노드 전극으로부터 공급받는 정공과 캐소드 전극으로부터 받은 전자가 유기발광층 내에서 결합하여 정공-전자쌍인 여기자(exciton)를 형성하고 다시 상기 여기자가 바닥상태로 돌아오면서 발생하는 에너지에 의해 발광하게 된다.

여기서, 유기발광층으로부터 발생된 광이 방출되는 방향에 따라 배면발광형과 전면발광형으로 나뉘어지는데, 화소 구동회로가 내장된 유기전계발광소자가 배면발광형인 경우는 화소 구동회로가 기판을 차지하는 넓은 면적으로 인하여 개구율에 심각한 제약을 받을 수 밖에 없다. 따라서, 개구율 향상을 위해 전면발광형 유기전계발광소자의 개념이 도입되게 되었다.

도 1은 종래의 전면발광형 유기전계발광소자의 구조를 나타내는 단면도이다.

도 1을 참조하면, 유리나 플라스틱으로 이루어진 기판(100) 상에 버퍼층(110)이 형성되며, 상기 버퍼층(110) 상에 소오스/드레인 영역(120a,120c) 및 채널 영역(120b)을 갖는 반도체층(120), 게이트 절연막(130) 및 게이트 전극(140)을 포함하는 박막 트랜지스터가 형성된다.

이어서, 상기 박막 트랜지스터를 포함하는 기판 전면 상에 층간절연막(150)이 형성된다. 그런 다음, 상기 층간절연막(150) 및 상기 게이트 절연막(130) 내에 상기 소오스/드레인 영역(120a,120c)의 일부를 노출시키는 콘택홀(155a,155b)이 형성된다.

다음으로, 상기 콘택홀(155a,155b)을 통해 상기 소오스/드레인 영역(120a,120c)과 전기적으로 연결되는 소오스 전극 및 드레인 전극(160a,160b)이 형성되며, 상기 소오스 전극 및 드레인 전극(160a,160b)을 포함하는 기판 전면 상에 평탄화막(170)이 형성된다.

상기 평탄화막(170) 내에 상기 드레인 전극(160a)의 일부를 노출시키는 비어홀(175)이 형성된다.

이어서, 상기 기판 전면 상에 상기 비어홀(175)을 통하여 상기 드레인 전극(160a)과 접하는 제 1 전극(180)이 형성된다. 상기 제 1 전극(180)은 하부층에 반사막을 포함하며, 투명 전극으로 형성된다.

다음으로, 상기 제 1 전극(180) 상에 화소정의막(190)이 형성된다. 상기 화소정의막은 유기물을 이용해서 약 0.5 내지 1 $\mu$ m의 두께로 적층되며, 상기 제 1 전극(180)을 노출시키는 개구부(200)를 포함하도록 패터닝된다.

상기 개구부(180) 내에 유기막층(미도시)이 형성된다. 상기 유기막층은 적어도 유기발광층을 포함하며 그 외에 정공주입층, 정공수송층, 전자수송층 및 전자주입층 중 어느 하나 이상의 층을 추가로 포함할 수 있다.

이어서, 상기 유기막층을 포함한 기판 전면 상에 제 2 전극(미도시)이 형성됨으로써, 유기전계발광표시장치의 제조가 완성된다.

상기 평탄화막은 전면발광형 유기전계발광표시장치의 경우 화소영역의 단차를 없애기 위한 것으로, 주로 폴리이미드 등의 유기물을 사용하여 형성한다.

이러한 평탄화막은 아웃개싱에 의하여 상기 유기막층을 손상시켜 화소 축소 현상(pixel shrinkage)을 발생시키는 문제점이 있으며, 또한 상기 유기물로 형성된 평탄화막은 봉지 기판과의 합착시 접착력이 떨어지므로 외부의 수분 및 산소가 유입되어 소자의 수명을 저하시키는 문제점을 가지고 있다.

한편, 종래의 유기전계발광표시장치에서는 상기 제 1 전극이 상기 평탄화막 상에 돌출된 구조로 형성되어 단차가 발생하므로, 후속하여 형성될 화소정의막은 상기 제 1 전극의 외곽부분을 감싸도록 두껍게 형성하여야 한다.

이때, 두껍게 형성된 화소정의막과 제 1 전극의 단차로 인하여 레이저 열전사법(laser induced thermal imaging, LITI)에 의한 유기막층의 형성시 전사효율이 나빠져 유기막층의 열화를 촉진시킬 수 있으며, 특히 상기 개구부의 에지 부분에 유기막층이 잘 전사되지 않고 끊어지게 형성됨으로써 오픈 불량 발생의 우려가 있다.

그러나, 전사 효율 향상을 위하여 약 2000Å 정도의 얇은 유기막으로 화소정의막을 형성하게 되면, 상기 제 1 전극의 개구부 상에 유기막층을 형성한 후 도너 기판의 전사층을 제거하는 과정에서 화소정의막이 같이 뜯겨나갈 수 있어 제 1 전극과 제 2 전극간의 쇼트가 발생할 우려가 있으며, 또한 화소정의막 적층시 균일도나 산포도가 고르지 못하다는 문제가 있다.

또한, 상기 문제점을 보완하기 위하여, 상기 화소정의막을 약 1000Å의 무기막으로 형성하는 경우 상기 무기물은 비어홀 내부를 충전하는 능력이 취약하며, 막의 두께를 증가시킬 경우 스트레스로 인하여 비어홀 주변 및 제 1 전극의 외곽 부분에서 크랙이 발생한다. 특히, 상기 무기물은 스텝 커버리지가 나쁘기 때문에 상기 평탄화막 상에 돌출되어 형성된 제 1 전극과 평탄화막의 단차로 인하여 제 1 전극의 외곽부분에서 크랙이 발생하여 제 1 전극과 제 2 전극 간에 쇼트가 발생할 우려가 크다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서 레이저 열전사법에 의한 유기막층 형성시 전사효율을 극대화하며, 아웃개싱으로 인한 화소 축소 현상을 최소화할 수 있는 유기전계발광표시장치 및 그 제조방법을 제공함에 그 목적이 있다.

### 발명의 구성

상기와 같은 목적을 달성하기 위하여, 본 발명은, 기판; 상기 기판 상에 위치하며 소오스 전극 및 드레인 전극을 구비하는 박막 트랜지스터; 상기 소오스 전극 및 드레인 전극을 포함한 기판 상에 위치하는 제 1 절연막; 상기 제 1 절연막 상에 위치하며 트렌치를 포함하는 제 2 절연막; 상기 트렌치 내에 위치하고 상기 제 1 절연막 및 제 2 절연막에 걸쳐 형성되며 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀; 상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되며 상기 트렌치 내에 위치하는 제 1 전극; 상기 제 1 전극 상에 위치하며 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막; 상기 개구부 내에 위치하며 적어도 유기발광층을 포함하는 유기막층; 및 상기 유기막층을 포함한 기판 전면 상에 위치한 제 2 전극;을 포함하는 유기전계발광표시장치를 제공한다.

또한, 본 발명은, 기판을 제공하는 단계; 상기 기판 상에 소오스 전극 및 드레인 전극을 구비하는 박막 트랜지스터를 형성하는 단계; 상기 소오스 전극 및 드레인 전극을 포함한 기판 상에 제 1 절연막을 형성하는 단계; 상기 제 1 절연막 상에 제 2 절연막을 형성하는 단계; 상기 제 2 절연막을 식각하여 트렌치를 형성하는 단계; 상기 제 1 절연막 및 제 2 절연막을 식각하여, 상기 트렌치 내에 상기 소오스 전극 또는 드레인 전극의 일부를 노출시키는 비어홀을 형성하는 단계; 상기 트렌치 내에 상기 비어홀을 통하여 상기 소오스 전극 또는 드레인 전극과 연결되도록 제 1 전극을 형성하는 단계; 상기 제 1 전극

상에 상기 제 1 전극을 노출시키는 개구부를 포함하는 화소정의막을 형성하는 단계; 상기 개구부 내에 적어도 유기발광층을 포함하는 유기막층을 형성하는 단계; 및 상기 유기막층을 포함한 기판 전면 상에 제 2 전극을 형성하는 단계;를 포함하는 유기전계발광표시장치의 제조방법을 제공하는 것을 다른 목적으로 한다.

(실시예)

이하, 첨부한 도면을 참조하여, 본 발명에 따른 유기전계발광표시장치 및 그 제조방법을 상세히 설명하도록 한다.

도 2는 본 발명에 따른 유기전계발광표시장치를 설명하기 위한 단면도이다.

도 2를 참조하면, 유리나 플라스틱으로 이루어진 기판(300) 상에 버퍼층(310)을 형성한다. 상기 버퍼층(310)은 상기 기판(300)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막 트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화막(SiO<sub>2</sub>), 실리콘 질화막(SiNx) 또는 실리콘 산화질화막(SiO<sub>x</sub>N<sub>y</sub>)의 물질을 사용하여 선택적으로 형성한다.

이어서, 상기 버퍼층(310) 상에 소오스/드레인 영역(320a, 320c) 및 채널 영역(320b)을 갖는 반도체층(320)을 형성한다. 상기 반도체층(320)은 상기 버퍼층(310) 상에 비정질 실리콘층을 형성한 후, ELA(Excimer Laser Annealing), SLS(Sequential Lateral Solidification), MIC(Metal Induced Crystallization) 또는 MILC(Metal Induced Lateral Crystallization)법을 사용하여 결정화하고 이를 패터닝한 다결정 실리콘층으로 형성하는 것이 바람직하다.

상기 반도체층(320)을 포함한 기판 전면 상에 게이트 절연막(330)을 형성한다. 상기 게이트 절연막(330)은 실리콘 산화막, 실리콘 질화막 또는 이들의 이중층으로 형성할 수 있다.

상기 반도체층(320)과 대응되는 게이트 절연막(330)의 소정 영역 상에 게이트 전극(340)을 형성한다. 상기 게이트 전극(340)은 알루미늄(Al), 알루미늄 합금(Al alloy), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy)으로 이루어진 군에서 선택되는 하나로 형성하는 것이 바람직하며, 몰리브덴-텅스텐 합금으로 형성하는 것이 더욱 바람직하다.

상기 게이트 전극(340)을 포함한 기판 전면 상에 층간절연막(350)을 형성한다. 상기 층간절연막(350)은 상기 게이트 전극(340)과 후속하여 형성될 소오스 전극 및 드레인 전극(360a, 360b)을 절연시키기 위한 것으로 실리콘 질화막 또는 실리콘 산화막으로 형성된다.

상기 층간절연막(350) 및 상기 게이트 절연막(340)을 식각하여 상기 소오스/드레인 영역(320a, 320b)의 일부를 노출시키는 콘택홀(355a, 355b)을 형성한다.

그런 다음, 상기 콘택홀(355a, 355b)을 통해 상기 소오스/드레인 영역(320a, 320b)과 전기적으로 연결되는 소오스 전극 및 드레인 전극(360a, 360b)을 형성한다. 상기 소오스 전극 및 드레인 전극(360a, 360b)은 배선 저항을 낮추기 위해 저저항 물질로 형성되어 있으며, 몰리브덴(Mo), 텅스텐(W), 텅스텐몰리브덴(MoW) 및 알루미늄(Al) 등과 같은 금속으로 형성한다.

상기 소오스 전극 및 드레인 전극(360a, 360b)을 포함하는 기판 전면 상에 제 1 절연막(370)을 형성한다. 상기 제 1 절연막(370)은 평탄화막이며, 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), SOG(spin on glass) 및 아크릴레이트(acrylate) 등의 물질을 사용하여 0.5 내지 1 $\mu$ m의 두께로 형성할 수 있다.

상기 제 1 절연막(370a) 상에 제 2 절연막(370b)을 형성한다. 상기 제 2 절연막(370b)은 실리콘 질화물 또는 실리콘 산화물과 같은 무기물을 사용하여 형성한다. 상기 제 2 절연막(370b)은 후속하여 형성될 트렌치(376)로 인하여 제 1 절연막(370a)이 노출되지 않도록 상기 트렌치(376)의 깊이보다는 두껍게 형성하는 것이 바람직하다.

여기서, 상기 제 1 절연막(370a) 상에 무기막인 제 2 절연막(370b)을 형성함으로써, 유기막인 제 1 절연막(370a)의 아웃개싱을 방지하여 화소 축소 현상을 방지할 수 있다.

또한 무기막인 제 2 절연막(370b)은 봉지기판과의 합착시 접착력이 강하기 때문에, 외부의 수분 및 산소의 침투를 효과적으로 방지할 수 있어 소자의 수명 저하를 막을 수 있다.

이어서, 제 2 절연막(370b)을 식각하여 상기 절연막(370) 내에 제 1 전극이 형성될 영역을 정의하는 트렌치(376)를 형성한다. 상기 트렌치(376)는 상기 제 2 절연막(370b)과 후속하여 형성될 제 1 전극(380)과의 단차를 줄이기 위하여 제 1 전극(380)의 두께와 동일한 깊이로 형성하는 것이 바람직하며, 적어도 제 1 전극(380) 두께의 1/2 내지 3/2의 깊이로 형성하도록 한다.

다음으로, 상기 제 1 절연막(370a) 및 제 2 절연막(370b)을 식각하여 상기 트렌치(376) 내에 상기 드레인 전극(360a)의 일부를 노출시키는 비어홀(375)을 형성한다.

그런 다음, 상기 트렌치(380) 내에 상기 비어홀(375)을 통하여 상기 드레인 전극(360a)과 연결되는 제 1 전극(380)을 형성한다.

상기 제 1 전극(380)은 하부층에 Al, Al-Nd, Ag와 같은 고반사율의 특성을 갖는 금속으로 이루어진 반사막을 포함하며, 상기 반사막 상에 500 내지 1500Å의 두께의 투명전극으로 형성한다.

여기서, 상기 트렌치(376) 내에 상기 제 1 전극(380)을 형성함으로써, 상기 제 2 절연막(370b)과 상기 제 1 전극(380) 간의 단차를 줄일 수 있으며, 이로써 후속하여 형성될 화소정의막을 보다 얇게 형성할 수 있는 장점이 있다.

이어서, 상기 제 1 전극(380) 상에 개구부(400)를 포함하는 화소정의막(390)을 형성한다.

여기서, 상기 화소정의막(390)은 무기막인 제 1 화소정의막(390a)과 유기막인 제 2 화소정의막(390b)을 포함하도록 형성할 수 있다,

이를 설명하면, 상기 제 1 전극 상에 실리콘 질화물 또는 실리콘 산화물과 같은 무기물을 사용해서 상기 제 1 전극(390) 상에 제 1 화소정의막(390a)을 형성한다. 상기 제 1 화소정의막(390a)은 후속하여 레이저 열전사법에 의해 형성될 유기막층의 전사효율을 높이기 위하여 얇게 형성하는 것이 좋으며, 바람직하게는 500 내지 1000Å의 두께로 형성한다.

그런 다음, 상기 제 1 화소정의막(390a)을 식각하여 상기 제 1 전극(390a)을 노출시키는 개구부(410)를 형성한다.

이어서, 상기 제 1 화소정의막(390a) 상에 상기 제 1 화소정의막(390a)을 덮도록 충전 능력이 뛰어난 아크릴계 수지, 또는 폴리이미드(polyimide)와 같은 유기물을 사용하여 제 2 화소정의막(390b)을 형성한다. 상기 제 2 화소정의막(390b)은 후속하여 레이저 열전사법에 의해 형성될 유기막층의 전사효율을 높이기 위하여 얇게 형성하는 것이 좋으며, 바람직하게는 1000 내지 3000Å의 두께로 형성한다.

그런 다음, 상기 제 2 화소정의막(390b)을 노광 및 현상하여 상기 개구부(400)에 형성된 상기 제 2 화소정의막(390b) 부분을 제거한다.

상기와 같이, 제 1 화소정의막(390a) 상에 제 2 화소정의막(390b)을 형성하게 되면, 무기막인 상기 제 1 화소정의막(390a)의 낮은 스텝 커버리지 특성으로 인하여 비어홀 주변 및 제 1 전극 외곽 부분에서 발생할 수 있는 크랙을 제 2 화소정의막(390b)으로 매립시킬 수 있다.

또한, 레이저 열전사법에 의한 유기막층 형성시, 제 2 화소정의막(390b)이 손상되더라도, 하부에 막 특성이 견고한 제 1 화소정의막(390a)이 존재하기 때문에 제 1 전극과 제 2 전극 간에 쇼트가 발생하는 것을 방지할 수 있다.

이어서, 상기 개구부(400) 내에 유기막층(미도시)이 형성된다. 상기 유기막층은 적어도 유기발광층을 포함하며 그 외에 정공주입층, 정공수송층, 전자수송층 및 전자주입층 중 어느 하나 이상의 층을 추가로 포함할 수 있다.

상기 유기막층은 레이저 열전사법에 의하여 형성하는 것이 바람직하며, 상기 레이저 열전사법에 의하여 상기 유기막층을 형성하는 경우, 화소정의막과 제 1 전극 간의 단차가 적어야 전사효율을 높일 수 있다.

이어서, 상기 유기막층을 포함한 기판 전면 상에 Mg, Ag, Al, Ca 및 이들의 합금 등을 이용하여 얇은 두께로 형성된 금속막과 ITO 또는 IZO와 같은 투명도전막으로 이루어진 제 2 전극(미도시)이 형성됨으로써, 유기전계발광표시장치의 제조가 완성된다.

상기와 같이, 본 발명은 유기막인 제 1 절연막(370a) 상에 무기막으로 제 2 절연막(370b)을 형성함으로써, 제 1 절연막의 아웃게싱을 방지하고 봉지기판과의 접착력을 증가시켜 소자의 수명이 저하되는 것을 방지할 수 있다.

또한, 본 발명은 제 1 전극(380)을 상기 제 2 절연막(370)의 트렌치(376) 내에 형성하여 상기 제 1 전극(380)과 상기 절연막(370) 간의 단차를 감소시킴으로써, 종래보다 얇은 두께의 화소정의막을 형성할 수 있다.

그리고, 본 발명은 먼저 제 1 전극(380) 상에 무기막인 제 1 화소정의막(390a)을 형성한 후에, 유기막인 제 2 화소정의막(390b)을 형성함으로써, 상기 제 1 화소정의막(390a)의 스텝 커버리지 불량으로 발생한 크랙들을 제 2 화소정의막(390b)으로 모두 매립시킬 수 있으며, 유기막층의 전사 후 도너 기관의 제거시 제 2 화소정의막(390b)이 손상되더라도 하부에 제 1 화소정의막(390a)이 존재하기 때문에 제 1 전극(380)과 제 2 전극 간에 쇼트가 발생하는 것을 막을 수 있다.

또한, 상기와 같이 형성한 전체 화소정의막(390)의 두께는 제 1 화소정의막(390a)이 500 내지 1000Å이며 제 2 화소정의막(390b)이 1000 내지 3000Å으로서 종래의 유기물을 사용한 화소정의막보다 얇은 두께로 화소정의막을 형성할 수 있게 되어, 후속하는 레이저 열전사법에 의한 유기막층의 형성시 전사효율을 극대화할 수 있다.

본 발명을 특정의 바람직한 실시예에 관련하여 도시하고 설명하였지만, 본 발명이 그에 한정되는 것이 아니고, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있을 것이다.

### 발명의 효과

상기와 같이, 본 발명은 아웃게싱에 의한 화소 축소 현상을 방지할 수 있음과 아울러, 외부의 산소 및 수분 유입을 최소화하여 소자의 수명저하를 방지할 수 있다.

또한, 본 발명은 레이저 열전사법에 의한 유기막층의 전사효율을 극대화하여 유기막층의 오픈 불량을 방지함으로써, 소자의 신뢰성을 향상시킬 수 있다.

### 도면의 간단한 설명

도 1은 종래의 유기전계발광표시장치를 나타낸 단면도.

도 2는 본 발명에 따른 유기전계발광표시장치를 나타낸 단면도.

\* 도면의 주요 부분에 대한 부호의 설명 \*

300: 기관 310: 버퍼층

320: 반도체층 330: 게이트 절연막

340: 게이트 전극 350: 층간절연막

355a, 355b: 콘택홀 360a, 360b: 소오스/드레인 전극

370a: 제 1 절연막 370b: 제 2 절연막

375: 비어홀 376: 트렌치

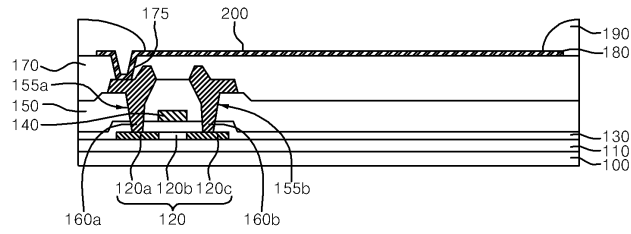
380: 제 1 전극 390: 화소정의막

390a: 제 1 화소정의막 390b: 제 2 화소정의막

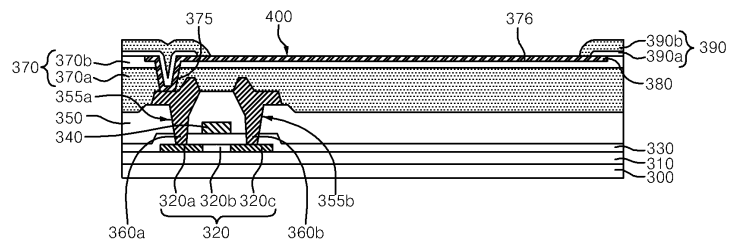
400: 개구부

도면

도면1



도면2



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	<a href="#">KR100659765B1</a>	公开(公告)日	2006-12-19
申请号	KR1020050083853	申请日	2005-09-08
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	IM CHOONG YOUL 임충열 YOO KYUNG JIN 유경진 JUN WOO SIK 전우식 KWON DO HYUN 권도현 KANG TAE WOOK 강태욱		
发明人	임충열 유경진 전우식 권도현 강태욱		
IPC分类号	H05B33/22 H05B33/10		
CPC分类号	H01L27/3258 H01L27/3246 H01L51/5203		
代理人(译)	PARK, 常树		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供一种有机电致发光显示装置及其制造方法，以通过最大化有机层的转移效率来防止有机层的开路误差，从而提高元件的可靠性。在有机电致发光显示装置中，放置在基板（300）顶部的薄膜晶体管包括源电极和漏电极（360a，360b）。第一绝缘层（370a）放置在包括源电极和漏电极（360a，360b）的基板（300）上。放置在第一绝缘层（370a）的顶部上的第二绝缘层（370b）包括沟槽。放置在沟槽中的通孔（375）形成在第一和第二绝缘层（370a，370b）上，并暴露出部分源极和漏极（360a，360b）。放置在沟槽中的第一电极（380）通过通孔（375）与源电极和漏电极（360a，360b）连接。放置在第一电极（380）顶部的像素限定层（390）包括暴露第一电极（380）的开口单元（400）。放置在开口单元中的有机层至少包括有机发光层。第二电极放置在包括有机层的基板（300）的正面上。

