

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) . Int. Cl.⁷
 G09G 3/30

(45) 공고일자 2005년08월31일
 (11) 등록번호 10-0510422
 (24) 등록일자 2005년08월19일

| | | | |
|-----------|-----------------|-----------|-----------------|
| (21) 출원번호 | 10-2003-0000988 | (65) 공개번호 | 10-2003-0060811 |
| (22) 출원일자 | 2003년01월08일 | (43) 공개일자 | 2003년07월16일 |

(30) 우선권주장 0200411.7 2002년01월09일 영국(GB)

(73) 특허권자 세이코 앱슨 가부시키가이샤
 일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자 카사이 도시유키
 일본국나가노肯스와시오와3-3-5 세이코 앱슨 가부시키가이샤내

탐시몬
 영국캠브리지시비40에프이밀튼로드캠브리지사이언스파크9에이캠브리
 지리서치래버러토리오브 앱슨내

(74) 대리인 문두현
 문기상

심사관 : 천대식

(54) 전자 회로, 전계 발광 디스플레이 장치, 전기 광학 장치, 전자 기기, 유기 전계 발광 화소로의 전류 공급을 제어하는 방법, 및 회로를 구동하는 방법

요약

프로그래밍 경로 및 리프로덕션 경로를 갖는 전자 회로로서, 상기 회로는 전류 구동 소자와, 상기 전류 구동 소자에 공급되는 전류의 제어용으로 동작하도록 배치된 상기 프로덕션 경로 중의 트랜지스터와, 상기 트랜지스터의 동작 전압을 축적하기 위해서 배치된 용량 소자와, 상기 용량 소자에 상기 동작 전압을 축적하도록 상기 프로덕션 경로 중에서 상기 트랜지스터에 별도로 배치된 추가의 트랜지스터와, 상기 프로그래밍 경로 및 상기 리프로덕션 경로를 제어하는 스위치 수단으로 한다.

대표도

도 3

색인어

전자 회로, 전자 기기, 유기 전계 발광 화소, 전계 발광 디스플레이 장치, 전기 광학 장치

명세서

도면의 간단한 설명

도 1은 2개의 트랜지스터를 이용한 종래의 유기 전계 발광 소자 화소 구동 회로를 나타낸 도면.

도 2는 먼저 발명된 전류 프로그램식 유기 전계 발광 소자 구동 회로를 나타낸 도면.

도 3은 본 발명의 제1 실시 형태에 의한 화소 구동 회로를 나타낸 도면.

도 4는 본 발명의 일실시 형태에 의한 화소 구동 회로의 프로그래밍 스테이지(stage) 중의 등가 회로를 나타낸 도면.

도 5는 본 발명의 일실시 형태에 의한 화소 구동 회로의 리프로덕션 스테이지 중의 등가 회로를 나타낸 도면.

도 6은 데이터 전류의 값 및 프로그래밍 스테이지의 동작 속도에 관한 것으로, 발명에 의한 일실시 형태의 화소 구동 회로와 도 2의 화소 구동 회로를 비교하여 도시한 도면.

도 7은 본 발명의 일실시 형태에 의한 유기 전계 발광 소자 및 화소 구동 회로를 디스플레이에 적용한 일례의 회로도.

도 8은 본 발명에 의한 화소 구동 회로의 다른 실시 형태를 나타낸 도면.

도 9는 본 발명에 의한 화소 구동 회로의 다른 실시 형태를 나타낸 도면.

도 10은 본 발명에 의한 유기 전계 발광 소자 장치에서의 화소 구동 회로의 실장 상태를 나타내는 모식적 단면도.

도 11은 본 발명에 의한 유기 전계 발광 디스플레이 패널의 개략 평면도.

도 12는 본 발명의 화소 구동 회로를 갖는 디스플레이 장치를 이용한 모바일 퍼스널 컴퓨터의 모식도.

도 13은 본 발명의 화소 구동 회로를 갖는 디스플레이 장치를 이용한 휴대 전화의 모식도.

도 14는 본 발명의 화소 구동 회로를 갖는 디스플레이 장치를 이용한 디지털 카메라의 모식도.

도 15는 본 발명의 구동 회로의 자기 RAM에 대한 응용을 나타낸 도면.

도 16은 본 발명의 구동 회로의 자기 저항 소자에 대한 응용을 나타낸 도면.

도 17은 본 발명의 구동 회로의 용량 센서 또는 전하 센서에 대한 응용을 나타낸 도면.

도 18은 본 발명의 구동 회로의 암시(暗視) 카메라에 대한 응용을 나타낸 도면.

도면의 주용 부분에 대한 부호의 설명

116 : 음극

115 : 양극

121 : 스위칭 박막 트랜지스터

122 : p채널형 전류 박막 트랜지스터

131 : 유기 전계 발광 디스플레이 소자

132 : 정공(正孔) 수송층

133 : 유기 전계 발광층

151 : 저항 또는 분리체(分離體)

200 ; 액티브 매트릭스형 유기 전계 발광 소자

210 : 박막 트랜지스터 주사 드라이버

220 : 플렉서블 TAB 테이프

1100 : 퍼스널 컴퓨터

1102 : 키보드

1104 : 본체

1106 : 디스플레이 유니트

1200 : 휴대 전화

1202 : 복수의 조작키

1204 : 스페커

1206 : 마이크

1300 : 스틸카메라

1302 : 케이스

1304 : 수광 유니트

1308 : 회로 기판

1312 : 비디오 신호 출력 단자

1314 : 데이터 통신용 입출력 단자

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 특히 전자 회로에 관한 것이다. 이 전자 회로의 1개의 특정적인 용도로서 유기 전계 발광 장치의 화소를 구동하기 위한 회로를 들 수 있다.

유기 전계 발광(OEL)소자는 애노드층과 캐소드층에 끼워진 발광 물질층을 구비하고 있다. 이 소자는 전기적으로는 다이오드와 같이 동작한다. 이 소자는 광학적으로는 순 바이어스 시에 발광하고, 순 바이어스 전류의 증가에 따라 그 발광 강도가 증가한다. 적어도 1개의 투명 전극층을 가지면서 투명 기판 상에 만들어 넣어진 유기 전계 발광 소자의 매트릭스를 이용하여 디스플레이 패널을 구축할 수 있다. 저온 폴리 실리콘 박막 트랜지스터(박막 트랜지스터)기술을 이용함으로써 이 패널 상에 전자 회로도 일체적으로 설치할 수 있다.

액티브 매트릭스형 유기 전계 발광 디스플레이용의 기본적인 아날로그 구동 방식에서는 원리적으로 1화소에 따라 적어도 2개의 트랜지스터가 필요하다(도 1). T1은 화소를 선택하고, T2는 데이터 전압 신호를, 유기 전계 발광 소자(OELD)를 지정 휘도로 발광시키기 위한 구동 전류로 변환한다. 상기 데이터 신호는 화소가 선택되어 있지 않은 때에는 축적 용량 소자(storage capacitor)Cstorage에 보존된다. 각 도면에는 P채널형 박막 트랜지스터가 도시되어 있지만, N채널형 박막 트랜지스터를 이용한 회로에도 동일한 원리를 적용할 수 있다.

그런데, 본 발명자들은 도 2에 나타낸 화소 구동 회로(전자 회로)를 발명했다. 트랜지스터 T2는 유기 전계 발광 소자(OELD)로의 구동 전류를 공급하는 아날로그 전류 콘트롤러로서 동작한다. 그리고, 축적 용량 소자(스토리지 커패시터)C1은 트랜지스터 T2의 게이트와 소스 사이에 접속되어 있다. 도 2의 회로에 있어서, 트랜지스터 T2의 드레인은 트랜지스터 T3의 소스 드레인 경로를 통하여 트랜지스터 T1의 소스에 접속되어 있다. 트랜지스터 T1의 소스는 트랜지스터 T2의 게이트에 접속되고, 트랜지스터 T1과 T3의 게이트는 서로 접속되어 있다. T1과 T3의 게이트에는 프로그래밍 전압 Vp가 인가된다. 프로그래밍 스테이지 중 오프로 되는 트랜지스터 T4는 T2의 드레인과 T3의 소스를 유기 전계 발광 소자(OELD)에 접속하고 있다. 프로그래밍 스테이지 중 트랜지스터 T1은 트랜지스터 T2를 접지 또는 기준 전압에 접속된 전류 싱크에 접속한다. 이 스테이지에서는, 트랜지스터 T2를 통하여 유기 전계 발광 소자에 흐르는 전류는 제로이다.

도 2의 회로는 프로그래밍 스테이지 중, T4가 오프로, T1 및 T3이 온 상태로 동작한다. 온 상태의 T3은 T2를 다이오드로서 동작시키는 효과를 가진다. 그리고, T1은 이 다이오드를 데이터 전류 싱크와 접속한다. 그 결과, 용량 소자 C1은 축전(전하의 축적)한다(또는, 이전 단계 중에 축적된 전압에 의존하여 방전한다). 용량 소자 C1은 트랜지스터 T2의 게이트 소스간 전압에 따라 축전하고, 그 결과, 리프로덕션 스테이지 중에 유기 전계 발광 소자로의 전류 공급을 제어하는 것이 되는 전압(VGS2, 데이터 전류 IDAT에 대응)을 축적한다. 프로그래밍 스테이지의 종료시에, T1 및 T3은 오프가 된다. 이 프레임의 나머지의 기간(즉, 리프로덕션 스테이지)를 위해서 전압 VGS2가 C1에 축적된다.

C1이 축전되어 T3이 오프된 후, T3의 오프 저항은 이 프레임이 나머지 기간중 C1에 인가된 전압에 영향을 줄 수 있기 때문에, T3의 오프 저항이 중요해진다. 그 때문에, T3의 게이트 소스간 용량은 C1과 비교하여 작은 것이 바람직하다.

리프로덕션 전압 VR은 트랜지스터 T4의 게이트에 인가된다. 도 2의 회로에 있어서, 리프로덕션 스테이지의 개시시에는 T4는 온이고, T1 및 T3은 오프인 채로 있다. 그 결과, T2는 C1에 의해 바이어스된 VGS2에 의해 전류원으로서 동작하여 전류를 유기 전계 발광 소자에 공급한다. 리프로덕션 스테이지의 종료시에는, T4는 오프로 되고, T1 및 T3은 오프인 채로 머문다. 이에 의해 1개의 사이클이 종료된다. 이 구동 파형은 도 2에 도시되어 있다.

도 2에 나타낸 회로에 의하면, 프로그래밍 스테이지 중인지는, 전류 제어 트랜지스터에 의한 전류 구동 소자로의 전류 공급은 없다는 것에서 알 수 있다. 본 발명의 전계 발광 장치에서는 이 전계 발광 장치에 의해서 표시되는 화상의 품질을 손상시키는 일 없이 화소 구동 회로를 실현 할 수 있다. 본 발명에서는, 프로그래밍 전류의 경로와 리프로덕션 전류의 경로를 나눌 수 있다. 이에 의해 많은 효과를 얻을 수 있다. 예를 들면, 프로그래밍 스테이지에서, 유기 전계 발광 소자를 통과하는 전류가 없다면 프로그래밍 스테이지를 보다 고속으로 동작시킬 수 있다. 왜냐하면, 이러한 구성에서는 유기 전계 발광 소자의 기생용량(parasitic capacitance)에 의해 일어나는 저속화를 방지할 수 있기 때문이다.

도 2의 회로는 효과적이지만, 여전히, 저소비 전력화할 필요가 있다. 이 때문에, 최근 유기 전계 발광 소자의 재료의 개량에 의해 작은 전류로도 구동할 수 있도록 되어 왔다.

발명이 이루고자 하는 기술적 과제

그렇지만, 특히, 저계조를 표현할 때에는, 프로그래밍 스테이지에서 데이터 전류 IDAT를 매우 작게 할 필요가 있어, 축적 용량 소자 C1로의 축전 속도가 지연된다는 문제가 생겨 왔다. 또한, 작은 데이터 전류 IDAT로 프로그래밍 하면, 축적 용량 소자 C1이나 데이터선의 제조의 편차에 의해 축적 용량 소자 C1로의 축전 속도나 축적되는 전하량에 큰 영향이 미치게 된다.

발명의 구성 및 작용

본 발명의 제1 양태에 의하면, 프로그래밍 경로 및 리프로덕션 경로를 갖는 전자 회로로서, 상기 회로는 전류 구동 소자와, 상기 전류 구동 소자에 공급되는 전류의 제어용으로 동작하도록 배치된 상기 프로덕션 경로 중의 트랜지스터와, 상기

트랜지스터의 동작 전압을 축적하기 위해서 배치된 용량 소자와, 상기 용량 소자에 상기 동작 전압을 축적하도록 상기 프로덕션 경로 중에서 상기 트랜지스터에 병렬로 배치된 추가의 트랜지스터와, 상기 프로그래밍 경로 및 상기 리프로덕션 경로를 제어하는 스위치 수단을 구비한 것으로 하는 전자 회로가 제공된다.

본 발명의 제2 양태에 의하면, EL(전계 발광) 장치의 화소를 구동하기 위한 전자 회로로서, 상기 화소는 전계 발광 소자를 갖고, 상기 회로는, 상기 전계 발광 소자에 공급되는 전류의 제어용으로 동작하도록 배치된 트랜지스터와, 프로그래밍 스테이지 중에 상기 트랜지스터의 동작 전압을 축적하기 위해서 배치된 용량 소자와, 상기 용량 소자에 상기 동작 전압을 축적하도록 상기 트랜지스터에 병렬로 배치된 추가의 트랜지스터와, 상기 프로그래밍 스테이지 중의 동작시에 상기 트랜지스터 및 상기 추가 트랜지스터를 통과하는 전류 경로를 생성시키는 제1 스위치 수단과, 리프로덕션 스테이지 중의 동작시에 상기 트랜지스터 및 상기 전계 발광 소자를 통과하는 전류 경로를 생성시키는 제2 스위치 수단을 갖는 것으로 하는 전자 회로가 제공된다.

본 발명의 제3 양태에 의하면, 전계 발광 장치의 화소를 구동하기 위한 전자 회로로서, 상기 화소는 전계 발광 소자를 갖고, 상기 회로는, 상기 전계 발광 소자에 공급되는 전류의 제어용으로 동작하도록 배치된 트랜지스터와, 프로그래밍 스테이지 중에 상기 트랜지스터의 동작 전압을 축적하기 위해서 배치된 용량 소자와, 상기 용량 소자에 상기 동작 전압을 축적하도록 상기 트랜지스터에 병렬로 접속된 추가의 트랜지스터와, 상기 프로그래밍 스테이지 중의 동작시에 상기 트랜지스터 및 상기 추가 트랜지스터를 통과하는 전류 경로를 생성시키는 제1 스위치 수단과, 리프로덕션 스테이지 중의 동작시에 상기 트랜지스터 및 상기 전계 발광 소자를 통과하는 전류 경로를 생성시키는 제2 스위치 수단과, 전류 싱크를 갖고, 상기 제1 스위치 수단은 상기 프로그래밍 스테이지 중의 상기 전류 경로가 상기 트랜지스터 및 상기 추가 트랜지스터를 통하여 상기 전류 싱크와 통하여 배치되어 있는 것으로 하는 전자 회로가 제공된다.

본 발명의 제4 양태에 의하면, 전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속되는 동시에 서로 병렬로 배치된 복수의 트랜지스터와, 상기 전류 구동 소자와 직렬로 배치된 구동 트랜지스터를 구비한 전자 회로로서, 상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 트랜지스터 및 상기 추가 트랜지스터를 통과하는 전류 경로를 생성시키는 제1 스위치 수단과, 전류 싱크를 갖고, 상기 스위치 수단은 상기 프로그래밍 경로에서 상기 복수의 트랜지스터를 통하여 상기 전류 싱크와 통하여 배치되어 있는 것으로 하는 전자 회로가 제공된다.

본 발명의 제5 양태에 의하면, 전계 발광 장치의 화소를 구동하기 위한 전자 회로로서, 상기 화소는 전계 발광 소자를 갖고, 상기 회로는, 전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속된 복수의 트랜지스터와, 상기 전류 구동 소자와 직렬로 배치된 구동 트랜지스터를 구비하고, 상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 복수의 트랜지스터를 포함하는 전류 경로에 흐르는 전류량에 기초하여 상기 용량 소자에 축적된 전하량에 따른 전류를 상기 구동 트랜지스터(T4)를 통하여 상기 전류 구동 소자에 공급하는 것으로서, 상기 복수의 트랜지스터를 통과하는 프로그래밍 경로를 생성시키는 스위치 수단과, 전류 싱크를 갖고, 상기 스위치 수단은 상기 프로그래밍 경로에서 상기 복수의 트랜지스터를 통하여 상기 전류 싱크와 통하여 배치되어 있는 것으로 하는 전자 회로가 제공된다.

본 발명이 제6 양태에 의하면, 전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속되는 동시에 서로 병렬로 배치된 복수의 트랜지스터와, 상기 전류 구동 소자와 직렬로 배치된 구동 트랜지스터를 구비한 전자 회로로서, 상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 복수의 트랜지스터를 포함하는 전류 경로에 흐르는 전류량에 기초하여 상기 용량 소자에 축적된 전하량에 따른 전류를 상기 복수의 트랜지스터 중 적어도 한개를 통하여 상기 전류 구동 소자에 공급하는 것으로 하는 전자 회로가 제공된다.

본 발명의 제7 양태에 의하면, 전계 발광 장치의 화소를 구동하기 위한 전자 회로로서, 상기 화소는 전계 발광 소자를 갖고, 상기 회로는, 전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 프로그래밍 스테이지 중에 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속된 복수의 트랜지스터를 구비하고, 상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 복수의 트랜지스터를 포함하는 전류 경로에 흐르는 전류량에 기초하여 상기 용량 소자에 축적된 전하량에 따른 전류를 상기 구동 트랜지스터를 통하여 상기 전류 구동 소자에 공급하는 것으로서, 상기 프로그래밍 스테이지 중의 동작시에 상기 복수의 트랜지스터를 통과하는 전류 경로를 생성시키는 제1 스위치 수단과, 리프로덕션 스테이지 중의 동작시에 상기 복수의 트랜지스터의 적어도 한개 및 상기 전계 발광 소자를 통과하는 전류 경로를 생성시키는 제2 스위치 수단을 갖는 것으로 하는 전자 회로가 제공된다.

본 발명의 제8 양태에 의하면, 상기 전자 회로를 1개 또는 2개 이상 구비한 전계 발광 디스플레이 장치가 제공된다.

본 발명의 제9 양태에 의하면, 상기 전계 발광 디스플레이 장치를 이용한 전자 기기가 제공된다.

본 발명의 제10 양태에 의하면, 전계 발광 소자로의 전류 공급을 제어하는 방법으로서, 복수의 부(副) 전류 경로를 포함하는 프로그래밍 경로를 제공하는 스텝과, 상기 전계 발광 소자를 통과하는 리프로덕션 경로를 제공하는 스텝을 갖는 방법이 제공된다.

본 발명의 제11 양태에 의하면, 전계 발광 소자로의 전류 공급을 제어하는 방법으로서, 전류 싱크와 접속된 복수의 부(副) 전류 경로를 포함하는 프로그래밍 경로를 제공하는 스텝과, 상기 전계 발광 소자를 통과하는 리프로덕션 경로를 제공하는 스텝을 갖는 방법이 제공된다.

본 발명에 의하면, 데이터 전류를 크게 할 수 있기 때문에 프로그래밍 동작의 대폭적인 고속화가 도모된다.

본 발명의 실시 형태에 대해서, 또한 실례에 따라서, 첨부의 도면을 참조하면서 설명한다. 이들은 어디까지나 예시에 지나지 않는다. 본 실시 형태에서는 상술한 도 2에 나타낸 회로에 대하여, 구성, 동작 및 작용 효과에 관하여 공통되는 부분은 이미 기술한 대로이기 때문에 상이한 부분을 중심으로 설명한다.

본 실시 형태의 회로에서는, 도 3에 나타낸 바와 같이, 우선, 상술한 도 2에 나타낸 회로에 추가하여, 추가의 트랜지스터 T5 및 추가의 스위칭 트랜지스터 T6을 가진다. 이들 T5 및 T6은 P형 트랜지스터이다.

이 추가의 스위칭 트랜지스터 T6의 소스는 축적 용량 소자(스토리지 커패시터) C1에 접속되고, 그 드레인은 P형 트랜지스터 T1의 소스에 접속되어 있다. 이 추가의 스위칭 트랜지스터 T6과 T1과 P형 트랜지스터 T3의 게이트는 서로 접속되어 있다. 이들 T1, T3 및 T6의 게이트에는 프로그래밍 전압 Vp가 인가된다. T1은 T6의 드레인-소스를 경유하여 C1에 접속되어 있다.

추가의 트랜지스터 T5의 소스는 VDD에 접속되어 있고, 그 게이트는 축적 용량 소자(스토리지 커패시터) C1에 접속되고, 트랜지스터 T2의 게이트와 같은 구동 전압 신호가 인가된다. T5의 드레인은 트랜지스터 T1, T3, 및 T6의 공통 접속 개소에 접속되어 있다. 즉, 축적 용량 소자(스토리지 커패시터) C1은 이 추가의 트랜지스터 T5의 게이트 및 소스의 사이에도 접속되어 있다.

도 3의 회로에서 트랜지스터 T1, T3, 및 T6의 게이트에는 프로그래밍 전압 Vp가 인가된다. 프로그래밍 스테이지 중 오프로 되는 P형 트랜지스터 T4는 P형 트랜지스터 T2의 드레인과 T3의 소스를 유기 전계 발광 소자(OELD)에 접속하고 있다. 프로그래밍 스테이지 중, 트랜지스터 T1은 트랜지스터 T2, T5를 접지 또는 기준 전압에 접속된 전류 싱크에 접속한다.

도 3의 회로는 프로그래밍 스테이지 중, T4가 오프로, T1, T3 및 T6이 온 상태로 동작한다. 온의 상태의 T3 및 T6은 T2 및 T5를 다이오드로서 동작시키는 효과를 가진다. 그리고, T1은 이들 다이오드 T2 및 T5를 데이터 전류 싱크와 접속시킨다. 그 결과, 용량 소자 C1은 축전(진하의 축적)한다(또는, 이전 단계 중에 축적된 전압에 의존하여 방전한다). 용량 소자 C1은 트랜지스터 T2 및 T5의 게이트 소스간 전압에 따라 축전하고, 그 결과, 리프로덕션 스테이지 중에 유기 전계 발광 소자로의 전류 공급을 제어하는 것이 되는 전압(VGS2, 데이터 전류 IDAT에 대응)을 축적한다. 여기서, 데이터 전류 IDAT는 데이터선으로부터 출력되는 데이터 신호이다. 프로그래밍 스테이지의 종료시에, T1, T3 및 T6은 오프로 된다. 이 프레임의 나머지의 기간, 즉, 리프로덕션 스테이지를 위해서, 전압 VGS2가 C1에 축적된다.

보다 구체적으로는, 프로그래밍 스테이지 중에서의 도 3의 회로는, 도 4에 나타낸 회로와 마찬가지로 동작한다. 즉, 도 4에서 다이오드로서 동작하는 두개의 트랜지스터 T2, T5를 포함하는 두개의 부(副) 전류 경로로 이루어지는 프로그래밍 경로가 생기는 것이 된다.

리프로덕션 전압 VR은 트랜지스터 T4의 게이트에 인가된다. 도 3의 회로에서 리프로덕션 스테이지의 개시 시에는, T4는 온이고, T1, T3 및 T6은 오프인 채로 있다. 그 결과, 도 5에 나타낸 바와 같은 리프로덕션 경로가 생기고, T2는 C1에 의해 바이어스된 VGS2에 의해 전류원으로서 동작하고, 전류를 유기 전계 발광 소자에 공급한다. 리프로덕션 스테이지의 종료시에는, T4는 오프로 되고, T1, T3 및 T6은 오프인 채로 머문다. 이에 의해 1개의 사이클이 종료된다. 이 구동 과정은 도 3에 도시되어 있다.

상술한 바와 같이, 프로그래밍 스테이지 중, 도 4에 나타낸 바와 같이, 다이오드로서 동작하는 2개의 트랜지스터 T2 또는 T5를 포함하는 두개의 부(副) 전류 경로가 생긴다. 따라서, 예를 들면, T2와 T5의 전류 공급 능력의 비를 1:9로 설정하면,

도 6에 나타낸 바와 같이, 프로덕션 스테이지에서 전계 발광 소자에 공급되는 전류 IOEL이 동일하게 100[nA]인 경우, 데이터 전류 IDAT가 100[nA]가 되는 도 2에 나타낸 회로에 비해서, 본 실시 형태에서는, 그 10배인 1[μA]로 크게 할 수 있다. 그 결과, 도 6에 나타낸 바와 같이, 데이터 전류 IDAT를 흘리는 프로그래밍 스테이지의 기간(프로그래밍 타임)을, 도 2에 나타낸 회로의 100[μS]에 대하여, 40[μS]로 극히 단축시킬 수 있다. 이 때문에, 프로그래밍 동작의 대폭적인 고속화가 도모된다. 도 6에 도시된 비교는 어디까지나 일례이다.

유기 전계 발광 소자 장치에서, 도 3의 구동 회로를 실장할 때의 일례를 도 7에 나타낸다. 도 7의 회로에서는 공통의 전류 싱크에 대하여 다수의 회로 블록(10)이 접속된다.

그 이외의 실시 형태로서의 회로예를 도 8 및 도 9에 나타낸다. 도 8의 회로에서는, 프로그래밍 스테이지 중에서 트랜지스터 T1, T6이 온이 되어, 다이오드로서 동작하는 두개의 트랜지스터 T2 또는 T5를 포함하는 두개의 부(剖) 전류 경로가 생기게 된다. 그리고, 리프로덕션 스테이지의 개시 시에는, T4는 온이고, T1, T6은 오프인 채로 있다. 그 결과, 도 8에 나타낸 바와 같이, T4는 C1에 의해 바이어스된 VGS2에 의해 전류원으로서 동작하고, 전류를 유기 전계 발광 소자에 공급한다. 리프로덕션 스테이지의 종료시에는, T4는 오프로 되고, T1, T6은 오프인 채로 머문다. 이에 의해 1개의 사이클이 종료된다. 이 구동 과정은 도 8에 도시되어 있다. 이 도 8의 실시 형태에서도, 상술한 도 3의 회로와 마찬가지로, 데이터 전류 IDAT를 크게 할 수 있어 프로그래밍 동작의 대폭적인 고속화가 도모된다. 여기서 예를 들면, T2, T4, T5를 동일한 특성의 트랜지스터로 구성하면, 각 트랜지스터의 특성이 용이하게 일치되고, 또한, IDAT : IOEL = 2 : 1의 상태를 실현할 수 있다.

도 9의 회로에서는, 프로그래밍 스테이지 중에서, 트랜지스터 T1, T3, 및 T6이 온으로 되고, 다이오드로서 동작하는 두개의 트랜지스터 T2 또는 T5를 각각 포함하는 두개의 부(剖) 전류 경로가 생기게 된다. 그리고, 리프로덕션 스테이지의 개시 시에는, T4는 온이고, T1, T3 및 T6은 오프인 채로 있다. 그 결과, 도 9에 나타낸 바와 같이, T4는 C1에 의해 바이어스된 VGS2에 의해 전류원으로서 동작하여, 전류를 유기 전계 발광 소자에 공급한다. 리프로덕션 스테이지의 종료시에는, T4는 오프로 되고, T1, T3 및 T6은 오프인 채로 머문다. 이에 의해 1개의 사이클이 종료된다. 이 구동 과정은 도 9에 도시되어 있다. 이 도 9의 실시 형태에서도, 상술한 도 3의 회로와 마찬가지로, 데이터 전류 IDAT를 크게 할 수 있고, 프로그래밍 동작의 대폭적인 고속화가 도모된다. 여기서 예를 들면, T2, T5를 동일한 특성의 트랜지스터로 구성하면, 각 트랜지스터의 특성이 용이하게 일치되고, 또한, IDAT : IOEL = 2 : 1의 상태를 실현할 수 있다.

도 10은 임의의 유기 전계 발광 소자 장치의 모식적 단면도이다. 도 10에서, 부호 132는 정공(正孔) 수송층을 나타내고, 부호 133은 유기 전계 발광층을 나타내고, 부호 151은 절연막 등으로 형성되는 저항 또는 분리체(分離體)를 나타낸다. 스위칭 박막 트랜지스터(121) 및 p채널형의 전류 박막 트랜지스터(current thin film transistor)(122)에는, 예를 들면 공지의 박막 트랜지스터 액정 디스플레이 장치 등에 이용되는 것과 같은, 톱 게이트 구조(top-gate structure)나 최고 온도가 섭씨 600도 이하인 제조 방법 등의 저온 폴리 실리콘 박막 트랜지스터에 통상 이용되는 구조 및 방법을 채용한다. 그러나, 기타의 구조나 방법 등도 이용 가능하다.

유기 전계 발광 디스플레이 소자(131)는, 알루미늄제인 어느 음극(116), ITO 제 양극(115), 정공 수송층(132), 및 유기 전계 발광층(133)으로 구성된다.

정공 수송층(132) 및 유기 전계 발광층은 저항(151)을 화소간의 분리 구조로서 이용하면서, 잉크젯법이나 마스크 증착법 등에 의해 형성될 수 있다. ITO 제의 대향하는 양극(115)은 스퍼터링에 의해 형성될 수 있다. 그러나, 이들의 구성 요소 모두를 형성하기 위해서, 그 이외의 방법을 이용할 수도 있다. 예를 들면, 발광층과 음극 사이에 전자 수송층도 배치할 수 있다.

본 발명을 이용한 디스플레이 패널 전체의 전형적인 레이아웃을 도 11에 모식적으로 나타낸다. 이 패널은 아날로그 전류 프로그램식 화소를 갖는 액티브 매트릭스형 유기 전계 발광 소자(200), 레벨 시프터를 갖는 일체화된 박막 트랜지스터 주사 드라이버(210), 플렉서블 TAB 테이프(220), 및 일체화된 RAM/콘트롤러(integrated RAM/controller)부착 외부 아날로그 드라이버(LSI230)로 구성된다. 물론 이것은 본 발명을 이용하여 실현 가능한 패널 구성의 일례에 지나지 않는다.

유기 전계 발광 디스플레이 장치의 구조는 상기의 것에 한정되는 것이 아니다. 기타의 구조도 적용 가능하다.

도 3 내지 도 11에 나타낸 회로는 박막 트랜지스터(박막 트랜지스터)기술을 이용하여 실현하는 것이 바람직하고, 가장 바람직하게는 폴리 실리콘 박막 트랜지스터이다.

본 발명은 휴대 전화, 컴퓨터, CD 플레이어, DVD 플레이어 등의 소형의 휴대 전자 기기에 대해서 특히 유효하다. 물론 이들에 한정하는 것도 아니다.

상술한 유기 전계 발광 디스플레이 장치를 이용한 전자 기기에 대해서 이하에 설명한다.

<1 : 모바일 컴퓨터>

상술한 실시 형태 중 하나에 의한 디스플레이 장치를 적용한 모바일 퍼스널 컴퓨터의 예에 대해서 다음에 설명한다.

도 12는 이 퍼스널 컴퓨터의 구성을 나타내는 등각 투영도이다. 도면 중에서, 퍼스널 컴퓨터(1100)는 키보드(1102)를 포함하는 본체(1104), 및 디스플레이 유니트(1106)를 구비한다. 이 디스플레이 유니트(1106)는 본 발명에 의해 제조된 디스플레이 패널을 이용하여 상술한 형태로 실현되고 있다.

<2 : 휴대 전화>

다음에, 휴대 전화의 디스플레이 부분에 본 발명의 디스플레이 장치를 적용한 예에 대해서 설명한다. 도 13은 이 휴대 전화의 구성을 표현하는 등각 투영도이다. 도면 중에서, 휴대 전화(1200)는 복수의 조작키(1202), 스피커(1204), 마이크(1206), 및 디스플레이 패널(100)을 구비한다. 이 디스플레이 패널(100)은 본 발명에 의해 제조된 디스플레이 패널을 이용하여 상술한 형태로 실현되고 있다.

<3 : 디지털 스틸카메라>

다음에, 유기 전계 발광 디스플레이 장치를 파인더로서 이용한 디지털 스틸카메라에 대해서 설명한다. 도 14는 이 디지털 스틸카메라의 구성 및 외부 장치로의 접속의 개요를 나타내는 등각 투영도이다.

통상의 카메라는 피사체의 광학 화상을 필름에 감광시키지만, 디지털 스틸카메라(1300)는, 예를 들면, 전하 결합 소자(CCD)를 이용하여 광전 변환에 의해, 피사체의 광학 화상으로부터 화상 신호를 생성한다. 이 디지털 스틸카메라(1300)는 케이스(1302)의 후면에, CCD로부터의 화상 신호에 기초하여 표시를 행하는 유기 전계 발광 소자(100)를 구비한다. 그 때문에, 이 디스플레이 패널(100)은 피사체를 표시하는 파인더로서 기능을 한다. 광학 렌즈 및 CCD를 갖는 수광 유니트(photo acceptance unit)(1304)가 케이스(1302)의 전면(前面)(도면의 후방)에 구비되어 있다.

촬영자가 유기 전계 발광 소자 패널(100)에 표시된 피사체 화상을 결정하고, 셔터를 개방하면 CCD로부터의 화상 신호가 전송되어, 회로 기판(1308) 내의 메모리에 보존된다. 이 디지털 스틸 카메라(1300)에서는, 케이스(1302)의 측면에 비디오 신호 출력 단자(1312) 및 데이터 통신용 입출력 단자(1314)가 설치되어 있다. 도면에 나타낸 바와 같이, 필요에 따라서 TV모니터(1430) 및 퍼스널 컴퓨터(1440)를 각각 비디오 신호 단자(1312) 및 입출력 단자(1314)에 접속한다. 소정의 조작에 의해 회로 기판(1308)의 메모리에 보존된 화상 신호가, TV모니터(1430) 및 퍼스널 컴퓨터(1440)로 출력된다.

도 12에 나타낸 퍼스널 컴퓨터, 도 13의 휴대 전화, 및 도 14의 디지털 스틸카메라 이외의 전자 기기의 예로서는, 유기 전계 발광 소자 TV 세트, 뷰파인더식 및 모니터링식의 비디오테이프 녹화기, 카 내비게이션 시스템, 무선호출기, 전자 노트, 계산기, 워드 프로세서, 워크스테이션, TV전화, POS 시스템 단말, 및 터치 패널 부착 디바이스 등을 들 수 있다. 물론, 상술한 유기 전계 발광 장치는 이들의 전자 기기의 디스플레이 부분에 적용 가능하다.

본 발명의 구동 회로는 디스플레이 유니트의 화소 내에 배치될 뿐만 아니라, 디스플레이 유니트의 외부에 배치될 수도 있다.

상술한 설명에서는, 본 발명의 구동 회로는 각종 디스플레이 장치를 예로서 설명했다. 본 발명의 구동 회로의 용도는 디스플레이 장치에 그치지 않고, 예를 들면, 자기 저항 RAM, 용량 센서(capacitance sensor), 전하 센서(charge sensor), DNA 센서, 암시 카메라, 및 기타 많은 장치 등도 포함된다.

도 15는 본 발명의 구동 회로의 자기 RAM에 대한 응용을 나타내고 있다. 도 15에서는 자기 헤드를 부호 MH로 나타내고 있다.

도 16은 본 발명의 구동 회로의 자기 저항 소자에 대한 응용을 나타내고 있다. 도 16에서는 자기 헤드를 부호 MH로 자기 레지스터를 부호 MR로 나타내고 있다.

도 17은 본 발명의 구동 회로의 용량 센서, 또는 전하 센서에 대한 응용을 나타내고 있다. 도 17에서는 센스 용량 소자 (sense capacitor)를 부호 Csense로 나타내고 있다. 도 17의 회로는 지문 센서나 DNA 등 그외 다른 용도에도 응용 가능하다.

도 18은 본 발명의 구동 회로의 암시 카메라에 대한 응용을 나타내고 있다. 도 18에서는 광 전도체를 부호 R로 나타내고 있다.

상술한 특정된 설명에서 나타낸 실시 형태에서는 각 트랜지스터는 p채널형 트랜지스터로서 나타냈다. 이것은 본 발명의 한정적 요소가 아니다. 예를 들면, 구동 트랜지스터를 p채널형으로 한 것 이외에 n채널형의 트랜지스터를 이용해도 좋다.

도 3 내지 도 18에 관련하여 설명된 구성에는 본 발명의 범위로부터 일탈하지 않고 각종 변경이나 개량이 가능하다는 것이 당업자에게 명백하다.

발명의 효과

이상의 상술한 바에 따르면, 본 발명은 저계조를 표현할 때에도 프로그래밍 스테이지에서 데이터 전류 IDAT를 크게 할 수 있기 때문에 축적 용량 소자 C1로의 축전 속도가 지연되지 않으며, 또한 프로그래밍을 큰 전류 IDAT로 행하기 때문에 축적 용량 소자 C1이나 데이터선의 제조의 편차에 의해 축적 용량 소자 C1로의 축전 속도나 축적되는 전하량에 큰 변화가 없다는 효과가 있다.

(57) 청구의 범위

청구항 1.

프로그래밍 경로 및 리프로덕션 경로를 갖는 전자 회로로서,

상기 회로는,

전류 구동 소자와,

상기 전류 구동 소자에 공급되는 전류의 제어용으로 동작하도록 배치된 상기 프로덕션 경로 중의 트랜지스터와,

상기 트랜지스터의 동작 전압을 축적하기 위해서 배치된 용량 소자와,

상기 용량 소자에 상기 동작 전압을 축적하도록 상기 프로덕션 경로 중에서 상기 트랜지스터에 병렬로 배치된 추가의 트랜지스터와,

상기 프로그래밍 경로 및 상기 리프로덕션 경로를 제어하는 스위치 수단을 구비한 것을 특징으로 하는 전자 회로.

청구항 2.

EL(전계 발광) 장치의 화소를 구동하기 위한 전자 회로로서,

상기 화소는 전계 발광 소자를 갖고,

상기 회로는,

상기 전계 발광 소자에 공급되는 전류의 제어용으로 동작하도록 배치된 트랜지스터와,

프로그래밍 스테이지 중에 상기 트랜지스터의 동작 전압을 축적하기 위해서 배치된 용량 소자와,

상기 용량 소자에 상기 동작 전압을 축적하도록 상기 트랜지스터에 병렬로 배치된 추가의 트랜지스터와,

상기 프로그래밍 스테이지 중의 동작시에 상기 트랜지스터 및 상기 추가 트랜지스터를 통과하는 전류 경로를 생성시키는 제1 스위치 수단과,

리프로덕션 스테이지 중의 동작시에 상기 트랜지스터 및 상기 전계 발광 소자를 통과하는 전류 경로를 생성시키는 제2 스위치 수단을 갖는 것을 특징으로 하는 전자 회로.

청구항 3.

전계 발광 장치의 화소를 구동하기 위한 전자 회로로서,

상기 화소는 전계 발광 소자를 갖고,

상기 회로는,

상기 전계 발광 소자에 공급되는 전류의 제어용으로 동작하도록 배치된 트랜지스터와,

프로그래밍 스테이지 중에 상기 트랜지스터의 동작 전압을 축적하기 위해서 배치된 용량 소자와,

상기 용량 소자에 상기 동작 전압을 축적하도록 상기 트랜지스터에 병렬로 접속된 추가의 트랜지스터와,

상기 프로그래밍 스테이지 중의 동작시에 상기 트랜지스터 및 상기 추가 트랜지스터를 통과하는 전류 경로를 생성시키는 제1 스위치 수단과,

리프로덕션 스테이지 중의 동작시에 상기 트랜지스터 및 상기 전계 발광 소자를 통과하는 전류 경로를 생성시키는 제2 스위치 수단과,

전류 싱크를 갖고,

상기 제1 스위치 수단은 상기 프로그래밍 스테이지 중의 상기 전류 경로가 상기 트랜지스터 및 상기 추가 트랜지스터를 통하여 상기 전류 싱크와 통하여도록 배치되어 있는 것을 특징으로 하는 전자 회로.

청구항 4.

제 2 항 또는 제 3 항에 있어서,

상기 제1 및 제2 스위치 수단은 각각 서로 독립한 제어 신호에 의해 제어되는 것을 특징으로 하는 전자 회로.

청구항 5.

제 2 항 또는 제 3 항에 있어서,

상기 프로그래밍 스테이지 중에 온 상태로 상기 트랜지스터가 다이오드 접속되도록 배치된 제3 스위치 수단을 더 갖는 것을 특징으로 하는 전자 회로.

청구항 6.

제 5 항에 있어서,

상기 제3 스위치 수단은 상기 제1 스위치 수단을 상기 트랜지스터의 소스 드레인 전류 경로에 접속하는 것을 특징으로 하는 전자 회로.

청구항 7.

제 2 항 또는 제 3 항에 있어서,

상기 프로그래밍 스테이지 중에 온 상태로 상기 추가 트랜지스터가 다이오드 접속되도록 배치된 추가의 스위치 수단을 더 갖는 것을 특징으로 하는 전자 회로.

청구항 8.

제 7 항에 있어서,

상기 추가의 스위치 수단은 상기 용량 소자와 상기 제1 스위치 수단과의 사이에 배치되어 있는 것을 특징으로 하는 전자 회로.

청구항 9.

제 7 항에 있어서,

상기 추가의 스위치 수단은 상기 제1 스위치 수단을 상기 트랜지스터 및 상기 추가 트랜지스터의 게이트에 접속하는 것을 특징으로 하는 전자 회로.

청구항 10.

제 5 항에 있어서,

상기 제3 스위치 수단이 상기 트랜지스터와 상기 추가 트랜지스터의 쌍방의 드레인 사이를 접속하고, 상기 추가 트랜지스터의 게이트는 상기 트랜지스터의 게이트에 접속되어 있는 것을 특징으로 하는 전자 회로.

청구항 11.

제 9 항에 있어서,

각각 상기 추가 스위치 수단을 갖는 복수의 상기 추가의 트랜지스터를 갖고, 상기 추가 스위치 수단은 서로 직렬로 배치되어 있는 것을 특징으로 하는 전자 회로.

청구항 12.

전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속되는 동시에 서로 병렬로 배치된 복수의 트랜지스터와, 상기 전류 구동 소자와 직렬로 배치된 구동 트랜지스터를 구비한 전자 회로로서,

상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 복수의 트랜지스터를 포함하는 전류 경로에 흐르는 전류량에 기초하여 상기 용량 소자에 축적된 전하량에 따른 전류를 상기 구동 트랜지스터를 통하여 상기 전류 구동 소자에 공급하는 것을 특징으로 하는 전자 회로.

청구항 13.

전계 발광 장치의 화소를 구동하기 위한 전자 회로로서,

상기 화소는 전계 발광 소자를 갖고,

상기 회로는,

전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속된 복수의 트랜지스터와, 상기 전류 구동 소자와 직렬로 배치된 구동 트랜지스터를 구비하고,

상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 복수의 트랜지스터를 포함하는 전류 경로에 흐르는 전류량에 기초하여 상기 용량 소자에 축적된 전하량에 따른 전류를 상기 구동 트랜지스터(T4)를 통하여 상기 전류 구동 소자에 공급하는 것으로서,

상기 복수의 트랜지스터를 통과하는 프로그래밍 경로를 생성시키는 스위치 수단과,

전류 싱크를 갖고,

상기 스위치 수단은 상기 프로그래밍 경로에서 상기 복수의 트랜지스터를 통하여 상기 전류 싱크와 통하도록 배치되어 있는 것을 특징으로 하는 전자 회로.

청구항 14.

제 12 항 또는 제 13 항에 있어서,

상기 프로그래밍 경로에서의 상기 복수의 트랜지스터를 온 상태로 다이오드 접속되도록 배치된 추가의 스위치 수단을 더 갖는 것을 특징으로 하는 전자 회로.

청구항 15.

제 14 항에 있어서,

상기 추가의 스위치 수단은 상기 용량 소자와 상기 제1 스위치 수단 사이에 배치되어 있는 것을 특징으로 하는 전자 회로.

청구항 16.

제 14 항에 있어서,

상기 추가의 스위치 수단은 상기 스위치 수단을 상기 복수의 트랜지스터의 게이트에 접속하는 것을 특징으로 하는 전자 회로.

청구항 17.

제 14 항에 있어서,

상기 복수의 트랜지스터(T2, T5)의 게이트는 서로 접속되어 있는 것을 특징으로 하는 전자 회로.

청구항 18.

전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속되는 동시에 서로 병렬로 배치된 복수의 트랜지스터와, 상기 전류 구동 소자와 직렬로 배치된 구동 트랜지스터를 구비한 전자 회로로서,

상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 복수의 트랜지스터를 포함하는 전류 경로에 흐르는 전류량에 기초하여 상기 용량 소자에 축적된 전하량에 따른 전류를 상기 복수의 트랜지스터 중 적어도 한개를 통하여 상기 전류 구동 소자에 공급하는 것을 특징으로 하는 전자 회로.

청구항 19.

전계 발광 장치의 화소를 구동하기 위한 전자 회로로서,

상기 화소는 전계 발광 소자를 갖고,

상기 회로는,

전류 구동 소자와, 데이터 신호로서 전류를 출력하는 데이터선과, 프로그래밍 스테이지 중에 상기 데이터선을 통하여 출력된 전류에 기초한 전하를 축적하는 용량 소자와, 상기 용량 소자에 게이트가 접속된 복수의 트랜지스터를 구비하고,

상기 복수의 트랜지스터가 상기 데이터선에 접속된 상태로 상기 복수의 트랜지스터를 포함하는 전류 경로에 흐르는 전류량에 기초하여 상기 용량 소자에 축적된 전하량에 따른 전류를 상기 구동 트랜지스터를 통하여 상기 전류 구동 소자에 공급하는 것으로서,

상기 프로그래밍 스테이지 중의 동작시에 상기 복수의 트랜지스터를 통과하는 전류 경로를 생성시키는 제1 스위치 수단과,

리프로덕션 스테이지 중의 동작시에 상기 복수의 트랜지스터의 적어도 한개 및 상기 전계 발광 소자를 통과하는 전류 경로를 생성시키는 제2 스위치 수단을 갖는 것을 특징으로 하는 전자 회로.

청구항 20.

제 19 항에 있어서,

상기 제1 및 제2 스위치 수단은 각각 서로 독립한 제어 신호에 의해 제어되는 것을 특징으로 하는 전자 회로.

청구항 21.

제 19 항 또는 제 20 항에 있어서,

상기 프로그래밍 스테이지 중에 상기 복수의 트랜지스터를 온 상태로 다이오드 접속되도록 배치된 제3 스위치 수단을 더 갖는 것을 특징으로 하는 전자 회로.

청구항 22.

제 21 항에 있어서,

상기 제3 스위치 수단은 상기 프로그래밍 스테이지 중에 상기 복수의 트랜지스터의 적어도 한개를 전계 발광 소자에 접속하는 것을 특징으로 하는 전자 회로.

청구항 23.

제 19 항 또는 제 20 항에 있어서,

상기 프로그래밍 스테이지 중에 상기 복수의 트랜지스터를 온 상태로 다이오드 접속되도록 배치된 추가의 스위치 수단을 더 갖는 것을 특징으로 하는 전자 회로.

청구항 24.

제 23 항에 있어서,

상기 추가 스위치 수단은 상기 용량 소자와 상기 전계 발광 소자 사이에 배치되어 있는 것을 특징으로 하는 전자 회로.

청구항 25.

제 21 항에 있어서,

상기 제3 스위치 수단이 상기 복수의 트랜지스터의 쌍방의 드레인 사이를 접속하는 동시에, 해당 쌍방의 드레인을 전계 발광 소자에 접속하고, 상기 복수의 트랜지스터의 게이트는 서로 접속되어 있는 것을 특징으로 하는 전자 회로.

청구항 26.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 트랜지스터는 p채널형의 박막 트랜지스터인 것을 특징으로 하는 전자 회로.

청구항 27.

제 12 항, 제 13 항, 제 18항 내지 제 20 항 중 어느 한 항에 있어서,

상기 복수의 트랜지스터의 적어도 한개는 p채널형의 박막 트랜지스터인 것을 특징으로 하는 전자 회로.

청구항 28.

제 5 항에 있어서,

상기 제 1, 제 2, 및 제3 스위치 수단은 각각 p채널형의 박막 트랜지스터인 것을 특징으로 하는 전자 회로.

청구항 29.

제 14 항에 있어서,

상기 스위치 수단 및 상기 추가의 스위치 수단은 각각 p채널형의 박막 트랜지스터인 것을 특징으로 하는 전자 회로.

청구항 30.

제 1 항 내지 제 3 항, 제 12 항, 제13 항, 제 18 항 내지 제 20 항 중 어느 한 항에 기재된 전자 회로를 1개 또는 2개 이상을 구비한 것을 특징으로 하는 전계 발광 디스플레이 장치.

청구항 31.

제 30 항에 기재된 전계 발광 디스플레이 장치를 이용한 것을 특징으로 하는 전자 기기.

청구항 32.

전계 발광 소자로의 전류 공급을 제어하는 방법으로서,

복수의 부 전류 경로를 포함하는 프로그래밍 경로를 제공하는 스텝과,

상기 전계 발광 소자를 통과하는 리프로덕션 경로를 제공하는 스텝을 갖는 것을 특징으로 하는 방법.

청구항 33.

전계 발광 소자로의 전류 공급을 제어하는 방법으로서,

전류 싱크와 접속된 복수의 부 전류 경로를 포함하는 프로그래밍 경로를 제공하는 스텝과,

상기 전계 발광 소자를 통과하는 리프로덕션 경로를 제공하는 스텝을 갖는 것을 특징으로 하는 방법.

청구항 34.

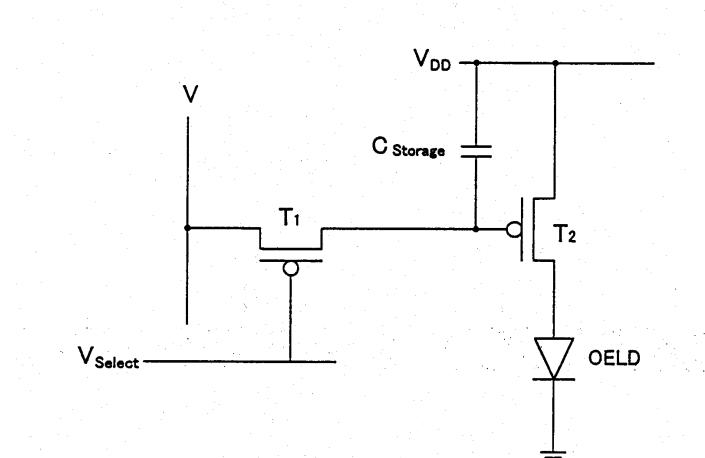
전류 구동 소자와,

상기 전류 구동 소자로의 전류 공급을 제어하는 트랜지스터를 구비한 회로를 구동하는 방법으로서,

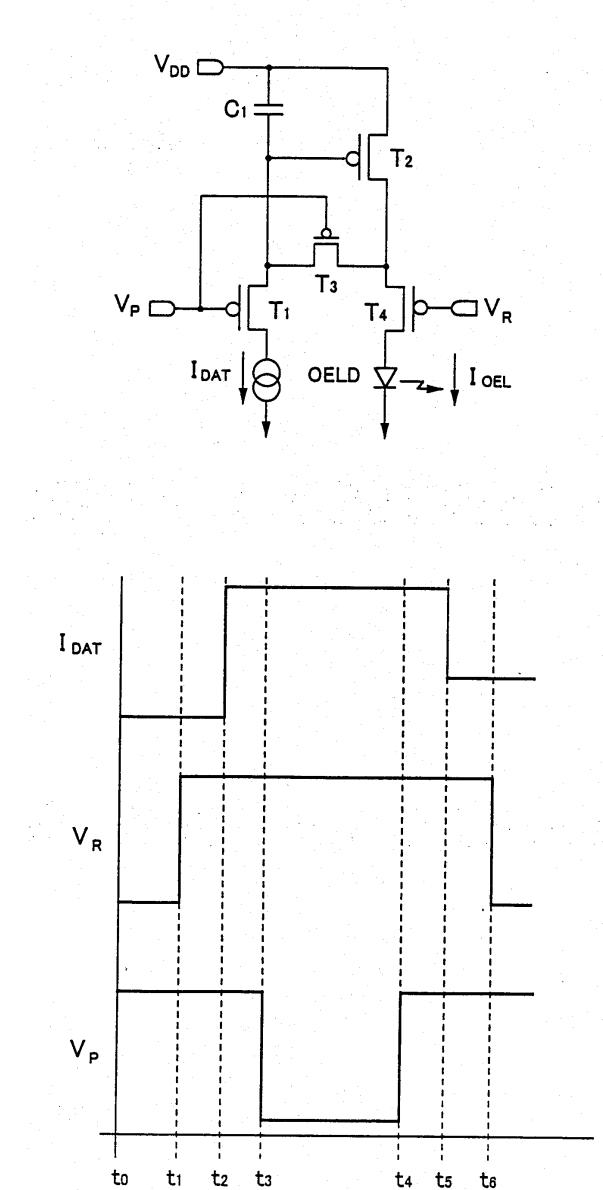
소정의 전류에 기초하여 상기 트랜지스터의 게이트 전압을 결정하는 스텝을 갖고, 상기 소정 전류는 상기 전류 구동 소자에 공급되는 상기 전류보다 큰 것을 특징으로 하는 방법.

도면

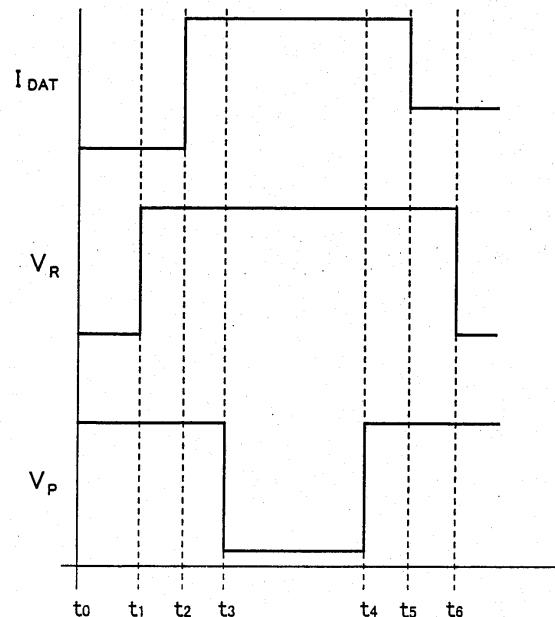
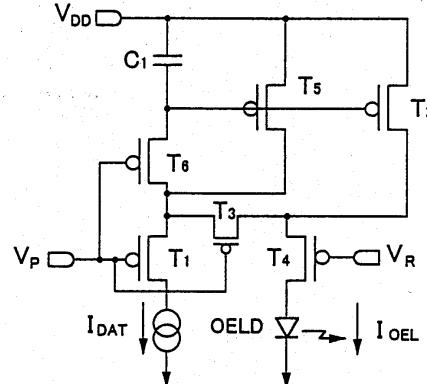
도면1



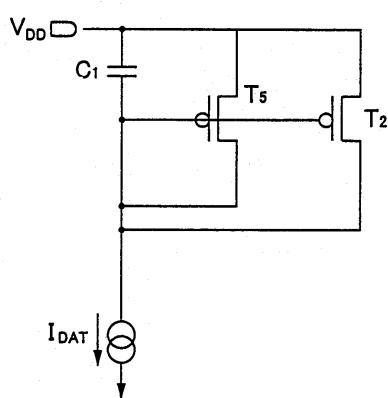
도면2



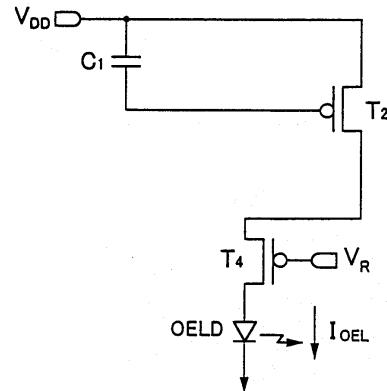
도면3



도면4

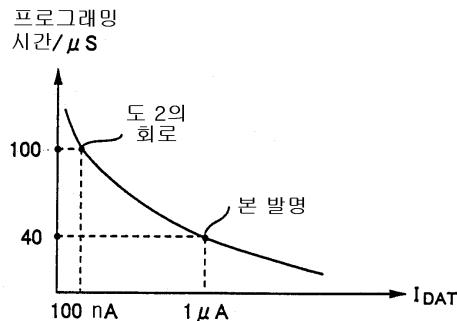


도면5

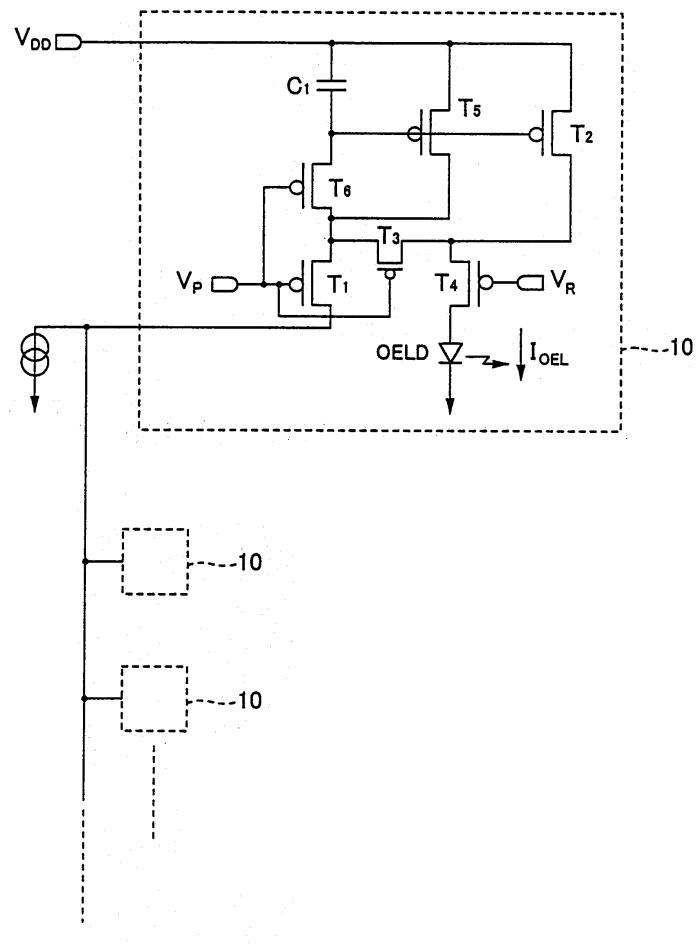


도면6

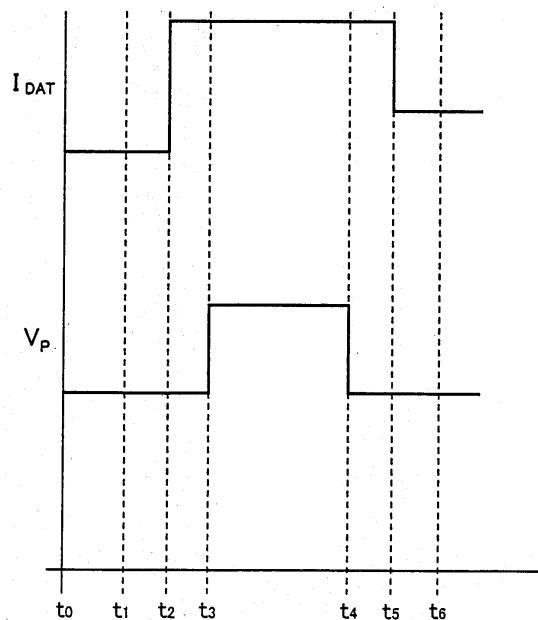
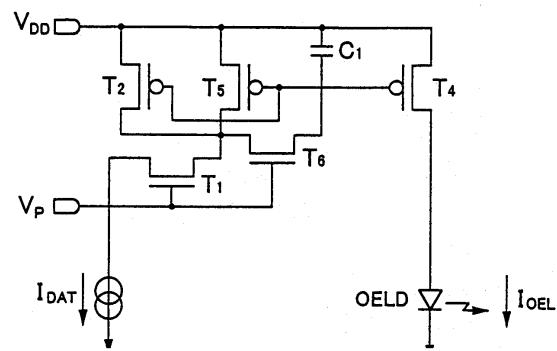
| | I_{DAT} | I_{OEL} |
|---------|-----------|-----------|
| 도 2의 회로 | 100 nA | 100 nA |
| 본 발명 | 1 μ A | |



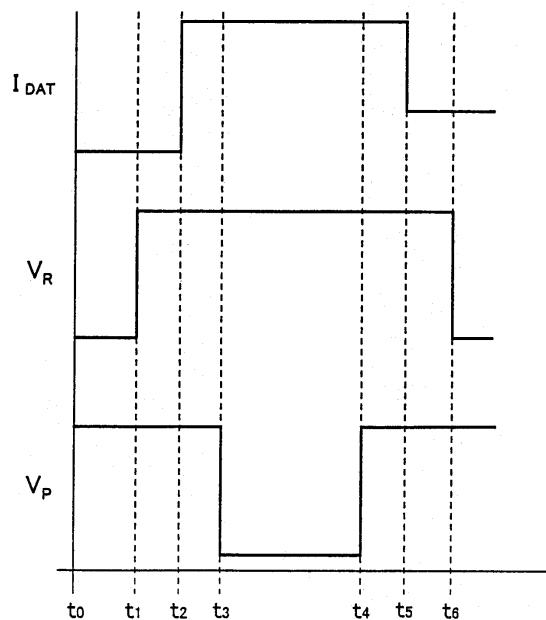
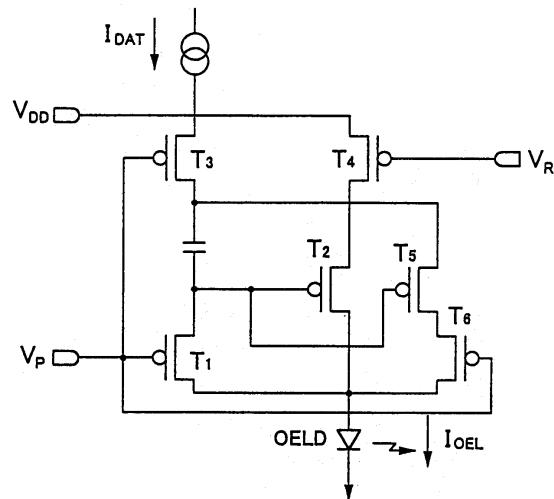
도면7



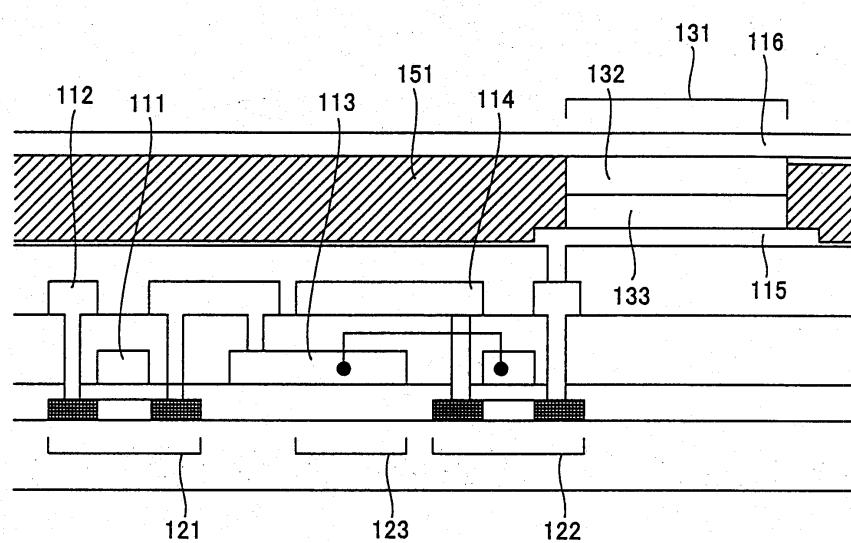
도면8



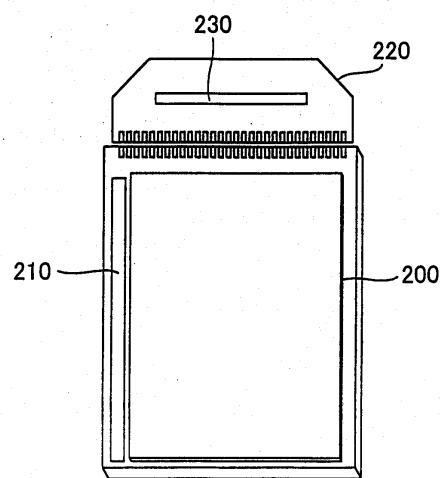
도면9



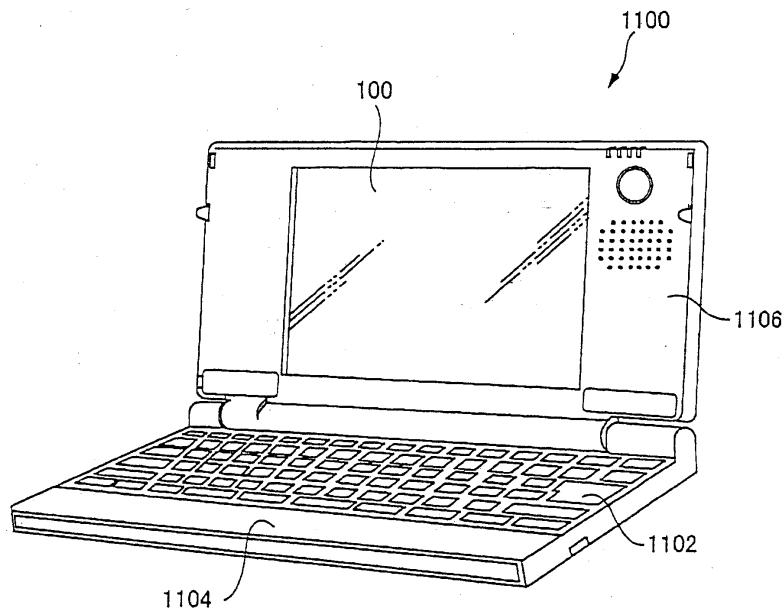
도면10



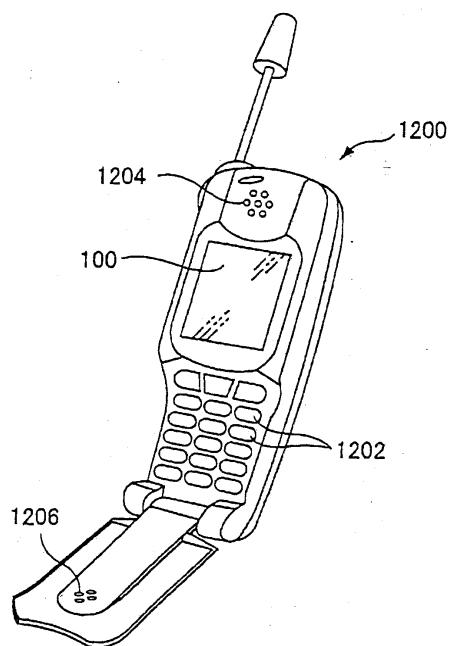
도면11



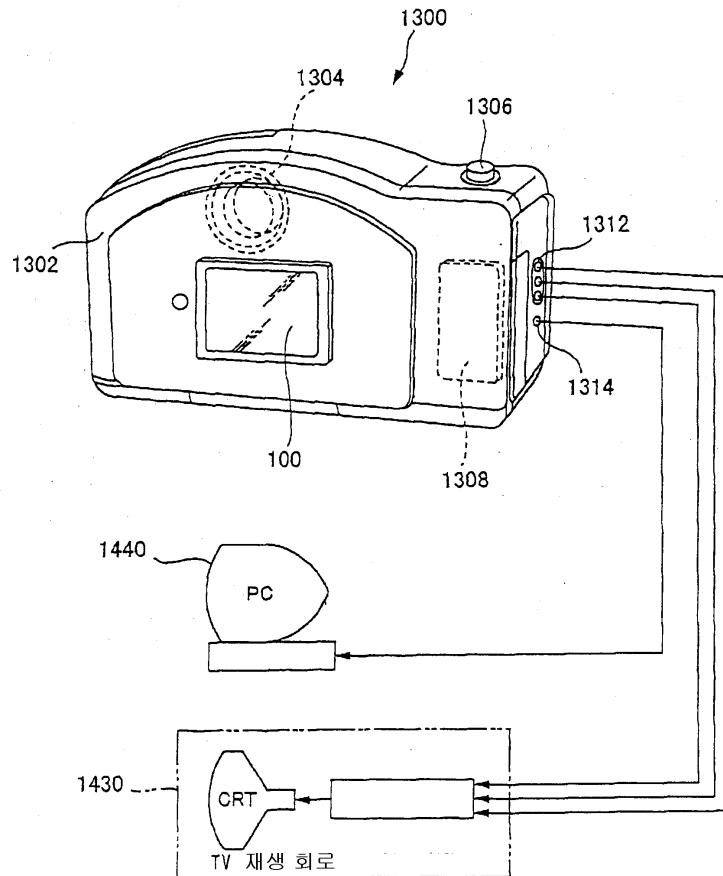
도면12



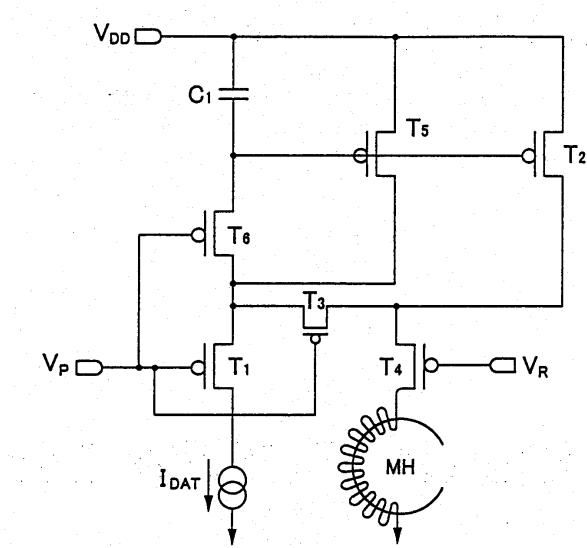
도면13



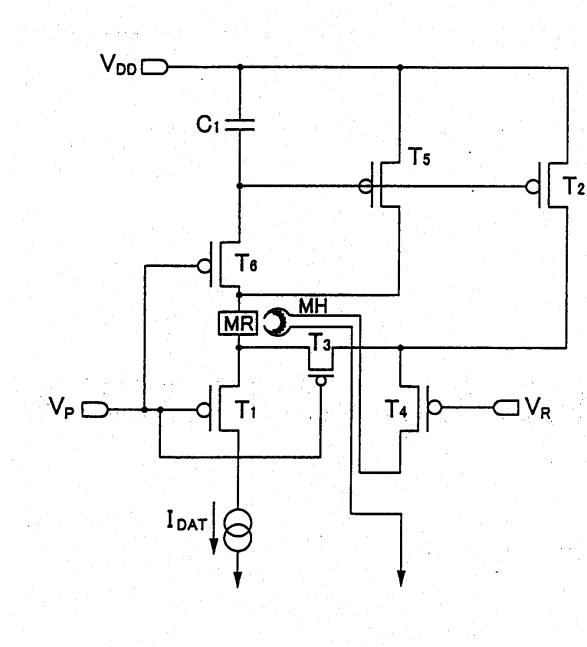
도면14



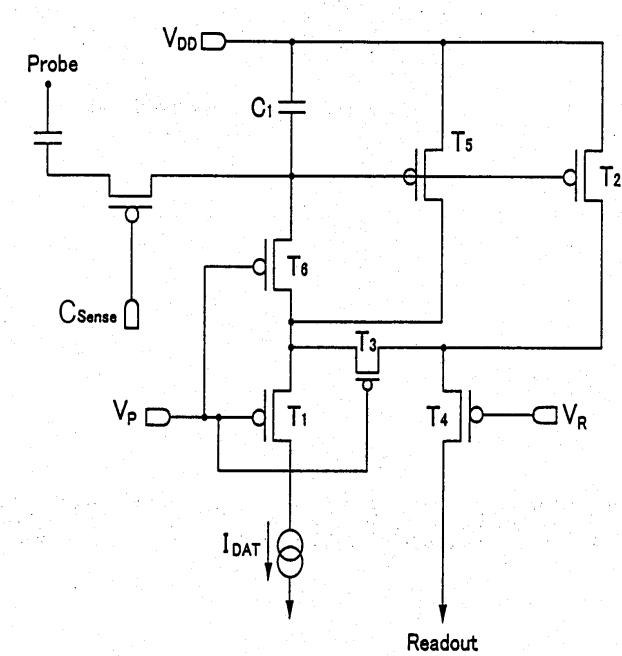
도면15



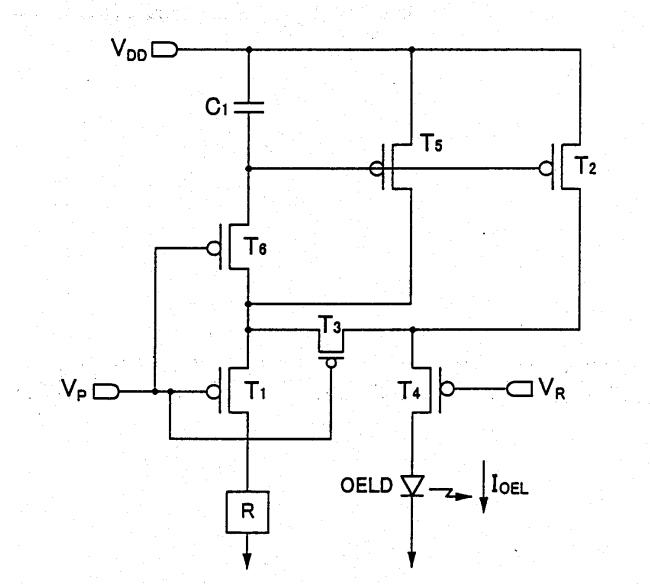
도면16



도면17



도면18



| | | | |
|----------------|---|---------|------------|
| 专利名称(译) | 电子电路，电致发光显示装置，电光装置，电子装置，有机电致发光像素的集电器 | | |
| 公开(公告)号 | KR100510422B1 | 公开(公告)日 | 2005-08-31 |
| 申请号 | KR1020030000988 | 申请日 | 2003-01-08 |
| [标]申请(专利权)人(译) | 精工爱普生株式会社 | | |
| 申请(专利权)人(译) | 精工爱普生株式会社 | | |
| 当前申请(专利权)人(译) | 精工爱普生株式会社 | | |
| [标]发明人 | KASAI TOSHIYUKI 카사이 도시유키 TAM SIMON 탐시몬 | | |
| 发明人 | 카사이 도시유키 탐시몬 | | |
| IPC分类号 | H01L51/50 G11C27/02 G09G3/30 G09G3/32 G09G3/20 | | |
| CPC分类号 | G09G2300/0861 G09G2300/0842 G09G3/325 G09G2310/0251 G09G2320/0252 G11C27/024 G09G2310/0248 | | |
| 代理人(译) | MOON , KI桑 | | |
| 优先权 | 2002000411 2002-01-09 GB | | |
| 其他公开文献 | KR1020030060811A | | |
| 外部链接 | Espacenet | | |

摘要(译)

一种具有编程路径和再生路径的电子电路，该电路包括：电流驱动元件；生产路径中的晶体管，用于控制提供给电流驱动元件的电流；在生产路径中与晶体管并联布置的附加晶体管，以便在电容器中累积工作电压，以及用于控制编程路径和再生路径的开关装置。3 指数方面 电子电路，电子器件，有机电致发光像素，电致发光显示器件，电光器件

