



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0032187  
(43) 공개일자 2010년03월25일

(51) Int. Cl.

H05B 33/10 (2006.01) H01L 51/50 (2006.01)

H01L 29/786 (2006.01)

(21) 출원번호 10-2008-0091225

(22) 출원일자 2008년09월17일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이윤규

경기도 용인시 기흥구 농서동 7-1 상록수동 705호

유춘기

경기 화성시 병점동 구봉마을 우남퍼스트빌아파트 105동 1205호

(뒷면에 계속)

(74) 대리인

권혁수, 송윤호, 오세준

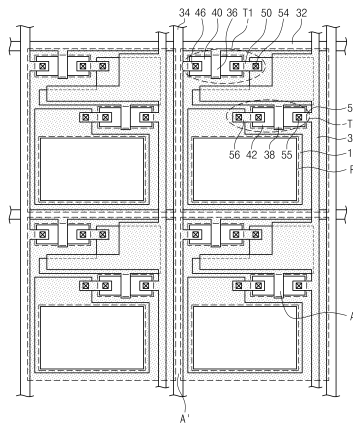
전체 청구항 수 : 총 26 항

(54) 유기전계발광소자

(57) 요약

유기전계발광소자에서, 기관은 화상이 표시되는 표시영역과 상기 표시영역을 둘러싼 비표시영역으로 구분되고 상기 표시영역에 구비된 화소들을 포함한다. 상기 비표시영역에는 반도체층을 포함하는 하나 이상의 박막트랜지스터가 형성되고, 상기 표시영역에는 상기 박막트랜지스터에 연결되는 제1 전극과, 상기 제1 전극 상에 형성된 유기발광층과, 상기 유기발광층 상에 형성되며 상기 제1 전극과 함께 상기 유기발광층에 전압을 인가하는 제2 전극이 구비된다. 또한, 상기 비표시영역에는 상기 반도체층의 하부에서 개구부가 형성된 차광층이 형성된다.

대표도 - 도3



(72) 발명자

**박선**

경기도 화성시 반월동 신영통현대1차아파트 102동  
804호 (865-1번지)

**박종현**

충청북도 청주시 상당구 우암동 세원임대아파트  
101동 806호

**김수현**

충청남도 천안시 두정동 대림아파트 106동 1101호

**박희상**

충청남도 아산시 탕정면 삼성크리스탈기숙사 청옥  
동 1203호

**특허청구의 범위**

**청구항 1**

회상이 표시되는 표시영역과 상기 표시영역을 둘러싼 비표시영역으로 이루어진 복수의 화소를 포함하는 기관;  
 상기 기관 상의 비표시영역에 형성되며, 반도체층을 포함하는 하나 이상의 박막트랜지스터;  
 상기 박막트랜지스터에 연결되며, 상기 표시영역에 형성된 제1 전극;  
 상기 제1 전극 상에 형성된 유기발광층;  
 상기 유기발광층 상에 형성되며 상기 제1 전극과 함께 상기 유기발광층에 전압을 인가하는 제2 전극; 및  
 상기 기관 상의 비표시영역에 형성되며, 상기 반도체층과 중첩하는 개구부를 갖는 차광층을 포함하는 것을 특징으로 하는 유기전계발광소자.

**청구항 2**

제1항에 있어서,  
 상기 반도체층은 다결정실리콘층을 포함하는 것을 특징으로 하는 유기전계발광소자.

**청구항 3**

제1항에 있어서,  
 상기 하나 이상의 박막트랜지스터는 상기 제1 전극에 전압을 인가하는 제1박막트랜지스터와 상기 제1 박막트랜지스터에 데이터 전압을 인가하는 제2 박막트랜지스터로 이루어진 것을 특징으로 하는 유기전계발광소자.

**청구항 4**

제1항에 있어서,  
 상기 반도체층은 상기 기관 상에 형성되며 소스영역, 채널영역, 드레인영역으로 이루어지고,  
 상기 박막트랜지스터는  
 상기 반도체층 상부에 형성된 게이트절연막;  
 상기 게이트절연막 상에 형성된 게이트전극;  
 상기 소스영역과 드레인영역을 노출시키기 위한 콘택홀을 가지는 층간 절연막; 및  
 상기 콘택홀을 통하여 상기 소스영역과 드레인영역에 각각 연결된 소스전극과 드레인전극을 더 포함하는 것을 특징으로 하는 유기전계발광소자.

**청구항 5**

제1항에 있어서,  
 상기 개구부와 상기 반도체층은 동일 평면 형상을 갖는 것을 특징으로 하는 유기전계발광소자.

**청구항 6**

제1항에 있어서,  
 상기 개구부는 상기 반도체층보다 작은 크기를 갖는 것을 특징으로 하는 유기전계발광소자.

**청구항 7**

제1항에 있어서,  
 상기 기관의 비표시영역에 형성되며 서로 교차하여 상기 복수의 화소를 정의하는 게이트라인과 데이터라인을 더 포함하는 것을 특징으로 하는 유기전계발광소자.

**청구항 8**

제7항에 있어서,

상기 차광층은 상기 게이트라인의 하부에 형성된 개구부를 더 포함하는 것을 특징으로 하는 유기전계발광소자.

**청구항 9**

제8항에 있어서,

상기 게이트라인 하부의 개구부는 상기 게이트라인의 폭보다 작으며, 상기 차광층은 상기 게이트라인의 일부와 오버랩되는 것을 특징으로 하는 유기전계발광소자.

**청구항 10**

제7항에 있어서,

상기 차광층은 상기 데이터라인 하부에 형성된 개구부를 더 포함하는 것을 특징으로 하는 유기전계발광소자.

**청구항 11**

제10항에 있어서,

상기 데이터라인 하부의 개구부는 상기 데이터라인의 폭보다 작으며, 상기 차광층은 상기 데이터라인의 일부와 오버랩되는 것을 특징으로 하는 유기전계발광소자.

**청구항 12**

제1항에 있어서,

상기 차광층은 크롬산화물층으로 이루어진 것을 특징으로 하는 유기전계발광소자.

**청구항 13**

제1항에 있어서,

상기 차광층은 크롬산화물층 및 상기 크롬산화물층 위에 형성된 크롬질화물층으로 이루어진 것을 특징으로 하는 유기전계발광소자.

**청구항 14**

제1항에 있어서,

상기 차광층은 크롬산화물, 상기 크롬산화물층 위에 형성된 크롬층 및 상기 크롬층 위에 형성된 크롬질화물 또는 크롬산화물층으로 이루어진 것을 특징으로 하는 유기전계발광소자.

**청구항 15**

제1항에 있어서,

상기 유기발광층은 상기 제1 전극과 제2 전극에 전압이 인가되면 빛을 방출하며 출사광은 제2 전극으로부터 제1 전극 쪽으로의 방향을 갖는 것을 특징으로 하는 유기전계발광소자.

**청구항 16**

제15항에 있어서,

상기 제1 전극은 상기 제2 전극보다 큰 일함수를 갖는 것을 특징으로 하는 유기전계발광소자.

**청구항 17**

제1항에 있어서,

상기 제2 전극은 금속으로 형성된 것을 특징으로 하는 유기전계발광소자.

**청구항 18**

표시영역과 비표시영역으로 이루어진 복수의 화소를 포함하는 기판 상의 비표시영역에, 개구부를 갖는 차광층을 형성하는 단계;

상기 차광층이 형성된 기판의 비표시영역 상에, 상기 개구부에 증착하는 반도체층을 포함하는 하나 이상의 박막 트랜지스터를 형성하는 단계;

상기 박막트랜지스터에 연결되며, 상기 표시영역에 제1 전극을 형성하는 단계;

상기 제1 전극 상에 유기발광층을 형성하는 단계; 및

상기 유기 발광층 상에 상기 제2 전극을 형성하는 단계를 포함하는 유기전계발광소자 제조방법.

**청구항 19**

제 18항에 있어서,

상기 반도체층은 다결정실리콘층으로 형성되는 것을 특징으로 하는 유기전계발광소자 제조방법.

**청구항 20**

제 19항에 있어서,

상기 다결정실리콘층은 고상결정화(Solid Phase Crystallization), 엑시머 레이저 어닐링(Excimer Laser Annealing), 금속유도 결정화(Metal Induced Crystallization) 및 순차측면고상화(Sequential Lateral Solidification) 중 어느 하나의 방법으로 형성되는 것을 특징으로 하는 유기전계발광소자 제조방법.

**청구항 21**

제 18항에 있어서,

상기 차광층은 크롬산화물(CrOx)의 단일층이나, 크롬산화물/크롬질화물(CrNx)의 이중층, 또는 크롬산화물/크롬/크롬질화물의 삼중층으로 형성되는 것을 특징으로 하는 유기전계발광소자 제조방법.

**청구항 22**

제 18항에 있어서,

상기 개구부는 상기 반도체층과 동일한 형상으로 형성되는 것을 특징으로 하는 유기전계발광소자 제조방법.

**청구항 23**

제 18항에 있어서,

상기 개구부는 상기 반도체층보다 작은 크기를 갖게 형성되는 것을 특징으로 하는 유기전계발광소자 제조방법.

**청구항 24**

제 18항에 있어서,

상기 기판의 비표시영역에 형성되며 서로 교차하여 상기 복수의 화소를 정의하는 게이트라인과 데이터라인을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기전계발광소자 제조방법.

**청구항 25**

제24항에 있어서,

상기 차광층은 상기 게이트라인 및 상기 데이터라인 중 적어도 하나의 하부에 형성된 개구부를 더 포함하는 것을 특징으로 하는 유기전계발광소자 제조방법.

**청구항 26**

제15항에 있어서,

상기 게이트라인과 상기 데이터라인 하부의 개구부는 각각 상기 게이트라인과 상기 데이터라인의 폭보다 작으며, 상기 차광층은 상기 상기 데이터라인과 상기 데이터라인의 일부와 각각 오버랩되는 것을 특징으로 하는 유기전계발광소자 제조방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

[0001] 본 발명은 유기전계발광소자에 관한 것으로, 더욱 상세하게는 패터닝된 차광층을 구비한 배면발광형 유기전계발광소자에 관한 것이다.

**배경기술**

[0002] 근래, 통신 및 컴퓨터에 관련하여 반도체와 표시장치의 소자개발에 관련한 기술개발이 중요시되고 있다. 그 중 친연색표시소자로서 주목받는 소자가 유기전계발광소자이다.

[0003] 상기 유기전계발광소자는 광을 방출하는 유기발광층과 상기 유기발광층에 전압을 인가하는 전극을 포함한다. 상기 전극에는 상기 유기발광층을 제어하기 위한 박막트랜지스터가 구비된다. 그런데, 종래의 발명에 따르면 상기한 박막트랜지스터 내 금속 배선들에 의해 발생한 광이 반사 및 산란됨으로써 시인성 불량을 일으키게 되며 결과적으로 콘트라스트비가 저하되는 문제점이 있어서, 상기 박막트랜지스터의 하부에 저반사 금속으로 차광층을 형성하는 방법이 고려되었다. 그러나, 저반사 금속 차광층의 경우, 차광층에 의해 상기한 광의 반사 및 산란은 감소되었다고 할지라도, 차광층이 금속으로 형성됨에 따라 열을 쉽게 흡수하여 추후 공정에 영향을 미칠 뿐만 아니라 소정 온도에서 용융되어 불량으로 작용하였다.

**발명의 내용**

**해결하고자하는 과제**

[0004] 본 발명은 차광층을 소정 영역에 개구부를 가지도록 패터닝함으로써 차광층에 의한 추후 공정의 불량을 감소시킬 수 있는 유기전계발광소자를 제공하는 것을 목적으로 한다.

**과제 해결수단**

[0005] 본 발명에 따른 유기전계발광소자는, 화상이 표시되는 표시영역과 상기 표시영역을 둘러싼 비표시영역으로 이루어진 복수의 화소를 포함하는 기관과, 상기 기관 상의 비표시영역에 형성되며, 반도체층을 포함하는 하나 이상의 박막트랜지스터와, 상기 박막트랜지스터에 연결되며, 상기 표시영역에 형성된 제1 전극과, 상기 제1 전극 상에 형성된 유기발광층과, 상기 유기발광층 상에 형성되며 상기 제1 전극과 함께 상기 유기발광층에 전압을 인가하는 제2 전극, 및 상기 기관 상의 비표시영역에 형성되며, 상기 반도체층의 하부에 개구부가 형성된 차광층을 포함한다.

[0006] 상기 하나 이상의 박막트랜지스터는 상기 제1 전극에 전압을 인가하는 제1박막트랜지스터와, 상기 제1 박막트랜지스터를 스위칭하는 제2 박막트랜지스터로 이루어지며, 상기 박막트랜지스터는 상기 기관상에 형성되며 소스영역, 채널영역, 드레인영역으로 이루어진 반도체층과, 상기 반도체층 상부에 형성된 게이트절연막과, 상기 게이트절연막 상에 형성된 게이트전극과, 상기 소스영역과 드레인영역을 노출시키기 위한 콘택홀을 가지는 층간 절연막, 및 상기 콘택홀을 통하여 상기 소스영역과 드레인영역에 각각 연결된 소스전극과 드레인전극을 포함한다. 여기서, 상기 반도체층은 다결정실리콘층을 포함한다.

[0007] 상기 반도체층의 하부에 형성된 상기 차광층의 개구부는 상기 반도체층의 형상과 크기와 동일한 형상과 크기를 가지며, 필요에 따라 상기 반도체층의 크기보다 작게 형성될 수도 있다.

[0008] 상기 기관의 비표시영역에는 서로 교차하여 상기 복수의 화소를 정의하는 게이트라인과 데이터라인이 형성되어 있다.

[0009] 본 발명의 실시예에 따르면 상기 게이트라인 및/또는 데이터라인의 하부 차광층에 개구부를 더 포함할 수 있다. 이때, 게이트라인 및/또는 데이터라인 하부의 개구부는 빛샘을 막기 위해 게이트라인 및/또는 데이터라인의 폭

보다 작게 형성되는 것이 특징이다. 상기 개구부가 게이트라인 및/또는 데이터라인의 폭보다 좁게 형성됨으로써 상기 차광층은 상기 게이트라인 및/또는 데이터라인의 일부 영역과 오버랩될 수 있다.

- [0010] 상기 차광층은 크롬산화물층의 단일층이나, 크롬산화물층 및 상기 크롬산화물층 위에 형성된 크롬질화물층의 이중층, 또는 크롬산화물, 상기 크롬산화물층 위에 형성된 크롬층 및 상기 크롬층 위에 형성된 크롬질화물 또는 크롬산화물층으로 이루어진 삼중층일 수 있다.
- [0011] 상기한 유기전계발광소자는 배면발광식, 광이 제2 전극으로부터 제1 전극 쪽으로의 출사되는 방식에 적용된다. 이때, 상기 제1 전극과 제2 전극은 필요에 따라 캐소드와 애노드의 위치가 바뀔 수 있으나, 배면 발광식에 해당되기 때문에 제1 전극은 투명한 물질로 형성되며, 제2 전극은 투명한 물질로 형성되거나 투명하지 않은 금속으로 형성될 수 있다.
- [0012] 본 발명은 상기 유기전계발광소자를 제조하는 방법을 포함하며, 본 발명에 따른 유기전계발광소자를 제조하기 위해서는 먼저 표시영역과 비표시영역으로 이루어진 복수의 화소를 포함하는 기판 상의 비표시영역에, 개구부를 갖는 차광층을 형성하고, 상기 차광층이 형성된 기판의 비표시영역 상에, 상기 개구부에 중첩하는 반도체층을 포함하는 하나 이상의 박막트랜지스터를 형성한다. 다음, 상기 박막트랜지스터에 연결되며, 상기 표시영역에 제1 전극을 형성하고, 상기 제1 전극 상에 유기발광층을 형성하고, 상기 유기 발광층 상에 상기 제2 전극을 형성한다.
- [0013] 여기서, 상기 반도체층은 다결정실리콘층으로 형성되며, 고상결정화(Solid Phase Crystallization), 엑시머 레이저 어닐링(Excimer Laser Annealing), 금속유도 결정화(Metal Induced Crystallization) 및 순차측면고상화(Sequential Lateral Solidification) 중 어느 하나의 방법으로 형성될 수 있다.
- [0014] 또한, 상기 차광층은 크롬산화물( $CrO_x$ )의 단일층이나, 크롬산화물/크롬질화물( $CrN_x$ )의 이중층, 또는 크롬산화물/크롬/크롬질화물의 삼중층으로 형성될 수 있다.

**효 과**

- [0015] 본 발명의 실시예에 따른 유기전계발광소자는 박막트랜지스터 반도체층의 하부에 차광층이 형성되지 않음으로써, 비정질실리콘의 결정화가 용이하다.

**발명의 실시를 위한 구체적인 내용**

- [0016] 이하, 도면을 참조하여 본 발명의 일 실시예에 따른 표시장치를 설명한다.
- [0017] 본 명세서의 실시예들에 대해 참조된 도면은 도시된 형태로 한정하도록 의도된 것이 아니며, 그와는 달리, 청구항에 의해 정의된 본 발명의 원리 및 범위 내에 있는 모든 변형, 등가물, 및 대안들을 포함하도록 의도된 것이다.
- [0018] 또한, 도면에서는 여러 층 및 영역을 명확하게 표현하기 위하여 일부 구성요소의 스케일을 과장하거나 축소하여 나타내었다. 명세서 전체에 걸쳐 유사한 참조 부호는 유사한 구성 요소를 지칭한다. 그리고, 어떤 막(층)이 다른 막(층)의 '상에' 형성되어(위치하고) 있다는 것은, 두 막(층)이 접해 있는 경우뿐만 아니라 두 막(층) 사이에 다른 막(층)이 존재하는 경우도 포함한다.
- [0019] 먼저 유기전계발광소자의 작용원리를 설명하면 다음과 같다.
- [0020] 유기전계발광소자는 일함수(work function)가 높은 도전물질전극과 낮은 도전물질전극 사이에 발광물질이 삽입되어 상기 발광물질이 광을 발생시켜 화상을 나타내는 표시장치이다. 유기전계발광소자에서는 일함수가 높은 도전물질전극은 발광물질에 정공을 주입하는 애노드(anode)으로 사용되고 일함수가 낮은 도전물질전극은 발광물질에 전자를 주입하는 캐소드(cathode)으로 사용된다.
- [0021] 발광된 빛이 발광소자 외부로 발산되게 하기 위하여 상기 유기전계발광소자 중 어느 한쪽 전극으로 발광과장영역에서 빛의 흡수가 거의 없는 투명한 물질을 사용한다. 이때, 상기 투명물질로는 ITO(Indium Tin Oxide)가 가장 많이 사용되며, 통상 상기 투명한 물질이 사용되는 전극은 정공이 주입되는 애노드에 해당된다. 또한, 나머지 다른 쪽 전극은 캐소드에 해당되며, 상기 캐소드는 전자의 주입을 용이하게 하기 위해 일반적으로 일함수가 낮은 금속을 사용한다.
- [0022] 상기 전극들을 가진 유기전계발광소자의 발광의 원리는 다음과 같다. 일함수가 높은 애노드와 낮은 캐소드에서 각각 정공과 전자가 유기발광층에 주입되면, 상기 유기발광층 내에 엑시톤(exciton)이 생성된다. 이 엑시톤이

발광, 소멸(decay)함에 따라 유기발광층의 LUMO(Lowest Unoccupied Molecular Orbital)와 HOMO(Highest Occupied Molecular Orbital)의 에너지 차이에 해당하는 빛이 발생하게 된다.

- [0023] 도 1은 본 발명의 일 실시예에 따른 유기전계발광소자(10)를 개략적으로 나타낸 평면도이다. 도 1에서는 차광층을 별도로 나타내지는 않았다.
- [0024] 또한, 도 2는 본 발명의 일 실시예에 따른 유기전계발광소자(10)의 단면을 개략적으로 나타낸 도면으로서, 상기 도 1에 도시된 기관의 II-II' 선에 따른 단면을 나타낸 것이다.
- [0025] 실제의 유기전계발광소자에는 복수의 게이트라인(32)과 복수의 데이터라인(34)이 교차하여 복수의 화소가 존재하지만 설명을 간단히 하기 위해 하나의 화소를 예를 들어 나타내고 있다.
- [0026] 도 1과 도 2에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기전계발광소자(10)는 복수의 화소를 포함하며, 각각의 화소들은 표시영역(P)과 비표시영역(N)으로 이루어진다. 상기 표시영역(P)은 유기발광층(18)이 형성되어 광이 출사되는 영역에 해당하며, 각각에 표시영역(P)이 포함된 복수의 셀이 최종적인 화상을 형성하게 된다.
- [0027] 상기 표시영역(P)에는 유기발광층(18)과, 상기 유기발광층(18)에 정공을 제공하는 제1 전극(애노드, 16) 및 상기 유기발광층(18)에 전자를 제공하는 제2 전극(캐소드, 19)이 구비된다. 상기 제1 전극(16)과 제2 전극(19)은 그 전극을 이루는 물질의 일함수의 크기에 따라 달라질 수 있으며, 제2 전극(19)의 일함수가 제1 전극(16)의 일함수가 큰 경우에는 제2 전극(19)이 애노드, 제1 전극(16)이 캐소드가 된다.
- [0028] 상기 비표시영역(N)에는 상기 제1 전극(16)에 전압을 인가함으로써 상기 유기발광층(18)을 제어하기 위한 박막 트랜지스터(T1, T2)가 구비된다. 상기 박막트랜지스터는 1개로 구성될 수 있으나 필요에 따라 상기 제1 전극(16)을 구동하는 제2 박막트랜지스터(T2)와 상기 제2 박막트랜지스터(T2)에 데이터 전압을 인가하는 제1 박막트랜지스터(T1)로 이루어질 수 있다. 본 실시예에서는 2개의 박막트랜지스터(T1, T2)가 형성된 경우를 예로 들어 설명하나 이에 한정되는 것은 아니며, 동작의 특성에 따라 상기 제1 박막트랜지스터(T1) 또는 제2 박막트랜지스터(T2)는 각각 하나 이상의 박막트랜지스터의 조합으로 구성될 수 있다.
- [0029] 투명한 절연 물질로 이루어진 기관(12) 상에는 서로 교차하여 화소를 정의하는 복수의 게이트라인(32)과 복수의 데이터라인(34)이 구비된다. 일방향으로 배열된 게이트라인(32)은 상기 게이트라인(32)과 절연막(57')을 사이에 두고 배열된 데이터라인(34)과 교차한다. 상기 데이터라인(34) 근처에는 상기 데이터라인(34)과 평행하게 전원라인(35)이 배열되어 있으며 상기 전원라인(35) 또한 상기 게이트라인(32)과 교차하게 된다.
- [0030] 상기 제1 박막트랜지스터(T1)와 제2 박막트랜지스터(T2)는 게이트전극(36, 38)과, 반도체층(40, 42) 그리고, 소스전극(46, 52) 및 드레인전극(50, 56)을 포함한다. 이때, 상기 박막트랜지스터(T1, T2)의 반도체층은 각각 소스영역, 채널영역 및 드레인영역으로 이루어지며, 상기 제1 박막트랜지스터(T1)의 소스전극(46)과 드레인전극(50)은 반도체층(40)의 소스영역과 드레인영역에 콘택홀을 통해 각각 연결되며, 상기 제2 박막트랜지스터(T2)의 소스전극(52)과 드레인전극(56)은 반도체층(42)의 소스영역과 드레인영역에 콘택홀을 통해 각각 연결된다.
- [0031] 또한, 상기 제1 박막트랜지스터(T1)의 드레인전극(50)은 콘택홀(54)을 통해 상기 제2 박막트랜지스터(T2)의 게이트전극(38)과 연결되어 있으며, 상기 제2 박막트랜지스터(T2)의 소스전극(52)은 콘택홀(55)을 통해 상기 전원라인(35)과 연결된다. 그리고, 상기 제2 박막트랜지스터(T2)의 드레인전극(56)은 표시영역(P)에 형성된 제1 전극(16)과 연결된다.
- [0032] 한편, 제2 박막트랜지스터(T2)는 게이트전극(38)과 반도체층(42)과 소스전극(52) 및 드레인전극(56)으로 구성되며, 상기 제2 박막트랜지스터(T2)의 상부에는 절연막(57)을 사이에 두고 제2 박막트랜지스터(T2)의 드레인전극(56)과 접촉하는 제1 전극(16)이 형성되어 있다. 상기 제1 전극(16) 상에는 전술한 바와 같이, 광을 발생시키는 유기발광층(18) 및, 상기 유기발광층(18) 상부에 형성된 제2 전극(19)이 형성되어 있다.
- [0033] 상기 제1 박막트랜지스터(T1)의 드레인전극(50)과 연결된 상기 제2 박막트랜지스터(T2)의 게이트전극(38)은 상기 제2 박막트랜지스터(T2)의 소스 전극(52)와 중첩되어 커패시터를 이룬다.
- [0034] 여기서, 미설명 부호 13, 14, 57, 57', 59는 절연 물질로 만들어진 층으로, 각각 여기서, 제1 절연막, 제2 절연막, 게이트 절연막, 보호막, 격벽에 해당한다. 상기 제1 절연막(13)은 차광층(60)과 반도체층(42) 사이를 절연하며, 상기 제2 절연막(14)은 상기 반도체층(42)와 게이트 전극(38) 사이를 절연한다. 그리고 상기 게이트 절연막(57)은 상기 게이트전극(38)과 소스전극(52) 및 드레인전극(56) 사이를 절연하며, 상기 보호막(57')은 상기 소스전극(52) 및 드레인전극(56)과 제1 전극(16) 사이를 절연한다. 상기 격벽(59)은 표시영역(P)과 비표시

영역(N)을 절연한다.

- [0035] 상기한 바와 같이 구성된 유기전계발광소자는 제1 전극(16) 및 제2 전극(19)의 투명성 및 유기발광층(18)에서 출사된 광의 방향에 따라 배면발광식(bottom emission)과 전면발광식(top emission)으로 구분된다. 본 발명에서는 투명한 물질로 하부기판을 형성함으로써 광이 제2 전극(19) 방향으로부터 제1 전극(16) 방향으로 출사되는 배면발광식에 해당한다.
- [0036] 여기서 상기 제1 전극(16)은 유기발광층에서 발생된 광이 투과하게 되므로 투명한 물질로 형성하는 것이 바람직하며, 제2 전극(19)은 투명한 도전물질로도, 투명하지 않은 도전물질로도 형성할 수 있다.
- [0037] 따라서, 본 발명에 따른 일 실시예에서는 상기 제2 전극(19)은 불투명한 도전물질, 예를 들어 금속으로 형성할 수 있으며, 상기 제1 전극(16)은 투명한 도전성 물질, 예를 들어 인듐주석산화물(Indium Tin Oxide; ITO), 인듐아연산화물(Indium Zinc Oxide; IZO), 투명한 금속박막과 같은 금속산화물로 형성할 수 있다.
- [0038] 제2 전극(19)을 일함수가 작은 물질(예를 들어, 금속)으로 형성하고 제1 전극(16)을 일함수가 큰 물질(예를 들어, 금속산화물)로 형성하는 경우에는 상기 제1 전극(16)이 정공을 제공하는 애노드, 제2 전극(19)이 전자를 제공하는 캐소드가 된다. 반대로, 제1 전극(16)을 일함수가 작은 물질로 형성하고 제2 전극(19)을 일함수가 큰 물질로 형성하면 상기 제1 전극(16)이 전자를 제공하는 캐소드, 제2 전극(19)이 정공을 제공하는 애노드가 된다.
- [0039] 그런데 광이 하부 방향으로 출사되는 경우 비표시영역(N)의 상기 박막트랜지스터 내의 금속배선들 때문에 광이 반사되거나 산란됨으로써 콘트라스트비를 감소시키고 시인성 불량을 유발하게 되므로, 상기 반사되거나 산란된 광을 막기 위해 저반사 금속산화물과 금속을 이용하여 차광층(60)이 형성된다. 상기 차광층(60)은 비표시영역(N)에 형성되며, 복수의 개구부를 갖는다.
- [0040] 도 3은 도 1에 도시된 본 발명의 일 실시예에 따른 유기전계발광소자(10)에서의 차단층(60)이 형성된 영역을 개략적으로 나타낸 평면도이다. 도시된 도면에서는 차단층(60)을 전면에 표시하였지만, 실제로는 박막트랜지스터(T1, T2)의 하부에 위치함을 유의해야 한다.
- [0041] 도시한 바와 같이, 반도체층(42)이 존재하는 영역에 대응하여 차광층(60)이 제거된 개구부(A)가 위치한다. 다시 말하면, 상기 개구부(A)는 상기 제1 및 제2 박막트랜지스터(T1, T2)의 반도체층(40, 42)이 형성된 영역에 대응하는 비표시영역(N)에 형성된다. 이때, 상기 개구부(A)의 형상은 상기 반도체층(40, 42)의 형상과 동일하며 그 크기 또한 동일하다.
- [0042] 다만, 필요에 따라 상기 반도체층(40, 42)의 크기보다 약간 작거나 크게 형성할 수는 있을 것이나 빛샘이 발생하지 않을 정도로 형성해야 하므로 설계 마진을 고려하여 최대한 동일하게 형성하는 것이 바람직하다. (도면에서는 개구부 영역을 명확히 표시하기 위해 실제 크기보다 약간 크게 도시하였다.)
- [0043] 상기한 바와 같이, 제1 박막트랜지스터(T1)와 제2 박막트랜지스터(T2)의 반도체층(A)의 형상과 크기에 따라 그 하부에 차광층(60)이 형성되지 않은 개구부(A)를 구비하는 이유는 다음과 같다.
- [0044] 현재 유기전계발광소자에 주로 사용되는 구동 방식인 능동 매트릭스 방식은 박막트랜지스터를 스위칭 소자로 사용하여 유기발광층을 제어하는 방식이다. 상기 박막트랜지스터에 사용되는 반도체층은 비정질실리콘이나 다결정실리콘으로 형성할 수 있지만, 전자의 전계이동도가 큰 다결정실리콘이 고속동작에 유리하다. 그러나 다결정실리콘 박막트랜지스터 제작시에는 고가의 석영(quartz) 기판을 이용한 고온공정이 요구되므로 상대적으로 저온공정인 비정질 실리콘 박막트랜지스터에 비해 대면적 액정표시장치의 적용에 한계로 작용하고 있다. 따라서 비정질 실리콘을 증착한 후 상기 비정질 실리콘을 결정화하는 방법이 개발되었는 바, 고상결정화(Solid Phase Crystallization; SPC), 엑시머 레이저 어닐링(Excimer Laser Annealing; ELA), 금속유도 결정화(Metal Induced Crystallization; MIC), 순차측면고상화(Sequential Lateral Solidification; SLS) 등이 있다.
- [0045] 특히, SLS 결정화법은 비정질실리콘층에 레이저빔을 2회 이상 중첩 조사하여 결정립 실리콘을 측면 성장시킴으로써 결정화하는 방법이다. SLS 결정화법은 비정질 실리콘층에 소정의 빔 폭을 가지는 레이저빔을 1차 레이저 조사하여, 조사된 비정질실리콘을 완전 용융시킨다. 상기 레이저빔의 조사가 끝난 후 냉각이 시작되면 비정질실리콘과 용융 실리콘의 경계면에서 우선적으로 결정화가 일어나게 되며, 상기 결정화된 부분이 씨드가 된다. 이때, 상기 씨드 형성시 발생한 응고 잠열에 의해 비정질 실리콘과 용융 실리콘의 경계면으로부터 용융된 실리콘 방향으로 온도가 점차 감소되는 온도 분포가 형성된다. 열 유속은 용융된 실리콘층의 중앙부 방향으로 흐르게 되므로, 용융된 실리콘이 완전히 응고될 때까지 다결정 실리콘 결정의 측면 성장이 일어나게 된다. 그 다음, 상기 결정립이 형성된 다결정 실리콘 영역과 비정질 실리콘의 경계면을 포함하는 영역에 2차로 레이저 조사하면

비정질 실리콘 및 다결정 실리콘이 용융되고 이후 냉각되면서 2차 레이저 조사에 의해 용해되지 않은 기 형성된 다결정 실리콘 결정에 원자가 부착되어 결정의 길이가 증가하게 된다. 이러한 방식으로 2회에 걸친 레이저 조사로써, 또는 필요에 따라 3회에 걸친 레이저 조사로써 다결정 실리콘층을 형성할 수 있다.

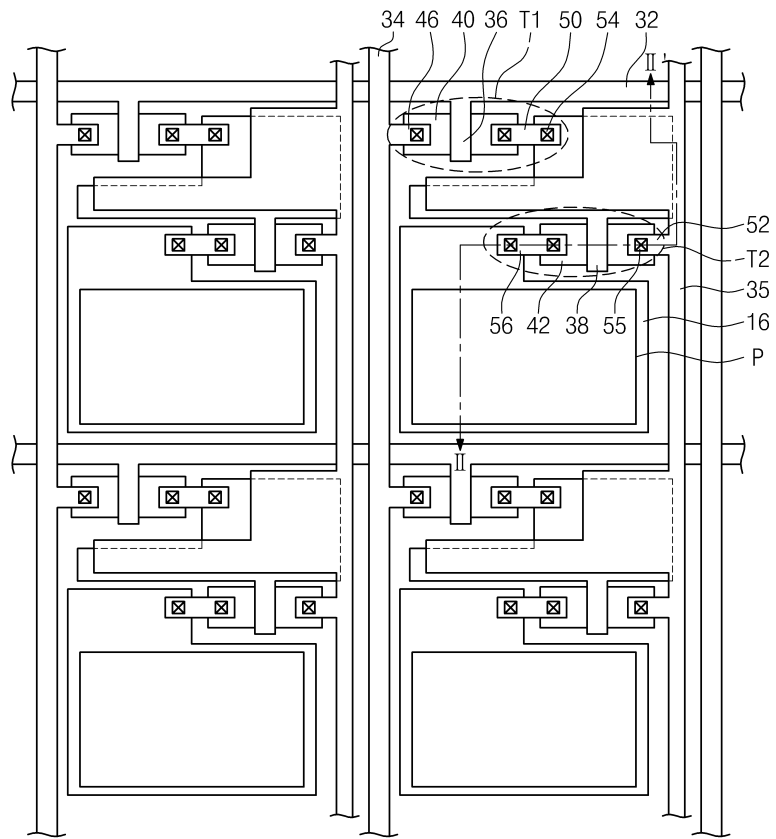
- [0046] 상기한 바와 같이, 레이저를 이용한 SLS의 경우 레이저가 조사된 부위 근처는 고온을 나타낸다. 또한, SLS 방법이 아니더라도 SPC, ELA, MIC 등의 방법 모두에서 열을 필요로 하거나, 공정중에 불가피하게 열이 발생한다. 문제는 차광층이 크롬이나 몰리브덴과 같은 열전도율이 높은 금속으로 형성되기 때문에, 결정화되어야 할 비정질 실리콘층의 하부에 차광층이 형성되어 있으면 상기 비정질실리콘의 결정화에 사용되어야 할 열이 상기 차광층을 통해 쉽게 흡수되고 결국은 누설된다는 것이다. 이러한 열의 방사는 차광층이 형성된 영역 상부의 비정질실리콘이 충분한 그레인(grain)으로 성장하지 못하게 하며 결국 결정화불량으로 이어진다.
- [0047] 상기한 결정화불량은 단순하게는 상기 차광층(60)과 반도체층(42) 사이의 절연막(13)을 형성하고 상기 절연막(13)의 두께를 높임으로써 해결할 수 있다. 그러나, 이 경우 결정성은 개선된다고 할지라도 절연막(13)을 두껍게 형성하기 위해 추가 시간과 비용이 소요됨은 물론이고, 두꺼워진 절연막(13)에서 나온 오염원이 증가되어 박막트랜지스터의 전자 이동도 등의 특성이 오히려 감소된다.
- [0048] 따라서, 본 발명의 실시예에서는 반도체층(42)에 대응하는 부분의 금속 차광층(60)을 아예 제거한 개구부(A)를 형성함으로써 상기한 결정화불량을 해결하는 것을 특징으로 한다. 이에 따라, 본 실시예에서는 반도체층(42)이 형성될 구간에서 비정질실리콘이 결정화되는 공정이 진행되더라도 별도의 열 손실이 없게 되며 이 영역에서는 고르게 결정화가 진행되어 결함이 감소된 다결정실리콘을 얻을 수 있다.
- [0049] 또한, 상기 개구부(A)는 상기 게이트라인(32)이나 데이터라인(34)의 하부에도 형성될 수 있다.
- [0050] 도 4는 도 3의 데이터라인(34)의 일부를 확대하여 도시한 것으로, 데이터라인(34)의 하부에도 차광층(60)이 형성된 모습이다. 상기 게이트라인(32)이나 데이터라인(34)의 하부, 또는 게이트라인(32) 및 데이터라인(34)의 하부의 개구부(A')는 상기 차광층(60)을 다수의 조각으로 분할하기 위함이다.
- [0051] 상기 차광층(60)은 비표시영역(N)과 반도체영역(42)의 하부를 제외하고 기판의 전면에 연결되어 넓게 형성될 수 있기 때문에 전하가 축적되어 정전기방전이 일어날 수 있다. 상기 정전기 방전은 박막트랜지스터의 배선에 치명적으로 작용하여 쇼트 등의 결함의 원인이 된다. 본 발명의 실시예에 따르면, 차광층(60)이 여러 개의 조각으로 분할되면 분할되기 전보다 상대적으로 전하의 축적이 감소되므로 정전기 방전을 감소시킬 수 있다.
- [0052] 그 외에도, 게이트라인(32)이나 데이터라인(34)의 하부에 개구부(A')를 형성함으로써 차광층 금속과 게이트라인(32) 또는 데이터라인(34)과의 커플링(coupling)이 감소한다.
- [0053] 여기서, 이러한 개구부(A')가 예로서 도시한 데이터라인(34)보다 폭이 넓다면 빗샘의 우려가 있으므로, 상기 하부의 개구부(A')의 폭(W1)은 상기 데이터라인(34)의 폭(W2)보다 작은 것이 특징이다. 이때, 상기 개구부(A')로 광이 새는 부분이 없도록 상기 게이트라인의 양 가장자리와 상기 차광층(60)의 일부 영역이 오버랩된다.
- [0054] 여기서, 본 실시예에서는 데이터라인(34) 하부의 차광층(60)에 개구부(A')를 형성한 것을 예로 들었으나, 필요에 따라 제2 박막트랜지스터(T2)에 전원을 공급하는 전원라인(35)의 하부에도 개구부를 형성할 수 있음은 물론이다.
- [0055] 상기 차광층(60)은 크롬산화물(CrOx)의 단일층이나, 크롬산화물/크롬질화물(CrNx)의 이중층, 또는 크롬산화물/크롬/크롬질화물의 삼중층으로 된다.
- [0056] 상기한 바와 같은 물질로 차광층(60)을 형성하는 이유는 차광층(60)이 종래와 같이 크롬이나 몰리브덴과 같은 금속으로 형성되는 경우 결함이 발생하기 때문이다. 크롬이나 몰리브덴과 같은 금속은 용융온도가 금속산화물보다 상대적으로 낮은 편이기 때문에 비정질실리콘 결정화 공정을 포함하여 열이 수반되는 다양한 박막트랜지스터 공정 중에 용융이 일어날 수 있다. 또한 상기 금속은 열전도율이 높아 공정 중에 열이 쉽게 전도되며, 바로 용융되지 않더라도 잠열에 의해 시간차를 두고 용융될 수 있다.
- [0057] 특히 박막트랜지스터 공정 중에서 패터닝이 수반되는 공정에 있어서는 패터의 가장자리 계면 상에 열에너지가 응축됨으로써, 가장자리의 차광층이 부풀어 오르는 현상(hunching) 현상이 일어날 수 있다. 현상 현상이 일어나는 경우에는 차광층이 타 영역보다 돌출되어 이후 공정에서 단차에 따른 불량을 일으키는 것은 물론이고, 상기 돌출부가 분리되어 불순물 입자로서 작용하여 상기 기판 상에서 불량을 일으키기도 한다. 불순물 입자로 작용하는 경우에는 대부분 미세한 입자에 해당하나 경우에 따라서는 대형 입자로서 부유하기도 한다.

- [0058] 도 5와 도 6은 현칭 현상에 따른 기관의 불량을 나타낸 사진이다. 도시한 바와 같이, 도 5에서는 기관 상에 부풀어 오른 돌출부에 의해 배선이 끊긴 것을 확인할 수 있으며, 도 6에서는 현칭 현상에 의해 부풀어오른 금속이 원래의 위치에서 떨어져 나와 결국은 소자 위에 불순물 입자로서 부유하는 것을 확인할 수 있다.
- [0059] 따라서, 본 발명의 실시예에서는 상기한 현칭 현상을 방지하기 위해 용융온도가 상기 금속보다 상대적으로 높은 금속산화물을 사용하거나, 상기 금속 위에 금속산화물층을 복층으로 형성함으로써 열전도를 막는 버퍼층으로 작용하게 한다. 용융온도가 높고 차광층으로 쓰일 수 있는 물질로는 대표적으로 크롬산화물(CrOx)을 들 수 있으며, 상기 크롬산화물을 포함한 단일층 또는 다중층으로 차광층이 형성된다.
- [0060] 본 발명에 따른 일 실시예에서는 기관 상에 크롬산화물의 단일층으로 차광층을 형성한다. 또한, 본 발명에 따른 다른 실시예에서는 차광층에 상기 크롬산화물 상에 크롬질화물(CrNx)이 더 형성될 수 있다. 크롬질화물 또한 용융이 잘 되지 않으면서 반사율이 낮은 물질에 해당하므로 크롬산화물과 크롬질화물의 이중층으로 형성한 것이다.
- [0061] 그 외에도, 본 발명에 따른 또 다른 실시예에서는 크롬산화물과 크롬 및 크롬산화물로 구성된 3중층을 형성할 수 있으며, 크롬산화물과 크롬 및 크롬질화물로 구성된 3중층을 형성할 수도 있다. 상기한 3중층의 경우에는 크롬의 상부에 크롬산화물이나 크롬질화물이 더 형성되어 있기 때문에 상부에서의 열을 한 번 더 차단하여 크롬층에 직접적으로 열이 전달되는 것을 막아 크롬의 용융을 방지한다. 따라서, 크롬층의 현칭 현상에 의한 결함이 대폭감소하는 효과를 얻을 수 있다.
- [0062] 상기한 구조를 갖는 유기전계발광소자의 제조방법을 도 1 내지 도 2를 참조하여 설명하면 다음과 같다.
- [0063] 먼저 투명한 절연 물질로 이루어지 기관(12)을 준비한다.
- [0064] 상기 기관(12)은 화상이 표시되는 표시영역(P)과 화상이 표시되지 않는 비표시영역(N)로 이루어진 화소로 이루어져 있다.
- [0065] 다음으로, 상기 기관 상의 비표시영역(N)에, 이후 형성될 박막트랜지스터(T1, T2)의 반도체층(40, 42)이 형성될 영역과 대응되는 영역에 개구부(A)를 갖는 차광층(60)을 형성한다. 상기 차광층(60)은 필요에 따라 이후 게이트라인(32)과 데이터라인(34)이 형성될 영역에도 형성한다.
- [0066] 상기 차광층(60)은 크롬산화물(CrOx)의 단일층이나, 크롬산화물/크롬질화물(CrNx)의 이중층, 또는 크롬산화물/크롬/크롬질화물의 삼중층으로 형성할 수 있으며 형성방법은 증착을 비롯한 다양한 방법을 사용할 수 있다.
- [0067] 이후, 상기 차광층(60)이 형성된 기관 상에 제1 절연막(14)를 형성한다.
- [0068] 상기 제1 절연막(14)이 형성된 기관 상에는 게이트라인(32)과 데이터라인(34) 및 상기 게이트라인(32)과 데이터라인(34)에 연결된 박막트랜지스터(T1, T2)를 형성한다. 이때, 상기 박막트랜지스터는 각 화소마다 1개로 구성될 수 있으나 필요에 따라 상기 제1 전극(16)을 구동하는 제2 박막트랜지스터(T2)와 상기 제2 박막트랜지스터(T2)에 데이터 전압을 인가하는 제1 박막트랜지스터(T1)로 이루어질 수 있다.
- [0069] 상기 박막트랜지스터(T1, T2)를 형성하는 단계는 제2 박막트랜지스터(T2)를 형성하는 단계에 대해 설명하며, 제1 박막트랜지스터(T1)은 제2 박막트랜지스터(T2)와 동일한 방식으로 형성하므로 생략한다.
- [0070] 상기 제1 절연막 상에 반도체층(42)을 형성한다. 상기 반도체층(42)은 상기 차광층(60)의 상기 개구부(A)와 동일한 형상으로, 상기 개구부(A)와 중첩하도록 형성한다.
- [0071] 상기 반도체층(42)이 형성된 기관 상에는 제2 절연막(14)을 형성한다. 상기 상기 제2 절연막(14)이 형성된 기관 상에는 게이트라인(32)과 상기 게이트라인(32)에서 분지된 게이트전극(38)을 형성한다.
- [0072] 상기 게이트전극(38)이 형성된 기관 상에는 게이트절연막(57)을 형성한다.
- [0073] 그 다음, 상기 게이트절연막(57)과 상기 제2 절연막(14)의 일부 영역에는 상기 반도체층(42)의 일부가 노출되도록 콘택홀을 형성한다.
- [0074] 다음으로, 상기 게이트절연막(57)이 형성된 기관 상에 상기 게이트라인(32)과 실질적으로 교차하는 데이터라인(34)과 상기 데이터라인(34)에서 분지된 소스전극(52) 및 상기 소스전극(52)과 이격된 드레인전극(56)을 형성한다. 상기 소스 전극(52)과 드레인 전극(56)은 상기 게이트절연막(57)과 제2 절연막(14)에 형성된 콘택홀을 통해 각각 상기 반도체층(42)과 연결된다. 상기 소스 전극과 드레인 전극이 형성된 기관 상에는 보호막(57')을 형성한다.

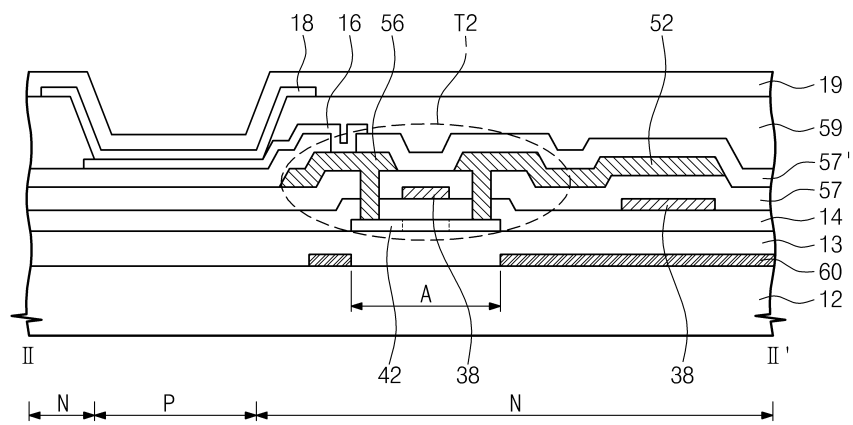


도면

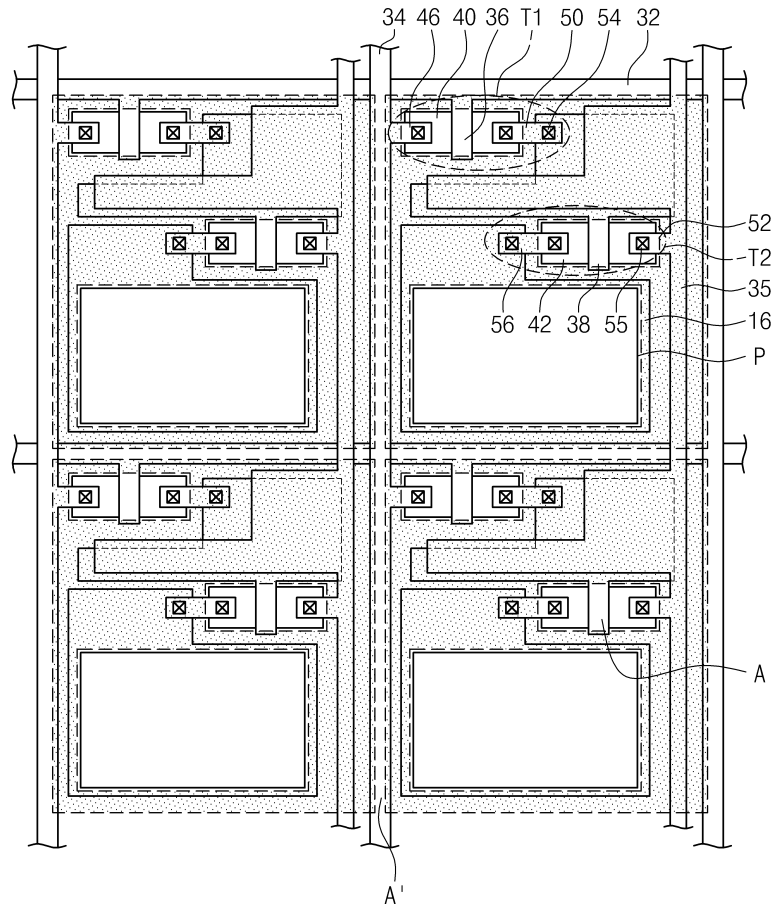
도면1



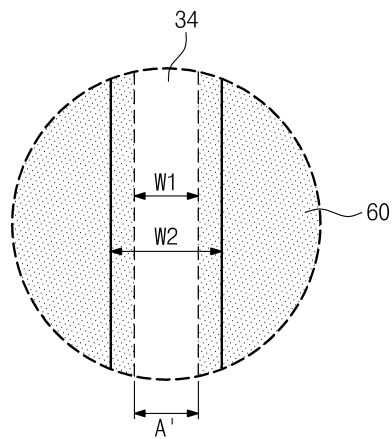
도면2



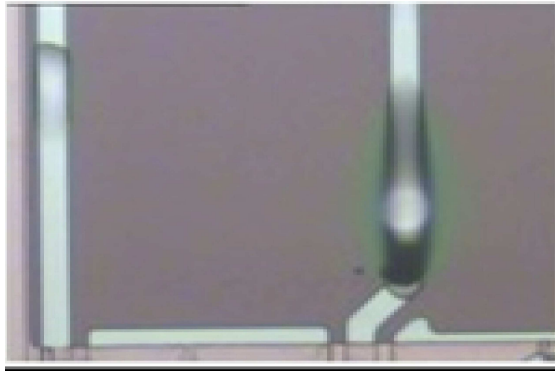
도면3



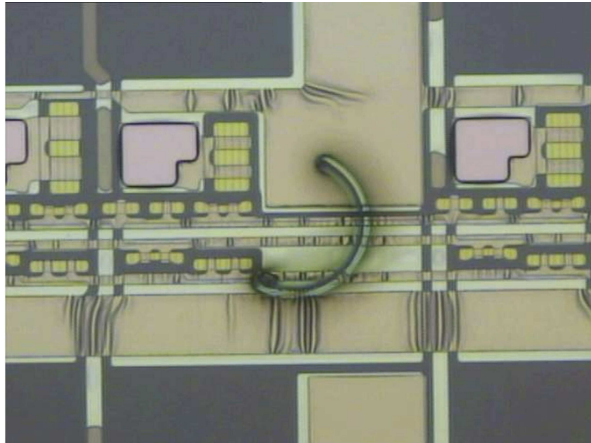
도면4



도면5



도면6



专利名称(译)	有机电致发光器件		
公开(公告)号	<a href="#">KR1020100032187A</a>	公开(公告)日	2010-03-25
申请号	KR1020080091225	申请日	2008-09-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE YUL KYU 이율규 YOU CHUN GI 유춘기 PARK SUN 박선 PARK JONG HYUN 박종현 KIM SOO HYUN 김수현 PARK HEE SANG 박희상		
发明人	이율규 유춘기 박선 박종현 김수현 박희상		
IPC分类号	H05B33/10 H01L51/50 H01L29/786		
CPC分类号	H01L27/1214 H01L29/78633 H01L27/12 H01L51/5284 H01L27/3244 H01L27/1281 H01L27/3272		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋 , 云何		
其他公开文献	KR101545315B1		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

有机电致发光器件中的基板包括其中指示图像的显示区域和被分类为围绕显示区域并配备在显示区域中的非显示区域的像素。在非显示区域中形成至少一个包括半导体层的薄膜晶体管。并且，在显示区域中，在第一电极上配备所形成的有机发光层和在有机发光层上形成有机发光层的第一电极的电压的第二电极，连接到薄膜晶体管和第一电极。此外，非显示区域可以设置有光学屏蔽层，其中开口部分形成在上述半导体层的下部。光学屏蔽层，半导体层，开口部分，结晶，静电。

