



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl.  
G09G 3/30 (2006.01)

(11) 공개번호 10-2007-0002155  
(43) 공개일자 2007년01월05일

(21) 출원번호 10-2005-0057507  
(22) 출원일자 2005년06월30일  
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자 이창환  
경북 구미시 구평동 475 부영아파트 707/1403  
허진  
경북 구미시 선산읍 교리 1165번지 동우 비봉 102동 905호

(74) 대리인 이수웅

전체 청구항 수 : 총 11 항

(54) 유기전계발광소자 및 유기전계발광 표시장치

(57) 요약

본 발명은, 출력전류에 의해 발광하는 유기발광 다이오드와, 데이터라인으로부터 인가되는 데이터전압을 저장하는 저장 캐패시터와, 전원전압과 유기발광 다이오드 사이에 연결되어 있으며 게이트가 저장 캐패시터의 일단에 접속되어 있어 저장 캐패시터에 저장된 데이터전압을 이용하여 유기발광 다이오드에 출력전류를 공급하는 구동박막트랜지스터와, 저장 캐패시터의 일단과 데이터라인 사이에 연결되어 있으며 게이트가 제1스캔라인과 접속되어 제1스캔신호에 의해 데이터라인으로부터 입력전류를 인가받아 저장 캐패시터의 일단에 구동박막트랜지스터의 게이트 전압을 전달하는 제1스위칭부와, 저장 캐패시터의 타단과 초기화전압라인 사이에 연결되어 있으며 게이트가 제1스캔라인과 접속되어 제1스캔라인을 통해 인가되는 제1스캔신호에 의해 초기화전압을 저장 캐패시터의 타단에 전달하는 제2스위칭부와, 저장 캐패시터의 타단과 데이터라인 사이에 연결되어 있으며 게이트가 제2스캔라인과 접속되어 제2스캔라인을 통해 데이터전압을 저장 캐패시터의 타단에 전달하는 제3스위칭부를 포함하는 유기전계발광소자를 제공한다.

대표도

도 2

특허청구의 범위

청구항 1.

출력전류에 의해 발광하는 유기발광 다이오드와;

데이터라인으로부터 인가되는 데이터전압을 저장하는 저장 캐패시터와;

전원전압과 상기 유기발광 다이오드 사이에 연결되어 있으며 게이트가 상기 저장 캐패시터의 일단에 접속되어 있어 상기 저장 캐패시터에 저장된 데이터전압을 이용하여 상기 유기발광 다이오드에 출력전류를 공급하는 구동박막트랜지스터와;

상기 저장 캐패시터의 일단과 상기 데이터라인 사이에 연결되어 있으며 게이트가 제1스캔라인과 접속되어 제1스캔신호에 의해 상기 데이터라인으로부터 입력전류를 인가받아 상기 저장 캐패시터의 일단에 상기 구동박막트랜지스터의 게이트 전압을 전달하는 제1스위칭부와;

상기 저장 캐패시터의 타단과 초기화전압라인 사이에 연결되어 있으며 게이트가 상기 제1스캔라인과 접속되어 상기 제1스캔신호에 의해 초기화전압을 상기 저장 캐패시터의 타단에 전달하는 제2스위칭부와;

상기 저장 캐패시터의 타단과 상기 데이터라인 사이에 연결되어 있으며 게이트가 제2스캔라인과 접속되어 상기 제2스캔라인을 통해 상기 데이터전압을 상기 저장 캐패시터의 타단에 전달하는 제3스위칭부를 포함하는 유기전계발광소자.

## 청구항 2.

출력전류에 의해 발광하는 유기발광 다이오드와;

데이터라인으로부터 인가되는 데이터전압을 저장하는 저장 캐패시터와;

전원전압과 상기 유기발광 다이오드 사이에 연결되어 있으며 게이트가 상기 저장 캐패시터의 일단에 접속되어 있어 상기 저장 캐패시터에 저장된 데이터전압을 이용하여 상기 유기발광 다이오드에 출력전류를 공급하는 구동박막트랜지스터와;

상기 저장 캐패시터의 일단과 입력전류라인 사이에 연결되어 있으며 게이트가 제1스캔라인과 접속되어 제1스캔신호에 의해 상기 입력전류라인으로부터 입력전류를 인가받아 상기 저장 캐패시터의 일단에 상기 구동박막트랜지스터의 게이트 전압을 전달하는 제1스위칭부와;

상기 저장 캐패시터의 타단과 초기화전압라인 사이에 연결되어 있으며 게이트가 제2스캔라인과 접속되어 제2스캔신호에 의해 초기화전압을 상기 저장 캐패시터의 타단에 전달하는 제2스위칭부와;

상기 저장 캐패시터의 타단과 상기 데이터라인 사이에 연결되어 있으며 게이트가 제2스캔라인과 접속되어 상기 제2스캔라인을 통해 상기 데이터전압을 상기 저장 캐패시터의 타단에 스위칭하는 제3스위칭부를 포함하는 유기전계발광소자.

## 청구항 3.

제 2 항에 있어서,

상기 제2스위칭부와 상기 제3스위칭부는 동일한 스위칭부이며, 상기 초기화전압라인과 상기 데이터라인은 동일한 라인으로, 상기 초기화전압과 상기 데이터전압이 동일한 라인을 통해 동일한 스위칭부에 의해 전달되는 것을 특징으로 하는 유기전계발광소자.

## 청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 구동박막트랜지스터와 상기 유기전계발광 다이오드 사이에 연결되어 있으며, 게이트가 상기 구동박막트랜지스터의 게이트에 접속되어 상기 구동박막트랜지스터로부터 공급되는 상기 출력전류를 상기 유기발광 다이오드에 스위칭하는 제4스위칭부를 포함하는 유기전계발광소자.

## 청구항 5.

제4항에 있어서,

상기 구동박막트랜지트와 상기 제1 내지 4스위칭부는 p타입 모스 트랜지스터들인 것을 특징으로 하는 유기전계발광소자.

## 청구항 6.

제5항에 있어서,

상기 구동박막트랜지트와 상기 제1 내지 3스위칭부는 p타입 모스 트랜지스터들이며, 제4스위칭부는 n타입 모스 트랜지스터인 것을 특징으로 하는 유기전계발광소자.

## 청구항 7.

제4항에 있어서,

상기 제1스위칭부는 상기 저장 캐패시터의 일단과 상기 데이터라인 또는 상기 입력전류 라인 중 어느 하나 사이에 직렬로 접속되어 있으며 각각의 게이트가 상기 제1스캔라인과 접속되어 있는 두개의 p타입 모스 트랜지스터를 포함하는 유기전계발광소자.

## 청구항 8.

제4항에 있어서,

상기 제1스위칭부와 상기 전원전압 사이에 연결되어 있으며 게이트가 상기 구동박막트랜지스터의 게이트와 접속되어 있어 상기 제1스위칭부와 미러구조(mirror)를 형성하는 p타입 모스 트랜지스터를 추가로 포함하는 유기전계발광소자.

## 청구항 9.

제1스캔라인 및 제2스캔라인과 연결되어 제1스캔신호와 제2스캔신호를 공급하는 스캔구동부와;

데이터라인과 연결되어 데이터전압을 공급하는 데이터구동부와;

상기 제1 및 제2스캔라인과 상기 데이터라인이 교차하는 위치에 형성된 제1항의 유기전계발광소자와;

상기 데이터라인과 연결되어 상기 데이터라인을 통해 입력전류를 공급하는 입력전류구동부와;

상기 데이터라인 상에 상기 입력전류와 상기 데이터전압을 각각 상기 제1스캔신호와 상기 제2스캔신호와 동기화하여 전달하는 선택스위치와;

상기 초기화라인과 연결되어 상기 초기화전압을 공급하는 초기화전압원을 포함하는 유기전계발광 표시장치.

## 청구항 10.

제1스캔라인 및 제2스캔라인과 연결되어 제1스캔신호 및 제2스캔신호를 공급하는 스캔구동부와;

상기 데이터라인과 연결되어 데이터전압을 공급하는 데이터구동부와;

상기 제1 및 제2스캔라인과 상기 데이터라인이 교차하는 위치에 형성된 제3항의 유기전계발광소자와;

상기 데이터라인과 연결되어 상기 데이터라인을 통해 입력전류를 공급하는 입력전류원과;

초기화라인과 연결되어 초기화전압을 공급하는 초기화전압구동부와;

상기 데이터라인 상에 상기 초기화전압과 상기 데이터전압을 각각 상기 제1스캔신호와 상기 제2스캔신호와 동기화하여 전달하는 선택스위치를 포함하는 유기전계발광 표시장치.

## 청구항 11.

제9항 또는 제10항에 있어서,

상기 유기전계발광소자는, 상기 구동박막트랜지스터와 상기 유기전계발광 다이오드 사이에 연결되어 있으며, 게이트가 상기 구동박막트랜지스터의 게이트에 접속되어 상기 구동박막트랜지스터로부터 공급되는 상기 출력전류를 상기 유기발광 다이오드에 전달하는 제4스위칭부를 추가로 포함하는 유기전계발광 표시장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기전계발광소자 및 그를 포함하는 유기전계발광 표시장치에 관한 것이다.

유기전계발광소자(Organic Light Emitting Diodes, OLED)는 전자와 정공의 재결합으로 형광물질을 발광시키는 자발광 소자이었다. 이 유기전계발광소자를 포함하는 유기전계발광 표시장치는, 액정 디스플레이장치와 같이 별도의 광원을 필요로 하는 수동형 발광소자에 비하여 응답속도가 빠르고 직류구동전압이 낮고 초박막화가 가능하기 때문에 벽걸이형 또는 휴대용으로 응용이 가능하였다.

이와 같은 유기전계발광소자는 적색, 청색, 녹색의 서브픽셀들이 하나의 색을 표현하는 픽셀들을 이용하여 칼라를 구현하였다. 이때 유기전계발광소자는 서브픽셀을 구동하는 방식으로 단순매트릭스형 유기전계발광소자(Passive Matrix OLED, PMOLED)와 박막트랜지스터(TFT)를 이용하여 구동하는 방식인 액티브 매트릭스형 유기전계발광소자(Active Matrix OLED, AMOLED)로 나눌 수 있었다.

그런데, 박막트랜지스터(TFT)는 제조공정상 소자 특성이 불균일한 문제점이 발생하였다. 예를 들어 폴리실리콘 박막트랜지스터(P-si TFT)는 결정화 공정에서 엑시머 레이저(Excimer laser)의 출력 파워 불안정으로 인해 패널 내부와 패널 간에 소자 특성 불균일이 발생하는 문제점이 있었다. 이러한 소자 특성 불균일은 동일한 데이터전압에 대하여 박막트랜지스터의 출력전류가 변화하는 현상을 유발시켰다.

따라서 박막트랜지스터의 불균일을 보상하기 위한 액티브 매트릭스형 유기전계발광소자(AMOLED)의 구동방법으로 전류 구동방식과 전압구동방식, 디지털구동방식 등이 제안되었다.

도 1는 종래 전류구동 액티브 매트릭스형 유기전계발광소자의 등가회로도이다.

박막트랜지스터의 불균일을 보상하기 위한 종래 액티브 매트릭스형 유기전계발광소자(10)는 제1 내지 제4박막트랜지스터(T1 내지 T4), 저장 캐패시터(Cst), 유기발광 다이오드(OLED)를 포함하고 있었다. 이때 제1 내지 제4박막트랜지스터(T1 내지 T4)는 p채널 모스 트랜지스터(Metal Oxide Semiconductor Field Effect Transistor, MOSFET)였으며, 폴리실리콘 박막트랜지스터(p-si TFT)였다.

유기발광 다이오드(OLED)는 인가되는 신호전류( $I_{EL}$ )의 양에 대응하는 빛을 발광하였다.

제1박막트랜지스터(T1)는 전원전압(VDD)과 유기발광 다이오드(OLED) 사이에 접속되어 유기발광 다이오드(OLED)에 신호전류( $I_{EL}$ )를 공급하였다.

저장 캐패시터(Cst)는 전원전압(VDD)과 제1박막트랜지스터(T1)의 게이트 사이에 연결되어 데이터전압을 저장하였다.

제2박막트랜지스터(T2)는 제1박막트랜지스터(T1)의 게이트와 드레인 사이에 접속되어 있으며, 게이트가 제1스캔라인에 연결되어 있었다. 제2박막트랜지스터(T2)는 제1스캔라인을 통해 인가되는 제1스캔신호에 의해 온상태가 되어 제1박막트랜지스터(T1)의 게이트와 드레인을 공통노드가 되도록 하여 제1박막트랜지스터(T1)를 구동하였다.

제3박막트랜지스터(T3)는 제1박막트랜지스터(T1)와 전류원(I) 사이에 접속되어 있으며, 게이트가 제1스캔라인에 연결되어 있었다. 제3박막트랜지스터(T3)는 제1스캔라인을 통해 인가되는 제1스캔신호에 의해 온상태가 되어 제1박막트랜지스터(T1)에서 구동된 출력전류(I)를 전류원으로 출력하였다. 이때 전류원으로 출력전류(I)를 출력하면서 출력전류(I)에 비례하는 데이터전압을 위에서 설명한 저장 캐패시터(Cst)에 저장하였다.

제4박막트랜지스터(T4)는 제1박막트랜지스터(T1)와 유기발광 다이오드(OLED) 사이에 접속되어 있으며, 게이트가 제2스캔라인에 연결되어 있었다. 제4박막트랜지스터는 제2스캔라인을 통해 인가되는 제2스캔신호에 의해 온상태가 되어 전류원(I)으로 출력되는 출력전류(I)를 유기발광 다이오드(OLED)에 공급하여 유기발광 다이오드(OLED)를 발광하였다. 물론 이때 제1스캔신호는 소거되어 제2 및 제3박막트랜지스터(T2, T3)는 오프상태이지만, 저장 캐패시터(Cst)에 출력전류에 비례하는 데이터전압을 저장하여 놓은 상태이므로 이 데이터전압에 의해 제1박막트랜지스터(T1)를 구동하여 신호전류( $I_{EL}$ )를 유기발광 다이오드(OLED)에 공급하였다.

따라서, 종래 유기전계발광소자(10)는 박막트랜지스터의 특성변화와 무관하게 출력전류를 구동할 수 있기 때문에 소자 특성 변화에 의한 휘도 불균일을 보상할 수 있었다.

그러나, 종래 전류 보상 유기전계발광소자(10)는 저계조 화면을 표시할 때 출력전류(I)가 너무 작기 때문에 데이터신호가 인가되는 데이터라인에 기생하는 데이터라인로드(기생 캐패시터)와 저장 캐패시터를 충전해야 하므로 저계조 표현능력이 현저하게 떨어지는 문제점이 있었다. 이러한 저계조 표현능력의 떨어짐은 데이터라인로드가 증가하는 대면적인 경우 더욱 심각하였다.

이와 같이 현재 박막트랜지스터의 특성변화를 보상하여 휘도를 균일하게 하면서 저계조 표현능력이 떨어지지 않는 유기전계발광소자 및 그를 포함하는 유기전계발광 표시장치의 필요성이 매우 컸다.

### 발명이 이루고자 하는 기술적 과제

상기 문제점을 해소하기 위해 이루어진 것으로서, 본 발명은 구동박막트랜지스터의 특성변화를 보상하여 휘도를 균일하게 하면서 저계조 표현능력이 뛰어난 유기전계발광소자 및 유기전계발광 표시장치를 제공하는데 그 목적이 있다.

### 발명의 구성

상기 기술적 과제를 달성하기 위하여, 본 발명은, 출력전류에 의해 발광하는 유기발광 다이오드와, 데이터라인으로부터 인가되는 데이터전압을 저장하는 저장 캐패시터와, 전원전압과 유기발광 다이오드 사이에 연결되어 있으며 게이트가 저장 캐패시터의 일단에 접속되어 있어 저장 캐패시터에 저장된 데이터전압을 이용하여 유기발광 다이오드에 출력전류를 공급하는 구동박막트랜지스터와, 저장 캐패시터의 일단과 데이터라인 사이에 연결되어 있으며 게이트가 제1스캔라인과 접속되어 제1스캔신호에 의해 데이터라인으로부터 입력전류를 인가받아 저장 캐패시터의 일단에 구동박막트랜지스터의 게이트 전압을 전달하는 제1스위칭부와, 저장 캐패시터의 타단과 초기화전압라인 사이에 연결되어 있으며 게이트가 제1스캔라인과 접속되어 제1스캔라인을 통해 인가되는 제1스캔신호에 의해 초기화전압을 저장 캐패시터의 타단에 전달하는 제2스위칭부와, 저장 캐패시터의 타단과 데이터라인 사이에 연결되어 있으며 게이트가 제2스캔라인과 접속되어 제2스캔라인을 통해 데이터전압을 저장 캐패시터의 타단에 전달하는 제3스위칭부를 포함하는 유기전계발광소자를 제공한다.

또다른 측면에서 본 발명은, 출력전류에 의해 발광하는 유기발광 다이오드와, 데이터라인으로부터 인가되는 데이터전압을 저장하는 저장 캐패시터와, 전원전압과 유기발광 다이오드 사이에 연결되어 있으며 게이트가 저장 캐패시터의 일단에 접속되어 있어 저장 캐패시터에 저장된 데이터전압을 이용하여 유기발광 다이오드에 출력전류를 공급하는 구동박막트랜지스터와, 저장 캐패시터의 일단과 입력전류라인 사이에 연결되어 있으며 게이트가 제1스캔라인과 접속되어 제1스캔신호에 의해 입력전류라인으로부터 입력전류를 인가받아 저장 캐패시터의 일단에 구동박막트랜지스터의 게이트 전압을 전달하는 제1스위칭부와, 저장 캐패시터의 타단과 초기화전압라인 사이에 연결되어 있으며 게이트가 제2스캔라인과 접속되어 제2스캔라인을 통해 인가되는 제2스캔신호에 의해 초기화전압을 저장 캐패시터의 타단에 전달하는 제2스위칭부와, 저장 캐패시터의 타단과 데이터라인 사이에 연결되어 있으며 게이트가 제2스캔라인과 접속되어 제2스캔라인을 통해 데이터전압을 저장 캐패시터의 타단에 전달하는 제3스위칭부를 포함하는 유기전계발광소자를 제공한다.

이때, 제2스위칭부와 제3스위칭부는 동일한 스위칭부이며 초기화전압라인과 데이터라인은 동일한 라인으로 초기화전압과 데이터전압이 동일한 라인을 통해 동일한 스위칭부에 의해 전달될 수 있다.

또한, 구동박막트랜지스터와 유기전계발광 다이오드 사이에 연결되어 있으며, 게이트가 구동박막트랜지스터의 게이트에 접속되어 구동박막트랜지스터로부터 공급되는 출력전류를 유기발광 다이오드에 스위칭하는 제4스위칭부를 포함할 수 있다.

또한, 구동박막트랜지스터와 제1 내지 4스위칭부는 p타입 모스 트랜지스터들일 수 있다. 한편, 구동박막트랜지스터와 제1 내지 3스위칭부는 p타입 모스 트랜지스터들이며, 제4스위칭부는 n타입 모스 트랜지스터일 수 있다.

또한, 제1스위칭부는 저장 캐패시터의 일단과 데이터라인 또는 입력전류 라인 중 어느 하나 사이에 직렬로 접속되어 있으며 각각의 게이트가 제1스캔라인과 접속되어 있는 두개의 p타입 모스 트랜지스터를 포함할 수 있다.

또한, 제1스위칭부와 상기 전원전압 사이에 연결되어 있으며 게이트가 구동박막트랜지스터의 게이트와 접속되어 있어 제1스위칭부와 미러구조(mirror)를 형성하는 p타입 모스 트랜지스터를 추가로 포함할 수 있다.

또다른 측면에서, 본 발명은, 제1스캔라인 및 제2스캔라인과 연결되어 제1스캔신호와 제2스캔신호를 공급하는 스캔구동부와, 데이터라인과 연결되어 데이터전압을 공급하는 데이터구동부와, 제1 및 제2스캔라인과 데이터라인이 교차하는 위치에 형성된 위에서 설명한 유기전계발광소자와, 데이터라인과 연결되어 데이터라인을 통해 입력전류를 공급하는 입력전류구동부와, 데이터라인 상에 입력전류와 데이터전압을 각각 제1스캔신호와 제2스캔신호와 동기화하여 전달하는 선택스위치와, 초기화라인과 연결되어 초기화전압을 공급하는 초기화전압원을 포함하는 유기전계발광 표시장치를 제공한다.

이때, 제1스캔라인 및 제2스캔라인과 연결되어 제1스캔신호와 제2스캔신호를 공급하는 스캔구동부와, 데이터라인과 연결되어 데이터전압을 공급하는 데이터구동부와, 제1 및 제2스캔라인과 데이터라인이 교차하는 위치에 형성된 위에서 설명한 유기전계발광소자와, 데이터라인과 연결되어 데이터라인을 통해 입력전류를 공급하는 입력전류원과, 초기화라인과 연결되어 초기화전압을 공급하는 초기화전압구동부와, 데이터라인 상에 초기화전압과 데이터전압을 각각 제1스캔신호와 제2스캔신호와 동기화하여 전달하는 선택스위치를 포함할 수 있다.

한편, 유기전계발광소자는 구동박막트랜지스터와 유기전계발광 다이오드 사이에 연결되어 있으며, 게이트가 구동박막트랜지스터의 게이트에 접속되어 구동박막트랜지스터로부터 공급되는 출력전류를 유기발광 다이오드에 전달하는 제4스위칭부를 추가로 포함할 수 있다.

이하 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다.

## 실시예1

도 2는 본 발명의 제1실시예에 따른 유기전계발광소자의 등가회로도이며, 도 3은 도 2의 구동 타이밍도이다.

본 발명의 제1실시예에 따른 액티브 매트릭스형 유기전계발광소자(20)는 p타입 모스 트랜지스터인 제1 내지 제6박막트랜지스터(M1 내지 M6) 및 저장 캐패시터(Cst), 유기발광 다이오드(OLED)를 포함하고 있다. 또한 본 발명의 제1실시예에 따른 유기발광소자(20)는 데이터신호가 인가되는 데이터라인(22)과, 제1스캔신호 및 제2스캔신호가 각각 인가되는 제1스캔라인(24) 및 제2스캔라인(26), 초기화전압이 인가되는 초기화전압라인(28)과 연결되어 있다.

이때 데이터신호는 한개의 데이터라인(22)를 통해 데이터전압 또는 데이터전류가 외부 선택스위치(Sout)에 의해 스위칭되어 공급된다. 데이터전압 또는 데이터전류가 제1스캔신호와 제2스캔신호의 인가와 관련하여 본 발명의 제1실시예에 따른 유기전계발광소자(20)에 인가되는 과정은 아래에서 자세히 설명한다.

제1박막트랜지스터(M1)는 구동박막트랜지스터이며, 제2 내지 제6박막트랜지스터(M2 내지 M6)는 제1 내지 제5스위치이다. 저장 캐패시터(Cst)는 데이터라인을 통해 인가된 데이터전압을 저장한다. 유기발광 다이오드(OLED)는 인가되는 전류의 양에 대응하는 빛을 발광한다.

제1 및 제2박막트랜지스터(M1, M2)는 전원전압(VDD)과 유기발광 다이오드(OLED) 사이에 직렬로 접속되어 있다. 또한, 제1 및 제2박막트랜지스터(M1, M2)의 게이트는 노드A에 서로 연결되어 제1박막트랜지스터(M1)이 온상태일 때 제2박막트랜지스터(M2)도 온상태가 된다. 따라서, 제1박막트랜지스터(M1)의 구동전류가 제2박막트랜지스터(M2)를 통해 유기발광 다이오드(OLED)에 공급된다.

제3 및 제4박막트랜지스터(M3, M4)는 제1 및 제2박막트랜지스터(M1, M2)의 게이트(노드 A)와 데이터라인(22) 사이에 직렬로 접속되어 있다. 제3 및 제4박막트랜지스터(M3, M4)는 게이트가 제1스캔라인(24)에 연결되어 제1스캔라인(24)을 통해 제1스캔신호가 인가될 때 온상태가 되어 데이터라인(22)을 통해 인가되는 데이터신호 또는 데이터전압을 제1 및 제2박막트랜지스터(M1, M2)의 게이트에 인가한다.

제5박막트랜지스터(M5)는 초기화전압라인(28)과 저장 캐패시터(Cst) 사이에 연결되어 있으며, 게이트는 제1스캔라인(24)과 연결되어 있다. 제1스캔라인(24)에 제1스캔신호가 인가되면 제5박막트랜지스터(M5)는 온상태가 되어 초기화전압라인을 통해 저장 캐패시터(Cst)의 일단(노드 B)에 초기화전압을 인가한다.

제6박막트랜지스터(M6)는 데이터라인(22)과 저장 캐패시터(Cst) 사이 접속되어 있으며, 게이트는 제2스캔라인(26)과 연결되어 있다. 제2스캔라인에 제2스캔신호가 인가되면 제6박막트랜지스터(M6)는 온상태가 되어 데이터신호 또는 데이터전압을 저장 캐패시터(Cst)의 일단(노드 B)에 인가한다.

저장 캐패시터(Cst)는 제1 및 제2박막트랜지스터(M1, M2)의 게이트와 제6박막트랜지스터(M6) 사이, 즉 노드 A와 노드 B 사이에 연결되어 있다.

이하, 도 2 및 도 3을 참조하여 본 발명의 제1실시예에 따른 액티브 매트릭스형 유기전계발광소자(20)의 동작을 설명한다. 도 3은 도2의 구동 타이밍도이다.

도 2 및 도 3을 참조하면, 도 3의  $T_1$  구간은 제1스캔라인(24)을 통해 제1스캔신호가 인가되고, 데이터라인(22)을 통해 데이터전류가 인가되어 본 발명의 제1실시예에 따른 유기전계발광소자(20)가 전류구동하는 구간이다.

이때, 제1스캔신호가 인가되므로, 제3 내지 제5박막트랜지스터(M3 내지 M5)가 온상태가되므로 데이터전류(ISEL)가 유기전계발광소자(20)에 인가되며, 노드 B에 초기화전압(Vinit)이 인가된다. 노드 B가 초기화전압(Vinit)으로 초기화된 상태에서 노드A는 데이터전류(ISEL)에 의해 특정 전압( $V_A$ )으로 결정된다.

결과적으로 노드 A는 전류구동 화소구조에 의해 동작하므로 전류 보상 화소구조의 장점인 구동 소자의 문턱전압( $V_{th}$ )이나 이동도(mobility)와 같은 소자 특성의 변동이 노드A에 반영되어 보상 특성이 향상된다. 이때 입력전류(Iconst)는 데이터라인로드를 충분히 충전할 수 있는 양으로 기입할 수 있으므로 종래 전류 보상 화소구조에서 문제가 되는 저계조 전류의 데이터라인로드 충전문제가 나타나지 않는다. 이때 입력전류(Iconst)는 다음 수학식1과 같게 되므로, 제1박막트랜지스터(M1)의 게이트-소스 전압( $V_{GS}$ )는 수학식1을 정리하면 수학식2와 같게 된다.

$$I_{CONST} = \frac{\beta}{2} (V_{GS} - V_{TH})^2$$

$$V_{GS} = V_A = \sqrt{\frac{2I_{CONST}}{\beta}} + V_{TH}$$

수학식 1 및 2에서,  $I_{CONST}$ 는 입력전류,  $\beta$ 는 상수,  $V_{GS}$ 는 게이트-소스 전압,  $V_{TH}$ 는 문턱전압,  $V_A$ 는  $T_1$ 구간의 노드 A의 전압을 나타낸다.

한편, 도 3의  $T_2$  구간은 제1스캔신호와 데이터전류가 소거되고 제2스캔라인(26)을 통해 제2스캔신호가 인가되고, 데이터라인(22)을 통해 데이터전압이 인가되어 본 발명의 제1실시예에 따른 유기전계발광소자(20)가 전압구동하는 구간이다.

이때, 제2스캔신호가 인가되므로, 제6박막트랜지스터(M6)이 온상태가 되어 데이터전압( $V_{data}$ )이 노드 B에 인가된다. 노드 B의 전압은 (데이터전압-초기화전압)( $V_{data}-V_{init}$ )만큼 변하게 되고, 노드 A의 전압도 (데이터전압-초기화전압)( $V_{data}-V_{init}$ )만큼 변하게 되어 노드 A의 전압은 전류구동에 의해 결정된 전압에 (데이터전압-초기화전압)( $V_{data}-V_{init}$ )이 합해지게 된다. 결과적으로 노드 A의 전압은 제1 및 제2박막트랜지스터(M1, M2)의 게이트 전압이므로 노드 A의 전압에 의해 제1 및 제2박막트랜지스터(M1, M2)를 구동하여 이 전압에 대응하는 수학적식 3과 같은 출력전류( $I_{OLED}$ )를 유기발광 다이오드(OLED)에 공급하여 유기발광 다이오드(OLED)를 발광한다.

$$I_{OLED} = \frac{\beta}{2} \left[ \sqrt{\frac{2I_{CONST}}{\beta}} + (V_{DATA} - V_{INIT}) \right]^2$$

수학식 3에서,  $I_{OLED}$ 는 출력전류,  $V_{DATA}$ 는  $T_1$ 구간시 인가되는 데이터전압,  $V_{INIT}$ 는 초기화전압을 나타내며, 다른 기호는 수학식 1 및 2와 동일하다.

수학식 3을 통해 알 수 있는 바와 같이, 유기발광 다이오드(OLED)에 공급되는 출력전류( $I_{OLED}$ )는 문턱전압( $V_{th}$ ) 항이 없으므로 문턱전압의 변동에 대하여 완벽하게 보상할 수 있다.

또한, 초기화전압( $V_{INIT}$ )과 데이터전압( $V_{DATA}$ )이 같아지도록 데이터전압( $V_{DATA}$ )을 인가하면, 입력전류( $I_{CONST}$ )와 출력전류값( $I_{OLED}$ )가 같아지게 되어 소자 특성과 관계된 상수  $\beta$ 도 포함되지 않게 되어 소자 특성도 완벽하게 보상할 수 있게 된다.

이때 입력전류( $I_{CONST}$ )는 데이터라인 로드를 도 3의  $T_1$  기간 동안 충전할 수 있는 전류량 이상이어야 한다. 입력전류량을 가능하면 계조 표시 화면의 중간 계조에 가까운 전류량을 기입하는 것이 바람직하다. 왜냐하면 화질 평가시 중간 계조에서 소자 특성 변동에 의한 화질 열화가 가장 잘 나타나기 때문이다.

또한, 중간 계조 근처에서는 ( $V_{data}-V_{init}$ )값이 다른 계조보다 작게 되어 이동성 변동에 의한 전류량 변동 또한 작아지게 되기 때문이다.

도 4는 도 2의 계조에 따른 전류변동량의 그래프이다. 이때, 전류변동량(current difference)은 수학식 4와 같다.

도 4를 통해 알 수 있는 바와 같이, 중간 계조에서는 전류량 변동이 거의 없으며, 양쪽 계조에서도 종래 화소 구조에서 나타나는 전류 변동량보다 적어지게 됨을 알 수 있다.

$$\text{전류변동량} = \frac{I_{60} - I_{50}}{I_{60}}$$

## 실시예2

도 5는 본 발명의 제2실시예에 따른 유기전계발광소자의 등가회로도이다.

본 발명의 제2실시예에 따른 유기전계발광소자(30)는 보조캐패시터( $C_{sub}$ )가 제1박막트랜지스터(M1)의 소스와 게이트 사이에 형성된 점을 제외하고 제1실시예에 따른 유기전계발광소자(20)와 동일하다.

보조캐패시터( $C_{sub}$ )는 노드 A의 전압의 누설 전류(leakage current)를 줄이기 위하여 제1박막트랜지스터(M1)의 소스와 게이트 사이 형성한 것이다.



그러나, 이 경우 도 3의  $T_2$  기간에 데이터전압( $V_{data}$ )이 인가될 때 노드 A의 전압( $V_A$ )은 다음 수학식 5와 같게 된다.

$$V_A = (V_{data} - V_{init}) \frac{C_{st}}{C_{st} - C_{sub}}$$

도 3의  $T_2$  기간에 데이터전압( $V_{data}$ )이 인가될 때 노드 B의 전압( $V_{data} - V_{init}$ )가 저장 캐패시터와 보조 캐패시터 사이에 분배되어 노드 A에는 수학식 5와 동일한 전압만이 증가한다. 따라서, 제2실시예에 따른 유기전계발광소자(30)는 제1실시예에 따른 유기전계발광소자(20)보다 동일한 계조 표현을 위해 데이터전압( $V_{data}$ )의 크기가 큰 장점이 있다.

#### 실시예3

도 6은 본 발명의 제3실시예에 따른 유기전계발광소자의 등가회로도이다.

도 6을 참조하면, 본 발명의 제3실시예에 따른 유기전계발광소자(40)는 보조캐패시터( $C_{sub}$ )가 제1박막트랜지스터( $M1$ )의 소스와, 저장 캐패시터( $C_{st}$ )와 제6박막트랜지스터( $M6$ ) 사이 노드 B에 형성된 점을 제외하고 제1, 2실시예에 따른 유기전계발광소자(20, 30)와 동일하다.

#### 실시예4

도 7은 본 발명의 제4실시예에 따른 유기전계발광소자의 등가회로도이다.

도 7을 참조하면, 본 발명의 제4실시예에 따른 유기전계발광소자(50)는 제2박막트랜지스터( $M2$ )가 n타입 모스 트랜지스터인 점을 제외하고 제1실시예에 따른 유기전계발광소자(20)와 동일하다.

제2박막트랜지스터( $M2$ )로 n타입 모스 트랜지스터를 사용한 것은 p타입 모스 트랜지스터보다 출력전류를 충분히 유기발광 다이오드(OLED)에 공급할 수 있기 때문이다.

#### 실시예5

도 8은 본 발명의 제5실시예에 따른 유기전계발광소자의 등가회로도이다.

도 8을 참조하면, 본 발명의 제5실시예에 따른 유기전계발광소자(60)는 제4박막트랜지스터( $M4$ )와 제1박막트랜지스터( $M1$ )가 밀러구조로 노드 A에 게이트가 공통으로 연결되어 있으며, 제4박막트랜지스터( $M4$ )는 제3박막트랜지스터( $M3$ )와 전원전압(VDD) 사이에 연결된 점을 제외하고 제1실시예에 따른 유기전계발광소자(20)와 동일하다.

제4박막트랜지스터( $M4$ )와 제1박막트랜지스터( $M1$ )가 밀러구조로 되어 있으므로, 제1박막트랜지스터( $M1$ )의 문턱전압을 보상할 수 있다.

제5실시예를 통해 본 발명은 일차적으로 전류구동하는 다양한 화소구조를 형성함으로써 본 발명의 목적을 달성할 수 있음을 알 수 있다.

#### 실시예6

도 9는 본 발명의 제6실시예에 따른 유기전계발광소자의 등가회로도이다.

도 9를 참조하면, 본 발명의 제6실시예에 따른 유기전계발광소자(70)는 데이터라인을 통해 초기화전압( $V_{init}$ )과 데이터전압( $V_{data}$ )을 선택적으로 공급하고, 입력전압( $I_{const}$ )을 별도의 라인을 형성하여 제4박막트랜지스터( $M4$ )에 공급하는 점에서 제1실시예에 따른 유기전계발광소자(20)와 다르다.

따라서, 제4박막트랜지스터( $M4$ )에 초기화전압을 스위칭하던 제5박막트랜지스터가 존재할 필요가 없어져 존재하지 않는다. 제5박막트랜지스터가 존재하지 않음으로 화소의 개구율을 향상시킬 수 있다.

도 10은 도 9의 구동 타이밍도이다.

도 10을 참조하면,  $T_1$  기간 동안 제1스캔라인과 제2스캔라인을 통해 제1스캔신호와 제2스캔신호가 각각 제3, 4박막트랜지스터(M3, M4)와 제6박막트랜지스터(M6)에 인가되고 동시에 데이터라인을 통해 초기화전압이 인가된다.  $T_1$  기간 동안 노드 A는 입력전류에 의해 게이트 전압이 형성되고 노드 B에는 초기화전압이 인가된다.

$T_2$ 기간 동안 제2스캔라인을 통해 제2스캔신호만이 각각 제3, 4박막트랜지스터(M3, M4)에 인가되고 동시에 데이터라인을 통해 데이터전압이 인가된다.  $T_2$  기간 동안 노드 B에는 (데이터전압-초기화전압)이 되고, 노드 A도 마찬가지로 입력전류에 의해 게이트 전압에 (데이터전압-초기화전압)이 형성되어 실시예1에 따른 유기전계발광소자(20)와 동일하게 동작한다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 따라서 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

### 발명의 효과

이러한 구성에 의하여 본 발명은 구동박막트랜지스터의 특성변화를 보상하여 휘도를 균일하게 하면서 저계조 표현능력이 뛰어난 효과가 있다.

이에 따라 균일한 화질과 저계조 표현능력이 뛰어난 유기전계발광소자와 유기전계발광 표시장치를 제공한다.

### 도면의 간단한 설명

도 1는 종래 전류구동 액티브 매트릭스형 유기전계발광소자의 등가회로도.

도 2는 본 발명의 제1실시예에 따른 유기전계발광소자의 등가회로도.

도 3은 도 2의 구동 타이밍도.

도 4는 도 2의 계조에 따른 전류변동량의 그래프.

도 5는 본 발명의 제2실시예에 따른 유기전계발광소자의 등가회로도.

도 6은 본 발명의 제3실시예에 따른 유기전계발광소자의 등가회로도.

도 7은 본 발명의 제4실시예에 따른 유기전계발광소자의 등가회로도.

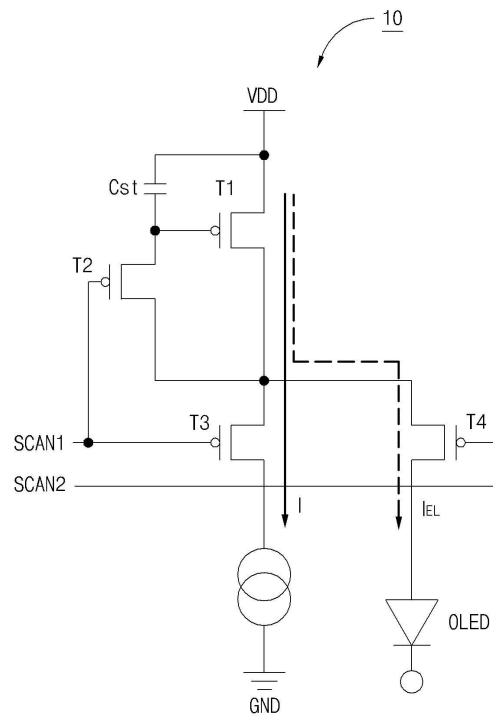
도 8은 본 발명의 제5실시예에 따른 유기전계발광소자의 등가회로도.

도 9는 본 발명의 제6실시예에 따른 유기전계발광소자의 등가회로도.

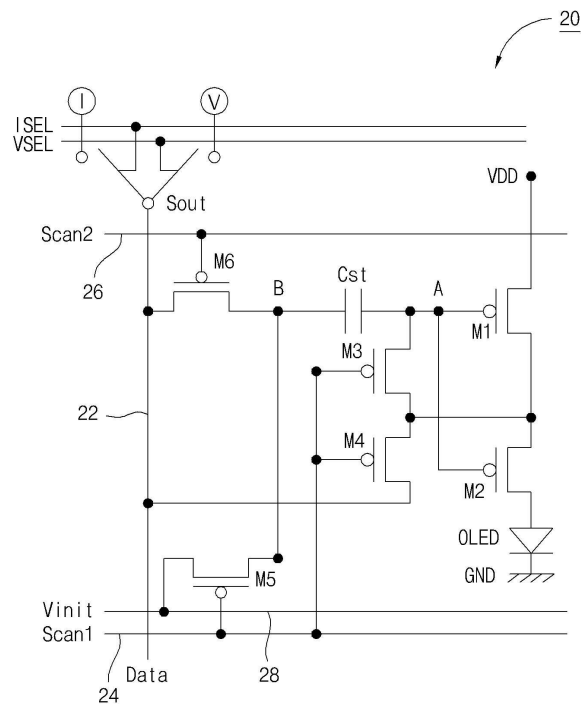
도 10은 도 9의 구동 타이밍도.

### 도면

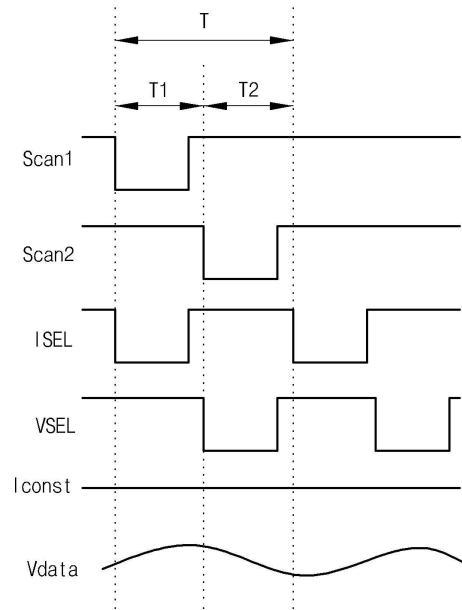
도면1



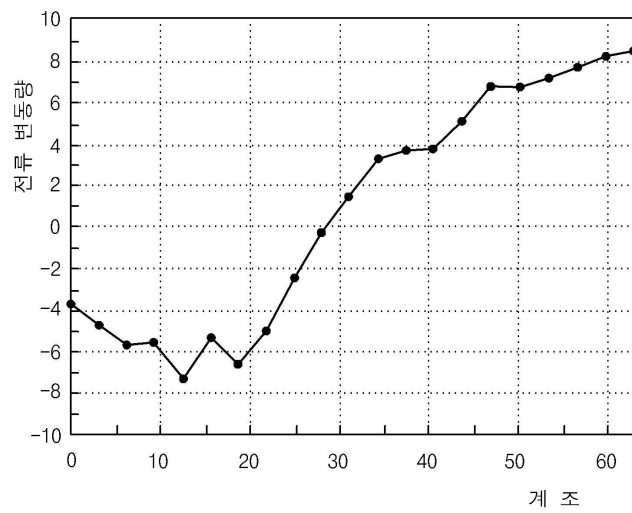
도면2



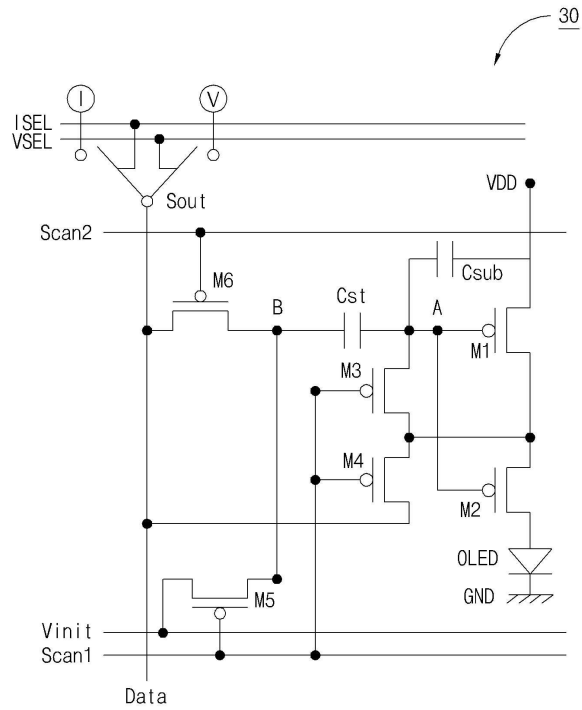
도면3



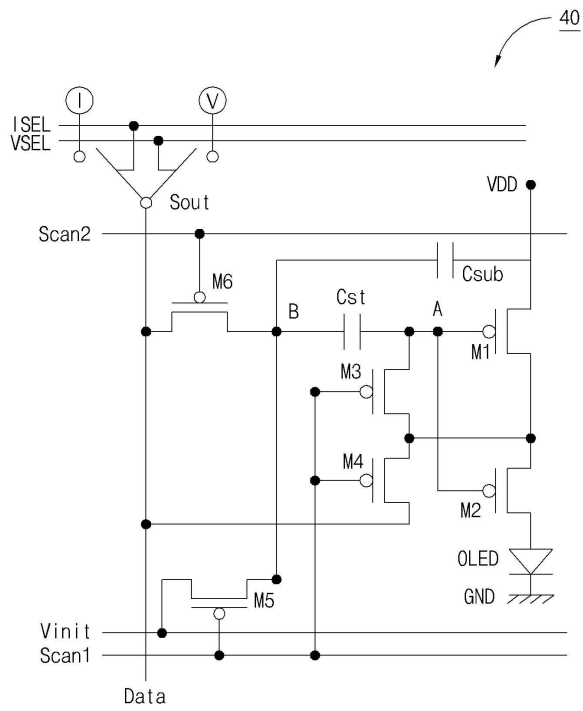
도면4



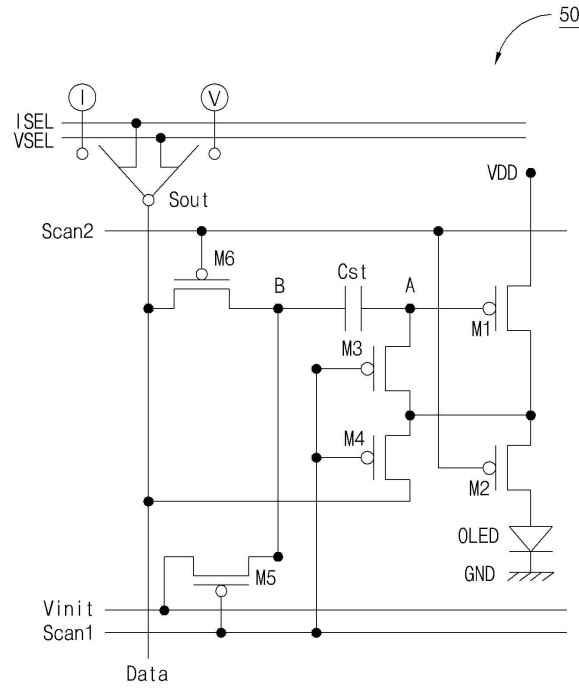
도면5



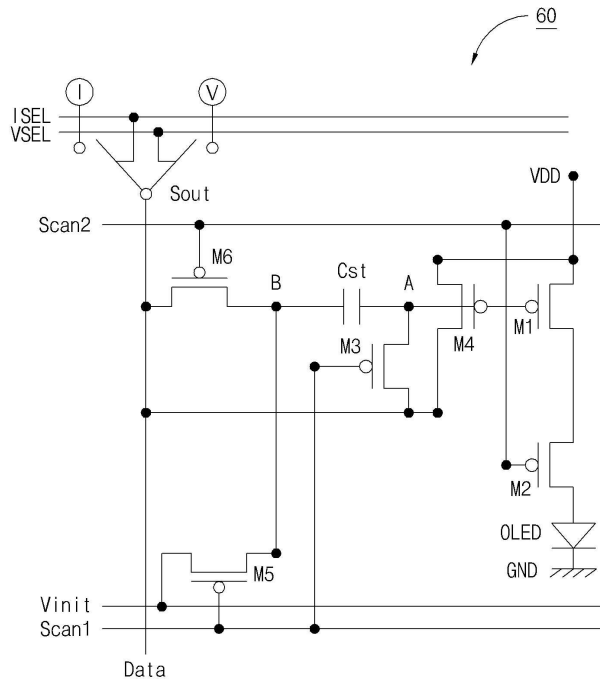
도면6



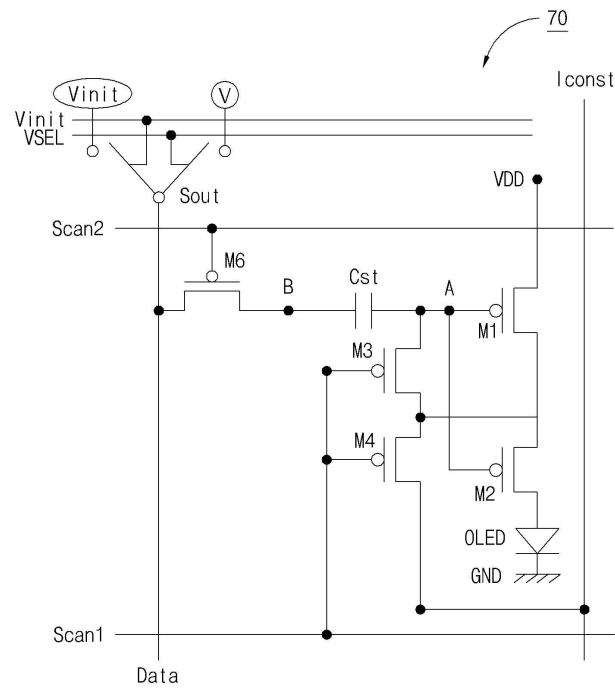
도면7



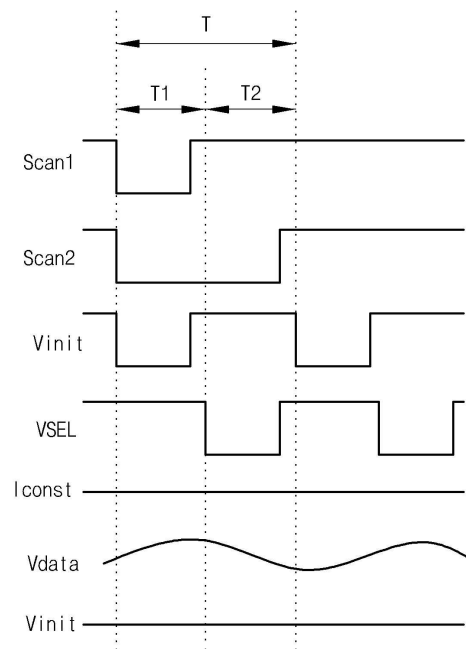
도면8



도면9



도면10



[illegible]