



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2010년06월24일  
(11) 등록번호 10-0965161  
(24) 등록일자 2010년06월14일

(51) Int. Cl.

G09G 3/30 (2006.01)

(21) 출원번호 10-2003-0037834

(22) 출원일자 2003년06월12일

심사청구일자 2008년05월29일

(65) 공개번호 10-2004-0107047

(43) 공개일자 2004년12월20일

(56) 선행기술조사문헌

KR1020010098936 A

논문 1 : SID 2002

KR1020020001566 A

논문 2 : SID 2002

전체 청구항 수 : 총 20 항

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

최준후

서울특별시서대문구영천동삼호아파트108동303호

주인수

경기도성남시분당구수내동(

푸른마을)쌍용아파트507동802호

(뒷면에 계속)

(74) 대리인

박영우

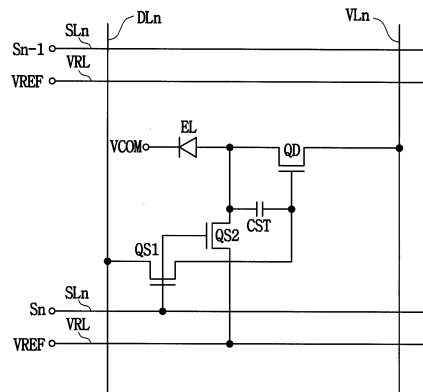
심사관 : 조기덕

(54) 유기전계발광 구동회로와, 이를 갖는 표시패널 및 표시장치

(57) 요약

제조원가를 절감하기 위한 유기전계발광 구동회로와, 이를 갖는 표시패널 및 표시장치가 개시된다. 제1 스위칭 소자는 스캔 라인의 활성화에 따라, 데이터 라인을 통해 전달되는 데이터 전압을 스토리지 캐패시터의 일단에 출력하고, 제2 스위칭 소자는 스캔 라인의 활성화에 따라, 제1 기준 전압을 스토리지 캐패시터의 타단에 출력한다. 구동 소자는 아몰퍼스-실리콘 박막 트랜지스터로 이루어져 스토리지 캐패시터 양단에 연결되고, 인가되는 바이어스 전압 레벨을 제어하여 유기전계발광 소자를 발광시키기 위한 전류를 공급한다. 이에 따라, 유기전계발광 표시패널에 구비되는 구동소자를 아몰퍼스-실리콘 박막 트랜지스터로 형성하므로써 제조 원가를 절감할 수 있다.

대표도 - 도2



(72) 발명자

**최범락**

서울특별시강남구대치1동삼성아파트112-508

**허중무**

경기도화성군태안읍반월리신영통현대아파트204  
동902호

---

**특허청구의 범위**

**청구항 1**

삭제

**청구항 2**

삭제

**청구항 3**

삭제

**청구항 4**

삭제

**청구항 5**

삭제

**청구항 6**

유기전계발광 소자에 공급되는 전류를 제어하는 유기전계발광 구동회로에 있어서,

제1단이 스캔 신호를 전달하는 스캔 라인에 연결되고, 제2단이 데이터 신호를 전달하는 데이터 라인에 연결되고, 상기 스캔 신호에 따라 제3단을 통해 상기 데이터 신호를 온/오프 출력하는 제1 스위칭 소자;

제1단이 상기 스캔 라인에 공통되고, 제2단이 제1 기준 전압을 전달하는 제1 기준 전압 라인에 연결된 제2 스위칭 소자;

일단이 상기 제1 스위칭 소자의 제3단에 연결되고, 타단이 제2 스위칭 소자의 제3단에 연결되어, 상기 데이터 신호를 저장하는 스토리지 캐패시터;

제1단이 콘트롤 라인에 연결되고, 제2단이 바이어스 전압을 전달하는 바이어스 전압 라인에 연결된 제1 구동 소자; 및

제1단이 상기 스토리지 캐패시터의 타단에 연결되고, 제2단이 제1 구동 소자의 제3단에 연결되며, 상기 유기전계발광 소자를 발광시키기 위한 전류를 제3단을 통해 출력하는 제2 구동 소자를 포함하고,

상기 제2 스위칭 소자는 상기 제2 구동 소자와 상기 유기전계발광 소자에 연결된 노드에 직접적으로 연결되고, 상기 제1 구동 소자는 상기 바이어스 전압 라인과 상기 제2 구동 소자를 연결하는 것을 특징으로 하는 유기전계발광 구동회로.

**청구항 7**

제6항에 있어서, 상기 제1 및 제2 스위칭 소자와, 상기 제1 및 제2 구동 소자는 아몰퍼스-실리콘 박막 트랜지스터인 것을 특징으로 하는 유기전계발광 구동회로.

**청구항 8**

제6항에 있어서, 상기 제1 및 제2 스위칭 소자와, 상기 제1 및 제2 구동 소자는 NMOS인 것을 특징으로 하는 유기전계발광 구동회로.

**청구항 9**

제6항에 있어서, 상기 스캔 라인의 활성화에 따라, 반전 신호를 상기 콘트롤 라인에 출력하는 반전부를 더 포함하는 유기전계발광 구동회로.

**청구항 10**

제9항에 있어서, 상기 반전부는,

제1단 및 제2단이 공통되어 제2 기준 전압이 인가되고, 제3단이 상기 콘트롤 라인과 연결된 제1 트랜지스터; 및 제1단이 상기 스캔 라인에 연결되고, 제2단이 이전 스캔 라인에 연결되어, 상기 스캔 라인의 활성화에 따라 상기 반전 신호를 제3단을 통해 상기 콘트롤 라인에 출력하는 제2 트랜지스터를 포함하는 것을 특징으로 하는 유기전계발광 구동회로.

#### 청구항 11

제10항에 있어서, 상기 제1 트랜지스터의 등가 저항을 R1로, 상기 제2 트랜지스터의 등가 저항을 R2로, 상기 제2 기준 전압을 VREF2로, 로우 레벨의 스캔 전압을 VOFF로 정의할 때,

상기 반전 신호는 
$$V_{OUT} = V_{REF2} - R1 \cdot \left( \frac{V_{REF2} - V_{OFF}}{R1 + R2} \right)$$
에 의해 산출되는 것을 특징으로 하는 유기전계발광 구동회로.

#### 청구항 12

제10항에 있어서, 상기 제1 및 제2 트랜지스터는 아몰피스-실리콘 박막 트랜지스터로 이루어지는 것을 특징으로 하는 유기전계발광 구동회로.

#### 청구항 13

제10항에 있어서, 상기 제1 및 제2 트랜지스터는 NMOS인 것을 특징으로 하는 유기전계발광 구동회로.

#### 청구항 14

호르는 전류에 대응하여 광을 발광하는 유기전계발광 소자를 이용하여 화상을 디스플레이하는 유기전계발광 표시패널에 있어서,

데이터 신호를 전달하는 다수의 데이터 라인;

바이어스 전압을 전달하는 다수의 바이어스 전압 라인;

스캔 신호를 전달하는 다수의 스캔 라인;

반전 신호를 전달하는 다수의 콘트롤 라인; 및

다수의 아몰피스-실리콘 박막 트랜지스터로 이루어져, 데이터 라인과 스캔 라인에 의해 구획되는 영역에 형성되고, 상기 스캔 라인의 활성화에 따라 상기 데이터 신호에 비례하여 상기 유기전계발광 소자에 출력되는 바이어스 전압을 제어하는 유기전계발광 구동회로를 포함하고,

상기 유기전계발광 구동회로는,

제1단이 상기 스캔 라인에 연결되고, 제2단이 상기 데이터 라인에 연결되며, 상기 스캔 신호에 따라 제3단을 통해 상기 데이터 신호를 온/오프 출력하는 제1 스위칭 소자;

제1단이 상기 스캔 라인에 공통되고, 제2단이 제1 기준 전압을 공급받는 제2 스위칭 소자;

일단이 상기 제1 스위칭 소자의 제3단에 연결되고, 타단이 제2 스위칭 소자의 제3단에 연결되어, 상기 데이터 신호를 저장하는 스토리지 커패시터;

제1단이 상기 콘트롤 라인에 연결되고, 제2단이 상기 바이어스 전압 라인에 연결된 제1 구동 소자; 및 제1단이 상기 스토리지 커패시터의 타단에 연결되고, 제2단이 제1 구동 소자의 제3단에 연결되며, 상기 유기전계발광 소자를 발광시키기 위한 전류를 제3단을 통해 출력하는 제2 구동 소자를 포함하고,

상기 제2 스위칭 소자는 상기 제2 구동 소자와 상기 유기전계발광 소자에 연결된 노드에 직접적으로 연결되고, 상기 제1 구동 소자는 상기 바이어스 전압 라인과 상기 제2 구동 소자를 연결하는 것을 특징으로 하는 유기전계발광 표시패널.

#### 청구항 15

삭제

**청구항 16**

제14항에 있어서, 상기 스캔 라인의 신장 방향과 동일하게 신장되어 상기 제1 기준 전압을 전달하는 제1 기준 전압 라인을 더 포함하는 것을 특징으로 하는 유기전계발광 표시패널.

**청구항 17**

제14항에 있어서, 상기 제1 기준 전압은 그라운드 전위 또는 공통 전압중 어느 하나인 것을 특징으로 하는 유기 전계발광 표시패널.

**청구항 18**

제14항에 있어서, 상기 콘트롤 라인에 인가되는 반전 신호를 출력하는 반전부를 더 포함하고,

상기 반전부는

제1단 및 제2단이 공통되어 제2 기준 전압이 인가되고, 제3단이 상기 콘트롤 라인과 연결된 제1 트랜지스터; 및 제1단이 상기 스캔 라인에 연결되고, 제2단이 이전 스캔 라인에 연결되어, 상기 스캔 라인의 활성화에 따라 상기 반전 신호를 제3단을 통해 상기 콘트롤 라인에 출력하는 제2 트랜지스터를 포함하는 것을 특징으로 하는 유기전계발광 표시패널.

**청구항 19**

제18항에 있어서, 상기 스캔 라인의 신장 방향과 동일하게 신장되어 상기 제2 기준 전압을 전달하는 제2 기준 전압 라인을 더 포함하는 것을 특징으로 하는 유기전계발광 표시패널.

**청구항 20**

외부로부터 제공되는 제1 화상 신호와 제어 신호를 근거로 제2 화상 신호와, 제1 내지 제3 타이밍 신호를 출력하는 타이밍 제어부;

상기 제2 화상 신호와 제1 타이밍 신호를 근거로 데이터 신호를 출력하는 데이터 구동부;

상기 제2 타이밍 신호를 근거로 스캔 신호를 출력하는 스캔 구동부;

상기 제3 타이밍 신호를 근거로 게이트 온/오프 전압을 상기 스캔 구동부에 출력하고, 공통 전압, 바이어스 전압, 그리고 제1 및 제2 기준 전압을 출력하는 전원 발생부; 및

상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 라인과 상기 스캔 라인에 의해 규정되어 행렬 형태로 배열되되, 다수의 아몰퍼스-실리콘 박막 트랜지스터로 이루어진 유기전계발광 표시셀을 포함하여, 상기 스캔 신호가 제공됨에 따라, 상기 제2 화상 신호와 상기 바이어스 전압을 근거로 유기전계발광 소자에 인가되는 전류를 제어하여 화상을 디스플레이하는 유기전계발광 표시패널을 포함하고,

상기 유기전계발광 표시패널은,

상기 바이어스 전압을 전달하는 바이어스 전압 라인;

반전 신호를 전달하는 콘트롤 라인;

제1단 및 제2단이 공통되어 상기 제2 기준 전압이 인가되고, 제3단이 상기 콘트롤 라인에 연결된 제1 트랜지스터; 및

제1단이 상기 스캔 라인에 연결되고, 제2단이 이전 스캔 라인에 연결되어, 상기 스캔 라인의 활성화에 따라 상기 반전 신호를 제3단을 통해 상기 콘트롤 라인에 출력하는 제2 트랜지스터를 반전부를 더 포함하고,

상기 유기전계발광 표시셀은,

제1단이 상기 스캔 라인에 연결되고, 제2단이 상기 데이터 라인에 연결되며, 상기 스캔 신호에 따라 제3단을 통해 상기 데이터 신호를 온/오프 출력하는 제1 스위칭 소자;

제1단이 상기 스캔 라인에 공통되고, 제2단이 제1 기준 전압을 공급받는 제2 스위칭 소자;

제1단이 상기 콘트롤 라인에 연결되고, 제2단이 상기 바이어스 전압 라인에 연결된 제1 구동 소자;

일단이 상기 제1 스위칭 소자의 제3단에 연결되고, 타단이 제2 스위칭 소자의 제3단에 연결되어, 상기 데이터 신호를 저장하는 스토리지 커패시터; 및

제1단이 상기 스토리지 커패시터의 타단에 연결되고, 제2단이 제1 구동 소자의 제3단에 연결되며, 상기 유기전계발광 소자를 발광시키기 위한 전류를 제3단을 통해 출력하는 제2 구동 소자를 더 포함하고,

상기 제2 스위칭 소자는 상기 제2 구동 소자와 상기 유기전계발광 소자에 연결된 노드에 직접적으로 연결되고, 상기 제1 구동 소자는 상기 바이어스 전압 라인과 상기 제2 구동 소자를 연결하는 것을 특징으로 하는 유기전계발광 표시장치.

**청구항 21**

삭제

**청구항 22**

제20항에 있어서, 상기 반전 신호를 출력하는 반전부를 더 포함하되,

상기 반전부는 상기 유기전계발광 표시셀 각각에 형성된 것을 특징으로 하는 유기전계발광 표시장치.

**청구항 23**

제20항에 있어서, 상기 반전 신호를 출력하는 반전부를 더 포함하되,

상기 반전부는 상기 유기전계발광 표시패널에 일체로 형성되되, 일단을 통해 상기 스캔 신호를 전달하는 스캔 라인 각각의 일단에 연결된 것을 특징으로 하는 유기전계발광 표시장치.

**청구항 24**

제20항에 있어서, 상기 반전 신호를 출력하는 반전부를 더 포함하되,

상기 반전부는 상기 유기전계발광 표시패널에 일체로 형성되되, 일단을 통해 상기 스캔 신호를 전달하는 스캔 라인 각각의 타단에 연결된 것을 특징으로 하는 유기전계발광 표시장치.

**청구항 25**

제20항에 있어서, 상기 반전 신호를 출력하는 반전부를 더 포함하되,

상기 반전부는 상기 유기전계발광 표시패널과는 분리되어 형성된 것을 특징으로 하는 유기전계발광 표시장치.

**청구항 26**

삭제

**청구항 27**

제20항에 있어서, 상기 유기전계발광 표시패널은 상기 스캔 라인의 신장 방향과 동일하게 신장되어 상기 제1 기준 전압을 전달하는 제1 기준 전압 라인을 더 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

**청구항 28**

제20항에 있어서, 상기 유기전계발광 표시패널은 상기 제2 기준 전압을 전달하는 제2 기준 전압 라인을 더 포함하는 것을 특징으로 하는 유기전계발광 표시장치.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- [0014] 본 발명은 유기전계발광 구동회로와, 이를 갖는 표시패널 및 표시장치에 관한 것으로, 보다 상세하게는 제조 원가를 절감하기 위한 유기전계발광 구동회로와, 이를 갖는 표시패널 및 표시장치에 관한 것이다.
- [0015] 현재 많은 사람들이 보다 저렴하고, 효율이 높고, 얇고, 가벼운 디스플레이 장치를 개발하기 위해 노력하고 있으며, 그러한 차세대 디스플레이 소자로서 주목받고 있는 것 중에 하나가 유기전계발광 소자(Organic Light Emitting Device, OLED)(또는, OELD)이다.
- [0016] 이러한 OLED는 특정 유기물 또는 고분자들의 ElectroLuminescence(EL : 전기를 가하였을 때 빛을 방출하는 현상)를 이용하는 것으로 백라이트를 구비하지 않아도 되므로 액정 표시 장치에 비해 박형화가 가능하고, 더 싸고 쉽게 제작할 수 있으면서도, 넓은 시야각과 밝은 빛을 내는 장점을 가지고 있어 이에 관한 연구가 전세계적으로 뜨겁게 진행되고 있다.
- [0017] 상기한 유기전계발광 표시장치는 유기전계발광 표시패널의 단위 화소에 구비되는 스위칭 소자의 존재 여부에 따라 액티브-매트릭스형(Active-Matrix type) 유기전계발광 표시장치와, 패시브-매트릭스형(Passive-Matrix type) 유기전계발광 표시장치로 나뉘어진다.
- [0018] 도 1은 일반적인 유기전계발광 표시장치의 단위 화소를 설명하기 위한 도면으로, 특히 액티브-매트릭스형 유기전계 발광표시장치의 단위 화소를 도시한다.
- [0019] 도 1을 참조하면, 일반적인 유기전계발광 표시장치의 단위 화소는 스위칭 트랜지스터(QS), 구동 트랜지스터(QD), 스토리지 캐패시터(CST) 및 유기전계발광 소자(EL)로 구성된다.
- [0020] 동작시, CRT와 같은 디스플레이 장치에 비해서 휘도가 상대적으로 낮아 한 개의 가로 라인을 선택할 때만 발광되는 수동 구동 방식이 아닌 발광 듀티를 대폭 늘린 액티브 구동 방식을 사용한다. 이때, 유기전계발광 소자(EL)의 활성층은 주입된 전류 밀도에 비례하여 빛을 발산한다.
- [0021] 일반적으로 유기전계발광 표시장치는 아몰퍼스-실리콘(a-Si:H) 트랜지스터의 공정보다 비용이 비싼 폴리-실리콘(Poly-Si) 트랜지스터를 이용하여 구현한다. 왜냐하면, 아몰퍼스-실리콘은 폴리-실리콘에 비해 운동성(mobility)이 낮고, P-타입 트랜지스터로 구현이 어렵고, 바이어스 스트레스 안정성(Bias Stress Stability)에 문제가 있기 때문이다.
- [0022] 특히, 상기한 아몰퍼스-실리콘 트랜지스터의 경우 p 타입 트랜지스터의 형성이 곤란하므로 기본적으로 n 타입 트랜지스터만으로 구동 회로를 구성하여야 한다. 전류 구동 방식의 유기EL 디스플레이의 경우 기본적으로 그레이 구현을 하기 위해서는 특히, AM 방식의 경우 EL 소자에 흐르는 전류를 조절하여야 한다.
- [0023] 도 1에 도시한 바와 같이, 외부에서 인가하는 데이터 신호에 따라 유기전계발광 소자(EL)에 흐르는 전류를 조절하기 위해서는 상기 유기전계발광 소자(EL)에 막막 트랜지스터(TFT)를 직렬로 연결시켜 데이터 신호를 구동 트랜지스터(QD)의 게이트단에 입력함으로써, 구동 트랜지스터(QD)의 게이트-소오스 전압(Vgs)에 따른 채널 컨덕턴스(channel conductance)를 제어한다.
- [0024] 이때 상기 구동 트랜지스터(QD)를 p 타입으로 구현하면 바이어스 전압 라인(VL)이 소오스 역할을 하고 항상 일정하므로 구동 트랜지스터(QD)가 느끼는 게이트-소오스 전압(Vgs)의 크기는 항상 구동 트랜지스터(QD)의 게이트 단으로 입력되면서, 데이터 라인(DL)을 통해 입력되는 데이터 전압에 따라 결정된다.
- [0025] 하지만, 구동 트랜지스터(QD)를 n 타입으로 구현하면 유기전계발광 소자(EL)가 소오스 역할을 하여 상기 구동 트랜지스터(QD)와 유기전계발광 소자(EL)가 연결된 노드의 전압은 항상 일정하지 않고, 이전 프레임에 대응하는 데이터에 종속하거나, 실제로 외부에서 인가하는 데이터 전압의 능동 영역에 비하여 구동 트랜지스터가 느끼는 게이트-소오스 전압의 범위가 현저히 줄어드는 문제점이 있다. 이러한 문제점들 때문에 일반적인 유기전계발광 표시패널에 구비되는 구동 트랜지스터는 n 타입으로 구현이 용이하지 않아 p 타입으로 구현한다.

**발명이 이루고자 하는 기술적 과제**

- [0026] 이에 본 발명의 기술적 과제는 이러한 점에 착안한 것으로, 본 발명의 목적은 n 타입으로 구현이 가능한 아몰퍼스-실리콘 트랜지스터를 유기전계발광 표시패널에 채용되는 구동소자로 구현함으로써 제조원가를 절감하기 위한 유기전계발광 구동회로를 제공하는 것이다.

- [0027] 또한, 본 발명의 다른 목적은 상기한 유기전계발광 구동회로를 갖는 유기전계발광 표시패널을 제공하는 것이다.
- [0028] 또한, 본 발명의 또 다른 목적은 상기한 표시패널을 갖는 유기전계발광 표시장치를 제공하는 것이다.

**발명의 구성 및 작용**

- [0029] 상기한 본 발명의 목적을 실현하기 위한 하나의 특징에 따른 유기전계발광 구동회로는, 유기전계발광 소자에 공급되는 전류를 제어하는 유기전계발광 구동회로에 있어서, 제1단이 데이터 신호를 전달하는 데이터 라인에 연결되고, 제2단이 스캔 신호를 전달하는 스캔 라인에 연결되며, 상기 스캔 신호에 따라 제3단을 통해 상기 데이터 신호를 온/오프 출력하는 제1 스위칭 소자; 제1단이 상기 스캔 라인에 공통되고, 제2단이 제1 기준 전압을 전달하는 제1 기준 전압 라인에 연결된 제2 스위칭 소자; 일단이 상기 제1 스위칭 소자의 제3단에 연결되고, 타단이 제2 스위칭 소자의 제3단에 연결되어, 상기 데이터 신호를 저장하는 스토리지 캐패시터; 제1단이 바이어스 전압을 전달하는 바이어스 전압 라인에 연결되고, 제2단이 콘트롤 라인에 연결된 제1 구동 소자; 및 제1단이 제1 구동 소자의 제3단에 연결되고, 제2단이 상기 스토리지 캐패시터의 일단에 연결되며, 상기 유기전계발광 소자를 발광시키기 위한 전류를 제3단을 통해 출력하는 제2 구동 소자를 포함하여 이루어진다. 여기서, 상기 제1 및 제2 스위칭 소자와, 상기 제1 및 제2 구동 소자는 아몰퍼스-실리콘 박막 트랜지스터인 것이 바람직하다.
- [0030] 삭제
- [0031] 또한, 상기한 본 발명의 다른 목적을 실현하기 위한 하나의 특징에 따른 유기전계발광 표시패널은, 흐르는 전류에 대응하여 광을 발광하는 유기전계발광 소자를 이용하여 화상을 디스플레이하는 유기전계발광 표시패널에 있어서, 데이터 신호를 전달하는 다수의 데이터 라인; 바이어스 전압을 전달하는 다수의 바이어스 전압 라인; 스캔 신호를 전달하는 다수의 스캔 라인; 반전 신호를 전달하는 다수의 콘트롤 라인; 및 다수의 아몰퍼스-실리콘 박막 트랜지스터로 이루어져, 데이터 라인과 스캔 라인에 의해 구획되는 영역에 형성되고, 상기 스캔 라인의 활성화에 따라 상기 데이터 신호에 비례하여 상기 유기전계발광 소자에 출력되는 바이어스 전압을 제어하는 유기전계발광 구동회로를 포함하여 이루어진다.
- [0032] 또한, 상기한 본 발명의 또 다른 목적을 실현하기 위한 하나의 특징에 따른 유기전계발광 표시장치는, 외부로부터 제공되는 제1 화상 신호와 제어 신호를 근거로 제2 화상 신호와, 제1 내지 제3 타이밍 신호를 출력하는 타이밍 제어부; 상기 제2 화상 신호와 제1 타이밍 신호를 근거로 데이터 신호를 출력하는 데이터 구동부; 상기 제2 타이밍 신호를 근거로 스캔 신호를 출력하는 스캔 구동부; 상기 제3 타이밍 신호를 근거로 게이트 온/오프 전압을 상기 스캔 구동부에 출력하고, 공통 전압, 바이어스 전압, 그리고 제1 및 제2 기준 전압을 출력하는 전원 발생부; 및 상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 라인과 상기 스캔 라인에 의해 규정되어 행렬 형태로 배열되며, 다수의 아몰퍼스-실리콘 박막 트랜지스터로 이루어진 유기전계발광 표시셀을 포함하여, 상기 스캔 신호가 제공됨에 따라, 상기 제2 화상 신호와 상기 바이어스 전압을 근거로 유기전계발광 소자에 인가되는 전류를 제어하여 화상을 디스플레이하는 유기전계발광 표시패널을 포함하여 이루어진다.
- [0033] 이러한 유기전계발광 구동회로와, 이를 갖는 표시패널 및 표시장치에 의하면, 유기전계발광 표시패널에 구비되는 구동소자를 아몰퍼스-실리콘 박막 트랜지스터로 형성하므로써 제조 원가를 절감할 수 있다.
- [0034] 이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.
- [0035] 도 2는 본 발명의 일실시예에 따른 유기전계발광 구동회로를 설명하기 위한 도면으로, 특히 액티브-매트릭스형 유기전계 발광표시장치의 단위 화소를 도시한다.
- [0036] 도 2에 도시한 바와 같이, 본 발명의 일실시예에 따른 유기전계발광 구동회로는 데이터 신호를 전달하는 데이터 라인(DL)과 스캔 신호를 전달하는 스캔 라인(SL)과 바이어스 전압(VDD)을 전달하는 바이어스 전압 라인(VL)에 의해 정의되는 영역에 형성된 제1 스위칭 트랜지스터(QS1), 제2 스위칭 트랜지스터(QS2), 스토리지 캐패시터(CST), 구동 트랜지스터(QD)를 포함하여, 유기전계발광 소자(EL)에 인가되는 전류를 제어한다.
- [0037] 상기한 제1 및 제2 스위칭 트랜지스터(QS1, QS2)는 NMOS로 구현이 가능한 아몰퍼스-실리콘 박막 트랜지스터(a-Si TFT)로 이루어지고, 상기한 구동 트랜지스터(QD)도 NMOS로 구현이 가능한 아몰퍼스-실리콘 박막 트랜지스터로 이루어진다.
- [0038] 제1 스위칭 트랜지스터(QS1)는 소오스가 데이터 라인(DL)에 연결되고, 게이트가 스캔 라인(SL)에 연결되며, 상

기 스캔 신호에 따라 드레인을 통해 상기 데이터 신호를 온/오프 출력한다.

- [0039] 제2 스위칭 트랜지스터(QS2)는 게이트가 상기 제1 스위칭 트랜지스터(QS1)의 게이트와 공통되어 데이터 라인(DL)에 연결되고, 소오스가 기준 전압(VREF)을 전달하는 기준 전압 라인(VRL)에 연결되어, 상기 스캔 신호에 따라 드레인을 통해 상기 기준 전압(VREF)을 온/오프 출력한다. 상기 기준 전압(VREF)은 외부로부터 별도로 제공될 수도 있고, 그라운드 전위를 이용하거나 상기 유기전계발광 소자(EL)에 연결된 공통 전압을 이용할 수도 있다.
- [0040] 스토리지 캐패시터(CST)는 일단이 상기 제1 스위칭 트랜지스터(QS1)의 드레인에 연결되고, 타단이 제2 스위칭 트랜지스터(QS2)의 드레인에 연결되어, 한 프레임동안 상기 제1 스위칭 트랜지스터(QS1)를 경유하는 데이터 신호를 저장한다. 바람직하게는 상기 데이터 신호는 제2 스위칭 트랜지스터(QS2)를 경유하는 기준 전압(VREF)과 제1 스위칭 트랜지스터(QS1)를 경유하는 데이터 신호와의 차전압이다.
- [0041] 구동 트랜지스터(QD)는 드레인이 바이어스 전압 라인(VL)에 연결되고, 게이트가 상기 스토리지 캐패시터(CST)의 일단에 연결되고, 소오스가 유기전계발광 소자(EL)에 연결된다.
- [0042] 동작시, 현재의 스캔 라인(SLn)에 하이 레벨의 스캔 신호가 인가되면, 제1 및 제2 스위칭 트랜지스터(QS1, QS2)는 턴-온되고, 제1 및 제2 스위칭 트랜지스터(QS1, QS2)가 턴-온된 상태에서 데이터 신호, 즉 데이터 전압이 구동 트랜지스터(QD)의 게이트에 인가된다.
- [0043] 또한, 구동 트랜지스터(QD)의 소오스에는 항상 기준 전압(VREF)이 인가되므로 스토리지 캐패시터(CST)에는 상기 데이터 전압과 기준 전압(VREF)간의 차전압인 게이트-소오스 전압( $V_{gs}$ )이 저장되어, 한 프레임 동안의 디스플레이 동작을 수행하기 위한 상기 유기전계발광 소자(EL)에 발광에 필요한 전류를 제공한다.
- [0044] 이상의 실시예에서는 유기전계발광 소자에 전류를 공급하기 위해 2개의 스위칭 트랜지스터와 상기 스위칭 트랜지스터와 동일하게 구동 트랜지스터를 NMOS로 구현이 가능한 아몰퍼스-실리콘 박막 트랜지스터로 구현하므로써, 제조 공정을 용이하게 하여 제조 원가를 절감하는 것을 설명하였다.
- [0045] 하지만, 상기 스토리지 캐패시터(CST)에 데이터 전압과 기준 전압(VREF)간의 차전압인 게이트-소오스 전압( $V_{gs}$ )이 충전되더라도, 구동 트랜지스터(QD)의 소오스에 외부에서 인가되는 일정 레벨의 기준 전압이 인가되지 않고, 바이어스 전압(VDD)이나 공통 전압(VCOM), 기준 전압(VREF)과의 상관 관계에 의한 임의의 전압이 설정될 수 있다.
- [0046] 따라서, 데이터 라인을 통해 인가되는 데이터 전압이 인가되어 구동 트랜지스터의 채널 컨덕턴스(Channel Conductance)를 결정하는 게이트-소오스 전압( $V_{gs}$ )이 원하는 정도로 스토리지 캐패시터(CST)에 저장되지 않을 수 있다.
- [0047] 이러한 점을 감안하여, 구동 트랜지스터(QD)를 완전 턴-오프하기 위해 상기 구동 트랜지스터(QD)를 스위칭하기 위한 별도의 트랜지스터와, 상기 게이트-소오스 전압( $V_{gs}$ )이 스토리지 캐패시터(CST)에 저장되도록 제어하는 반전부를 구비하는 일례를 하기하는 도 3을 참조하여 설명한다.
- [0048] 도 3은 본 발명의 다른 실시예에 따른 유기전계발광 구동회로를 설명하기 위한 도면이다.
- [0049] 도 3에 도시한 바와 같이, 본 발명의 다른 실시예에 따른 유기전계발광 구동회로는 데이터 신호를 전달하는 데이터 라인(DL)과 스캔 신호를 전달하는 스캔 라인(SL)과 바이어스 전압(VDD)을 전달하는 바이어스 전압 라인(VL)에 의해 정의되는 영역에 형성된 제1 스위칭 트랜지스터(QS1), 제2 스위칭 트랜지스터(QS2), 스토리지 캐패시터(CST), 제1 구동 트랜지스터(QD1) 및 제2 구동 트랜지스터(QD2) 및 반전부를 포함하여, 유기전계발광 소자(EL)에 인가되는 전류를 제어한다.
- [0050] 상기한 제1 및 제2 스위칭 트랜지스터(QS1, QS2)는 NMOS로 구현이 가능한 아몰퍼스-실리콘 박막 트랜지스터(a-Si TFT)로 이루어지고, 상기한 제1 및 제2 구동 트랜지스터(QD1, QD2)도 NMOS로 구현이 가능한 아몰퍼스-실리콘 박막 트랜지스터로 이루어진다.
- [0051] 제1 스위칭 트랜지스터(QS1)는 소오스가 데이터 라인(DL)에 연결되고, 게이트가 스캔 라인(SL)에 연결되며, 상기 스캔 신호에 따라 드레인을 통해 상기 데이터 신호를 온/오프 출력한다.
- [0052] 제2 스위칭 트랜지스터(QS2)는 게이트가 상기 제1 스위칭 트랜지스터(QS1)의 게이트에 공통되고, 소오스가 제1 기준 전압(VREF1)을 전달하는 제1 기준 전압 라인(VRL1)에 연결되어, 상기 스캔 신호에 따라 드레인을 통해 상기 제1 기준 전압(VREF1)을 온/오프 출력한다. 상기 제1 기준 전압(VREF1)은 외부로부터 별도로 제공될 수도 있다.

고, 그라운드 전위를 이용하거나 유기전계발광 소자(EL)에 연결된 공통 전압(VCOM)을 이용할 수도 있다.

[0053] 스토리지 캐패시터(CST)는 일단이 상기 제1 스위칭 트랜지스터(QS1)의 드레인에 연결되고, 타단이 제2 스위칭 트랜지스터(QS2)의 드레인에 연결되어, 한 프레임동안 상기 제1 스위칭 트랜지스터(QS1)를 경유하는 데이터 신호를 저장한다. 바람직하게는 상기 데이터 신호는 제2 스위칭 트랜지스터(QS2)를 경유하는 제1 기준 전압(VREF1)과 제1 스위칭 트랜지스터(QS1)를 경유하는 데이터 신호와의 차전압이다.

[0054] 제1 구동 트랜지스터(QD1)는 드레인이 상기 바이어스 전압 라인(VLn)에 연결되고, 게이트가 콘트롤 라인(CL)에 연결된다.

[0055] 제2 구동 트랜지스터(QD2)는 드레인이 제1 구동 트랜지스터(QD1)의 소오스에 연결되고, 게이트가 상기 스토리지 캐패시터(CST)의 일단에 연결되고, 소오스가 유기전계발광 소자(EL)에 연결된다. 즉, 제2 구동 트랜지스터(QD2)의 소오스 전압이 가변하면 제2 구동 트랜지스터(QD2)의 게이트 전압도 가변하므로 상기 구동 트랜지스터의 게이트-소오스 전압(Vgs)을 정확하게 유지할 수 있다. 또한, 상기 제1 구동 트랜지스터(QD1)는 제2 구동 트랜지스터(QD2)에 인가되는 바이어스 전압(VDD)을 완전 차단하는 스위치 역할을 수행한다.

[0056] 상기 반전부는 제1 및 제2 트랜지스터(QI1, QI2)로 이루어져, 스캔 라인의 활성화에 따라, 상기 제1 구동 트랜지스터(QD1)의 완전 턴-오프를 제어하기 위한 반전 신호를 상기 콘트롤 라인(CLn)에 출력한다. 상기 제1 및 제2 트랜지스터(QI1, QI2)는 NMOS로 구현이 가능한 아몰퍼스-실리콘 박막 트랜지스터로 이루어진다.

[0057] 구체적으로, 제1 트랜지스터(QI1)는 소오스와 게이트가 공통되어 제2 기준 전압(VREF2)에 연결된다. 제2 트랜지스터(QI2)는 드레인이 이전 스캔 라인(Sn-1)에 연결되고, 게이트에 연결된 스캔 라인(Sn)의 활성화에 따라 상기 반전 신호를 소오스를 통해 상기 콘트롤 라인(CLn)에 출력한다.

[0058] 상기 반전부는 서로 인접하는 2개의 데이터 라인과 서로 인접하는 2개의 스캔 라인에 의해 정의되는 화소 각각에 존재할 수도 있다. 하지만, 하나의 스캔 라인은 공통으로 동작하는 점을 감안하면 하나의 스캔 라인을 하나의 단위로 하여 상기 반전부를 공통시킬 수도 있다. 이러한 공통 구조는 하나의 스캔 라인에 하나의 반전부를 형성하게되므로 배선 구조를 간단하게 할 수 있고, 개구율 측면에서도 유리하다.

[0059] 동작시, 현재의 스캔 라인(SLn)에 하이 레벨의 스캔 신호가 인가되면, 제1 및 제2 스위칭 트랜지스터(QS1, QS2)가 턴-온되고, 제1 및 제2 스위칭 트랜지스터(QS1, QS2)가 턴-온된 상태에서 데이터 전압이 제2 구동 트랜지스터(QD2)의 게이트에 인가된다.

[0060] 또한, 제2 구동 트랜지스터(QD2)의 소오스에는 항상 제1 기준 전압(VREF1)이 인가되므로 스토리지 캐패시터(CST)에는 상기 데이터 전압과 제1 기준 전압(VREF1)간의 차전압인 게이트-소오스 전압(Vgs)이 저장되어 유기전계발광 소자(EL)에 발광에 필요한 전류를 제공한다.

[0061] 한편, 현재의 스캔 라인(SLn)에 하이 레벨의 스캔 신호가 인가됨에 따라, 제1 및 제2 트랜지스터(QI1, QI2)로 이루어지는 반전부가 동작하여 로우 레벨의 반전 신호를 제1 구동 트랜지스터(QD1)의 게이트에 출력한다.

[0062] 즉, 제2 구동 트랜지스터(QD2)와 직렬로 연결된 제1 구동 트랜지스터(QD1)가 완전 턴-오프되기 때문에 외부에서 인가한 데이터 전압과 제1 기준 전압(VREF1)이 제2 구동 트랜지스터(QD2)의 게이트-소오스 전압(Vgs), 즉 데이터 전압과 제1 기준 전압(VREF1)간의 차전압이 정확히 스토리지 캐패시터(CST)에 저장되어, 한 프레임 동안의 디스플레이 동작을 수행하기 위한 상기 유기전계발광 소자(EL)에 발광에 필요한 전류를 제공한다.

[0063] 도 4는 상기한 도 3의 반전부의 동작을 등가회로적으로 설명하기 위한 도면이다.

[0064] 도 3 및 도 4를 참조하면, 임의의 스캔 라인에 하이 레벨의 스캔 신호(VIN)가 인가되면 상기 스캔 라인에 연결된 제1 트랜지스터(QI1)가 턴-온되어 반전 신호인 출력 전압(VOUT)은 하기하는 수학적 식 1에 의해 결정된다. 여기서, 제2 트랜지스터(QI2)는 일종의 다이오드로 동작한다.

**수학적 식 1**

$$V_{OUT} = V_{REF2} - R_1 \cdot \left( \frac{V_{REF2} - V_{OFF}}{R_1 + R_2} \right)$$

[0065]

[0066] 여기서, R1은 제1 트랜지스터(QI1)의 등가 저항이고, R2는 제2 트랜지스터(QI2)의 등가 저항이며, VREF2는 제2 기준 전압이고, VOFF는 로우 레벨의 스캔 전압이다.

[0067] 제2 기준 전압(VREF2)과 로우 레벨의 스캔 전압(VOFF)에 대하여 원하는 출력, 즉, 제1 구동 트랜지스터(QD1)를

턴-오프시키기 위한 전압을 얻기 위해서는 제1 트랜지스터(QI1)와 제2 트랜지스터(QI2)의 사이즈는 상기한 수학 식 1에 맞도록 설계하는 것이 바람직하다. 상기한 트랜지스터의 사이즈는 W/L 비에 의해 결정된다.

- [0068] 한편, 상기 스캔 라인에 로우 레벨의 전압이 인가되면 제1 트랜지스터(QI1)가 오프되어, 출력 전압(VOUT)은 제2 기준 전압(VREF2)이 되어 제1 구동 트랜지스터(QD1)의 게이트로 입력되어 제1 구동 트랜지스터(QD1)는 지속적으로 턴-온 상태를 유지한다.
- [0069] 그러면, 상기한 유기전계발광 구동회로를 채용하는 유기전계발광 표시장치를 첨부하는 도면들을 참조하여 설명한다.
- [0070] 도 5는 본 발명의 일실시예에 따른 유기전계발광 표시장치를 설명하기 위한 도면이다. 특히 액티브-매트릭스형 유기전계발광 표시장치를 도시한다.
- [0071] 도 5를 참조하면, 본 발명의 일실시예에 따른 유기전계발광 표시장치는 타이밍 제어부(100), 화상 신호를 제공받아 데이터 신호를 출력하는 데이터 구동부(200), 타이밍 신호를 제공받아 스캔 신호를 출력하는 스캔 구동부(300), 다수의 전원전압을 제공하는 전원공급부(400), 및 상기 스캔 신호가 제공됨에 따라 상기 데이터 신호, 바람직하게는 데이터 전압에 대응하는 전류의 양을 조절하여 광을 발광하는 유기전계발광 표시패널(500)을 포함한다.
- [0072] 타이밍 제어부(100)는 외부의 그래픽 콘트롤러(미도시) 등으로부터 제1 화상 신호(R, G, B)와 이의 출력을 제어하는 제어 신호(Vsync, Hsync)를 제공받아, 제1 및 제2 타이밍 신호(TS1, TS2)를 생성하고, 생성된 제1 타이밍 신호(TS1)를 제2 화상 신호(R', G', B')와 함께 데이터 구동부(200)에 출력하고, 생성된 제2 타이밍 신호(TS2)를 스캔 구동부(300)에 출력하며, 상기 전원전압의 출력을 제어하는 제3 타이밍 신호(TS3)를 전원공급부(440)에 출력한다.
- [0073] 데이터 구동부(200)는 상기 제2 화상 신호(R', G', B')와 제1 타이밍 신호(TS1)를 제공받아 데이터 신호(D1, D2, ..., Dp)를 유기전계발광 표시패널(500)에 출력한다. 상기 데이터 신호는 계조에 대응하는 전압이다.
- [0074] 스캔 구동부(300)는 상기 제2 타이밍 신호(TS2)를 제공받아 다수의 스캔 신호들(S1, S2, ..., Sq)을 순차적으로 유기전계발광 표시패널(500)에 출력한다.
- [0075] 전원공급부(400)는 제3 타이밍 신호(TS3)를 제공받아 게이트 온/오프 전압(VON/VOFF)을 스캔 구동부(300)에 제공하고, 공통 전압(VCOM), 바이어스 전압(VDD), 제1 및 제2 기준 전압(VREF1, VREF2)을 유기전계발광 표시패널(500)에 제공한다.
- [0076] 유기전계발광 표시패널(500)은 다수의 데이터 라인(DL)과, 다수의 바이어스 전압 라인(VL)과, 다수의 스캔 라인(SL)과, 다수의 콘트롤 라인(CL)과, 서로 인접하는 2개의 데이터 라인(DL)과 서로 인접하는 2개의 스캔 라인(SL)간에 형성되며, 다수의 아몰퍼스-실리콘 박막 트랜지스터로 이루어지는 유기전계발광 표시셀과, 상기 유기전계발광 표시셀에 연결된 유기전계발광 소자(EL)와, 상기 콘트롤 라인(CL)에 반전 신호를 제공하는 반전부를 포함한다.
- [0077] 구체적으로, 데이터 라인(DL)은 세로 방향으로 신장되고 가로 방향으로 p개 배열되어, 데이터 구동부(200)로부터 제공되는 데이터 신호를 상기 유기전계발광 표시셀에 전달한다.
- [0078] 바이어스 전압 라인(VL)은 세로 방향으로 신장되고 가로 방향으로 p개 배열되어, 전원공급부(400)로부터 제공되는 바이어스 전압(VDD)을 상기 유기전계발광 표시셀에 전달한다.
- [0079] 스캔 라인(SL)은 가로 방향으로 신장되고 세로 방향으로 q개 배열되어, 스캔 구동부(300)로부터 제공되는 스캔 신호를 상기 유기전계발광 표시셀에 순차적으로 전달한다.
- [0080] 콘트롤 라인(CL)은 가로 방향으로 신장되고, 세로 방향으로 q개 배열되어, 반전 신호를 상기 유기전계발광 표시셀에 전달한다.
- [0081] 도시하지는 않았지만, 일단이 상기 유기전계발광 표시셀에 연결된 유기전계발광 소자(EL)의 타단에는 공통 전압(VCOM)을 인가하기 위한 별도의 공통 전압 라인을 더 구비하는 것이 바람직하다.
- [0082] 또한, 제1 기준 전압(VREF1)을 전달하기 위한 제1 기준 전압 라인과, 제2 기준 전압(VREF2)을 전달하기 위한 제2 기준 전압 라인을 더 구비하는 것이 바람직하다.
- [0083] 상기 유기전계발광 표시셀은 2개의 스위칭 트랜지스터와, 하나의 스토리지 캐패시터와, 2개의 구동 트랜지스터

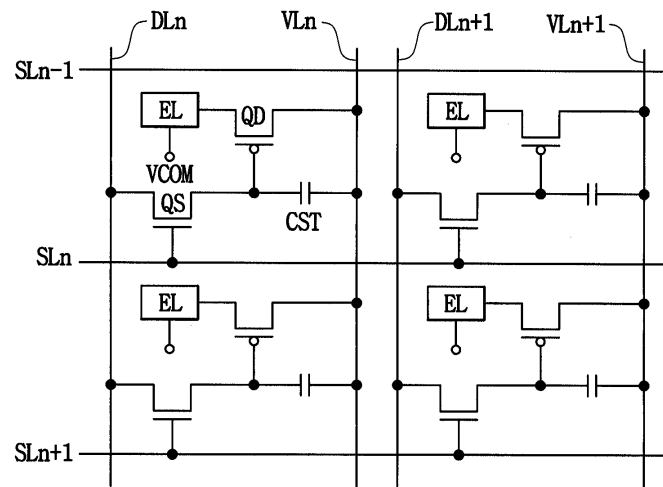
로 이루어지며, 상기한 도 3에서 설명한 바와 동일하므로 그 설명은 생략한다.

- [0084] 상기 반전부는 상기한 도 3에서 설명한 바와 같이, NMOS로 구현이 가능한 2개의 아몰퍼스-실리콘 박막 트랜지스터로 이루어져, 스캔 라인의 활성화에 따라, 상기 표시셀에 구비되는 구동 트랜지스터중 하나를 완전 턴-오프하기 위한 반전 신호를 상기 콘트롤 라인(CLn)에 출력한다.
- [0085] 이상에서는 반전부를 하나의 스캔 라인에 구현한 것을 설명하였으나, 매 유기전계발광 표시셀마다 각각의 반전부를 구현할 수도 있을 것이다.
- [0086] 또한, 일단을 통해 스캔 신호를 전달하는 스캔 라인의 타단에 상기 반전부를 구현한 것을 설명하였으나, 일단을 통해 스캔 신호를 전달하는 스캔 라인의 일단에 상기 반전부를 구현할 수도 있을 것이다. 특히, 상기 스캔 라인의 RC 지연에 의해 상기 스캔 신호가 왜곡될 수 있는 점과, 상기 콘트롤 라인의 RC 지연에 의해 상기 반전 신호가 왜곡될 수 있는 점을 감안하면, 상기 스캔 신호가 입력되는 측과 상기 반전 신호가 입력되는 측을 일치시켜 동일 표시셀에 인가되는 스캔 신호나 반전 신호의 왜곡 정도를 일치시키는 것이 바람직하다.
- [0087] 이상의 본 발명의 실시예에서는 반전부를 유기전계발광 표시패널에 구비하는 것을 설명하였으나, 하기하는 도 6과 같이 별도로 분리할 수도 있다.
- [0088] 도 6은 본 발명의 다른 실시예에 따른 유기전계발광 표시장치를 설명하기 위한 도면이다. 특히 액티브-매트릭스형 유기전계발광 표시장치를 도시한다.
- [0089] 도 6을 참조하면, 본 발명의 다른 실시예에 따른 유기전계발광 표시장치는 타이밍 제어부(100), 화상 신호를 제공받아 데이터 신호를 출력하는 데이터 구동부(200), 타이밍 신호를 제공받아 스캔 신호를 출력하는 스캔 구동부(300), 전원전압을 제공하는 전원공급부(400), 반전부(600) 및 상기 스캔 신호가 제공됨에 따라 상기 데이터 신호, 즉 데이터 전압에 대응하는 전류의 양을 조절하여 광을 발광하는 유기전계발광 표시패널(700)을 포함한다. 상기한 도 5와 비교할 때 동일한 구성 요소에 대해서는 동일한 도면 번호를 부여하고, 그 상세한 설명은 생략한다.
- [0090] 반전부(600)는 상기한 도 3에서 설명한 바와 같이, NMOS로 구현이 가능한 2개의 아몰퍼스-실리콘 박막 트랜지스터로 이루어져, 유기전계발광 표시패널(700)에 구비되는 스캔 라인의 활성화에 따라, 상기 유기전계발광 표시셀에 구비되는 구동 트랜지스터중 하나를 완전 턴-오프하기 위한 반전 신호를 상기 콘트롤 라인(CLn)에 출력한다. 여기서, 상기 반전부에 구비되어 하나의 스캔 라인에 연결되는 2개의 트랜지스터중 다이오드 역할을 하는 트랜지스터(Q12)는 스캔 드라이버(300)에 인가되는 게이트 온 전압(VON)과 연결되는 것을 도시한다.
- [0091] 유기전계발광 표시패널(700)은 다수의 데이터 라인(DL)과, 다수의 바이어스 전압 라인(VL)과, 다수의 스캔 라인(SL)과, 다수의 콘트롤 라인(CL)과, 서로 인접하는 2개의 데이터 라인(DL)과 서로 인접하는 2개의 스캔 라인(SL)간에 형성되되, 다수의 아몰퍼스-실리콘 박막 트랜지스터로 이루어지는 유기전계발광 표시셀과, 상기 유기전계발광 표시셀에 연결된 유기전계발광 소자(EL)를 포함한다.
- [0092] 구체적으로, 데이터 라인(DL)은 세로 방향으로 신장되고 가로 방향으로 p개 배열되어, 데이터 구동부(200)로부터 제공되는 데이터 신호를 상기 유기전계발광 표시셀에 전달한다.
- [0093] 바이어스 전압 라인(VL)은 세로 방향으로 신장되고 가로 방향으로 p개 배열되어, 전원공급부(400)로부터 제공되는 바이어스 전압(VDD)을 상기 유기전계발광 표시셀에 전달한다.
- [0094] 스캔 라인(SL)은 가로 방향으로 신장되고 세로 방향으로 q개 배열되어, 스캔 구동부(300)로부터 제공되는 스캔 신호를 상기 유기전계발광 표시셀에 순차적으로 전달한다.
- [0095] 콘트롤 라인(CL)은 가로 방향으로 신장되고, 세로 방향으로 q개 배열되어, 반전부(600)로부터 제공되는 반전 신호를 상기 유기전계발광 표시셀에 전달한다.
- [0096] 상기 유기전계발광 표시셀에 구비되는 제2 스위칭 트랜지스터(QS2)는 제1단이 상기 제1 스위칭 트랜지스터(QS1)의 제2단에 공통되고, 제2단이 공통 전압(VCOM)을 전달하는 공통 전압 라인(미도시)에 연결되어, 상기 스캔 신호에 따라 제3단을 통해 상기 공통 전압(VCOM)을 온/오프 출력한다.
- [0097] 스토리지 캐패시터(CST)는 일단이 상기 제1 스위칭 트랜지스터(QS1)의 제3단에 연결되고, 타단이 제2 스위칭 트랜지스터(QS2)의 제3단에 연결되어, 한 프레임동안 상기 제1 스위칭 트랜지스터(QS1)를 경유하는 데이터 신호를 저장한다. 바람직하게는 상기 데이터 신호는 제2 스위칭 트랜지스터(QS2)를 경유하는 상기 공통 전압(VCOM)과 제1 스위칭 트랜지스터(QS1)를 경유하는 데이터 신호와의 차전압이다.

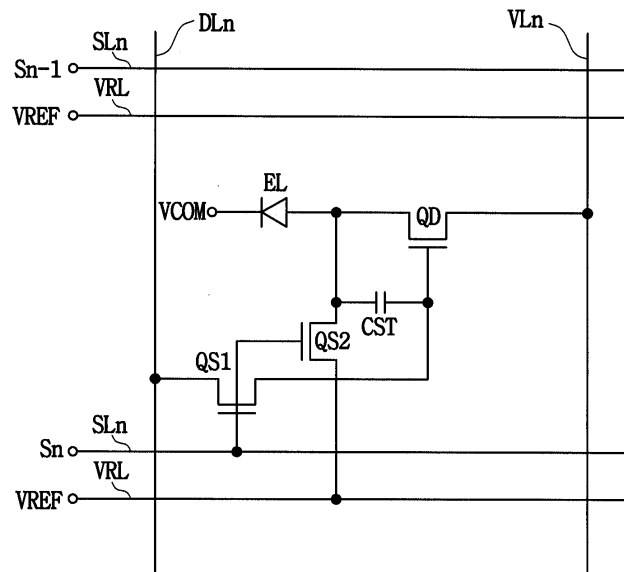


도면

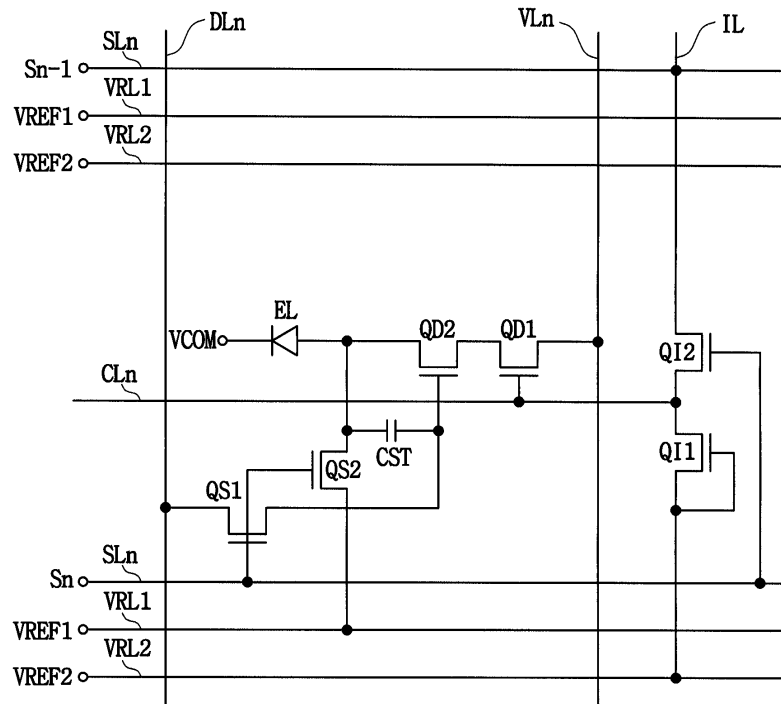
도면1



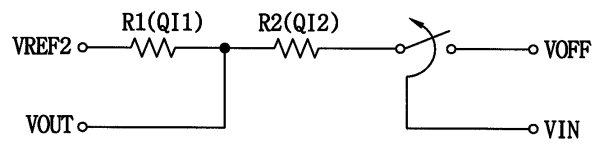
도면2



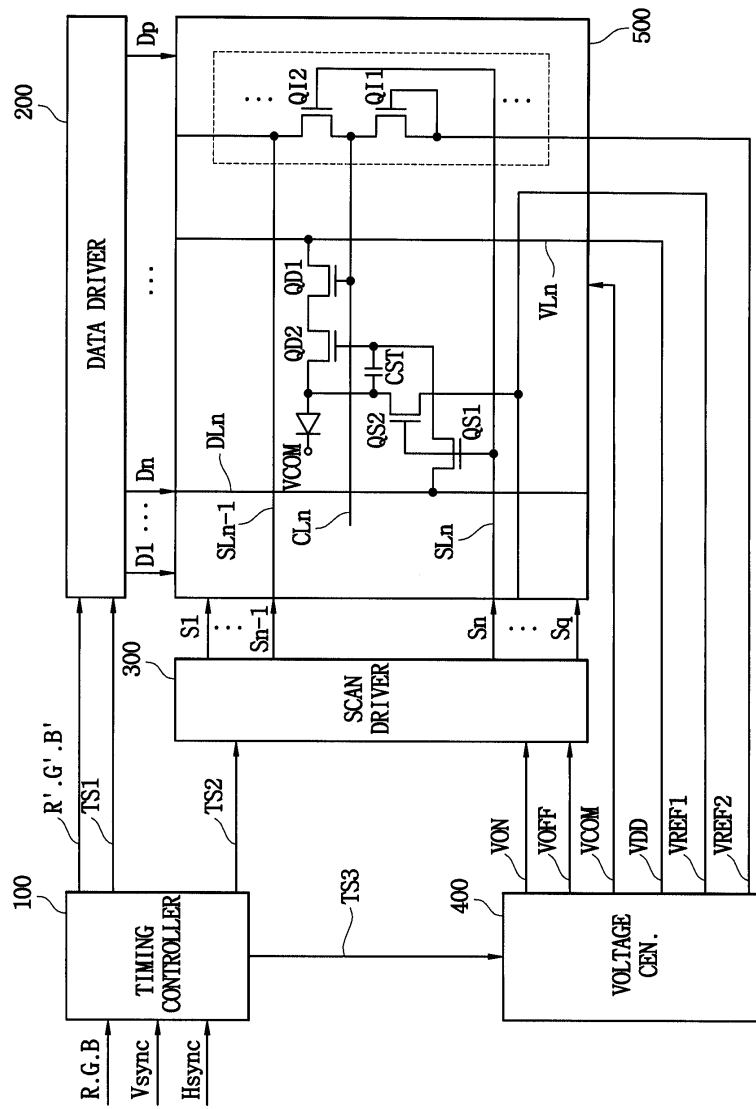
도면3



도면4



도면5



도면6

