(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년11월21일
(11) 등록번호 10-0870004
(24) 등록일자 2008년11월17일

(51) Int. Cl.
*G09G 3/30* (2006.01)
(21) 출원번호 10-2002-0012510
(22) 출원일자 2002년03월08일
심사청구일자 2007년03월08일
(65) 공개번호 10-2003-0073116
(43) 공개일자 2003년09월19일
(56) 선행기술조사문헌
KR1020010020114 A*
KR1020010055654 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
**삼성전자주식회사**
경기도 수원시 영통구 매탄동 416
(72) 발명자
**최범락**
서울특별시강남구대치1동삼성아파트112동508호
**최준후**
서울특별시서대문구영천동삼호아파트108동303호
*(뒷면에 계속)*
(74) 대리인
**팬코리아특허법인**

전체 청구항 수 : 총 12 항 심사관 : 조기덕

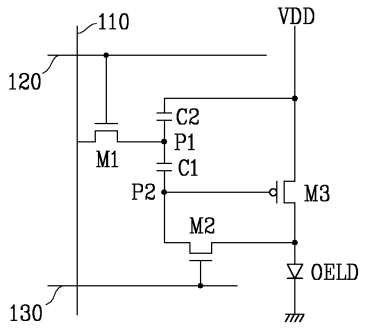
## (54) 유기 전계발광 표시 장치와 그 구동 방법

*(57) 요 약*

본 발명은 구동용 박막 트랜지스터의 특성 편차를 보상할 수 있는 유기 전계발광 표시 장치와 그 구동 방법에 관한 것이다.

본 발명에 따른 화소 회로는 유기 EL 소자, 제1 및 제2 스위칭 소자, 구동용 박막 트랜지스터 및 캐패시터를 포함한다. 제1 스위칭 소자는 주사선에 인가되는 선택 신호에 응답하여 데이터선에 인가되는 데이터 전압을 스위칭하며, 제2 스위칭 소자는 보상선에 인가되는 보상 신호에 응답하여 구동용 박막 트랜지스터의 게이트와 드레인을 연결한다. 구동용 박막 트랜지스터는 제1 스위칭 소자를 통해 게이트에 입력되는 데이터 전압에 대응하여 유기 전계 발광 소자에 전류를 공급하며, 캐패시터는 구동용 박막 트랜지스터의 게이트에 인가되는 데이터 전압을 소정 시간 유지한다. 이때 데이터 전압을 인가하기 전에 보상 신호를 보상선에 인가하여 구동용 박막 트랜지스터의 게이트와 드레인을 연결하여 트랜지스터의 특성 편차를 보상하고, 이후에 보상 신호를 차단하고 데이터선에 데이터 전압을 인가한다.

*대 표 도* - 도2



(72) 발명자

**채종철**

서울특별시마포구신공덕동삼성아파트102동1004호

**민웅규**

경기도남양주시와부읍도곡리1012번지한강우성아파트114동202호

**신경주**

경기도용인시기흥읍보라리289-12삼정선비마을102동504호

## *특허청구의 범위*

**청구항 1**

초기 전압 또는 화상 신호를 나타내는 데이터 전압을 전달하는 복수의 데이터선,

선택 신호를 전달하는 복수의 주사선,

보상 신호를 전달하는 복수의 보상선, 및

이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 각각 형성되는 복수의 화소 회로

를 포함하며,

상기 화소 회로는

인가되는 전류의 양에 대응하는 빛을 발광하는 유기 전계발광 소자,

상기 주사선에 인가되는 상기 선택 신호에 응답하여 상기 데이터선에 인가되는 상기 초기 전압 또는 상기 데이터 전압을 노드로 전달하는 제1 스위칭 소자,

게이트, 드레인 및 전원 전압에 연결되어 있는 소스를 가지며, 상기 제1 스위칭 소자를 통해 전달되는 상기 데이터 전압에 대응하여 상기 유기 전계 발광 소자에 전류를 공급하는 제1 박막 트랜지스터,

상기 보상선에 인가되는 상기 보상 신호에 응답하여 상기 제1 박막 트랜지스터가 다이오드 기능을 수행하도록 스위칭하는 제2 스위칭 소자,

상기 제1 박막 트랜지스터의 게이트와 상기 노드 사이에 연결되어 있는 제1 캐패시터, 그리고

상기 노드와 상기 제1 박막 트랜지스터의 소스 사이에 연결되어 있는 제2 캐패시터

를 포함하며,

상기 제1 캐패시터와 상기 제2 캐패시터는 상기 제1 박막 트랜지스터의 게이트와 소스 사이에 직렬로 연결되어 있는

유기 전계발광 표시 장치.

**청구항 2**

제1항에 있어서,

상기 데이터 전압이 상기 데이터선에 인가되기 전에 상기 보상 신호가 상기 보상선에 인가되는 유기 전계발광 표시 장치.

**청구항 3**

제2항에 있어서,

상기 보상선에 인가되는 상기 보상 신호가 차단된 후에 상기 데이터 전압이 상기 데이터선에 인가되는 유기 전계발광 표시 장치.

**청구항 4**

제1항에 있어서,

R(red), G(green), B(blue) 화소에 따라 상기 전원 전압의 크기가 다른 유기 전계발광 표시 장치.

**청구항 5**

제1항에 있어서,

상기 보상선에 상기 보상 신호가 인가되는 동안 상기 데이터선은 상기 초기 전압을 전달하고,

상기 주사선에 상기 주사 신호가 인가되는 동안 상기 데이터선은 상기 데이터 전압을 전달하는

유기 전계발광 표시 장치.

**청구항 6**

제1항에 있어서,

상기 제1 스위칭 소자는 상기 주사선에 연결되는 게이트 및 상기 데이터선과 상기 노드에 각각 연결되는 두 단자를 세 단자로 가지는 제2 박막 트랜지스터이며,

상기 제2 스위칭 소자는 상기 보상선에 연결되는 게이트 및 상기 제1 박막 트랜지스터의 게이트 및 드레인에 각각 연결되는 두 단자를 세 단자로 가지는 제3 박막 트랜지스터인

유기 전계 발광 표시 장치.

**청구항 7**

제6항에 있어서,

상기 제1 박막 트랜지스터는 제1 전도 타입의 트랜지스터이며, 상기 제2 및 제3 박막 트랜지스터는 제2 전도 타입의 트랜지스터인 유기 전계 발광 표시 장치.

**청구항 8**

제6항에 있어서,

상기 제2 및 제3 박막 트랜지스터는 서로 다른 전도 타입의 트랜지스터인 유기 전계 발광 표시 장치.

**청구항 9**

제6항에 있어서,

상기 제1 내지 제3 박막 트랜지스터는 동일 전도 타입의 트랜지스터인 유기 전계 발광 표시 장치.

**청구항 10**

복수의 데이터선, 상기 복수의 데이터선에 교차하는 복수의 주사선, 및 이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 각각 형성되며 유기 전계발광 소자에 전류를 공급하는 박막 트랜지스터를 가지는 복수의 화소 회로를 포함하는 유기 전계발광 표시 장치를 구동하는 방법에 있어서,

상기 복수의 화소 회로 중 특정 화소 회로를 선택하는 선택 신호를 상기 주사선에 인가하는 단계,

상기 주사선에 평행한 보상선을 통하여 상기 박막 트랜지스터가 다이오드 기능을 수행하도록 스위칭하는 보상 신호를 상기 화소 회로에 인가하는 단계,

상기 보상 신호를 차단하고 상기 데이터선에 화상 신호를 나타내는 데이터 전압을 인가하는 단계, 및

상기 인가된 데이터 전압을 상기 박막 트랜지스터의 게이트에 전달하여 상기 유기 전계발광 소자에 전류를 공급하는 단계

를 포함하며,

각 화소 회로는 상기 박막 트랜지스터의 게이트와 소스 사이에 직렬로 연결되어 있는 제1 캐패시터 및 제2 캐패시터를 포함하며,

상기 데이터 전압은 상기 제1 캐패시터와 상기 제2 캐패시터 사이의 노드로 전달되는 유기 전계발광 표시 장치 구동 방법.

**청구항 11**

제10항에 있어서,

상기 선택 신호가 상기 보상 신호보다 먼저 인가되는 유기 전계 발광 표시 장치 구동 방법.

**청구항 12**

제10항에 있어서,

상기 선택 신호가 상기 보상 신호와 동시에 인가되는 유기 전계 발광 표시 장치 구동 방법.

# 명 세 서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

<7> 본 발명은 유기 전계발광(electroluminescent, 이하 EL이라 함) 표시 장치와 그 구동 방법 및 그 화소 회로에 관한 것으로서, 특히 능동 구동 방식의 유기 EL 표시 장치에 관한 것이다.

<8> 일반적으로 유기 EL 표시 장치는 형광성 유기 화합물을 전기적으로 여기시켜 발광시키는 표시 장치로서, M ×N 개의 유기 발광셀들을 전압 구동 혹은 전류 구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기 발광셀은 애노드(ITO), 유기 박막, 캐소드 레이어(metal)의 구조를 가지고 있다. 유기 박막은 전자와 정공의 균형을 좋게 하여 발광 효율을 향상시키기 위해 발광층(emitting layer, EML), 전자 수송층(electron transport layer, ETL) 및 정공 수송층(hole transport layer, HTL)을 포함한 다층 구조로 이루어지고, 또한 별도의 전자 주입층(electron injecting layer, EIL)과 정공 주입층(hole injecting layer, HIL)을 포함하고 있다.

<9> 이와 같이 이루어지는 유기 발광셀을 구동하는 방식에는 단순 매트릭스(passive matrix) 방식과 TFT를 이용한 능동 구동(active matrix) 방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 구동 방식은 TFT와 콘덴서를 각 ITO 화소 전극에 접속하여 콘덴서 용량에 의해 전압을 유지하도록 하는 구동 방식이다.

<10> 도 11은 유기 EL 소자를 TFT를 이용하여 구동하기 위한 종래의 화소 회로로서, N ×M 개의 화소 중 하나를 대표적으로 도시한 것이다. 도 11을 참조하면, 유기 EL 소자(OELD)에 구동용 트랜지스터(Mb)가 연결되어 발광을 위한 전류를 공급한다. 구동용 트랜지스터(Mb)의 전류량은 스위칭 트랜지스터(Ma)를 통해 인가되는 데이터 전압에 의해 제어되도록 되어 있다. 이 때 인가된 전압을 일정 기간 유지하기 위한 캐패시터(C)가 트랜지스터(Mb)의 소스와 게이트 사이에 연결되어 있다. 트랜지스터(Ma)의 게이트에는 주사선이 연결되어 있으며, 소스 측에는 데이터선이 연결되어 있다.

<11> 이와 같은 구조의 화소의 동작을 살펴보면, 스위칭 트랜지스터(Ma)의 게이트에 인가되는 선택 신호에 의해 트랜지스터(Ma)가 온 되면, 데이터선을 통해 데이터 전압($V_{DATA}$)이 구동용 트랜지스터(Mb)의 게이트(노드A)에 인가된다. 그리고, 게이트에 인가되는 데이터 전압($V_{DATA}$)에 대응하여 트랜지스터(Mb)를 통해 유기 EL 소자(OELD)에 전류가 흘러 발광이 이루어진다.

<12> 이때, 유기 EL 소자에 흐르는 전류는 다음의 수학식 1과 같다.

#### 수학식 1

<13> $$I_{OELD}=\frac{\beta}{2}(V_{GS}-V_{TH})^2=\frac{\beta}{2}(V_{DD}-V_{DATA}-V_{TH})^2$$

<14> 여기서, $I_{OELD}$는 유기 EL 소자에 흐르는 전류, $V_{GS}$는 트랜지스터(Mb)의 소스와 게이트 사이의 전압, $V_{TH}$는 트랜지스터(Mb)의 문턱전압, $V_{DATA}$는 데이터 전압, β는 상수 값을 나타낸다.

<15> 상기 수학식 1에 나타낸 바와 같이, 도 11에 도시한 화소 회로에 의하면 인가되는 데이터 전압($V_{DATA}$)에 대응하는 전류가 유기 EL 소자(OELD)에 공급되고, 공급된 전류에 대응하여 유기 EL 소자가 발광하게 된다. 이때, 인가되는 데이터 전압($V_{DATA}$)은 계조를 표현하기 위하여 일정 범위에서 다단계의 값을 갖는다.

<16> 그런데 이와 같은 종래의 화소 회로에서는 제조 공정의 불균일성에 의해 생기는 박막 트랜지스터의 특성 편차 때문에 패널의 휘도가 균일하기 않게 되는 문제점이 있다.

<17> 이러한 문제점을 보상하기 위하여 추가의 박막 트랜지스터를 이용한 화소 회로가 제안되고 있다. 그러나 이러

한 화소 회로의 경우에 박막 트랜지스터의 개수가 증가하여 개구율이 감소하고, 낮은 계조에서 캐패시터를 충전하는 데 시간이 오래 걸린다는 문제점이 있다.

### *발명이 이루고자 하는 기술적 과제*

<18> 이러한 문제점을 해결하기 위하여, 본 발명은 구동용 박막 트랜지스터의 특성 편차를 보상하는 화소 회로를 제공하는 것을 그 기술적 과제로 한다.

<19> 또한, 본 발명은 캐패시터를 충전하는 데 걸리는 시간을 줄이는 것을 그 기술적 과제로 한다.

### *발명의 구성 및 작용*

<20> 본 발명은 보상용 트랜지스터를 추가로 형성하여 이러한 기술적 과제를 달성한다.

<21> 본 발명의 한 특징에 따르면 복수의 데이터선, 복수의 주사선, 복수의 보상선 및 이웃하는 두 데이터선과 이웃하는 두 주사선에 의해 정의되는 화소 영역에 각각 형성되는 복수의 화소 회로를 포함하는 유기 EL 표시 장치가 제공된다. 데이터선은 화상 신호를 나타내는 데이터 전압을 전달하며, 주사선은 선택 신호를 전달하고 보상선은 보상 신호를 전달한다.

<22> 이때, 화소 회로는 유기 EL 소자, 제1 및 제2 스위칭 소자, 제1 박막 트랜지스터 및 캐패시터를 포함한다. 유기 EL 소자는 인가되는 전류의 양에 대응하는 빛을 발광한다. 제1 스위칭 소자는 주사선에 인가되는 선택 신호에 응답하여 데이터선에 인가되는 데이터 전압을 스위칭하며, 제2 스위칭 소자는 보상선에 인가되는 보상 신호에 응답하여 제1 박막 트랜지스터의 게이트와 드레인을 연결한다. 제1 박막 트랜지스터는 제1 스위칭 소자를 통해 게이트에 입력되는 데이터 전압에 대응하여 유기 전계 발광 소자에 전류를 공급하며, 캐패시터는 제1 박막 트랜지스터의 게이트에 인가되는 데이터 전압을 소정 시간 유지한다.

<23> 이때, 데이터 전압이 데이터선에 인가되기 전에 보상 신호가 보상선에 인가되고, 보상선에 인가되는 보상 신호가 차단된 후에 데이터 전압이 데이터선에 인가되는 것이 바람직하다.

<24> 또한 R(red), G(green), B(blue) 화소에 따라 제1 박막 트랜지스터의 소스에 각각 다른 전원 전압이 연결되는 것이 바람직하다.

<25> 또한 화소 회로는 데이터 전압이 인가되는 동안 제1 박막 트랜지스터의 게이트에 인가되는 전압을 일정하게 유지하기 위한 제2 캐패시터를 더 포함할 수 있으며, 이 제2 캐패시터는 제1 캐패시터에 직렬로 연결되는 것이 바람직하다.

<26> 제1 스위칭 소자는 주사선에 연결되는 게이트 및 데이터선과 캐패시터에 각각 연결되는 두 단자를 세 단자로 가지는 제2 박막 트랜지스터이고, 제2 스위칭 소자는 보상선에 연결되는 게이트 및 제1 박막 트랜지스터의 게이트 및 드레인에 각각 연결되는 두 단자를 세 단자로 가지는 제3 박막 트랜지스터인 것이 바람직하다.

<27> 이때, 제1 박막 트랜지스터는 제1 전도 타입의 트랜지스터이며, 제2 및 제3 박막 트랜지스터는 제2 전도 타입의 트랜지스터일 수 있다. 또는 제1 박막 트랜지스터는 제1 전도 타입의 트랜지스터이며, 제2 및 제3 박막 트랜지스터는 서로 다른 전도 타입의 트랜지스터일 수 있다. 또는 제1 내지 제3 박막 트랜지스터는 동일 전도 타입의 트랜지스터일 수 있다.

<28> 본 발명의 다른 특징에 따르면 이러한 유기 EL 표시 장치를 구동하는 방법이 제공된다. 이 구동 방법에 의하면, 먼저 복수의 화소 회로 중 특정 화소 회로를 선택하는 선택 신호를 주사선에 인가한다. 그리고 주사선에 평행한 보상선을 통하여 박막 트랜지스터의 게이트와 드레인을 연결하도록 스위칭하는 보상 신호를 화소 회로에 인가한다. 다음에 보상 신호를 차단하고 데이터선에 화상 신호를 나타내는 데이터 전압을 인가하고, 인가된 데이터 전압을 박막 트랜지스터의 게이트에 전달하여 유기 전계발광 소자에 전류를 공급한다.

<29> 이때, 선택 신호가 보상 신호보다 먼저 인가될 수 있으며, 또는 선택 신호가 보상 신호와 동시에 인가될 수 있다.

<30> 그러면 도면을 참조하여 본 발명에 따른 유지 EL 표시 장치와 그 구동 방법 및 화소 회로에 대하여 설명한다.

<31> 먼저, 도 1을 참조하여 본 발명의 제1 실시예에 따른 유기 EL 표시 장치에 대하여 설명한다.

<32> 도 1은 본 발명의 제1 실시예에 따른 유기 EL 표시 장치를 나타내는 도면이다.

<33> 도 1에 도시한 바와 같이, 본 발명의 제1 실시예에 따른 유기 EL 표시 장치는 유기 EL 표시 장치 패널(100), 주사 드라이버(200) 및 데이터 드라이버(300)를 포함한다.

<34> 유기 EL 표시 장치 패널(100)은 화상 신호를 나타내는 데이터 전압을 전달하는 복수의 데이터선(110), 선택 신호를 전달하기 위한 복수의 주사선(120), 보상 신호를 전달하기 위한 복수의 보상선(130) 및 다수의 화소 회로(140)를 포함한다. 화소 회로(140)는 이웃한 두 데이터선(110)과 이웃한 두 주사선(120)에 의해 정의되는 화소 영역에 형성되어 있다. 또한 화소 회로(140)는 R, G, B 별로 각각 다른 전원($VDD_R$, $VDD_G$, $VDD_B$) 전압이 인가된다.

<35> 주사 드라이버(200)는 주사선(120)에 선택 신호를 인가하는 주사 구동부(220) 및 보상선(130)에 보상 신호를 인가하는 주사 구동부(230)를 포함하며, 데이터 구동부(300)는 데이터선(110)에 화상 신호를 나타내는 데이터 전압($V_{DATA}$)을 인가한다.

<36> 도 2는 본 발명의 제1 실시예에 따른 화소 회로를 나타내는 도면이다.

<37> 도 2에 도시한 바와 같이, 본 발명의 제1 실시예에 따른 화소 회로(140)는 유기 EL 소자(OELD), 스위칭 트랜지스터(M1), 보상용 트랜지스터(M2), 구동용 트랜지스터(M3) 및 캐패시터(C1, C2)를 포함한다. 그리고 본 발명의 제1 실시예에 다른 화소 회로에서는 스위칭 트랜지스터(M1) 및 보상용 트랜지스터(M2)를 NMOS형 트랜지스터로 되어 있으며, 구동용 트랜지스터(M3)를 PMOS형 트랜지스터로 되어 있다.

<38> 유기 EL 소자(OELD)는 인가되는 전류의 양에 대응하는 빛을 발광하며, 트랜지스터(M3)는 전원(VDD)에 소스가 연결되며 유기 EL 소자(OELD)에 드레인이 연결되고, 게이트에 인가되는 데이터선으로부터 공급되는 데이터 전압에 대응하는 전류를 유기 EL 소자(OELD)에 공급한다.

<39> 트랜지스터(M1)는 주사선(120)에 연결된 게이트, 데이터선(110)에 연결된 드레인 및 캐패시터(C1, C2) 사이의 노드(P1)에 연결된 소스를 세 단자로 가져서, 주사선에 인가되는 선택 신호(SEL1)에 응답하여 데이터 전압($V_{DATA}$)을 트랜지스터(M3)로 전달한다.

<40> 트랜지스터(M2)는 트랜지스터(M3)의 게이트 및 드레인에 각각 드레인 및 소스가 연결되고, 게이트가 보상선(130)에 연결되어 보상 신호(SEL2)에 응답하여 트랜지스터(M3)의 특성을 보상하는 역할을 한다.

<41> 캐패시터(C2, C1)는 전원(VDD)과 트랜지스터(M2)의 게이트 사이에 직렬로 연결되어 있으며, 트랜지스터(M3)의 게이트에 인가되는 데이터 전압을 일정기간 유지한다. 캐패시터(C2)는 전원(Vdd)과 트랜지스터(M1)의 드레인 사이에 형성된다.

<42> 다음에, 도 3 및 도 4를 참조하여 본 발명의 제1 실시예에 따른 화소 회로의 동작을 설명한다.

<43> 도 3은 본 발명의 제1 실시예에 따른 화소 회로에 대한 구동 타이밍을 나타내는 도면이다. 도 4a는 본 발명의 제1 실시예에 따른 구동용 트랜지스터의 전류-전압 특성 곡선과 유기 EL 소자의 전류-전압 특성 곡선을 나타내는 도면이며, 도 4b는 일반적인 트랜지스터의 전류-전압 특성 곡선과 유기 EL 소자의 전류-전압 특성 곡선을 나타내는 도면이다.

<44> 도 3에 도시한 바와 같이, 먼저 초기화 단계(S1)로서 선택 신호(SEL1)가 하이 레벨로 되어 트랜지스터(M1)가 온 상태로 되면, 노드(P1)의 전압이 데이터 전압의 초기 전압($V_{DATA_INI}$)으로 설정된다.

<45> 다음에 보상 단계(S2)로서 트랜지스터(M1)가 도통된 상태에서 보상 신호(SEL2)가 하이 레벨로 되어 트랜지스터(M2)가 도통되면, 트랜지스터(M3)는 게이트와 드레인이 연결되어 다이오드 기능을 수행하게 된다. 전원(VDD)과 접지 전압 사이의 전류 경로에는 2개의 다이오드(M3, OELD)가 직렬로 연결되며, 노드(P2)의 전압은 트랜지스터(M3)의 특성에 의해 결정되는 특성 전압(Vc)으로 된다. 따라서 캐패시터(C1)에는 노드(P1)와 노드(P2) 사이의 전압차인 데이터 전압의 초기 전압($V_{DATA_INI}$)과 특성 전압(Vc)의 차($V_{DATA_INI}$ - Vc)가 저장된다.

<46> 이와 같은 보상 단계(S2)에서 트랜지스터(M3)의 게이트와 드레인이 연결되어 다이오드의 기능을 수행하므로 트랜지스터(M3)의 전류-전압 특성 곡선은 도 4a의 그래프(G1, G2)와 같이 된다. 그리고 유기 EL 소자(OELD)의 전류-전압 특성 곡선은 도 4a의 그래프(GO)와 같이 된다. 트랜지스터(M3)의 전류-전압 특성 곡선과 유기 EL 소자(OELD)의 전류-전압 특성 곡선의 교점에서 유기 EL 소자(OELD)의 구동 조건이 결정된다. 따라서 보상 단계에서 초기 설정이 이루어질 때 트랜지스터(M3)의 특성 편차에 따른 전류 편차는 (I2-I1)이 된다.

<47> 그러나, 종래와 같이 트랜지스터(M3)의 게이트와 드레인이 연결되지 않은 경우의 일반적인 전류-전압 특성 곡선은 도 4b의 그래프(G3, G4)와 같이 게이트와 소스 사이의 전압($V_{GS}$)의 값에 따라 큰 편차가 생긴다. 이때는 유기 EL 소자(OELD)의 구동 조건이 결정되는 지점에서의 트랜지스터(M3)의 특성 편차에 따른 전류 편차는 (I4-I3)이 된다. 이는 앞에서의 (I2-I1)보다 큰 값이다.

<48> 다음에 데이터 전압 인가 단계(S3)로서 보상 신호(SEL2)를 로우 레벨로 설정하여 트랜지스터(M2)를 차단하고 데이터 전압을 인가하여 트랜지스터(M3)를 구동한다. 이때 캐패시터(C1)에는 보상 단계에서 특성 전압(Vc)이 충전되어 있으므로 트랜지스터(M3)의 스위칭 시간이 줄어든다. 트랜지스터(M3)가 구동하면 데이터 전압에 대응하여 트랜지스터(M3)를 통해 유기 EL 소자(OELD)에 전류가 흘러 발광이 이루어진다.

<49> 또한 R(red), G(green), B(blue) 발광을 하는 유기 EL 소자(OELD)의 특성은 각각 다르므로 트랜지스터(M3)의 면적과 전원(VDD)의 전압을 R, G, B 각각에 대해서 독립적으로 결정하여야 한다.

<50> 도 5는 본 발명의 제2 실시예에 따른 화소 회로를 나타내는 도면이며, 도 6은 본 발명의 제2 실시예에 따른 화소 회로에 대한 구동 타이밍을 나타내는 도면이다.

<51> 도 5에 도시한 바와 같이, 본 발명의 제2 실시예에 따른 화소 회로는 전류 공급용 트랜지스터(M1)가 PMOS형 트랜지스터로 형성되어 있는 점을 제외하면 제1 실시예에 따른 화소 회로와 동일하다. 이러한 제2 실시예에 따른 화소 회로에 대한 구동 타이밍은 도 6에 도시한 바와 같이 주사선을 선택하기 위한 선택 신호가 로우 레벨로 되는 점을 제외하면 제1 실시예에 따른 구동 타이밍과 동일하다.

<52> 도 7은 본 발명의 제3 실시예에 따른 화소 회로를 나타내는 도면이며, 도 8은 본 발명의 제3 실시예에 따른 화소 회로에 대한 구동 타이밍을 나타내는 도면이다.

<53> 도 7에 도시한 바와 같이, 본 발명의 제3 실시예에 따른 화소 회로는 보상용 트랜지스터(M2)가 PMOS형 트랜지스터로 형성되어 있는 점을 제외하면 제1 실시예에 따른 화소 회로와 동일하다. 이러한 제2 실시예에 따른 화소 회로에 대한 구동 타이밍은 도 8에 도시한 바와 같이 보상용 트랜지스터(M2)를 도통시키기 위한 보상 신호가 로우 레벨로 되는 점을 제외하면 제1 실시예에 따른 구동 타이밍과 동일하다.

<54> 도 9는 본 발명의 제4 실시예에 따른 화소 회로를 나타내는 도면이며, 도 10은 본 발명의 제4 실시예에 따른 화소 회로에 대한 구동 타이밍을 나타내는 도면이다.

<55> 도 9에 도시한 바와 같이, 본 발명의 제4 실시예에 따른 화소 회로는 전류 구동용 트랜지스터(M1) 및 보상용 트랜지스터(M2)가 PMOS형 트랜지스터로 형성되어 있는 점을 제외하면 제1 실시예에 따른 화소 회로와 동일하다. 이러한 제2 실시예에 따른 화소 회로에 대한 구동 타이밍은 도 10에 도시한 바와 같이 주사선을 선택하기 위한 선택 신호 및 보상용 트랜지스터(M2)를 도통시키기 위한 보상 신호가 로우 레벨로 되는 점을 제외하면 제1 실시예에 따른 구동 타이밍과 동일하다.

<56> 제2 내지 제4 실시예에 따른 화소 회로 및 그 구동 방법은 도 2 내지 도 4를 참조하여 본 발명의 제1 실시예에서 설명한 내용으로부터 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 알 수 있는 내용이므로 중복되는 설명을 생략한다.

<57> 이와 같이, 본 발명의 제1 내지 제4 실시예에서는 초기화 단계, 보상 단계 및 데이터 전압 인가 단계의 3가지 단계로 이루어지지만 초기화 단계를 생략하여도 된다.

<58> 또한, 본 발명에서는 구동용 트랜지스터(M3)로서 PMOS형 트랜지스터를 사용하였지만, 구동용 트랜지스터(M3)로서 NMOS형 트랜지스터를 사용하여도 된다. NMOS형 트랜지스터를 사용하는 경우의 회로 구성 및 구동은 본 발명의 제1 내지 제4 실시예에서 설명한 내용으로부터 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 알 수 있는 내용이므로 설명을 생략한다.

## *발명의 효과*

<59> 이와 같이 본 발명에 의하면 구동용 박막 트랜지스터의 특성 편차에 따른 휘도 불균일성을 보상할 수 있으며, 또한 캐패시터에는 보상 단계에서 전압이 충전되어 있으므로 트랜지스터의 스위칭 시간이 줄어든다.

## *도면의 간단한 설명*

<1> 도 1은 본 발명의 제1 실시예에 따른 유기 EL 표시 장치를 나타내는 도면이다.

<2> 도 2는 본 발명의 제1 실시예에 따른 화소 회로를 나타내는 도면이다.

<3> 도 3은 본 발명의 제1 실시예에 따른 화소 회로에 대한 구동 타이밍을 나타내는 도면이다.

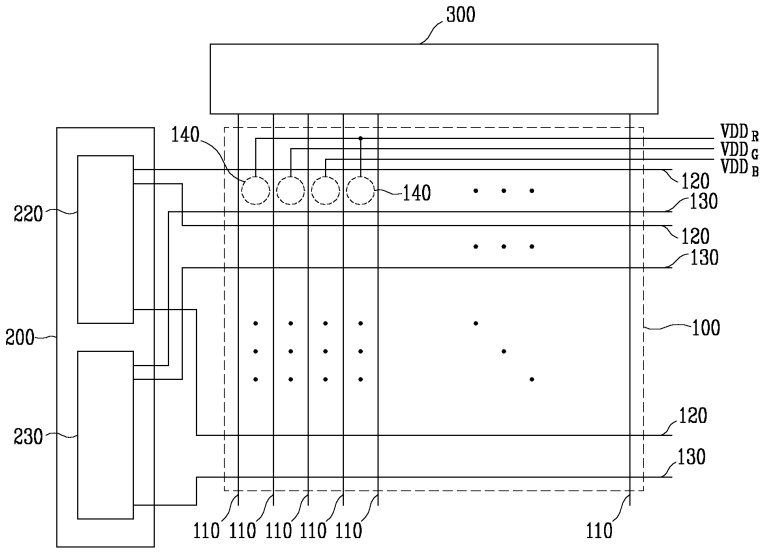
<4> 도 4a는 본 발명의 제1 실시예에 따른 구동용 트랜지스터의 전류-전압 특성 곡선과 유기 EL 소자의 전류-전압 특성 곡선을 나타내는 도면이며, 도 4b는 일반적인 트랜지스터의 전류-전압 특성 곡선과 유기 EL 소자의 전류-전압 특성 곡선을 나타내는 도면이다.

<5> 도 5, 7 및 9는 각각 본 발명의 제2 내지 제4 실시예에 따른 화소 회로를 나타내는 도면이다.

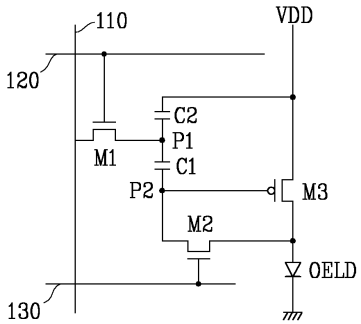
<6> 도 6, 8 및 10은 각각 본 발명의 제2 내지 제4 실시예에 따른 화소 회로에 대한 구동 타이밍을 나타내는 도면이다.

## 도면

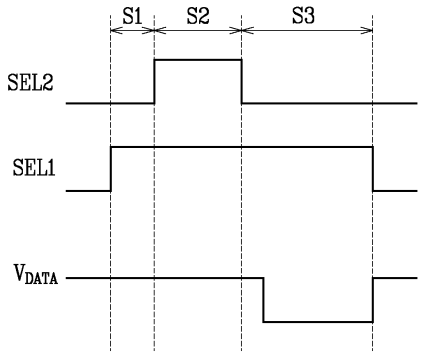
### 도면1



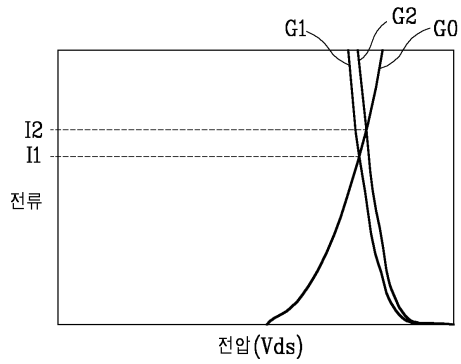

### 도면2



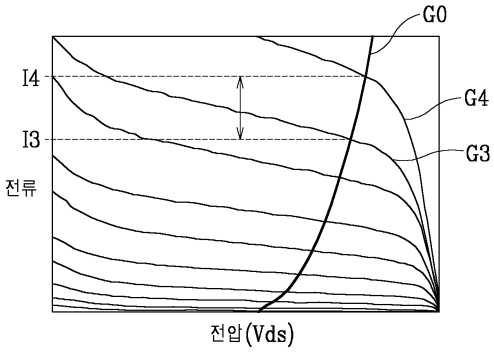
도면3



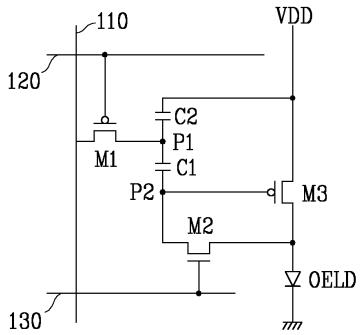

도면4a



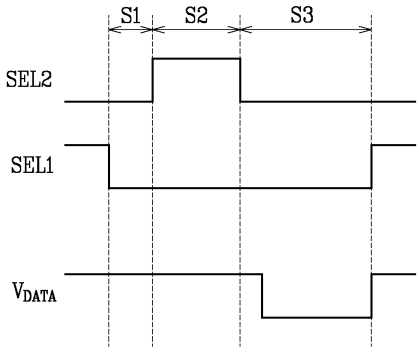

도면4b



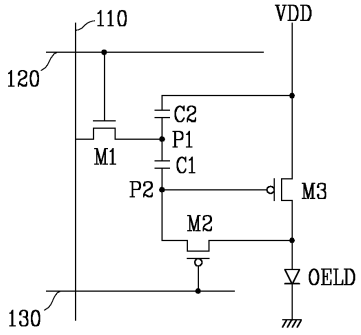
도면5


110
VDD
120
C2
P1
M1
C1
P2
M3
M2
OELD
130

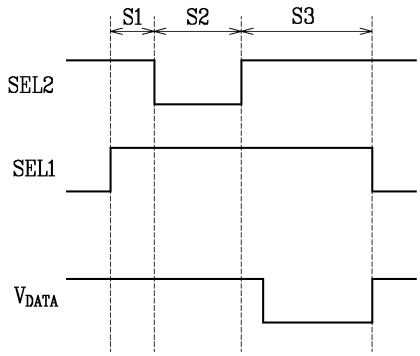
도면6


S1
S2
S3
SEL2
SEL1
$V_{DATA}$

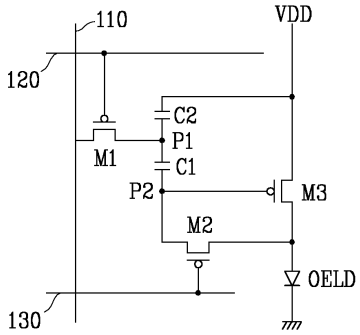
도면7


110
VDD
120
C2
P1
M1
C1
P2
M3
M2
OELD
130

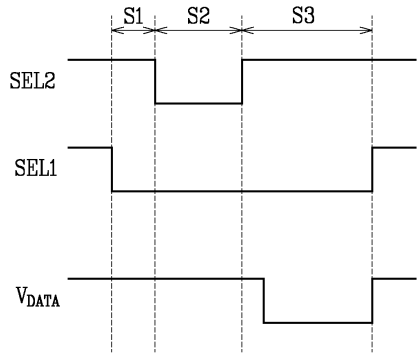
도면8


S1
S2
S3
SEL2
SEL1
$V_{DATA}$

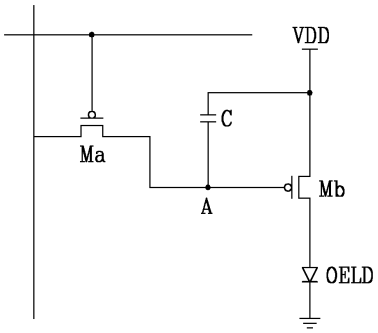
도면9


110
VDD
120
C2
P1
M1
C1
P2
M3
M2
OELD
130

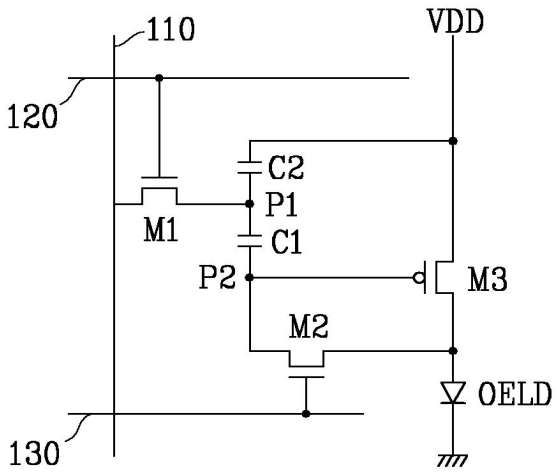
도면10


S1
S2
S3
SEL2
SEL1
$V_{DATA}$

도면11



| | | | |
|---|---|---|---|
| 专利名称(译) | 有机电致发光显示装置及其驱动方法 | | |
| 公开(公告)号 | KR100870004B1 | 公开(公告)日 | 2008-11-21 |
| 申请号 | KR1020020012510 | 申请日 | 2002-03-08 |
| [标]申请(专利权)人(译) | 三星电子株式会社 | | |
| 申请(专利权)人(译) | 三星电子有限公司 | | |
| 当前申请(专利权)人(译) | 三星电子有限公司 | | |
| [标]发明人 | CHOI BEOMRAK<br>최범락<br>CHOI JOONHOO<br>최준후<br>CHAE CHONGCHUL<br>채종철<br>MIN WOONGKYU<br>민웅규<br>SHIN KYONGJU<br>신경주 | | |
| 发明人 | 최범락<br>최준후<br>채종철<br>민웅규<br>신경주 | | |
| IPC分类号 | G09G3/30 H01L51/50 G09G3/20 G09G3/32 | | |
| CPC分类号 | G09G2300/0852 G09G2310/0262 G09G2320/043 G09G2320/0242 G09G2320/0233 G09G3/3233 G09G2300/0819 | | |
| 其他公开文献 | KR1020030073116A | | |
| 外部链接 | Espacenet | | |


摘要(译)

本发明涉及有机发光显示装置及其驱动方法，用于补偿用于驱动的薄膜晶体管的特性偏差。根据本发明的像素电路包括有机电致发光显示器，第一和第二开关元件，以及用于驱动和电容器的薄膜晶体管。响应于在扫描线中施加第一开关器件的选择信号，切换施加在数据线中的数据电压。并且，用于驱动和漏极的薄膜晶体管的栅极响应于补偿信号而连接，在补偿信号中，第二开关元件被施加在补偿线上。用于薄膜晶体管驱动对应于通过第一开关器件输入到栅极的数据电压，并且电流被提供给有机电致发光器件。并且在用于驱动的薄膜晶体管的栅极处施加电容器的数据电压保持预定的时间。此时，在授权数据电压之前，在补偿线中授权补偿信号，并且连接用于驱动和漏极的薄膜晶体管的栅极，并补偿晶体管的特性偏差。此后，阻止补偿信号并在数据线中授权数据电压。有机电致发光器件，晶体管，性能漂移补偿，补偿信号。