

(72) 발명자

정재경

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙
연구소

신현수

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙
연구소

박진성

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙
연구소

정종한

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 중앙
연구소

모연곤

경기도 용인시 기흥읍 공세리 428-5 삼성SDI 주식
회사

특허청구의 범위

청구항 1

기관;

상기 기관상에 소스전극, 드레인 전극 및 N형 반도체화합물로 이루어진 반도체층을 포함한 구동 박막트랜지스터 어레이;

상기 박막트랜지스터 어레이 상부에 형성된 적어도 하나의 절연막;

상기 구동 박막트랜지스터의 드레인 전극과 연결되는 캐소드 전극;

상기 캐소드 전극상에 상기 캐소드 전극의 재료보다 일함수가 작은 재료로 이루어지며 상기 캐소드 전극의 전면(全面)에 형성된 금속박막;

상기 금속박막 상에 상기 캐소드 영역에 마주하는 위치에 형성된 유기발광층; 및

상기 유기발광층 상에 형성되는 애노드 전극을 포함하여 구성되는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 n형 반도체화합물은 ZnO, ZnGaO, AnInO, In₂O₃, ZnInGaO, ZnSnO 및 ZnSnO로 구성되는 군에서 선택되는 하나인 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제 1 항에 있어서,

상기 캐소드 전극의 재료는 ITO, Ag, 및 Al로 구성되는 군에서 선택되는 하나인 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제 1 항에 있어서,

상기 금속박막의 재료는 Cs, Mg, 및 Li로 구성되는 군에서 선택되는 하나인 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제 1 항에 있어서,

상기 금속박막의 두께는 0.01Å 내지 10Å인 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제 1 항에 있어서,

상기 구동 박막트랜지스터는 탑 게이트 구조, 바텀 게이트 구조(bottom gate structure), 코플레나 구조(coplanar structure), 및 역스태거드 구조(inverted staggered structure)로 구성되는 군에서 선택되는 하나인 것을 특징으로 하는 유기전계발광표시장치.

청구항 7

제 1 항에 있어서,

상기 애노드 전극과 상기 유기발광층 사이에는 정공주입층 및 정공수송층 중 적어도 어느 하나가 더 포함되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 8

제 1 항에 있어서,
 상기 캐소드 전극과 상기 유기발광층 사이에는 전자주입층 및 전자수송층 중 적어도 어느 하나가 더 포함되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

제 1 항에 있어서,
 상기 기판은 투명한 재료이고, 상기 캐소드 전극의 재료는 ITO이고, 금속박막의 재료는 Cs인 것을 특징으로하는 유기전계발광표시장치.

청구항 10

제 1 항에 있어서,
 상기 유기전계발광표시장치에 구비된 화소회로는 유기발광소자;
 상기 유기발광소자의 캐소드 전극에 드레인 전극이 연결되는 N형 구동박막트랜지스터; 및
 상기 구동박막트랜지스터의 게이트전극에 연결되는 스위칭 박막트랜지스터를 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 11

제 10 항에 있어서,
 상기 스위칭 박막트랜지스터는 N형 박막트랜지스터인 것을 특징으로 하는 유기전계발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 박막트랜지스터에 관한 것으로, 보다 상세하게는 n형 화합물반도체를 반도체층으로 하는 박막트랜지스터에 관한 것이다.
- <13> 종래 유기전계발광표시장치에 사용되는 박막트랜지스터는 비정질실리콘(Amorphous silicon) 또는 다결정실리콘(Poly silicon)을 반도체층으로한 박막트랜지스터가 주로 사용되었다.
- <14> 그러나, 비정질실리콘으로 반도체층을 형성할 경우 낮은 이동도(mobility)로 인해 높은 동작속도가 요구되는 표시패널의 구동회로로 사용하기에 어려운 문제점이 있고, 다결정실리콘(Poly silicon)은 이동도(mobility)는 높으나 문턱전압이 불균일한 문제점이 있어 별도의 보상회로를 구비하여야 한다는 문제점이 있다.
- <15> 또한, 이러한 재료의 비정질 또는 다결정 실리콘을 반도체층으로 하는 박막트랜지스터는 빛의 조사에 따라 누설전류가 발생함에 따라 박막트랜지스터의 특성이 떨어지는 문제점이 있다.
- <16> 따라서, 최근 이러한 문제점을 해결하기 위한 화합물반도체가 연구되고 있다. 예컨대, 일본공개공보 제2004-273614호에서 소개하는 종래기술에는 ZnO 또는 ZnO를 포함하는 화합물반도체를 반도체층으로 하는 박막트랜지스터가 개시되어 있다.
- <17> 이에 따르면, 박막트랜지스터는 절연성 기판(1) 상에 형성되는 소스전극(20a) 및 드레인전극(20b)과, 소스 및 드레인 전극(20a, 20b)에 접촉되도록 배치되는 ZnO층(4)과 ZnO층(4) 상에 적층되는 게이트 절연막(5) 및 게이트 전극(6)을 구비하고 있다.(도 1)
- <18> 이 때, ZnO 또는 ZnO를 포함하는 화합물반도체는 밴드갭(band gap)이 3.4로서 가시광 영역의 빛에너지 보다 커서, 가시광을 흡수하지 않으므로 박막트랜지스터는 가시광흡수에 따른 누설전류가 증대되지 않는 효과를 가진다

고 기재되어 있다.

- <19> 그러나, ZnO 또는 Zn0를 포함하는 화합물반도체는 산소결손에 의한 N형 도전성을 나타내는데 비해, 유기전계발광표시장치는 P형 구동소자를 이용하는 것이 일반화되어 있다.
- <20> 예컨대, 대한민국 등록공보 제0635514호의 종래기술란에는 일반적인 P형 구동소자를 이용한 유기전계발광표시장치가 설명되어 있다. 이에 따르면, 기판(30)상에 게이트전극(40) 소스전극(50a), 드레인 전극(50b) 및 P형 반도체층(60)을 구비한 P형 구동 박막트랜지스터가 구비된다.
- <21> 이 경우, 구동 박막트랜지스터의 소스전극(50a)은 공통전원전압선(ELVDD; 96)에 연결되고, 드레인전극(50b)은 유기발광소자(OLED)의 애노드 전극(80)에 연결되며, 애노드 전극(80) 상에는 유기발광층(90)이 형성되며, 유기발광층(90)상에 형성된 캐소드 전극(92)이 제 2 전원전압선(97)에 연결되어 유기전계발광표시장치가 구동되게 된다. 미설명된 도면부호 93, 94, 98, 99는 각각 절연막, 화소정의막, 밀봉재, 봉지기판이다.
- <22> 따라서, N형 화합물반도체를 반도체층으로 하는 구동 박막트랜지스터를 유기전계발광표시 장치에 이용하기 위해서는 유기발광소자의 애노드 전극과 캐소드 전극의 구조가 역으로 구성되어야 하므로, 유기발광표시장치의 구조 개선이 필요하며 이에 대한 연구가 진행되고 있다.

발명이 이루고자 하는 기술적 과제

- <23> 본 발명의 목적은 N형 화합물반도체를 반도체층으로 포함하는 N형 구동소자로 구동되는 유기전계발광표시장치를 제공하는 것이다.

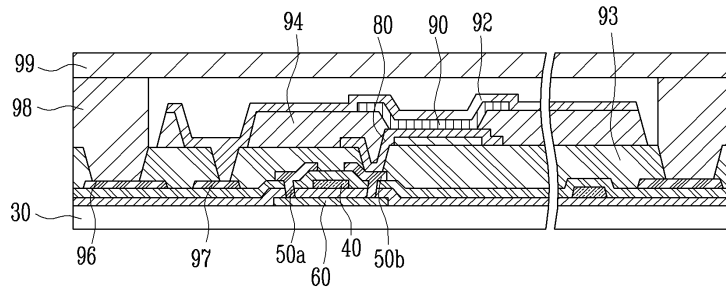
발명의 구성 및 작용

- <24> 본 발명에 따른 유기전계발광표시장치는 기판; 상기 기판상에 소스전극, 드레인 전극 및 n형 반도체화합물로 이루어진 반도체층을 포함한 구동 박막트랜지스터 어레이; 상기 박막트랜지스터 어레이 상부에 형성된 적어도 하나의 절연막; 상기 절연막상에 화소영역을 구획하는 화소정의막; 상기 구동 박막트랜지스터의 드레인 전극과 연결되며 상기 화소영역에 맞추어 패터닝된 캐소드 전극; 상기 캐소드 전극상에 상기 캐소드 전극의 재료보다 일함수가 작은 재료로 이루어지며 상기 화소정의막 및 캐소드 전극의 전면(全面)에 형성된 금속박막; 상기 금속박막 상에 상기 캐소드 영역에 마주하는 위치에 형성된 유기발광층; 및 상기 유기발광층 상에 형성되는 애노드 전극을 포함하여 구성되는 것을 특징으로 한다.
- <25> N형 화합물반도체를 반도체층으로 하는 구동 박막트랜지스터를 이용하여 유기발광표시장치를 구성하기 위해서는 이에 연동되도록 구조변경이 불가피하다. 즉, N형 구동소자를 사용하기 위해서는 캐소드 전극이 구동 박막트랜지스터의 드레인 전극과 연결되는 구조를 가져야 한다.
- <26> 이를 위해서, 캐소드 전극의 재료의 변경이 고려되어야 하는데, 이는 기존의 캐소드 재료인 Mg:Ag, Al:Li 등의 재료를 이용하게 될 경우 패터닝을 위한 포토 리소그래피 공정시, Mg, Li 등의 반응성 금속이 공기중에 노출되어 불꽃반응을 일으킬 수 있기 때문이다. 또한, 양면 발광등을 구현하려고 할 경우에는 Mg:Ag, Al:Li 등의 재료는 투명성에 제한이 있다.
- <27> 이하에서는 본 발명의 일실시예를 참조하면서 보다 상세히 본 발명을 설명하고자 한다.
- <28> 도 3은 인버티드 스테거드 구조의 구동 박막트랜지스터를 구비한 유기전계발광표시장치를 도시하고 있다.
- <29> 인버티드 스테거드 구조의 구동 박막트랜지스터는 게이트전극(120)은 기판(110)상의 일 영역에 구비되고, 게이트절연막(130)은 게이트전극(120) 및 기판(110)상에 구비되며, 반도체층(120)은 게이트절연막(130)의 일영역 상의 게이트전극(120)과 대응되는 위치에 구비되며, 소스 및 드레인 전극(150a, 150b)은 각각 반도체층(140)의 서로 다른 영역 상에 접촉되는 구성을 가진다.
- <30> 이 때, 반도체층(140)은 N형 화합물반도체로 이루어진다. N형 화합물반도체로는 ZnO, ZnGaO, ZnInO, In2O3, ZnInGaO, ZnSnO 및 ZnSnO로 이루어지는 군에서 선택되는 하나가 사용될 수 있다. 상기 열거한 재료들은 산소결손에 의해 N형의 전기적 특성을 지니게되는 특징이 있다.
- <31> 한편, 구동 박막트랜지스터 어레이의 상부에는 절연막(160)이 구비되어, 이는 구동 박막트랜지스터를 보호하여 상부에 형성될 유기발광소자와 분리한다. 이 때, 도면에는 하나의 절연막(160)이 도시되었으나, 통상 평판화막 및 패시베이션막으로 불리는 유기절연막 및 무기절연막이 모두 구비될 수 있다. 전술한 박막트랜지스터 어레이란 박막트랜지스터를 형성하기 위한 모든 층으로서, 본 실시예에서는 게이트전극(120), 게이트절연막(130), 반

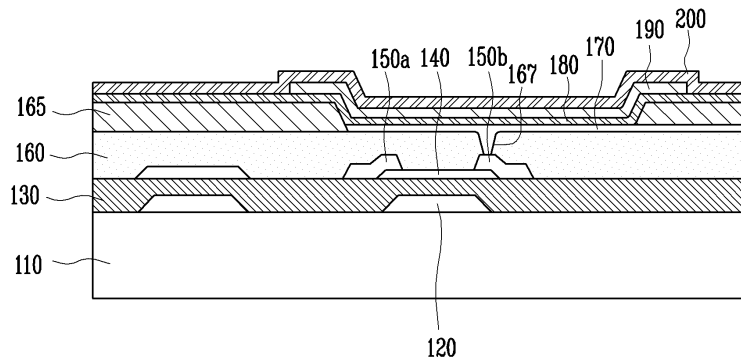
도체층(140), 소스 및 드레인 전극(150a, 150b)을 의미한다.

- <32> 절연막(160) 상부에는 화소정의막(165)이 형성되어 유기발광소자가 위치할 단위화소를 구획하며, 단위화소영역 내에는 유기발광소자가 형성된다.
- <33> 유기발광소자는 화소영역에 따라 패터닝된 캐소드 전극(170), 캐소드 전극(170) 및 화소정의막(165)의 상부 전면에 형성되는 금속박막(180), 금속박막(180) 상부에 캐소드 전극(170)과 마주하는 위치에 형성되는 유기발광층(190), 유기발광층(190) 상부에 형성되는 애노드 전극(200)으로 구성된다.
- <34> 캐소드 전극(170)은 비어홀(167)을 통해서 박막트랜지스터의 드레인 전극(150b)과 접촉한다. 이는 박막트랜지스터가 N형 전기적 특성을 지니기 때문이다. 캐소드 전극(170)은 화소정의막이 정의하는 화소영역의 형상을 따라 포토리소그라피 공정등을 통해 패터닝된다. 캐소드 전극(170)은 ITO(Indium Tin Oxide), Ag, 및 Al로 구성되는 군에서 선택되는 하나의 물질로 구성되어, 특히, 기판을 투명한 재료로 형성하여 양면발광을 위해 투명한 전극이 요구될 경우에는 ITO를 재료로 사용하는 것이 바람직하다.
- <35> 금속박막(180)은 캐소드 전극(170) 및 화소정의막(165)의 상부 전면에 형성된다. 금속박막(180)의 재료는 캐소드 전극(170)의 재료보다 일함수(work function)가 작은 재료로 형성된다. 예컨데, 비제한적인 열거로서 금속박막(180)의 재료는 Cs, Mg, 및 Li로 구성되는 군에서 선택되는 하나일 수 있다. 이들 재료는 캐소드 전극의 일함수를 낮추어주는 역할을 한다.
- <36> 이 때, 금속박막(180)이 패터닝이 아닌 전면에 형성되는 것은 재료들의 특성상 반응성이 너무 좋아서 패터닝이 불가능하기 때문이다. 패터닝을 형성하지 않고, 금속박막(180)을 전면에 형성하는 경우 금속박막의 도전성 때문에 인접한 박막트랜지스터간에 쇼트가 발생할 우려가 있으나, 금속박막(180)의 두께를 10Å 이하로, 예컨데, 0.01Å, 0.1Å, 1Å, 또는 10Å으로 형성할 경우 도전성이 약화되어 쇼트를 발생시키지 않는다.
- <37> 한편, 캐소드 전극(180)과 유기발광층(190) 사이에는 캐소드 전극(180) 및 유기발광층(190)의 재료에 따라 전자 전달을 돕기 위한 전자주입층 또는 전자수송층, 또는 양자 모두를 포함시킬 수 있다.
- <38> 또한, 유기발광층(190)과 애노드 전극(200) 사이에는 유기발광층 및 애노드 전극의 재료에 따라 정공 주입 및 전달을 돕기 위한 정공주입층 또는 정공수송층, 또는 양자 모두를 포함시킬 수 있다.
- <39> 다음에는 도 4를 참조하면서 N형 구동 박막트랜지스터를 구비한 유기전계발광표시장치의 화소회로의 일 실시예를 설명한다. 본 실시예에서 유기전계발광표시장치의 화소회로는 스위칭 박막트랜지스터(M1), 구동 박막트랜지스터(M2), 1개의 커패시터(Cst) 및 유기발광소자(OLED)를 포함한다.
- <40> 이 때, 스위칭 박막트랜지스터(M1) 및 구동 박막트랜지스터(M2)는 N형 구동 박막트랜지스터로 구성되어 있으며 제한되지 않는다. 앞서의 실시예에서와 같이 구동 박막트랜지스터(M2)가 N형으로 구비될 경우, 스위칭 박막트랜지스터(M1)도 N형으로 구비되는 것이 제조공정상 용이할 것이다.
- <41> 스위칭 박막트랜지스터(M1)는 게이트 전극이 주사선(Sn)에 연결되어 주사선으로부터의 선택 신호에 응답하여 드레인에 연결된 데이터선(Dm)으로부터의 데이터 전압을 구동 박막트랜지스터(M2)의 게이트로 전달한다.
- <42> 구동 박막트랜지스터(M2)는 소스전극이 기준전압(ELVss)에 연결되고, 게이트전극이 상기 스위칭 박막트랜지스터(M1)의 소스전극에 연결되고, 드레인전극이 유기발광소자(OLED)의 캐소드 전극에 연결된다.
- <43> 커패시터(Cst)는 구동 박막트랜지스터(M2)의 게이트 전극과 소스전극 사이에 공통 연결되어 게이트-소스 전압(V_{GS})을 일정 기간 유지한다.
- <44> 유기발광소자(OLED)는 애노드 전극이 전원 전압(ELVdd)에 공통 연결되며 캐소드 전극이 구동 박막트랜지스터(M2)의 드레인에 연결된다.
- <45> 이와 같은 본 발명의 일실시예에 따른 화소 회로의 동작을 살펴보면, 상술한 바와 같이 주사선(Sn)을 통해 스위칭 박막트랜지스터(M1)의 게이트에 인가되는 선택 신호에 의해 스위칭 박막트랜지스터(M1)가 턴온되면, 데이터선(Dm)을 통해 전달되는 데이터 신호를 상기 커패시터(Cst)에 전달하여 데이터 신호가 저장되도록 한다. 이후 상기 커패시터(Cst)에 저장된 데이터 신호가 구동 박막트랜지스터(M2, M3)에 전달된다. 그러므로, 구동 박막트랜지스터(M2)는 인가되는 데이터신호에 상응하여 구동전류를 각각 캐소드 전극을 통해 유기발광소자(OLED)에 공급되어 발광이 이루어진다.
- <46> 본 발명은 상기 실시예들을 기준으로 주로 설명되어졌으나, 발명의 요지와 범위를 벗어나지 않고 많은 다른 가

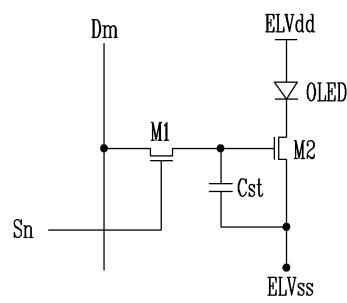
도면2



도면3



도면4



| | | | |
|---------------|--|---------|------------|
| 专利名称(译) | 有机电致发光显示装置 | | |
| 公开(公告)号 | KR100846968B1 | 公开(公告)日 | 2008-07-17 |
| 申请号 | KR1020070049147 | 申请日 | 2007-05-21 |
| 申请(专利权)人(译) | 三星SD眼有限公司 | | |
| 当前申请(专利权)人(译) | 三星SD眼有限公司 | | |
| [标]发明人 | HUNJUNG LEE 이헌정 NAMCHOUL YANG 양남철 JAEKYEONG JEONG 정재경 HYUNSOO SHIN 신현수 JINSEONG PARK 박진성 JONGHAN JEONG 정종한 YEONGON MO 모연곤 | | |
| 发明人 | 이헌정 양남철 정재경 신현수 박진성 정종한 모연곤 | | |
| IPC分类号 | H05B33/26 H05B33/02 | | |
| CPC分类号 | H01L51/5271 H01L29/7869 H01L51/5092 H01L27/3244 H01L27/1225 H01L51/5234 H01L27/3248 | | |
| 代理人(译) | SHIN , YOUNG MOO | | |
| 外部链接 | Espacenet | | |

摘要(译)

提供一种有机电致发光显示装置，通过在阴极和有机发光层之间形成金属薄膜来获得N型驱动晶体管。一种有机电致发光显示装置，包括基板（110），驱动薄膜晶体管阵列，至少一个绝缘层（130），阴极（170），金属薄膜（180），有机发光层（190）和阳极（200）。驱动薄膜晶体管在基板上具有由源电极，漏电极和N型半导体化合物构成的半导体层。绝缘层形成在薄膜晶体管阵列的上部。阴极连接到驱动薄膜晶体管的漏极。金属薄膜形成在阴极的整个平面上，并且由功函数小于阴极材料制成。有机发光层形成在金属薄膜的阴极区域的相应位置上。阳极电极形成在有机发光层上。

