



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2008년06월19일  
(11) 등록번호 10-0839750  
(24) 등록일자 2008년06월12일

(51) Int. Cl.

H05B 33/26 (2006.01) H05B 33/02 (2006.01)

(21) 출원번호 10-2007-0004438

(22) 출원일자 2007년01월15일

심사청구일자 2007년01월15일

(56) 선행기술조사문헌

KR1020040051950 A\*

(뒷면에 계속)

(73) 특허권자

삼성에스디아이 주식회사

경기 수원시 영통구 신동 575

(72) 발명자

김미해

경기 용인시 기흥구 공세동 428-5

최용식

경기 용인시 기흥구 공세동 428-5

(74) 대리인

서경민, 서만규

전체 청구항 수 : 총 42 항

심사관 : 추장희

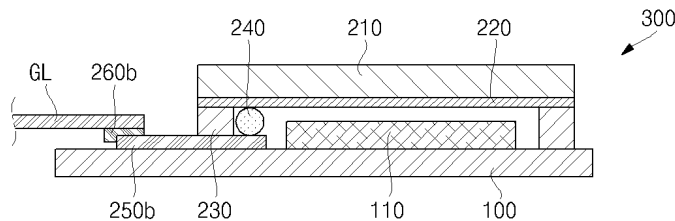
(54) 유기 전계 발광 표시 장치

(57) 요약

본 발명은 외부로부터 패널로 유입되는 정전기로부터 패널의 내부소자를 보호할 수 있는 유기 전계 발광 표시 장치에 관한 것이다.

본 발명에 따른 유기 전계 발광 표시 장치는 유기발광다이오드를 포함하는 유기발광화소어레이가 형성된 기판; 전기적 신호라인이 형성되어 상기 유기발광화소어레이와 전기적으로 연결되는 커넥터; 상기 유기발광화소어레이의 외주연인 상기 기판의 둘레에 형성된 봉지재; 상기 유기발광화소어레이를 밀봉하도록, 상기 봉지재에 접촉되어 상기 기판과 결합되는 봉지 기판; 및 상기 기판과 대향하는 상기 봉지 기판의 일면에 형성되며, 상기 커넥터의 전기적 신호라인에 전기적으로 연결되는 도전막을 포함하는 것을 특징으로 한다.

대표도 - 도2



(56) 선행기술조사문헌

KR1020060010354 A\*

JP2006004907 A

KR1020030022470 A

KR1020060055615 A

KR1020060085491 A

\*는 심사관에 의하여 인용된 문헌

---

**특허청구의 범위**

**청구항 1**

삭제

**청구항 2**

삭제

**청구항 3**

유기발광다이오드를 포함하는 유기발광화소어레이가 형성된 기판;

접지라인을 포함하는 전기적 신호라인이 형성되어 상기 유기발광화소어레이와 전기적으로 연결되는 커넥터;

상기 유기발광화소어레이의 외주연인 상기 기판의 둘레에 형성된 봉지재;

상기 유기발광화소어레이를 밀봉하도록, 상기 봉지재에 접착되어 상기 기판과 결합되는 봉지 기판;

상기 기판과 대향하는 상기 봉지 기판의 일면에 형성되며, 상기 커넥터의 접지라인에 전기적으로 연결되는 도전막;

상기 기판 중 상기 봉지재와 상기 유기발광화소어레이 사이에 형성되어 상기 도전막이 접착되는 도전 접착제; 및

상기 봉지재를 기준으로 외부에 위치하는 상기 커넥터와 내부에 위치하는 상기 도전 접착제와 전기적으로 연결되는 접지연결배선을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 4**

청구항 3 항에 있어서,

상기 도전 접착제는 이방도전성필름(Anisotropic Conductive Film), 은 페이스트(Silver paste), 인듐(Indium) 및 인듐 합금 중 어느 하나로 선택되어 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 5**

유기발광다이오드를 포함하는 유기발광화소어레이가 형성된 기판;

접지라인을 포함하는 전기적 신호라인이 형성되어 상기 유기발광화소어레이와 전기적으로 연결되는 커넥터;

상기 유기발광화소어레이의 외주연인 상기 기판의 둘레에 형성된 봉지재;

상기 유기발광화소어레이를 밀봉하도록, 상기 봉지재에 접착되어 상기 기판과 결합되는 봉지 기판;

상기 기판과 대향하는 상기 봉지 기판의 일면에 형성되며, 상기 커넥터의 접지라인에 전기적으로 연결되는 도전막; 및

상기 봉지재를 기준으로 외부에 위치하는 상기 커넥터와 상기 도전막의 외측면과 전기적으로 연결되는 접지연결 배선을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 6**

청구항 3 항 또는 5 항에 있어서,

상기 커넥터는 연성회로기판(Flexible Printed Circuit) 또는 COF(Chip On Flexible) 인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 7**

청구항 3 항 또는 5 항에 있어서,

상기 도전막은 투명 금속으로 형성되며, 상기 봉지 기판의 일면 전체에 코팅되는 것을 특징으로 하는 유기 전계

발광 표시 장치.

**청구항 8**

청구항 7 항에 있어서,

상기 투명 금속은 ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide) 및 ITZO(Indium-Tin-Zinc-Oxide) 중 어느 하나로 선택되어 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 9**

청구항 3 항 또는 5 항에 있어서,

상기 유기발광화소어레이는

상기 기판에 형성되는 버퍼층,

상기 버퍼층에 형성되는 반도체층,

상기 반도체층에 형성되는 게이트 절연막,

상기 게이트 절연막에 형성되는 게이트 전극,

상기 게이트 전극에 형성되는 층간 절연막,

상기 층간 절연막에 형성되는 소스/드레인 전극,

상기 소스/드레인 전극에 형성되는 절연막,

상기 절연막에 형성되는 상기 유기발광다이오드,

상기 절연막에서, 상기 유기발광다이오드의 외주연에 형성되는 화소 정의막을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 10**

청구항 9 항에 있어서,

상기 도전막은 불투명한 금속으로 형성되며, 상기 화소 정의막에 대응하는 패턴으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 11**

청구항 10 항에 있어서,

상기 도전막의 패턴은 가로형 줄무늬인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 12**

청구항 10 항에 있어서,

상기 도전막 패턴은 세로형 줄무늬인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 13**

청구항 10 항에 있어서,

상기 도전막 패턴은 격자형 줄무늬인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 14**

청구항 10 항에 있어서,

상기 불투명 금속은, 크롬(Cr), 알루미늄(Al) 및 알루미늄 합금 중 어느 하나로 선택되어 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 15**

청구항 3 항 또는 5 항에 있어서,  
 상기 유기발광다이오드의 발광층은 형광체로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 16**

청구항 3 항 또는 5 항에 있어서,  
 상기 유기발광다이오드의 발광층은 인광체로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 17**

청구항 3 항 또는 5 항에 있어서,  
 상기 유기발광다이오드를 구동하기 위한 다결정 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 18**

청구항 17 항에 있어서,  
 상기 다결정 트랜지스터는 레이저결정화 방법으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 19**

청구항 17 항에 있어서,  
 상기 다결정 트랜지스터는 금속촉매결정화 방법으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 20**

청구항 17 항에 있어서,  
 상기 다결정 트랜지스터는 고압결정화 방법으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 21**

청구항 3 항 또는 5 항에 있어서,  
 상기 유기발광다이오드는 전면 발광형인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 22**

청구항 3 항 또는 5 항에 있어서,  
 상기 봉지기관은 투명한 재질로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 23**

청구항 3 항 또는 5 항에 있어서,  
 상기 기관은 봉지 기관의 면적보다 큰 면적으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 24**

유기발광다이오드를 포함하는 유기발광화소어레이가 형성된 기관;  
 전기적 신호라인이 형성되어, 상기 유기발광화소어레이와 전기적으로 연결되는 커넥터;  
 상기 유기발광화소어레이의 외주연인 상기 기관의 둘레에 형성된 봉지재;  
 상기 유기발광화소어레이를 밀봉하도록, 상기 봉지재에 접촉되어 상기 기관과 결합되는 봉지 기관; 및  
 상기 기관 중 상기 봉지재의 바깥 영역에 형성되며, 상기 커넥터의 전기적 신호라인과 전기적으로 연결되는 도

전막을 구비하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 25**

청구항 24 항에 있어서,

상기 도전막에 전기적으로 연결되는 상기 커넥터의 전기적 신호라인은 접지라인인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 26**

청구항 25 항에 있어서,

상기 봉지재를 기준으로 외부에 위치하는 상기 커넥터와 상기 도전막과 전기적으로 연결되는 접지연결배선을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 27**

청구항 제 25 항에 있어서,

상기 커넥터는 연성회로기판(Flexible Printed Circuit) 또는 COF(Chip On Flexible) 인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 28**

청구항 25 항에 있어서,

상기 도전막은 투명 금속으로 형성되며, 상기 기판의 일면 전체에 코팅되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 29**

청구항 28 항에 있어서,

상기 투명 금속은 ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide) 및 ITZO(Indium-Tin-Zinc-Oxide) 중 어느 하나로 선택되어 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 30**

청구항 25 항에 있어서,

상기 유기발광화소어레이는

상기 기판에 형성되는 버퍼층,

상기 버퍼층에 형성되는 반도체층,

상기 반도체층에 형성되는 게이트 절연막,

상기 게이트 절연막에 형성되는 게이트 전극,

상기 게이트 전극에 형성되는 층간 절연막,

상기 층간 절연막에 형성되는 소스/드레인 전극,

상기 소스/드레인 전극에 형성되는 절연막,

상기 절연막에 형성되는 상기 유기발광다이오드,

상기 절연막에서, 상기 유기발광다이오드의 외주연에 형성되는 화소 정의막을 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 31**

청구항 30 항에 있어서,

상기 도전막은 불투명한 금속으로 형성되며, 상기 화소 정의막에 대응하는 패턴으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 32**

청구항 31 항에 있어서,

상기 도전막의 패턴은 가로형 줄무늬인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 33**

청구항 31 항에 있어서,

상기 도전막 패턴은 세로형 줄무늬인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 34**

청구항 31 항에 있어서,

상기 도전막 패턴은 격자형 줄무늬인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 35**

청구항 31 항에 있어서,

상기 불투명 금속은, 크롬(Cr), 알루미늄(Al) 및 알루미늄 합금 중 어느 하나로 선택되어 이루어지는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 36**

청구항 24 항에 있어서,

상기 유기발광다이오드의 발광층은 형광재로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 37**

청구항 24 항에 있어서,

상기 유기발광다이오드의 발광층은 인광재로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 38**

청구항 24 항에 있어서,

상기 유기발광다이오드를 구동하기 위한 다결정 박막 트랜지스터를 포함하는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 39**

청구항 38 항에 있어서,

상기 다결정 트랜지스터는 레이저결정화 방법으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 40**

청구항 38 항에 있어서,

상기 다결정 트랜지스터는 금속촉매결정화 방법으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 41**

청구항 38 항에 있어서,

상기 다결정 트랜지스터는 고압결정화 방법으로 형성된 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 42**

청구항 24 항에 있어서,

상기 유기발광다이오드는 배면 발광형인 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 43**

청구항 24 항에 있어서,

상기 기판은 투명한 재질로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**청구항 44**

청구항 24 항에 있어서,

상기 기판은 봉지 기판의 면적보다 큰 면적으로 형성되는 것을 특징으로 하는 유기 전계 발광 표시 장치.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <17> 본 발명은 유기 전계 발광 표시 장치 관한 것으로서, 보다 상세하게는 외부로부터 패널로 유입되는 정전기로부터 패널의 내부소자를 보호할 수 있는 유기 전계 발광 표시 장치에 관한 것이다.
- <18> 유기 전계 발광 표시 장치(Organic Light Emitting Display)는 캐소드(cathode)에서 공급되는 전자(electron)와 애노드(anode)에서 공급되는 정공(hole)의 재결합에 의하여 빛을 발생하는 유기발광다이오드(Organic Light Emitting Diode:OLED)를 이용한 것으로 평판 표시 장치(Flat Panel Display)의 일종이다. 이러한 유기 전계 발광 표시 장치는 두께가 얇고, 시야각이 넓으며, 응답속도가 빠른 장점이 있다. 이러한 장점을 갖는 유기 전계 발광 표시 장치는 이동통신 단말기, 네비게이션, PDA(Personal Display Assistants), 캠퍼 등 대부분의 전자 응용제품에 사용될 수 있는 차세대 디스플레이로 각광받고 있다.
- <19> 이러한 유기 전계 발광 표시 장치는 구동 방법에 따라 수동 구동(passive matrix) 방식과 능동 구동(active matrix)방식으로 나뉜다. 수동 구동 방식은 기판상에 양극과 음극을 직교하도록 형성한 후 라인을 선택하여 구동하는 방식이다. 반면, 능동 구동 방식은 화소마다 형성되는 박막 트랜지스터(Thin Film Transistor:TFT)를 이용하여 데이터 신호에 대응되는 구동 전류를 유기발광다이오드(OLED)로 공급하여 유기발광다이오드(OLED)에서 빛이 발광되어 화상을 구현하는 방식으로, 수동 구동 방식에 비하여 안정적인 휘도를 나타낼 수 있으며 전력소모가 적어, 고해상도 및 대형 디스플레이의 적용에 유리한 장점이 있다.
- <20> 일반적으로, 유기 전계 발광 표시 장치의 유기발광다이오드는 애노드, 유기막, 캐소드 형태의 적층형 구조로 되어 있다.
- <21> 그런데, 종래의 유기 전계 발광 표시 장치는 전체 두께가 약 1~2mm 정도로 얇기 때문에 외부의 강한 전기적인 충격이 가해지면 내부 소자, 예를 들어 유기발광다이오드(OLED)가 쉽게 파괴될 수 있다.
- <22> 특히, 수천에서 수만 볼트의 전압을 갖는 정전기 방전(Electrostatic Discharge; 이하 ESD라 함)이 유기 전계 발광 표시 장치의 내부로 유입되면, 유기발광 다이오드 및 기타 소자가 손상되어 유기발광다이오드의 발광에 의해 표시되는 영상이 일시적으로 깜박거리는 소프트 페일(soft fail) 현상이 발생 되거나, 회로나 화소에 영구 손상이 일어나 영상이 전혀 표시되지 않는 하드 페일(hard fail) 현상이 발생된다. 따라서, 유기 유기 전계 발광 표시 장치의 신뢰성이 저하되는 문제점이 있다.
- 발명이 이루고자 하는 기술적 과제**
- <23> 따라서, 본 발명이 이루고자 하는 기술적 과제는 외부로부터 패널로 유입되는 정전기로부터 패널의 내부소자를 보호할 수 있는 유기 전계 발광 표시 장치를 제공하는 것이다.

**발명의 구성 및 작용**

- <24> 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 유기 전계 발광 표시 장치는 유기발광다이오드를 포함하는 유기발광화소어레이와 형성된 기판; 전기적 신호라인이 형성되어 상기 유기발광화소어레이가 전기적으로 연결되는 커넥터; 상기 유기발광화소어레이의 외주연인 상기 기판의 둘레에 형성된 봉지재; 상기 유기발광화소어레이를 밀봉하도록, 상기 봉지재에 접촉되어 상기 기판과 결합되는 봉지 기판; 및 상기 기판과 대향하는 상기 봉지 기판의 일면에 형성되며, 상기 커넥터의 전기적 신호라인에 전기적으로 연결되는 도전막을 구비하는 것을 특징으로 한다.
- <25> 상기 도전막에 전기적으로 연결되는 상기 커넥터의 전기적 신호라인은 접지라인일 수 있다.
- <26> 또한, 본 발명에 따른 유기 전계 발광 표시 장치는 상기 기판 중 상기 봉지재와 상기 유기발광화소어레이 사이에 형성되어 상기 도전막이 접촉되는 도전 접착제; 및 상기 봉지재를 기준으로 외부에 위치하는 상기 커넥터와 내부에 위치하는 상기 접착제와 전기적으로 연결되는 접지연결배선을 포함할 수 있다.
- <27> 상기 도전 접착제는 이방도전성필름(Anisotropic Conductive Film), 은 페이스트(Silver paste), 인듐(Indium) 및 인듐 합금 중 어느 하나로 선택되어 이루어질 수 있다.
- <28> 또한, 본 발명에 따른 유기 전계 발광 표시 장치는 상기 봉지재를 기준으로 외부에 위치하는 상기 커넥터와 상기 도전막의 외측면과 전기적으로 연결되는 접지연결배선을 포함할 수 있다.
- <29> 상기 커넥터는 연성회로기판(Flexible Printed Circuit) 또는 COF(Chip On Flexible)일 수 있다.
- <30> 상기 도전막은 투명 금속으로 형성되며, 상기 봉지 기판의 일면 전체에 코팅될 수 있다.
- <31> 상기 투명 금속은 ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide) 및 ITZO(Indium-Tin-Zinc-Oxide) 중 어느 하나로 선택되어 이루어질 수 있다.
- <32> 상기 유기발광화소어레이는 상기 기판에 형성되는 버퍼층, 상기 버퍼층에 형성되는 반도체층, 상기 반도체층에 형성되는 게이트 절연막, 상기 게이트 절연막에 형성되는 게이트 전극, 상기 게이트 전극에 형성되는 층간 절연막, 상기 층간 절연막에 형성되는 소스/드레인 전극, 상기 소스/드레인 전극에 형성되는 절연막, 상기 절연막에 형성되는 상기 유기발광다이오드, 상기 절연막에서 상기 유기발광다이오드의 외주연에 형성되는 화소 정의막을 포함하여 이루어질 수 있다.
- <33> 상기 도전막은 불투명한 금속으로 형성되며, 상기 화소 정의막에 대응하는 패턴으로 형성될 수 있다.
- <34> 상기 도전막의 패턴은 가로형 줄무늬일 수 있다.
- <35> 상기 도전막 패턴은 세로형 줄무늬일 수 있다.
- <36> 상기 도전막 패턴은 격자형 줄무늬일 수 있다.
- <37> 상기 불투명 금속은, 크롬(Cr), 알루미늄(Al) 및 알루미늄 합금 중 어느 하나로 선택되어 이루어질 수 있다.
- <38> 상기 유기발광다이오드의 발광층은 형광재로 형성될 수 있다.
- <39> 상기 유기발광다이오드의 발광층은 인광재로 형성될 수 있다.
- <40> 또한, 본 발명에 따른 유기 전계 발광 표시 장치는 상기 유기발광다이오드를 구동하기 위한 다결정 박막 트랜지스터를 포함할 수 있다.
- <41> 상기 다결정 트랜지스터는 레이저결정화 방법으로 형성될 수 있다.
- <42> 상기 다결정 트랜지스터는 금속촉매결정화 방법으로 형성될 수 있다.
- <43> 상기 다결정 트랜지스터는 고압결정화 방법으로 형성될 수 있다.
- <44> 상기 유기발광다이오드는 전면 발광형일 수 있다.
- <45> 상기 봉지기판은 투명한 재질로 형성될 수 있다.
- <46> 상기 기판은 봉지 기판의 면적보다 큰 면적으로 형성될 수 있다.
- <47> 상기 기술적 과제를 달성하기 위하여, 본 발명의 또다른 유기 전계 발광 표시 장치는 유기발광다이오드를 포함

하는 유기발광화소어레이가 형성된 기관; 전기적 신호라인이 형성되어, 상기 유기발광화소어레이와 전기적으로 연결되는 커넥터; 상기 유기발광화소어레이의 외주연인 상기 기관의 둘레에 형성된 봉지재; 상기 유기발광화소어레이를 밀봉하도록, 상기 봉지재에 접촉되어 상기 기관과 결합되는 봉지 기관; 및 상기 기관 중 상기 봉지재의 바깥 영역에 형성되며, 상기 커넥터의 전기적 신호라인과 전기적으로 연결되는 도전막을 구비하는 것을 특징으로 한다.

- <48> 또한, 유기 전계 발광 표시 장치는 상기 봉지재를 기준으로 외부에 위치하는 상기 커넥터와 상기 도전막과 전기적으로 연결되는 접지 연결 배선을 포함할 수 있다.
- <49> 상기 유기발광다이오드는 배면 발광형일 수 있다.
- <50> 상기 기관은 투명한 재질로 형성될 수 있다.
- <51> 상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <52> 이하, 본 발명의 바람직한 실시예를 도 1 내지 도 8을 참조하여 상세히 설명하기로 한다.
- <53> 도 1은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 도시한 평면도이고, 도 2는 도 1의 I-I' 선을 따라 절취된 유기 전계 발광 표시 장치를 도시한 단면도이고, 도 3은 도 2의 유기 전계 발광 표시 장치의 내부 구성을 상세하게 도시한 확대 단면도이다. 여기서, 유기 전계 발광 표시 장치의 내부 구성은 본 발명의 이해를 돕기 위해 과장된 크기를 가지고 도시되었다.
- <54> 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(300)는 유기발광화소어레이(110)가 형성된 기관(100); 전기적 신호라인(ESL)이 형성되어 유기발광화소어레이(110)와 전기적으로 연결되는 커넥터(270); 유기발광화소어레이(110)의 외주연인 기관(100)의 둘레에 형성된 봉지재(230); 유기발광화소어레이(110)를 밀봉하도록, 봉지재(230)에 접촉되어 기관(100)과 결합되는 봉지 기관(210); 및 기관(100)과 대향하는 봉지 기관(210)의 일면에 형성되며, 커넥터(270)의 전기적 신호라인(ESL)에 전기적으로 연결되는 도전막(220)을 포함하여 이루어진다.
- <55> 도 2는 전면 발광방식 유기 전계 발광 표시 장치로서, 하나의 단위화소를 한정하여 도시한 것이다. 이때, 유기 전계 발광 표시 장치는 상기 단위화소가 여러개 정렬되어 있는 다수의 단위화소를 구비할 수 있다.
- <56> 도 2를 참조하면, 기관(100)은 상면과 하면이 대략 평평하며, 상면과 하면 사이의 두께는 대략 0.05~1mm 정도 형성될 수 있다. 기관(100)의 두께가 대략 0.05mm이하인 경우에는 공정 중 세정, 식각 및 열처리 공정 등에 의해 손상되기 쉽고 또한 외력에 약한 단점이 있다. 또한, 기관(100)의 두께가 대략 1mm이상인 경우에는 최근의 슬림화 추세에 있는 각종 표시 장치에 적용하기 곤란하다. 여기서, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(300)는 전면 발광방식이므로, 기관(100)은 통상의 글래스, 플라스틱, 폴리머 및 그 등가물 중 선택된 어느 하나로 형성될 수 있으나, 이러한 재질로 본 발명을 한정하는 것은 아니다.
- <57> 이러한 기관(100)에는 유기발광화소어레이(110)와, 유기발광화소어레이(110)와 외부 회로 모듈, 예를 들어 PCB(Printed Circuit Board)를 연결하는 연결배선(250), 및 패드부(260)가 위치할 수 있다. 이에 따라, 이러한 구성요소가 위치하는 기관(100)의 면적은 봉지 기관(210)의 면적보다 크게 형성된다.
- <58> 기관(100)에 형성되는 유기발광화소어레이(110)는 유기발광다이오드, 박막 트랜지스터, 및 커패시터로 구성되는 단위화소들로 이루어진다.
- <59> 구체적으로, 유기발광화소어레이(110)는, 도 3에 도시된 바와 같이, 기관(100)에 형성된 버퍼층(120)과, 버퍼층(120)상에 형성된 반도체층(130)과, 반도체층(130)상에 형성된 게이트 절연막(140)과, 게이트 절연막(140)상에 형성된 게이트 전극(150)과, 게이트 전극(150)상에 형성된 층간 절연막(160)과, 층간 절연막(160)상에 형성된 소스/드레인 전극(170)과, 소스/드레인 전극(170)상에 형성된 절연막(180)과, 절연막(180)상에 형성된 유기발광다이오드(190)와, 유기발광다이오드(190)의 외주연인 절연막(180)에 형성된 화소 정의막(200)으로 이루어질 수 있다.
- <60> 버퍼층(120)은 기관(100)의 상면에 형성될 수 있다. 이러한 버퍼층(120)은 하기할 반도체층(130)이나 유기발광다이오드(190)쪽으로 습기(H<sub>2</sub>O), 수소(H<sub>2</sub>) 또는 산소(O<sub>2</sub>) 등이 상기 기관(100)을 관통하여 침투하지 않도록 하는 역할을 한다. 이를 위해, 상기 버퍼층(120)은 반도체 공정중 쉽게 형성할 수 있는 산화막(SiO<sub>2</sub>), 질화막(Si<sub>3</sub>N<sub>4</sub>) 및 그 등가물중 선택된 적어도 어느 하나로 형성할 수 있으나, 이러한 재질로 본 발명을 한정하는 것은 아니다.

물론, 이러한 버퍼층(120)은 필요에 따라 생략될 수도 있다.

- <61> 상기 반도체층(130)은 상기 버퍼층(120)의 상면에 형성될 수 있다. 이러한 반도체층(130)은 상호 대향되는 양측에 형성된 소스/드레인 영역(132)과, 상기 소스/드레인 영역(132) 사이에 형성된 채널 영역(134)으로 이루어질 수 있다. 일례로 상기 반도체층(130)은 박막 트랜지스터일 수 있다. 이러한 박막 트랜지스터는 아모퍼스 실리콘(Amorphous Si) 박막 트랜지스터, 폴리 실리콘(Poly Si) 박막 트랜지스터, 유기 박막 트랜지스터, 마이크로 실리콘(Micor Si) 박막 트랜지스터 또는 그 등가물 중 선택된 적어도 어느 하나로 형성될 수 있으나 본 발명에서 박막 트랜지스터의 종류를 한정하는 것은 아니다. 그리고, 박막 트랜지스터는 PMOS, NMOS 및 그 등가 형태 중 선택된 적어도 어느 하나일 수 있으나, 본 발명에서 상기 박막 트랜지스터의 도전형태를 한정하는 것은 아니다.
- <62> 이러한 박막 트랜지스터의 결정화 방법으로는 엑시머 레이저(Excimer Laser)를 사용한 레이저 결정화 방법(ELA: Excimer Laser Annealing)과 금속촉매(Promoting Material)를 사용한 금속촉매 결정화 방법(MIC: Metal Induced Crystallization)과 고상 결정화 방법(SPC: Solid Phase Crystallization) 등이 있다. 이외에도 고온 고습한 분위기에서 결정화를 진행하는 고압결정화 방법(HPA: High Pressure Annealing), 기존 레이저 결정화 방법에 마스크를 추가로 사용하는 방법(SLS: Sequential Lateral Solidification)들이 있다.
- <63> 또한, 비정질 실리콘(a-si)과 다결정 실리콘(Poly Silicon) 사이의 결정립 크기를 가지는 마이크로 실리콘(micro Silicon)이 있다.
- <64> 상기 마이크로 실리콘은 결정립의 크기가 1nm에서 100nm까지 인 것을 통상적으로 말한다. 상기 마이크로 실리콘의 전자이동도는 1에서 50 이하이며 정공이동도는 0.01에서 0.2 이하인 것이 특징이다. 상기 마이크로 실리콘은 상기 다결정 실리콘에 비해 결정립의 크기가 작은 것이 특징이며 폴리 실리콘에 비해 결정립 사이의 돌출부 영역이 작게 형성되어 결정립간에 전자가 이동할 경우에 지장을 주지 않게 되어 균일한 특성을 보여줄 수 있다. 상기 마이크로 실리콘의 결정립 방법에는 크게 열결정화 방법(Thermal Crystallization Method)과 레이저 결정화 방법(Laser Crystallization Method)이 있다. 상기 열결정화 방법은 비정질 실리콘을 증착함과 동시에 결정화 구조를 얻는 재가열(Reheating) 방법이 있다.
- <65> 상기 레이저 결정화 방법은 박막 트랜지스터를 다결정실리콘(Poly Silicon)으로 결정화하는 방법 중 가장 많이 이용되고 있다. 기존의 다결정 액정표시장치의 결정화 방법을 그대로 이용할 수 있을 뿐만 아니라 공정방법이 간단하며 공정방법에 대한 기술 개발이 완료된 상태이다.
- <66> 상기 금속촉매 결정화 방법은 상기 레이저 결정화 방법을 사용하지 않고 저온에서 결정화할 수 있는 방법 중 하나이다. 초기에는 비정질 실리콘(a-Si) 표면에 금속촉매금속인 Ni, Co, Pd, Ti 등을 증착 혹은 스펀코팅하여 상기 금속촉매 금속이 상기 비정질 실리콘 표면에 직접 침투하여 상기 비정질 실리콘의 상을 변화시키면서 결정화하는 방법으로 저온에서 결정화할 수 있는 장점이 있다.
- <67> 상기 금속촉매 결정화 방법의 다른 하나는 상기 비정질 실리콘 표면에 금속층을 개재시킬 때 마스크를 이용해 상기 박막 트랜지스터의 특정 영역에 니켈실리사이드와 같은 오염물이 개재되는 것을 최대한 억제할 수 있는 장점이 있다. 상기 결정화 방법을 금속촉매유도측면 결정화 방법(MILC: Metal Induced Lateral Crystallization) 이라고 한다. 상기 금속촉매유도측면 결정화 방법에 사용되는 마스크로는 새도우 마스크(Shadow Mask)가 사용될 수 있는데 상기 새도우 마스크는 선형 마스크 혹은 점형 마스크일 수 있다.
- <68> 상기 금속촉매 결정화 방법의 또다른 하나는 상기 비정질 실리콘 표면에 금속촉매층을 증착 혹은 스펀코팅할 때 캡핑층(Capping Layer)을 먼저 개재시켜 상기 비정질 실리콘으로 유입되는 금속 촉매량을 컨트롤하는 금속촉매 유도캡핑층 결정화 방법(MICC: Metal Induced Crystallization with Capping Layer)이 있다. 상기 캡핑층으로는 실리콘질화막(Silicon Nitride)을 사용할 수 있다. 상기 실리콘 질화막의 두께에 따라 상기 금속 촉매층에서 상기 비정질 실리콘으로 유입되는 금속 촉매량이 달라진다. 이때, 상기 실리콘 질화막으로 유입되는 금속촉매는 상기 실리콘 질화막 전체에 형성될 수도 있고, 새도우 마스크 등을 사용하여 선택적으로 형성될 수 있다. 상기 금속 촉매층이 상기 비정질 실리콘을 다결정 실리콘으로 결정화가 된 이후에 선택적으로 상기 캡핑층을 제거할 수 있다. 상기 캡핑층 제거방법에는 습식 식각방법(Wet Etching) 혹은 건식 식각방법(Dry Etching)을 사용할 수 있다. 추가적으로, 상기 다결정 실리콘이 형성된 이후에 게이트 절연막을 형성하고 상기 게이트 절연막 상에 게이트 전극을 형성한다. 상기 게이트 전극상에 층간절연막(Interlayer)을 형성할 수 있다. 상기 층간절연막 상에 비아홀(Via Hole)을 형성한 후에 불순물을 상기 비아홀을 통해서 결정화된 다결정실리콘 상으로 투입하여 내부에 형성된 금속촉매 불순물을 추가적으로 제거할 수 있다. 상기 금속촉매 불순물을 추가적으로 제거하는 방법을 게터링 공정(Gettering Process)라고 한다. 상기 게터링 공정에는 상기 불순물을 주입하는 공정외에 저온

에서 박막 트랜지스터를 가열하는 가열공정(Heating Process)이 있다. 상기 게터링 공정을 통해서 양질의 박막 트랜지스터를 구현할 수 있다.

- <69> 그리고, 상기 게이트 절연막(140)은 상기 반도체층(130)의 상면에 형성될 수 있다. 물론, 이러한 게이트 절연막(140)은 상기 반도체층(130)의 외주연인 버퍼층(120) 위에도 형성될 수 있다. 또한, 상기 게이트 절연막(140)은 반도체 공정중 쉽게 얻을 수 있는 산화막, 질화막 또는 그 등가물중 선택된 적어도 어느 하나로 형성될 수 있으며, 여기서 그 재질을 한정하는 것은 아니다.
- <70> 상기 게이트 전극(150)은 상기 게이트 절연막(140)의 상면에 형성될 수 있다. 좀더 구체적으로, 상기 게이트 전극(150)은 상기 반도체층(130)중 채널 영역(134)과 대응되는 게이트 절연막(140) 위에 형성될 수 있다. 주지된 바와 같이 이러한 게이트 전극(150)은 상기 게이트 절연막(140) 하부의 채널 영역(134)에 전계를 인가함으로써, 상기 채널 영역(134)에 정공 또는 전자의 채널이 형성되도록 한다. 또한, 상기 게이트 전극(150)은 통상의 금속(MoW, Ti, Cu, AlNd, Al, Cr, Mo 합금, Cu 합금, Al 합금 등), 도핑된 폴리 실리콘 및 그 등가물중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다.
- <71> 상기 층간 절연막(160)은 상기 게이트 전극(150)의 상면에 형성될 수 있다. 물론, 이러한 층간 절연막(160)은 상기 게이트 전극(150)의 외주연인 게이트 절연막(140) 위에도 형성될 수 있다. 또한, 상기 층간 절연막(160)은 폴리머 계열, 플라스틱 계열, 유리 계열 또는 그 등가 계열중 선택된 어느 하나로 형성될 수 있으나 여기서 상기 층간 절연막(160)의 재질을 한정하는 것은 아니다.
- <72> 상기 소스/드레인 전극(170)은 상기 층간 절연막(160)의 상면에 형성될 수 있다. 물론, 상기 소스/드레인 전극(170)과 반도체층(130) 사이에는 층간 절연막(160)을 관통하는 도전성 콘택(176)(electrically conductive contact)이 형성될 수 있다. 즉, 상기 도전성 콘택(176)에 의해 상기 반도체층(130)과 소스/드레인 전극(170)이 전기적으로 연결된다. 더불어, 상기 소스/드레인 전극(170)은 상기 게이트 전극(150)과 같은 금속 재질로 형성될 수 있으며, 여기서 그 재질을 한정하는 것은 아니다. 한편, 상기와 같은 반도체층(130)(즉, 박막 트랜지스터)은 통상 동일 평면 구조(coplanar structure)로 정의된다. 그러나, 본 발명에 개시된 반도체층(130)은 동일 평면 구조로만 한정되는 것은 아니고, 지금까지 알려진 모든 박막 트랜지스터의 구조 예를 들면, 반전 동일 평면 구조(inverted coplanar structure), 지그재그형 구조(staggered structure), 반전 지그재그형 구조(inverted staggered structure) 및 그 등가 구조중 선택된 적어도 어느 하나가 가능하며, 본 발명에서 상기 반도체층(130)의 구조를 한정하는 것은 아니다.
- <73> 상기 절연막(180)은 상기 소스/드레인 전극(170)의 상면에 형성될 수 있다. 이러한 절연막(180)은 다시 보호막(182)과, 상기 보호막(182)의 상면에 형성된 평탄화막(184)을 포함하여 이루어질 수 있다. 상기 보호막(182)은 상기 소스/드레인 전극(170) 및 층간 절연막(160)을 덮으며, 상기 소스/드레인 전극(170) 및 게이트 전극(150)등을 보호하는 역할을 한다. 이러한 보호막(182)은 통상의 무기막 및 그 등가물중 선택된 어느 하나로 형성될 수 있으나, 본 발명에서 상기 보호막(182)의 재질을 한정하는 것은 아니다. 더불어, 상기 평탄화막(184)은 상기 보호막(182)을 덮는다. 이러한 평탄화막(184)은 소자 전체의 표면을 평탄하게 해주는 것으로서 BCB(Benzo Cyclo Butene), 아크릴 및 그 등가물중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다.
- <74> 상기 유기발광다이오드(190)는 상기 절연막(180)의 상면에 형성될 수 있다. 이러한 유기발광다이오드(190)는 다시 애노드(192), 상기 애노드(192)의 상면에 형성된 유기 박막(194) 및 상기 유기 박막(194)의 상면에 형성된 캐소드(196)를 포함할 수 있다. 상기 애노드(192)는 ITO(Indium Tin Oxide), ITO(Indium Tin Oxide)/Ag, ITO(Indium Tin Oxide)/Ag/ITO, ITO(Indium Tin Oxide)/Ag/IZO(Indium Zinc Oxide) 또는 그 등가물중 선택된 어느 하나로 형성될 수 있으나, 본 발명에서 상기 애노드(192)의 재질을 한정하는 것은 아니다. 상기 ITO는 일함수가 균일하여 유기 박막(194)에 정공 주입 장벽이 작은 투명 도전막이고, 상기 Ag는 전면 발광 방식에서 특히 유기 박막(194)으로부터의 빛을 상면으로 반사시키는 막이다. 한편, 상기 유기 박막(194)은 전자와 정공이 만나 여기자(exciton)를 형성하여 발광하는 발광층(Emitting Layer, EML), 전자의 이동 속도를 적절히 조절하는 전자 수송층(Electron Transport Layer, ETL), 정공의 이동 속도를 적절히 조절하는 정공 수송층(Hole Transport Layer, HTL)으로 이루어질 수 있다. 또한, 상기 전자 수송층에는 전자의 주입 효율을 향상시키는 전자 주입층(Electron Injecting Layer, EIL)이 형성되고, 상기 정공 수송층에는 정공의 주입 효율을 향상시키는 정공 주입층(Hole Injecting Layer, HIL)이 더 형성될 수 있다. 더불어, 상기 캐소드(196)는 Al, MgAg 합금, MgCa 합금 및 그 등가물중 선택된 적어도 어느 하나일 수 있으나 본 발명에서 상기 캐소드(196)의 재질을 한정하는 것은 아니다. 다만, 본 발명에서 전면 발광방식을 택할 경우 상기 Al은 두께를 매우 얇게 해야 하는데, 그

럴 경우 저항이 높아져 전자 주입 장벽이 커지는 단점이 있다. 상기 MgAg 합금은 상기 Al에 비해 전자 주입 장벽이 작고, 상기 MgCa 합금은 상기 MgAg 합금에 비해 전자 주입 장벽이 더 낮다. 그러나, 이러한 MgAg 합금 및 MgCa 합금은 주변 환경에 민감하고 산화되어 절연층을 형성할 수 있으므로 외부와의 차단을 완벽하게 해주어야 한다. 더불어, 상기 유기발광다이오드(190)중 애노드(192)와 상기 소스/드레인 전극(170)은 상기 절연막(180)(보호막(182), 평탄화막(184))을 관통하여 형성된 도전성 비아(198)(electrically conductive via)에 의해 상호 전기적으로 연결될 수 있다. 한편, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(300)에서 기관(100)의 상부 방향으로 발광하는 전면 발광 방식을 중심으로 설명했으나, 이에 한정되지 않고 기관(100)의 하부 방향으로 발광하는 배면 발광 방식 또는 기관(100)의 상부와 하부 방향으로 동시에 발광하는 양면 발광에도 모두 적용 가능하다.

<75> 본 발명에서, 유기발광다이오드(190)의 발광층은 형광재로 형성될 수 있지만, 발광층이 인광재로 형성되는 유기 발광다이오드의 경우에는 정공 억제층(Hole Blocking Layer, HBL)이 발광층(EML)과 전자수송층(ETL) 사이에 선택적으로 형성될 수 있으며, 전자 억제층(Electron Blocking Layer, EBL)이 발광층(EML)과 정공 수송층(HTL) 사이에 선택적으로 형성될 수 있다. 여기서, 발광층의 재료로 쓰이는 형광재는 호스트(host)와 게스트(guest)로 이루어진다. 형광재의 호스트는 알루미늄키노론 착체(Alq<sub>3</sub>), 베릴륨 키노론 착체(BeBq<sub>2</sub>), Almq(4-methyl-8-hydroxyquinoline), BA1q, 히드록시페닐옥사졸(ZnPBO), 히드록시페닐디아졸(ZnPBT), 아조메틴 금속착체, 및 디스티릴벤젠 유도체 중 선택된 어느 하나일 수 있다. 형광재의 게스트는 쿠마린 유도체, DCM, 키나크리돈, 및 루블렌 중 선택된 어느 하나일 수 있다. 또한, 발광층의 재료로 쓰이는 인광재는 Byp<sub>2</sub>Ir(acac), Ir(ppy)<sub>3</sub>, 및 FIrpic 중 선택된 어느 하나일 수 있다.

<76> 또한, 상기 유기 박막(194)은 두종류의 층을 혼합하여 그 두께를 더욱 감소시키는 슬림 유기발광다이오드 (Slim OLED)로 형성할 수도 있다. 예를 들면, 정공 주입층과 정공 수송층을 동시에 형성하는 정공 주입 수송층(Hole Injection Transport Layer, HITL) 구조 및 전자 주입층과 전자 수송층을 동시에 형성하는 전자 주입 수송층(Electron Injection Transport Layer, EITL) 구조를 선택적으로 형성할 수 있다. 상기와 같은 슬림 유기발광 다이오드는 발광 효율을 증가시키는데 그 사용의 목적이 있다.

<77> 또한, 상기 애노드와 발광층 사이에는 선택층으로서 버퍼층(Buffer Layer)을 형성할 수 있다. 상기 버퍼층은 전자를 버퍼링하는 전자 버퍼층(Electron Buffer Layer)과 정공을 버퍼링하는 정공 버퍼층(Hole Buffer Layer)으로 구분할 수 있다. 상기 전자 버퍼층은 캐소드와 전자 주입층(EIL) 사이에 선택적으로 형성할 수 있으며, 상기 전자 주입층(EIL)의 기능을 대신하여 형성할 수 있다. 이때 상기 유기 박막(194)의 적층 구조는 발광층(EML)/전자 수송층(ETL)/전자 버퍼층(Electron Buffer Layer)/캐소드가 될 수 있다. 또한, 상기 정공 버퍼층은 애노드와 정공 주입층(HIL) 사이에 선택적으로 형성할 수 있으며, 정공 주입층(HIL)의 기능을 대신하여 형성할 수 있다. 이때 상기 유기 박막(194)의 적층 구조는 애노드/정공 버퍼층(Hole Buffer Layer)/정공 수송층(HTL)/발광층(EML)이 될 수 있다.

<78> 상기 구조에 대하여 가능한 적층 구조를 기재하면 다음과 같다.

<79> a) 정상 적층 구조(Normal Stack Structure)

<80> 1) 애노드/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/캐소드

<81> 2) 애노드/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/캐소드

<82> 3) 애노드/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/캐소드

<83> 4) 애노드/정공 버퍼층/정공 주입층/정공 수송층/발광층/전자 수송층/전자 주입층/전자 버퍼층/캐소드

<84> 5) 애노드/정공 주입층/정공 버퍼층/정공 수송층/발광층/전자 수송층/전자 주입층/캐소드

<85> 6) 애노드/정공 주입층/정공 수송층/발광층/전자 수송층/전자 버퍼층/전자 주입층/캐소드

<86> b) 정상 슬림 구조(Normal Slim Structure)

<87> 1) 애노드/정공 주입 수송층/발광층/전자 수송층/전자 주입층/캐소드

<88> 2) 애노드/정공 버퍼층/정공 주입 수송층/발광층/전자 수송층/전자 주입층/캐소드

<89> 3) 애노드/정공 주입층/정공 수송층/발광층/전자 주입 수송층/전자 버퍼층/캐소드

- <90> 4) 애노드/정공 버퍼층/정공 수송층/발광층/전자 주입 수송층/전자 버퍼층/캐소드
- <91> 5) 애노드/정공 주입 수송층/정공 버퍼층/발광층/전자 수송층/전자 주입층/캐소드
- <92> 6) 애노드/정공 주입층/정공 수송층/발광층/전자 버퍼층/전자 주입수송층/캐소드
- <93> c) 역상 적층구조(Inverted Stack Structure)
- <94> 1) 캐소드/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/애노드
- <95> 2) 캐소드/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/정공 버퍼층/애노드
- <96> 3) 캐소드/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 주입층/애노드
- <97> 4) 캐소드/전자 버퍼층/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/애노드
- <98> 5) 캐소드/전자 주입층/전자 수송층/발광층/정공 수송층/정공 버퍼층/정공 주입층/애노드
- <99> 6) 캐소드/전자 주입층/전자 버퍼층/전자 수송층/발광층/정공 수송층/정공 주입층/애노드

<100> d) 역상 슬림 구조 (Inverted Slim Structure)

- <101> 1) 캐소드/전자 주입층/전자 수송층/발광층/정공 주입 수송층/애노드
- <102> 2) 캐소드/전자 주입층/전자 수송층/발광층/정공 주입 수송층/정공 버퍼층/애노드
- <103> 3) 캐소드/전자 버퍼층/전자 주입 수송층/발광층/정공 수송층/정공 주입층/애노드
- <104> 4) 캐소드/전자 버퍼층/전자 주입 수송층/발광층/정공 수송층/정공 버퍼층/애노드
- <105> 5) 캐소드/전자 주입층/전자 수송층/발광층/정공 버퍼층/정공 주입 수송층/애노드
- <106> 6) 캐소드/전자 주입 수송층/전자 버퍼층/발광층/정공 수송층/정공 주입층/애노드

<107> 상기 화소 정의막(200)은 상기 유기발광다이오드(190)의 외주연으로서 상기 절연막(180)의 상면에 형성될 수 있다. 이러한 화소 정의막(200)은 적색 유기발광다이오드, 녹색 유기발광다이오드, 청색 유기발광다이오드 사이의 경계를 명확히 하여 화소 사이의 발광 경계 영역이 명확해지도록 한다. 또한, 이러한 화소 정의막(200)은 폴리이미드(polyimide) 및 그 등가물중 선택된 적어도 어느 하나로 형성될 수 있으나, 여기서 상기 화소 정의막(200)의 재질을 한정하는 것은 아니다.

<108> 상기와 같은 구성을 가지고 형성된 유기발광화소어레이(110)는 연결배선(250)과 연결되며, 연결배선(250)은 패드부(260)를 통해 커넥터(270)에 전기적으로 연결된다. 이에 따라, 유기발광화소어레이(110)는 외부 회로 모듈, 예를 들어 PCB(Printed Circuit Board)에 전기적으로 연결되어, 외부 회로 모듈로부터 전기적인 신호를 공급받는다.

<109> 자세히 설명하면, 유기발광화소어레이(110)는 스캔연결배선(250a), 접지연결배선(250b) 및 데이터연결배선(250c)을 포함한 연결배선(250) 중 스캔연결배선(250a) 및 데이터연결배선(250c) 각각이 스캔패드부(260a), 접지패드부(260b) 및 데이터패드부(260c)를 포함하는 패드부(260c) 중 스캔패드부(260a) 및 데이터패드부(260c) 각각을 통해 스캔라인(SL), 데이터라인(DL) 및 접지라인(GL)이 형성된 커넥터(270) 중 스캔라인(SL) 및 데이터라인(DL) 각각과 연결됨으로서, 커넥터(270)와 전기적으로 연결된 외부 회로 모듈로부터 신호를 공급받는다. 여기서, 커넥터(270)는 FPC(Flexible Printed Circuit) 또는 COF(Chip On Flexible)일 수 있다.

<110> 이렇게, 커넥터(270)를 통해 외부 회로 모듈과 전기적으로 연결되는 유기발광화소어레이(110)는 봉지재(230)를 이용해 봉지기판(210)이 기판(100)에 접착되어 결합됨으로써 밀봉된다.

<111> 봉지재(230)는 유기발광화소어레이(110)의 외주연인 기판(100)의 둘레에 형성된다. 이러한 봉지재(230)는 봉지기판(210)이 기판(100)에 접착될 수 있도록 접착성이 있는 에폭시 접착제, 자외선 경화 접착제, 프릿트(frit) 및 그 등가물 중 선택된 적어도 어느 하나일 수 있으나, 여기서 그 재질을 한정하는 것은 아니다. 봉지재(230)로서 프릿트를 이용할 경우에는 일정 온도로 상기 프릿트를 가열할 필요가 있으므로, 레이저 빔을 이용하여 봉지작업을 수행할 수도 있다. 즉, 기판(100)과 봉지 기판(210) 사이에 프릿트를 위치시킨 후, 일측에서 상기 프릿트에 레이저 빔을 조사하게 되면, 상기 프릿트가 용융되면서 상기 기판(100)과 봉지 기판(210)이 강하게 접착된다.

- <112> 봉지 기관(210)은 유기발광화소어레이(110)를 밀봉하도록, 상기 봉지재(230)에 접촉되어 기관(100)과 결합한다. 이러한 봉지 기관(210)은 통상의 투명 글래스, 투명 플라스틱, 투명 폴리머 및 그 등가물 중 선택된 어느 하나로 형성될 수 있으나, 여기서 그 재질을 한정하는 것은 아니다. 여기서, 봉지 기관(210)을 통해 유기발광다이오드(190)로부터 발생한 광(光)이 방출된다.
- <113> 도전막(220)은 기관(100)과 대향하는 봉지 기관(210)의 일면에 형성된다. 이러한 도전막(220)은, 유기 전계 발광 표시 장치(300)의 외부에서 발생되어 봉지기관(210)을 통해 유입되는 정전기(ElectricStatic Discharge)를 커넥터(270)의 접지라인(GL)을 통해 접지시키는 역할을 한다.
- <114> 이를 위해, 기관(100) 중 봉지재(230)와 유기발광화소어레이(110) 사이에는, 도전 접착제(240)가 형성되며, 이러한 도전 접착제(240)는 열에 의해서 도전막(210)과 기관(100)상에 위치하는 접지연결배선(250b)에 접촉되어, 도전막(220)을 접지연결배선(250b) 및 접지패드부(260b)를 통해 커넥터(270)의 접지라인(GL)에 전기적으로 연결하는 역할을 한다.
- <115> 이에 따라, 도전막(220)은 도전 접착제(240), 접지연결배선(250b), 및 접지연결배선(250b)과 커넥터(270)의 접지라인(GL)을 전기적으로 연결하는 접지패드부(260b)를 통해서 커넥터(270)의 접지라인(GL)에 전기적으로 연결된다.
- <116> 따라서, 도전막(220)은 외부로부터 봉지 기관(210)을 통해 유기 전계 발광 표시 장치(300)의 내부로 정전기(ElectricStatic Discharge)가 유입될 경우, 봉지 기관(210)을 통해 유입된 정전기를 도전 접착제(240), 접지연결배선(250b), 접지패드부(260b)를 통해서 커넥터(270)의 접지라인(GL)으로 빠지게 함으로써, 정전기가 기관(100)과 봉지기관(210)을 포함하는 패널 내부의 유기발광화소어레이(110) 및 기타 회로소자에 영향을 주어 손상을 입히는 것을 방지할 수 있다.
- <117> 이와 같이, 도전막(220)은 유기 전계 발광 표시 장치(300)의 내부에 형성되어 있는 유기발광화소어레이(110)를 수천에서 수만 볼트의 전압을 갖는 정전기로부터 보호하여 정전기로 인한 유기발광화소어레이(110) 및 기타 회로소자의 손상을 방지할 수 있다. 도전막(220)은 특히 유기발광화소어레이(110) 중 정전기에 쉽게 손상받을 수 있는 유기발광다이오드(190)를 정전기로부터 보호하여 유기발광다이오드(190)의 손상으로 인해 패널의 영상이 깜박거리는 소프트 페일(soft fail)의 발생 또는 패널에 영상이 전혀 나타나지 않는 하드 페일(hard fail)의 발생을 방지할 수 있다.
- <118> 상기와 같은 도전막(220)은 정전기를 커넥터(270)의 접지라인(GL)으로 전도시킬 수 있도록 도전성을 갖는 투명 금속으로 형성된다. 투명 금속은 예를 들어 ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide) 및 ITZO(Indium-Tin-Zinc-Oxide) 중 어느 하나로 선택되어 이루어질 수 있으나, 이러한 재료로 한정되지는 않는다. 여기서, 도전막(220)의 금속이 투명재질인 이유는, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(300)가 전면발광방식으로 광(光)이 도전막(220)을 통해 봉지 기관(210) 쪽으로 방출되기 때문이다. 이와 같은 도전막(220)은 스퍼터링(sputtering) 증착 방법에 의해 봉지 기관(210)의 일면 전체에 코팅되어 형성될 수 있다.
- <119> 도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 도전막이 불투명 금속일 경우 도전막의 패턴을 도시한 평면도이고, 도 5는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 도전막이 불투명 금속일 경우 도전막의 또다른 패턴을 도시한 평면도이고, 도 6은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 도전막이 불투명 금속일 경우 도전막의 또다른 패턴을 도시한 평면도이다.
- <120> 또한, 도 4 내지 도 6을 참조하면, 봉지 기관(210)의 일면 전체에 형성된 투명 금속재질의 도전막(220)과 달리, 도전막(420,520,620)은 불투명 금속으로 봉지 기관(210)의 일면에 일정한 패턴으로 형성될 수 있다. 즉, 도전막(420,520,620)은 불투명 금속으로 형성되기 때문에, 유기발광다이오드(190)로부터 방출되는 광(光)이 방출될 수 있도록 유기발광다이오드(190)와 겹치지 않으면서 도 3에 도시된 화소 정의막(200)에 대응하는 패턴으로 형성된다.
- <121> 예를 들어, 도 4에 도시된 바와 같이, 도전막(420)의 패턴은 화소 정의막(200)에 대응하는 가로형 줄무늬일 수 있다. 그리고, 도 5에 도시된 바와 같이, 도전막(520)의 패턴은 화소 정의막(200)에 대응하는 세로형 줄무늬일 수 있다. 그리고, 도 6에 도시된 바와 같이, 도전막(620)의 패턴은 화소 정의막(200)에 대응하는 격자형 줄무늬일 수 있다.
- <122> 이와 같이, 도 4 내지 도 6에 도시된 불투명 금속재질의 도전막(420,520,620)은 외부로부터 유기 전계 발광 표시 장치(300)의 내부로 유입되는 정전기로부터 유기발광화소어레이(190) 및 기타 회로소자를 보호하는 역할 뿐

아니라, 화소와 이웃하는 화소사이를 구분하는 화소 정의막(200)에 대응하는 패턴으로 형성되기 때문에 화소간 빛을 차단함으로써 선명도 및 색순도를 높이는 블랙 매트릭스(Black Matrix)의 역할을 할 수 있다. 특히, 도 6에 도시된 격자형 줄무늬 패턴을 갖는 도전막(620)은 블랙 매트릭스 역할의 효율면에서 가장 높은 이점이 있다. 여기서, 불투명 금속은 크롬(Cr), 알루미늄 합금 중 어느 하나로 선택되어 이루어질 수 있으나, 이러한 재질로 한정하지는 않는다.

<123> 그리고, 도전막(220)과 전기적으로 연결되는 도전 접착제(240)는 이방도전성필름(Anisotropic Conductive Film), 은 페이스트(Silver paste), 인듐(Indium) 및 인듐 합금 중 어느 하나로 선택되어 이루어질 수 있으나, 이러한 재질로 한정되지 않는다.

<124> 상기와 같이, 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(300)는 기관(100)과 대향하는 일면에 도전막(220, 420, 520, 620)을 형성하여, 외부로부터 유기발광화소어레이(110)가 형성된 내부로 유입되는 정전기를 도전막(220, 420, 520, 620), 도전 접착제(240), 접지연결배선(250b), 접지패드부(260b)를 통해 커넥터(270)의 접지라인(GL)에 접지시킴으로써, 유기발광화소어레이(110) 및 기타 회로 소자 등을 정전기로부터 보호할 수 있다. 따라서, 정전기에 의해 발생하는 유기발광화소어레이(110) 및 기타 회로 소자의 손상을 방지함으로써, 유기발광화소어레이(110) 및 기타 회로 소자의 손상으로 인해 패널의 영상이 깜박거리는 소프트 페일(soft fail)의 발생 또는 패널에 영상이 전혀 나타나지 않는 하드 페일(hard fail)의 발생을 방지할 수 있다.

<125> 도 7은 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치를 도시한 개략적인 단면도이다.

<126> 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치(300')는 본 발명의 일 실시예에 따른 유기전계 발광 표시 장치(300)와 비교할 때, 도전막(220)과 커넥터(270)의 접지라인(GL)을 연결하는 접지연결배선(250b')의 구조만 다를뿐 동일한 구성요소 및 동일한 동작을 한다. 이에 따라, 접지연결배선(250b')을 제외한 동일 구성요소에 동일한 도면 부호를 부여할 것이고, 동일구성요소에 대한 중복된 설명은 생략하기로 하며, 도전막(220)과 커넥터(270)의 접지라인(GL) 사이에 전기적으로 연결된 접지연결배선(250b')의 전기적 연결구조에 대해서만 설명하기로 한다.

<127> 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치(300')의 도전막(220)은 기관(100)과 대향하는 봉지 기관(210)의 일면에 형성된다. 이러한 도전막(220)은, 유기 전계 발광 표시 장치(300)의 외부에서 발생되어 봉지 기관(210)을 통해 유입되는 정전기(ElectricStatic Discharge)를 커넥터(270)의 접지라인(GL)을 통해 접지시키는 역할을 한다.

<128> 이를 위해, 외부로 노출된 도전막(220)의 외측면과 봉지재(230)를 기준으로 외부에 위치하는 커넥터(270)의 접지라인(GL) 사이에, 접지연결배선(250b')이 전기적으로 연결된다. 이에 따라, 도전막(220)은 접지연결배선(250b'), 접지패드부(260b)를 통해서 커넥터(270)의 접지라인(GL)에 전기적으로 연결된다.

<129> 따라서, 도전막(220)은 외부로부터 봉지 기관(210)을 통해 유기 전계 발광 표시 장치(300)의 내부로 정전기(ElectricStatic Discharge)가 유입될 경우, 정전기를 접지연결배선(250b'), 접지패드부(260b)를 통해 커넥터(270)의 접지라인(GL)으로 빠지게 함으로써, 정전기가 패널 내부의 유기발광화소어레이(110) 및 기타 회로소자에 영향을 주어 손상을 입히는 것을 방지할 수 있다.

<130> 상기와 같이, 본 발명에 다른 실시예에 따른 유기 전계 발광 표시 장치(300')는, 본 발명의 일 실시예에 따른 유기 전계발광 표시 장치(300)에서 외부로부터 유입되는 정전기를 도전막(220), 도전 접착제(240), 접지연결배선(250b), 및 접지패드부(260b)를 통해 커넥터의 접지라인(GL)으로 접지시키는 경우와 달리, 도전 접착제(240)를 제거하고 도전막(220)과 접지연결배선(250b')을 바로 연결시킴으로써 하나의 저항성분을 제거할 수 있다. 따라서, 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치(300')는 본 발명의 일 실시예에 따른 유기 전계발광 표시 장치(300)에 비해 정전기를 더 빠른 시간내에 커넥터의 접지라인(GL)으로 접지시키는데 더 효율적이다.

<131> 도 8은 본 발명의 또다른 실시예에 따른 유기 전계 발광 표시 장치의 내부 구성을 상세하게 도시한 단면도이다. 여기서, 유기 전계 발광 표시 장치는 배면 발광형 유기 전계 발광 표시 장치로서, 하나의 단위화소를 한정하여 도시한 것이다. 또한, 상기 유기 전계 발광 표시 장치는 상기 단위화소가 여러개 정렬되어 있는 다수의 단위화소를 구비할 수 있다.

<132> 본 발명의 또다른 실시예에 따른 유기 전계 발광 표시 장치(900)는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(300)와 비교할 때 배면 발광형으로 인한 유기발광다이오드(790)의 구조 및, 도전막(820)과 커넥터의 접지라인(GL)과의 연결구조만 다른뿐 동일한 구성 요소를 가지며 동일한 동작을 한다. 이에 따라, 동일한 구성

요소 및 동일한 동작에 대한 중복된 설명은 생략하기로 하고, 유기발광다이오드(790)의 구조 및, 도전막(820)과 커넥터의 접지라인(GL)과의 연결구조에 대해서 중점적으로 설명하기로 한다.

<133> 본 발명의 또다른 실시예에 따른 유기 전계 발광 표시 장치(900)의 유기발광다이오드(790)는 상기 절연막(780)의 상면에 형성될 수 있다. 이러한 유기발광다이오드(790)는 다시 애노드(792), 상기 애노드(792)의 상면에 형성된 유기 박막(794) 및 상기 유기 박막(794)의 상면에 형성된 캐소드(796)를 포함할 수 있다. 상기 애노드(792)는 ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide), ITZO(Indium-Tin-Zinc-Oxide) 또는 그 등가물중 선택된 어느 하나로 형성될 수 있으나, 본 발명에서 상기 애노드(792)의 재질을 한정하는 것은 아니다. 상기 ITO는 일함수가 균일하여 유기 박막(794)에 정공 주입 장벽이 작은 투명 도전막일 수 있다. 한편, 상기 유기 박막(794)은 전자와 정공이 만나 여기자(exciton)를 형성하여 발광하는 발광층(Emitting Layer, EML), 전자의 이동 속도를 적절히 조절하는 전자 수송층(Electron Transport Layer, ETL), 정공의 이동 속도를 적절히 조절하는 정공 수송층(Hole Transport Layer, HTL)으로 이루어질 수 있다. 또한, 상기 전자 수송층에는 전자의 주입 효율을 향상시키는 전자 주입층(Electron Injecting Layer, EIL)이 형성되고, 상기 정공 수송층에는 정공의 주입 효율을 향상시키는 정공 주입층(Hole Injecting Layer, HIL)이 더 형성될 수 있다. 더불어, 상기 캐소드(796)는 본 발명의 또다른 실시예에 따른 유기 전계 발광 표시 장치가 배면 발광형이므로, 반사전극으로서 Al, MgAg 합금, MgCa 합금 및 그 등가물중 선택된 적어도 어느 하나일 수 있으나 본 발명에서 상기 캐소드(796)의 재질을 한정하는 것은 아니다.

<134> 이와 같이 구성되는 유기발광다이오드(790)가 기판(700) 상에 위치하며, 전계에 의해 빛을 기판(700)을 통하여 배면 발광한다. 여기서, 빛이 기판(700)을 통해 방출되기 때문에, 기판(700)은 투명기판이어야 한다.

<135> 본 발명의 또다른 실시예에 따른 유기 전계 발광 표시 장치(900)의 도전막(820)은 기판(700) 중 봉지재(830)의 바깥 영역, 더 자세히 하면 외부로 노출되는 기판(700)의 하면, 측면, 및 상면 일부에 연속적으로 형성되며, 커넥터에 형성되어 있는 전기적 신호 라인, 즉 접지라인(GL)과 전기적으로 연결된다. 여기서, 기판(700)의 상면 일부는 봉지재(830)를 기준으로 외부에 위치하는 커넥터의 접지라인(GL)과 도전막(820)을 전기적으로 연결하기 위한 접지 연결 배선(850b)이 위치하는 영역이다.

<136> 이에 따라, 도전막(820)은 접지연결배선(850b)과, 접지연결배선(850b)과 커넥터의 접지라인(GL)을 전기적으로 연결하는 접지패드부(860b)를 통해서 커넥터의 접지라인(GL)에 전기적으로 연결된다.

<137> 따라서, 도전막(820)은 정전기(Electric Static Discharge)가 외부로부터 기판(700)을 통해 유기 전계 발광 표시 장치(900)의 내부로 유입될 경우, 정전기를 접지연결배선(850b) 및 접지패드부(860b)를 통해서 커넥터의 접지라인(GL)으로 빠지게 함으로써, 정전기가 패널 내부의 유기발광화소어레이(710) 및 기타 회로소자에 영향을 주어 손상을 입히는 것을 방지할 수 있다.

<138> 이와 같이, 도전막(820)은 유기 전계 발광 표시 장치(900)의 내부에 형성되어 있는 유기발광화소어레이(710)를 수천에서 수만 볼트의 전압을 갖는 정전기로부터 보호하여 정전기로 인한 유기발광화소어레이(710)의 손상을 방지할 수 있다. 도전막(820)은 특히 유기발광화소어레이(710) 중 정전기에 쉽게 손상받는 유기발광다이오드(790)를 정전기로부터 보호하여 유기발광다이오드(790) 손상으로 인해 패널의 영상이 깜박거리는 소프트 페일(soft fail)의 발생 또는 패널에 영상이 전혀 나타나지 않는 하드 페일(hard fail)의 발생을 방지할 수 있다.

<139> 상기와 같은 도전막(820)은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치(300)의 도전막(220)과 마찬가지로 정전기를 커넥터의 접지라인(GL)으로 전도시킬 수 있는 투명 금속 재질로 기판(700)의 하면 전체에 형성될 수도 있으며, 도전막(420, 520, 620)과 같이 불투명 금속 재질로 기판(700)의 하면에 화소 정의막(800)에 대응하는 일정한 패턴, 즉 세로형 줄무늬, 가로형 줄무늬, 격자형 줄무늬로 형성되어 정전기를 커넥터의 접지라인(GL)으로 전도시키는 동시에 블랙 매트릭스의 역할을 할 수 있다.

**발명의 효과**

<140> 상술한 바와 같이, 본 발명에 따른 유기 전계 발광 표시 장치는 봉지 기판 또는 기판 전체에 투명 금속재질의 도전막을 형성함으로써, 외부로부터 패널 내부로 유입되는 정전기로부터 패널 내부의 유기발광화소어레이 또는 기타 회로소자를 보호할 수 있다. 이에 따라, 정전기로 인한 유기발광화소어레이 또는 기타 소자의 손상을 방지함으로써 패널의 영상이 깜박거리는 소프트 페일(soft fail)의 발생 또는 패널에 영상이 전혀 나타나지 않는 하드 페일(hard fail)의 발생을 방지할 수 있다. 따라서, 유기 전계 발광 표시 장치의 신뢰성을 높일 수 있다.

- <141> 또한, 본 발명에 따른 유기 전계 발광 표시 장치는 봉지 기관 또는 기관에 불투명 금속재질의 도전막을 화소정의막에 대응하는 패턴으로 형성함으로써 패널 내부의 유기발광화소어레이 또는 기타 회로소자를 정전기로부터 보호할 뿐 아니라 화소간 빛을 차단함으로써 패널에 표시되는 영상의 선명도 및 색순도를 높일 수 있다. 따라서, 유기 전계 발광 표시 장치의 화질을 높일 수 있다.
- <142> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**도면의 간단한 설명**

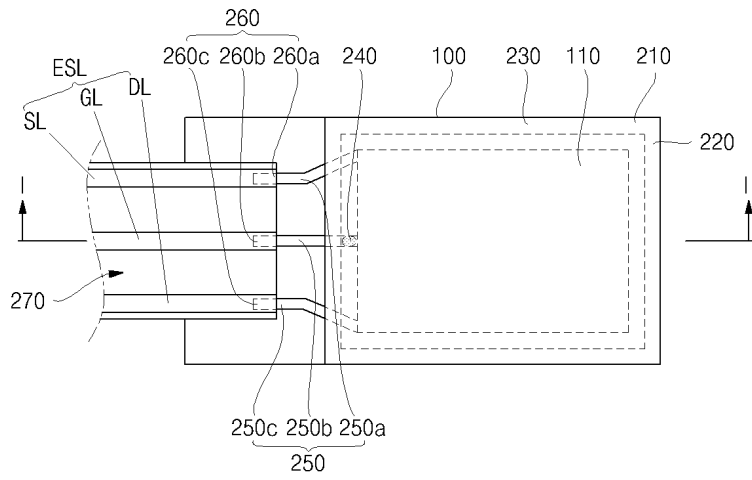
- <1> 도 1은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치를 도시한 평면도이다.
- <2> 도 2는 도 1의 I-I' 선을 따라 절취된 유기 전계 발광 표시 장치를 도시한 단면도이다.
- <3> 도 3은 도 2의 유기 전계 발광 표시 장치의 내부 구성을 상세하게 도시한 확대 단면도이다.
- <4> 도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 도전막이 불투명 금속일 경우 도전막의 패턴을 도시한 평면도이다.
- <5> 도 5는 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 도전막이 불투명 금속일 경우 도전막의 또다른 패턴을 도시한 평면도이다.
- <6> 도 6은 본 발명의 일 실시예에 따른 유기 전계 발광 표시 장치의 도전막이 불투명 금속일 경우 도전막의 또다른 패턴을 도시한 평면도이다.
- <7> 도 7은 본 발명의 다른 실시예에 따른 유기 전계 발광 표시 장치를 도시한 개략적인 단면도이다.
- <8> 도 8은 본 발명의 또다른 실시예에 따른 유기 전계 발광 표시 장치의 내부 구성을 상세하게 도시한 단면도이다.

<도면의 주요부분에 대한 부호의 간단한 설명>

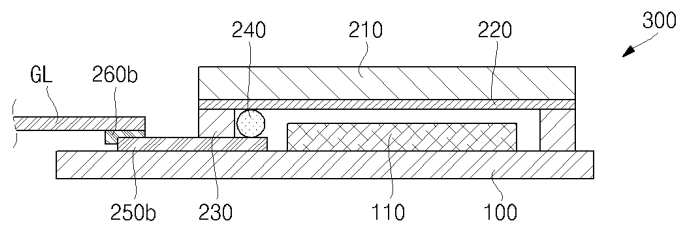
- |   |   |
|---|---|
| <ul style="list-style-type: none"> <li>&lt;10&gt; 100, 700: 기관</li> <li>&lt;11&gt; 210, 810: 봉지기관</li> <li>&lt;12&gt; 230, 830: 봉지재</li> <li>&lt;13&gt; 250: 연결배선</li> <li>&lt;14&gt; 260: 패드부</li> <li>&lt;15&gt; 270: 커넥터</li> <li>&lt;16&gt; 300, 300', 900: 유기 전계 발광 표시 장치</li> </ul> | <ul style="list-style-type: none"> <li>110, 710: 유기발광화소어레이</li> <li>220, 420, 520, 820: 도전막</li> <li>240: 도전 접촉제</li> <li>250b, 850b: 접지연결배선</li> <li>260b, 260b', 850b: 접지 패드부</li> <li>GL: 커넥터의 접지라인</li> </ul> |
|---|---|

도면

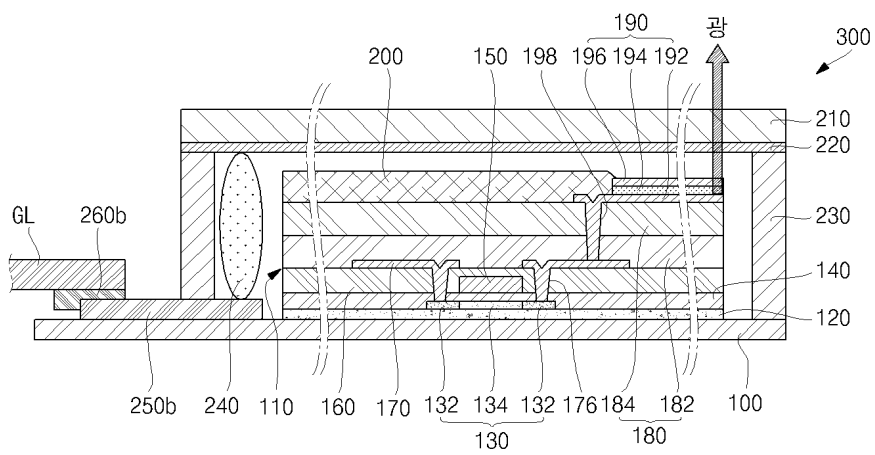
도면1



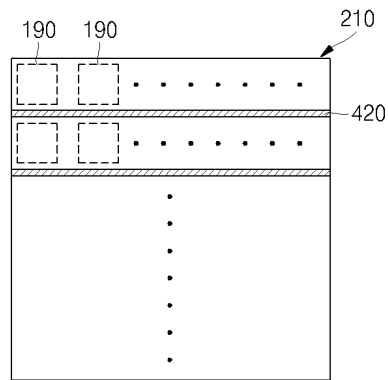
도면2



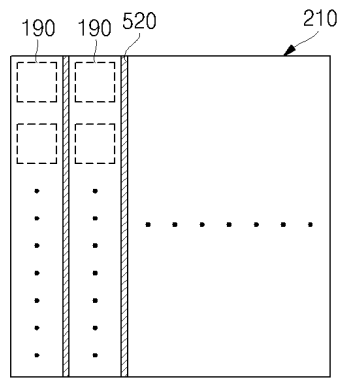
도면3



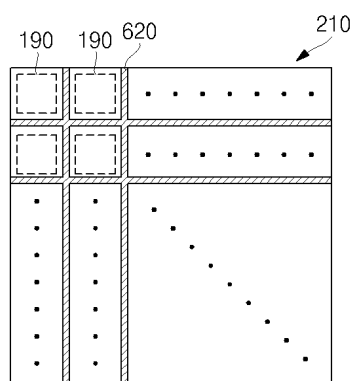
도면4



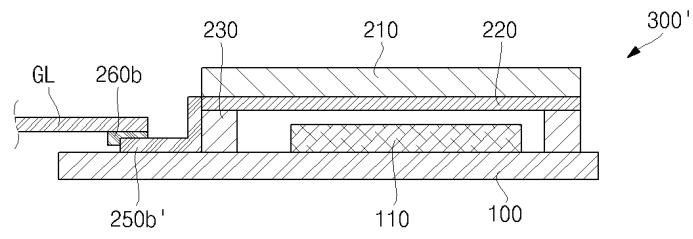
도면5



도면6



도면7



도면8

