

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)(51) 。 Int. Cl.⁷
G09G 3/30(45) 공고일자 2005년05월17일
(11) 등록번호 10-0490622
(24) 등록일자 2005년05월11일(21) 출원번호 10-2003-0003975
(22) 출원일자 2003년01월21일(65) 공개번호 10-2004-0067029
(43) 공개일자 2004년07월30일(73) 특허권자 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575(72) 발명자 오춘열
경기도군포시당동886번지주공아파트310동1202호

(74) 대리인 유미특허법인

심사관 : 천대식

(54) 유기 전계발광 표시장치 및 그 구동방법과 픽셀회로

요약

본 발명은 유기 전계발광 표시장치와 그의 구동 및 픽셀회로에 관한 것이다. 본 발명의 픽셀회로는 인가되는 전류의 양에 대응하는 빛을 발광하는 유기 전계발광 소자; 제1 캐패시터; 상기 제1 캐패시터에 게이트 전극이 연결되고 상기 전원 공급선에 제1 주전극이 연결되는 제1 트랜지스터; (n-1)번째 주사선으로부터의 선택 신호에 응답하여 상기 제1 캐패시터에 상기 제1 트랜지스터의 문턱전압에 해당하는 전압이 충전되도록 상기 제1 트랜지스터를 다이오드 연결시키는 제1 스위칭부; n번째 주사선으로부터의 선택신호에 응답하여 상기 데이터선으로부터의 데이터 신호를 전달하는 제2 트랜지스터; 상기 전원 공급선과 상기 제2 트랜지스터 사이에 연결되어 상기 데이터 신호에 대응하는 전압을 충전하는 제2 캐패시터 및 제어신호에 응답하여 상기 제1 캐패시터에 전압이 충전되는 동안 상기 제1 트랜지스터의 제2 주전극을 상기 유기 전계발광 소자와 전기적으로 차단하는 제2 스위칭부를 포함한다. 따라서, 본 발명에 따르면 유기 전계발광 소자를 구동하기 위한 박막트랜지스터(TFT)의 문턱전압의 불규칙성을 효과적으로 보상하여 보다 균일한 휘도를 나타내는 디스플레이를 구현할 수 있다.

대표도

도 6

색인어

전압구동, 유기전계 발광소자, 휘도의 균일성

명세서

도면의 간단한 설명

도 1은 유기 전계 발광소자를 구동하기 위한 종래의 픽셀회로이다.

도 2는 일반적인 유기 전계 발광소자를 구동하기 위한 회로에서 주사선과 평행한 구동전압(Vdd)의 구성을 나타낸 도이다.

도 3은 종래의 구동용 트랜지스터의 문턱전압(Vth) 변화에 의한 휘도 불균일성을 방지할 수 있는 픽셀 회로도이다.

도 4는 도 3의 회로를 구동하기 위한 구동 타이밍 도이다.

도 5는 본 발명의 실시예에 따른 유기EL 표시장치를 나타내는 도이다.

도 6은 본 발명의 제1실시예에 따른 픽셀 회로를 나타내는 도이다.

도 7a는 (n-1)번째 주사 신호가 인가되었을 때의 본 발명의 제1실시예에 따른 픽셀회로의 동작을 나타낸 도이다.

도 7b는 도 7a의 회로에 대한 구동 타이밍도이다.

도 8a는 n번째 주사 신호가 인가되었을 때의 본 발명의 제1실시예에 따른 픽셀회로의 동작을 나타낸 도이다.

도 8b는 도 8a의 회로에 대한 구동 타이밍도이다.

도 9a는 본 발명의 제2 실시예에 따른 픽셀 회로를 나타내는 도이다.

도 9b는 도 9a의 주사 타이밍도이다.

도 10a는 본 발명의 제3 실시예에 따른 픽셀 회로를 나타내는 도이다.

도 10b는 도 10a의 주사 타이밍도이다.

*** 도면의 주요 부분에 대한 부호의 설명 ***

10 : 패널 11 : 픽셀회로

20 : 주사 드라이버 30 : 데이터 드라이버

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계발광(electroluminescent, 이하 'EL'이라 함) 표시장치 및 그 구동방법과 픽셀회로에 관한 것이다.

일반적으로 유기EL 표시장치는 형광성 유기화합물을 전기적으로 여기시켜 발광시키는 표시장치로서, $N \times M$ 개의 유기 발광셀들을 전압구동 혹은 전류구동하여 영상을 표현할 수 있도록 되어 있다. 이러한 유기발광셀은, 애노드(ITO), 유기박막, 캐소드 레이어(Metal)의 구조를 가지고 있다. 유기박막은 전자와 정공의 균형을 좋게 하여 발광효율을 향상시키기 위해 발광층(EML : emitting layer), 전자수송층(ETL : Electron Transport Layer) 및 정공수송층(HTL : Hole Transport Layer)을 포함한 다층구조로 이루어지고, 또한 별도의 전자주입층(EIL : Electron Injecting Layer)과 정공주입층(HIL : Hole Injecting Layer)을 포함하고 있다.

이와 같이 이루어지는 유기발광셀을 구동하는 방식에는 단순매트릭스(passive matrix) 방식과 TFT를 이용한 능동구동(active matrix)방식이 있다. 단순 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동구동 방식은 TFT와 캐패시터를 각 ITO 화소전극에 접속하여 캐패시터 용량에 의해 전압을 유지하도록 하는 구동 방식이다.

도 1은 TFT를 이용하여 유기EL 소자를 구동하기 위한 종래의 픽셀회로로서, $N \times M$ 개의 픽셀 중 하나를 대표적으로 도시한 것이다.

도 1에 도시된 바와 같이, 유기EL 소자(OLED)에 전류구동형 트랜지스터(M2)가 연결되어 발광을 위한 전류를 공급한다. 전류구동형 트랜지스터(M2)의 전류량은 스위칭 트랜지스터(M1)를 통해 인가되는 데이터 전압에 의해 제어되도록 되어 있다. 이때, 인가된 전압을 일정기간 유지하기 위한 캐패시터(Cst)가 트랜지스터(M2)의 소스와 게이트 사이에 연결되어 있다. 트랜지스터(M1)의 게이트에는 선택신호선(Select)이 연결되어 있으며, 소스 측에는 데이터선(Vdata)이 연결되어 있다.

이와 같은 구조의 픽셀의 동작을 살펴보면, 스위칭 트랜지스터(M1)의 게이트에 인가되는 선택신호(Select)에 의해 트랜지스터(M1)가 온 되면, 데이터선을 통해 데이터 전압(Vdata)이 구동용 트랜지스터(M2)의 게이트에 인가된다. 그리고, 게이트에 인가되는 데이터 전압(Vdata)에 대응하여 트랜지스터(M2)를 통해 유기EL 소자(OLED)에 전류가 흘러 발광이 이루어진다.

이때, 유기 EL 소자에 흐르는 전류는 다음의 수학적 식 1과 같다.

수학식 1

$$I_{OLED} = \frac{\beta}{2} (V_{gs} - V_{th})^2 = \frac{\beta}{2} (V_{dd} - V_{data} - V_{th})^2$$

여기서, I_{OLED} 는 유기EL 소자에 흐르는 전류, V_{gs} 는 트랜지스터(M2)의 소스와 게이트 사이의 전압, V_{th} 는 트랜지스터(M2)의 문턱전압, V_{data} 는 데이터 전압, β 는 상수 값을 나타낸다.

수학식 1에 나타난 바와 같이, 도 1에 도시한 픽셀 회로에 의하면 인가되는 데이터 전압(V_{data})에 대응하는 전류가 유기EL 소자(OLED)에 공급되고, 공급된 전류에 대응하여 유기EL 소자가 발광하게 된다.

한편, 일반적으로 회로 구동전압(V_{dd})은 수평라인으로 구성되거나, 수직라인으로 구성되어 각 셀의 구동용 트랜지스터에 전원을 공급한다. 그런데, 회로 구동전압(V_{dd})이 도 2와 같이 수평라인으로 구성될 경우, 분기되어 나온 각 V_{dd} 라인에 걸린 각 셀의 구동용 트랜지스터 중 턴 온된 트랜지스터가 많으면 해당 V_{dd} 라인에 많은 전류가 흐르게 되고, 이에 따라 라인의 왼쪽과 오른쪽의 전압 차이가 커지게 된다.

이러한 V_{dd} 라인의 전압강하는 전류량에 비례하는데, 전류량은 해당 라인에 걸린 픽셀 중 턴 온된 픽셀의 개수에 따라 달라지기 때문에, 이에 따라 전압강하량도 달라진다. 따라서, 도 2에서 라인의 오른쪽 픽셀에 인가되는 구동전압(V_{dd})이 왼쪽 픽셀에 인가되는 구동전압(V_{dd})보다 낮아지고, 오른쪽 픽셀에 위치한 구동용 트랜지스터에 걸리는 전압(V_{gs})이 왼쪽 픽셀에 위치한 구동용 트랜지스터에 걸리는 전압(V_{gs})보다 낮아지며, 이에 따라 트랜지스터에 흐르는 전류량이 달라져서 휘도 차이가 발생한다.

한편, 전압(V_{gs})이 같더라도 제조공정의 불균일성에 의해 TFT의 문턱전압(V_{th})에 편차가 발생함으로 인해 유기EL 소자(OLED)에 공급되는 전류의 양이 달라져서 발광 휘도가 달라지는 문제점이 있다.

도 3은 이러한 문제점을 해결하기 위하여 고안된 것으로, 구동용 트랜지스터의 문턱전압(V_{th}) 변화에 의한 휘도 불균일성을 방지할 수 있는 픽셀 회로를 나타낸 것이고, 도 4는 도 3의 회로를 구동하기 위한 구동 타이밍 도를 나타낸 것이다.

그런데, 이러한 회로에서는 AZ가 로우(Low)인 동안에는 구동용 트랜지스터를 구동하는 데이터 전압이 구동전압(V_{dd})와 같아야 한다. 또한, 구동용 트랜지스터의 소스와 게이트 사이의 전압은 다음의 수학식 2와 같다.

수학식 2

$$V_{gs} = V_{th} + \frac{C_1}{C_1 + C_2} (V_{dd} + V_{data})$$

여기서, V_{th} 는 트랜지스터(M2)의 문턱전압, V_{data} 는 데이터 전압, V_{dd} 는 구동전압을 나타낸다.

수학식 2에 나타난 바와 같이, 데이터 전압이 캐패시터 C_1 , C_2 에 의해 분할되기 때문에, 데이터 전압의 스윙폭이 크거나 캐패시터 C_1 의 값이 커야 하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

그러므로, 본 발명은 이와 같은 문제점을 해결하기 위해 박막트랜지스터(TFT)의 문턱전압의 편차를 보상하여 균일한 휘도를 표현할 수 있는 유기EL 표시장치를 제공하는데 그 목적이 있다.

또한, 본 발명은 구동전압(V_{dd}) 라인에서 발생하는 각 픽셀간의 전압강하량 차이를 보상하여 균일한 휘도를 표현할 수 있는 유기EL 표시장치를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

이러한 기술적 과제를 달성하기 위한 본 발명의 특징에 따른 유기 전계발광 표시장치는, 화상 신호를 나타내는 데이터 신호를 전달하는 다수의 데이터선; 선택신호를 전달하는 다수의 주사선; 상기 다수의 데이터선과 상기 다수의 주사선에 의해 규정되는 다수의 픽셀에 각각 형성되는 다수의 픽셀회로; 및 상기 각 픽셀회로에 전기적으로 연결되는 전원 공급선을 포함하며,

상기 픽셀회로는,

인가되는 전류의 양에 대응하는 빛을 발광하는 유기 전계발광 소자; 제1 캐패시터; 상기 제1 캐패시터에 게이트 전극이 연결되고 상기 전원 공급선에 제1 주전극이 연결되는 제1 트랜지스터; (n-1)번째 주사선으로부터의 선택 신호에 응답하여 상기 제1 캐패시터에 상기 제1 트랜지스터의 문턱전압에 해당하는 전압이 충전되도록 상기 제1 트랜지스터를 다이오드 연결시키는 제1 스위칭부; n번째 주사선으로부터의 선택신호에 응답하여 상기 데이터선으로부터의 데이터 신호를 전달하는 제2 트랜지스터; 상기 전원 공급선과 상기 제2 트랜지스터 사이에 연결되어 상기 데이터 신호에 대응하는 전압을 충전하는 제2 캐패시터 및 제어신호에 응답하여 상기 제1 캐패시터에 전압이 충전되는 동안 상기 제1 트랜지스터의 제2 주전극을 상기 유기 전계발광 소자와 전기적으로 차단하는 제2 스위칭부를 포함하며,

상기 제1 트랜지스터는 상기 제1 및 제2 캐패시터에 충전된 전압의 합에 대응하는 전류를 공급한다.

여기서 상기 제1 스위칭부는,

상기 (n-1)번째 주사선으로부터의 선택신호에 응답하여 상기 전원 공급선으로부터의 전압을 상기 제1 캐패시터에 인가하는 제3 트랜지스터; 및 상기 (n-1)번째 주사선으로부터의 선택신호에 응답하여 상기 제1 트랜지스터를 다이오드 연결시키는 제4 트랜지스터를 포함한다.

이때, 상기 제1 내지 제4 트랜지스터는 동일 전도타입의 트랜지스터인 것을 특징으로 한다.

또한, 상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호이며,

상기 제2 스위칭부는 상기 제어신호에 응답하여 턴오프되며 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 제3 트랜지스터를 포함한다.

또한, 상기 제2 스위칭부는 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 제3 트랜지스터를 포함하며,

상기 제어신호는 별도의 주사선으로부터의 선택신호이고, 상기 (n-1)번째 및 n번째 주사선으로부터 선택신호가 인가된 이후에 상기 제3 트랜지스터를 턴온시키는 신호인 것을 특징한다.

또한, 상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호 및 상기 n번째 주사선으로부터의 선택신호를 포함하며,

상기 제2 스위칭부는, 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 직렬로 연결되며 게이트 전극에 각각 상기 (n-1)번째 주사선 및 n번째 주사선이 연결되는 제3 및 제4 트랜지스터를 포함하는 것을 특징으로 한다.

이때, 상기 전원 공급선과 주사선은 평행하다.

또한, 본 발명의 특징에 따른 유기 전계발광 표시장치의 픽셀회로는, 다수의 데이터선과 다수의 주사선에 의해 규정되는 다수의 픽셀에 각각 형성되는 다수의 픽셀회로서,

유기 전계발광 소자; 제1 주전극이 전원공급선에 연결되며 상기 유기 전계발광 소자의 발광에 필요한 전류를 공급하는 제1 트랜지스터; 상기 전원 공급선과 상기 제1 트랜지스터의 게이트 전극 사이에 직렬로 연결되는 제1, 제2 캐패시터; n번째 주사선에 게이트전극이 연결되고, 상기 데이터선과 상기 제1, 제2 캐패시터의 접점에 각각 제1 주전극 및 제2 주전극이 연결되는 제2 트랜지스터; (n-1)번째 주사선에 게이트 전극이 연결되고 상기 전원 공급선과 상기 제1 및 제2 캐패시터의 접점 사이에 연결되는 제3 트랜지스터; 및 (n-1)번째 주사선에 게이트 전극에 연결되고 상기 제2 캐패시터와 제1 트랜지스터의 제2 주전극 사이에 연결되는 제4 트랜지스터를 포함하며,

상기 제1 트랜지스터는 상기 제1 및 제2 캐패시터에 충전된 전압에 대응하는 전류를 공급한다.

이때, 상기 제1 내지 제4 트랜지스터는 동일 전도타입의 트랜지스터인 것을 특징으로 한다.

또한, 본 발명의 특징에 따른 유기 전계발광 표시장치의 픽셀회로는 제어신호가 제어단자에 인가되고, 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 스위칭부를 더 포함할 수 있다.

이때, 상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호이며,

상기 스위칭부는 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되며 상기 제어신호에 응답하여 턴오프되는 제5 트랜지스터를 포함한다.

또한, 상기 스위칭부는 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 제5 트랜지스터를 포함하며,

상기 제어신호는 상기 (n-1)번째 및 n번째 주사선으로부터 선택신호가 인가된 이후에 상기 제5 트랜지스터를 턴온시키는 별도의 주사선으로부터의 선택신호인 것을 특징으로 한다.

또한, 상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호 및 상기 n번째 주사선으로부터의 선택신호를 포함하며,

상기 스위칭부는, 게이트 전극에 각각 상기 (n-1)번째 주사선 및 n번째 주사선이 연결되며 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 직렬로 연결되는 제5 및 제6 트랜지스터를 포함한다.

또한, 상기 전원 공급선과 주사선이 평행한 것을 특징으로 한다.

또한, 본 발명의 특징에 따른 유기 전계발광 표시 장치의 구동 방법은, 다수의 데이터선, 상기 다수의 데이터선에 교차하는 다수의 주사선, 상기 다수의 데이터선과 다수의 주사선에 의해 규정되는 영역에 형성되며 각각 유기 전계발광 소자에 전류를 공급하는 트랜지스터를 가지는 행렬 형태의 다수의 픽셀을 포함하는 유기 전계발광 표시 장치의 구동 방법으로서, 화상 신호를 나타내는 데이터 전압을 상기 다수의 데이터선에 인가하는 제1 단계; 상기 픽셀의 행을 선택하기 위한 선택 신호를 상기 다수의 주사선에 순차적으로 인가하는 제2 단계; 상기 이전 선택 신호에 응답하여 상기 트랜지스터의 문턱전압 편차를 줄이기 위하여 상기 트랜지스터의 게이트 전압을 보상하는 제3 단계; 상기 선택 신호에 응답하여 상기 데이터선에 인가된 데이터 전압을 스위칭한 후, 상기 보상된 게이트 전압과 상기 인가된 데이터 전압의 합에 대응하는 전류를 상기 유기 전계발광 표시소자에 공급하는 제4 단계를 포함한다.

또한, 본 발명의 특징에 따른 유기 전계발광 표시 장치의 구동 방법은 제어신호에 응답하여 상기 픽셀간의 전류량 편차를 줄이기 위해 상기 데이터 전압이 인가되는 동안에 상기 유기 전계발광 표시소자에 전류가 공급되지 않도록 제어하는 제5 단계를 더 포함할 수 있다.

이때, 상기 제어신호는 이전 주사선의 선택신호이거나 별도의 주사선의 선택신호인 것을 특징으로 한다.

이하, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있는 가장 바람직한 실시예를 첨부된 도면을 참조로 하여 상세히 설명하면 다음과 같다.

도 5는 본 발명의 실시예에 따른 유기EL 표시장치의 개략적인 평면도이다.

도 5에 도시된 바와 같이, 본 발명의 실시예에 따른 유기EL 표시장치는 유기EL 표시장치 패널(10), 데이터 드라이버(30), 주사 드라이버(20)를 포함한다.

유기EL 표시장치 패널(10)은 화상신호를 나타내는 데이터 신호를 전달하는 다수의 데이터선(D1, D2, D3, ..., Dy), 선택 신호를 전달하기 위한 주사선(S1, S2, S3, ..., Sz), 다수의 데이터선과 다수의 주사선에 의해 둘러싸이는 다수의 픽셀에 각각 형성되는 픽셀회로(11)를 포함한다. 데이터 드라이버(30)는 다수의 데이터선에 화상신호를 나타내는 데이터 전압을 인가하고, 주사 드라이버(20)는 다수의 주사선에 선택신호를 순차적으로 인가한다.

도 6은 본 발명의 제1실시예에 따른 픽셀회로(11)를 나타내는 도면이다.

도 6에 도시한 바와 같이, 본 발명의 제1실시예에 따른 픽셀회로(11)는 유기EL 소자(OLED), 박막 트랜지스터(M1, M2, M3, M4, M5), 캐패시터(Cst, Cvth)를 포함한다.

유기EL 소자(OLED)는 인가되는 전류의 양에 대응하는 빛을 발광하며, 전류구동용 트랜지스터(M1)는 구동전압(Vdd)에 소스가 연결되고 박막 트랜지스터(M2)의 소스에 드레인이 연결되고, 트랜지스터(M2)를 통하여 게이트에 인가되는 데이터선으로부터 공급되는 데이터 전압에 대응하는 전류를 유기EL 소자(OLED)에 공급한다.

주사선 선택용 트랜지스터(M3)는 트랜지스터(M4)에 드레인이 연결되고 데이터선에 소스가 연결되며 주사선(nth Scan)에 게이트가 연결된다. 트랜지스터(M2, M4, M5)의 게이트는 이전 주사선((n-1)th Scan)에 연결된다. 또한, 도 6에 도시한 픽셀 회로에 따르면 전류공급용 트랜지스터(M1)와 주사선 선택용 트랜지스터(M3, M4, M5)는 PMOS형 박막 트랜지스터로 구성하였으며, 주사선 선택용 트랜지스터(M2)는 NMOS형 박막 트랜지스터로 구성하였다.

캐패시터(Cst, Cvth)는 구동전압(Vdd)과 트랜지스터(M1)의 게이트 사이에 직렬로 연결되고, 데이터선은 주사선 선택용 트랜지스터(M3)를 통하여 두 개의 캐패시터(Cst, Cvth) 사이에 연결된다.

다음에는 도 6에 도시한 본 발명의 제1실시예에 따른 픽셀회로의 동작을 도 7a 내지 도 7b 및 도 8a 내지 도 8b를 참조로 하여 설명한다.

도 7b와 같이 이전 주사선((n-1)th Scan)이 선택되어 (n-1)번째 주사선에는 로우(Low) 신호가 들어오고 n번째 주사선에는 하이(High) 신호가 들어오는 시간(T(n-1)) 동안에는, 도 7a와 같이 (n-1)번째 주사선에 게이트가 연결된 PMOS형 트랜지스터(M4, M5)가 턴 온되어 쇼트(Short) 상태가 되고, NMOS형 트랜지스터(M2)는 턴 오프되어 단락상태를 유지한다. 또한, n번째 주사선에 게이트가 연결된 PMOS형 트랜지스터(M3)도 턴 오프되어 단락상태를 유지한다. 따라서, 트랜지스터(M1)는 구동전압(Vdd)에 대해 다이오드 기능을 수행하고, 트랜지스터(M1)의 게이트 전압은 트랜지스터(M1)의 문턱전압(Vth)이 될 때까지 변하게 된다.

한편, 도 8b와 같이 n번째 주사선(nth Scan)이 선택되어 n번째 주사선에는 로우신호가 인가되고, (n-1)번째 주사선에는 하이신호가 인가되는 시간(Tn) 동안에는, 도 8a와 같이 (n-1)번째 주사선에 게이트가 연결된 PMOS트랜지스터(M4, M5)가 턴 오프되어 단락상태가 되고, NMOS형 트랜지스터(M2)는 턴 온되어 쇼트 상태를 유지한다. 또한, n번째 주사선에 게

이트가 연결된 PMOS형 트랜지스터(M3)도 턴 온되어 쇼트 상태를 유지한다. 따라서, 데이터 전압(Vdata)은 트랜지스터(M3)를 통해서 캐패시터(Cst)에 축적되고, 노드(D)의 전압이 Vdata가 된다. 또한, 캐패시터(Cvth)에는 이전 주사선이 선택된 시간(T(n-1))에 트랜지스터(M1)에 축적된 전압(Vth)이 걸려있다. 그러므로, 트랜지스터(M1)의 게이트 전압은 (Vdata + Vth[M1])이 된다.

즉, 트랜지스터(M1)의 게이트-소스 전압(Vgs)은 다음의 수학적 식 3과 같고, 수학적 식 1과 같은 전류가 트랜지스터(M1)를 통해 유기EL 소자(OLED)에 공급된다.

수학적 식 3

$$V_{gs} = V_{dd} - (V_{dd} + V_{data})$$

여기서, Vdd는 구동전압, Vdata는 데이터 전압, Vth는 트랜지스터(M1)의 문턱전압이다.

그러므로, 수학적 식 3에 나타난 바와 같이, 각 픽셀에 위치하는 트랜지스터(M1)의 문턱전압(Vth)이 서로 다르더라도, 이 문턱전압(Vth)의 편차가 데이터 전압(Vdata)에 의해 보상되므로 유기EL 소자(OLED)에 공급되는 전류는 일정하게 되어 픽셀의 위치에 따른 휘도 불균형 문제를 해결할 수 있다.

한편, 앞서 기술한 바와 같이, 일반적으로 데이터 전압(Vdata)을 기입할 때 구동 트랜지스터에 전류가 흐르고 있으면, 구동전압(Vdd) 공급선의 선저항에 의해 구동전압(Vdd)이 강아되는 현상이 나타난다. 이때, 전압강하량은 구동전압(Vdd) 공급선에 흐르는 전류량에 비례한다. 따라서, 같은 데이터 전압(Vdata)을 인가하더라도 구동 트랜지스터에 걸리는 전압(Vgs)이 달라지고, 이에 따라 전류도 달라져서 휘도의 불균일 현상이 발생한다.

도 9a는 도 2와 같이 구동전압(Vdd) 공급선과 주사선이 같은 방향으로 배선될 경우에 데이터 전압(Vdata)을 기입하는 동안 구동 트랜지스터에 전류가 흐르지 않도록 함으로써 전압(Vgs)의 변화를 방지하는 본 발명의 제2 실시예에 따른 픽셀 회로를 도시한 것이고, 도 9b는 도 9a의 주사 타이밍도이다.

도 9a에 도시된 바와 같이, 도 6의 회로에서 이전 주사선((n-1)th Scan)에 게이트가 연결되어 있던 NMOS형 트랜지스터(M2)를 PMOS형 트랜지스터(M2)로 바꾸고, 트랜지스터(M2)를 제어하기 위한 별도의 주사선(nth Scan2)을 두었다.

즉, 도 9b에 도시한 바와 같이, (n-1)번째 주사선과 n번째 주사선에 차례로 로우 신호가 인가되는 동안에 트랜지스터(M2)를 제어하는 주사선(nth Scan2)에는 하이 신호를 인가하여 트랜지스터(M2)가 단락상태를 유지하도록 함으로써 데이터 전압(Vdata)이 인가되는 동안에 트랜지스터(M1)에 전류가 흐르지 않도록 한 것이다.

따라서, n번째 구동전원(Vdd) 선에는 전류가 전혀 흐르지 않기 때문에 구동전원(vdd) 선에서의 전압강하가 발생하지 않으며, 데이터 전압(Vdata)을 인가한 후에 전압강하가 일어나더라도 각 픽셀의 트랜지스터 전압(Vgs)은 변하지 않으므로 구동전압(Vdd)의 전압강하에 의한 휘도 불균일 현상을 방지할 수 있다.

한편, 도 9a의 회로는 트랜지스터(M2)를 제어하기 위한 별도의 주사선을 추가해야 하므로, 이 별도의 주사선에 인가할 신호를 만드는 회로가 필요하다.

도 10a는 이러한 문제를 해결하기 위한 본 발명의 제3 실시예에 따른 픽셀 회로를 나타낸 것이고, 도 10b는 도 10a의 주사 타이밍도이다.

본 발명의 제3 실시예에 따른 픽셀 회로는, 도 10a에 도시된 바와 같이, 도 6의 회로에서 트랜지스터(M2)와 유기EL 소자(OLED) 사이에 NMOS형 트랜지스터(M6)를 추가하고, n번째 주사선에 트랜지스터(M6)의 게이트를 연결하였다.

즉, 도 10b에 도시한 바와 같이, (n-1)번째 주사선에 로우 신호가 인가되는 동안에는 트랜지스터(M2)가 단락상태를 유지하고, n번째 주사선에 로우 신호가 인가되는 동안에는 트랜지스터(M6)이 단락상태를 유지하도록 함으로써 데이터 전압(Vdata)이 인가되는 동안에 트랜지스터(M1)에 전류가 흐르지 않도록 한 것이다.

따라서, n번째 구동전원(Vdd) 선에는 전류가 전혀 흐르지 않기 때문에 구동전원(vdd) 선에서의 전압강하가 발생하지 않으며, 데이터 전압(Vdata)을 인가한 후에 전압강하가 일어나더라도 각 픽셀의 트랜지스터 전압(Vgs)은 변하지 않으므로 구동전압(Vdd)의 전압강하에 의한 휘도 불균일 현상을 방지할 수 있다. 또한, n번째 주사선에 트랜지스터(M6)의 게이트를 연결하여 트랜지스터(M6)를 제어하기 때문에 제어신호를 발생시키는 별도의 회로를 추가하지 않아도 된다.

이때, 트랜지스터(M6)는 구동전압(Vdd) 선과 캐소드 전원 사이의 어느 곳에 배치해도 무방하다.

상기 도면과 발명의 상세한 설명은 단지 본 발명의 예시적인 것으로서, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 유기 EL 소자를 구동하기 위한 박막트랜지스터(TFT)의 문턱전압의 편차를 효과적으로 보상하여 휘도 불균일성을 방지하는 효과가 있다.

또한, 본 발명에 따르면 구동전원선을 주사선과 같은 방향으로 배열했을 때 구동전원선의 전압강하에 의한 휘도 불균일성을 방지하는 효과가 있다.

(57) 청구의 범위

청구항 1.

화상 신호를 나타내는 데이터 신호를 전달하는 다수의 데이터선;

선택신호를 전달하는 다수의 주사선;

상기 다수의 데이터선과 상기 다수의 주사선에 의해 규정되는 다수의 픽셀에 각각 형성되는 다수의 픽셀회로; 및

상기 각 픽셀회로에 전기적으로 연결되는 전원 공급선

을 포함하며,

상기 픽셀회로는,

인가되는 전류의 양에 대응하는 빛을 발광하는 유기 전계발광 소자;

제1 캐패시터;

상기 제1 캐패시터에 게이트 전극이 연결되고 상기 전원 공급선에 제1 주전극이 연결되는 제1 트랜지스터;

(n-1)번째 주사선으로부터의 선택 신호에 응답하여 상기 제1 캐패시터에 상기 제1 트랜지스터의 문턱전압에 해당하는 전압이 충전되도록 상기 제1 트랜지스터를 다이오드 연결시키는 제1 스위칭부;

n번째 주사선으로부터의 선택신호에 응답하여 상기 데이터선으로부터의 데이터 신호를 전달하는 제2 트랜지스터;

상기 전원 공급선과 상기 제2 트랜지스터 사이에 연결되어 상기 데이터 신호에 대응하는 전압을 충전하는 제2 캐패시터 및

제어신호에 응답하여 상기 제1 캐패시터에 전압이 충전되는 동안 상기 제1 트랜지스터의 제2 주전극을 상기 유기 전계발광 소자와 전기적으로 차단하는 제2 스위칭부

를 포함하며,

상기 제1 트랜지스터는 상기 제1 및 제2 캐패시터에 충전된 전압의 합에 대응하는 전류를 공급하는 유기 전계발광 표시장치.

청구항 2.

제1항에 있어서,

상기 제1 스위칭부는,

상기 (n-1)번째 주사선으로부터의 선택신호에 응답하여 상기 전원 공급선으로부터의 전압을 상기 제1 캐패시터에 인가하는 제3 트랜지스터; 및

상기 (n-1)번째 주사선으로부터의 선택신호에 응답하여 상기 제1 트랜지스터를 다이오드 연결시키는 제4 트랜지스터

를 포함하는 유기 전계발광 표시장치.

청구항 3.

제2항에 있어서,

상기 제1 내지 제4 트랜지스터는 동일 전도타입의 트랜지스터인 것을 특징으로 하는 유기 전계발광 표시장치.

청구항 4.

제1항에 있어서,

상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호이며,

상기 제2 스위칭부는 상기 제어신호에 응답하여 턴오프되며 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 제3 트랜지스터를 포함하는 유기 전계발광 표시장치.

청구항 5.

제1항에 있어서,

상기 제2 스위칭부는 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 제3 트랜지스터를 포함하며,

상기 제어신호는 별도의 주사선으로부터의 선택신호이고, 상기 (n-1)번째 및 n번째 주사선으로부터 선택신호가 인가된 이후에 상기 제3 트랜지스터를 턴온시키는 신호인 것을 특징으로 하는 유기 전계발광 표시장치.

청구항 6.

제1항에 있어서,

상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호 및 상기 n번째 주사선으로부터의 선택신호를 포함하며,

상기 제2 스위칭부는,

상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 직렬로 연결되며 게이트 전극에 각각 상기 (n-1)번째 주사선 및 n번째 주사선이 연결되는 제3 및 제4 트랜지스터를 포함하는 유기 전계발광 표시장치.

청구항 7.

제1항에 있어서,

상기 전원 공급선과 주사선이 평행한 것을 특징으로 하는 유기 전계발광 표시장치.

청구항 8.

다수의 데이터선과 다수의 주사선에 의해 규정되는 다수의 픽셀에 각각 형성되는 다수의 픽셀회로에 있어서,

상기 픽셀회로는,

유기 전계발광 소자;

제1 주전극이 전원공급선에 연결되며 상기 유기 전계발광 소자의 발광에 필요한 전류를 공급하는 제1 트랜지스터;

상기 전원 공급선과 상기 제1 트랜지스터의 게이트 전극 사이에 직렬로 연결되는 제1, 제2 캐패시터;

n번째 주사선에 게이트전극이 연결되고, 상기 데이터선과 상기 제1, 제2 캐패시터의 접점에 각각 제1 주전극 및 제2 주전극이 연결되는 제2 트랜지스터;

(n-1)번째 주사선에 게이트 전극이 연결되고 상기 전원 공급선과 상기 제1 및 제2 캐패시터의 접점 사이에 연결되는 제3 트랜지스터; 및

(n-1)번째 주사선에 게이트 전극에 연결되고 상기 제2 캐패시터와 제1 트랜지스터의 제2 주전극 사이에 연결되는 제4 트랜지스터를 포함하며,

상기 제1 트랜지스터는 상기 제1 및 제2 캐패시터에 충전된 전압에 대응하는 전류를 공급하는 유기 전계발광 표시장치의 픽셀 회로.

청구항 9.

제8항에 있어서,

상기 제1 내지 제4 트랜지스터는 동일 전도타입의 트랜지스터인 것을 특징으로 하는 유기 전계발광 표시장치의 픽셀 회로.

청구항 10.

제8항에 있어서,

제어신호가 제어단자에 인가되고, 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 스위칭부를 더 포함하는 유기 전계발광 표시장치의 픽셀 회로.

청구항 11.

제10항에 있어서,

상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호이며,

상기 스위칭부는 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되며 상기 제어신호에 응답하여 턴오프되는 제5 트랜지스터를 포함하는 유기 전계발광 표시장치의 픽셀 회로.

청구항 12.

제10항에 있어서,

상기 스위칭부는 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 연결되는 제5 트랜지스터를 포함하며,

상기 제어신호는 상기 (n-1)번째 및 n번째 주사선으로부터 선택신호가 인가된 이후에 상기 제5 트랜지스터를 턴온시키는 별도의 주사선으로부터의 선택신호인 것을 특징으로 하는 유기 전계발광 표시장치의 픽셀 회로.

청구항 13.

제10항에 있어서,

상기 제어신호는 상기 (n-1)번째 주사선으로부터의 선택신호 및 상기 n번째 주사선으로부터의 선택신호를 포함하며,

상기 스위칭부는,

게이트 전극에 각각 상기 (n-1)번째 주사선 및 n번째 주사선이 연결되며 상기 제1 트랜지스터와 상기 유기 전계발광 소자 사이에 직렬로 연결되는 제5 및 제6 트랜지스터를 포함하는 유기 전계발광 표시장치의 픽셀 회로.

청구항 14.

제9항에 있어서,

상기 전원 공급선과 주사선이 평행한 것을 특징으로 하는 유기 전계발광 표시장치의 픽셀 회로.

청구항 15.

다수의 데이터선, 상기 다수의 데이터선에 교차하는 다수의 주사선, 상기 다수의 데이터선과 다수의 주사선에 의해 규정되는 영역에 형성되며 각각 유기 전계발광 소자에 전류를 공급하는 트랜지스터를 가지는 행렬 형태의 다수의 픽셀을 포함하는 유기 전계발광 표시 장치의 구동 방법에 있어서,

화상 신호를 나타내는 데이터 전압을 상기 다수의 데이터선에 인가하는 제1 단계;

상기 픽셀의 행을 선택하기 위한 선택 신호를 상기 다수의 주사선에 순차적으로 인가하는 제2 단계;

상기 이전 선택 신호에 응답하여 상기 트랜지스터의 문턱전압 편차를 줄이기 위하여 상기 트랜지스터의 게이트 전압을 보상하는 제3 단계;

상기 선택 신호에 응답하여 상기 데이터선에 인가된 데이터 전압을 스위칭한 후, 상기 보상된 게이트 전압과 상기 인가된 데이터 전압의 합에 대응하는 전류를 상기 유기 전계발광 표시소자에 공급하는 제4 단계

를 포함하는 유기 전계발광 표시장치의 구동방법.

청구항 16.

제15항에 있어서,

제어신호에 응답하여 상기 픽셀간의 전류량 편차를 줄이기 위해 상기 데이터 전압이 인가되는 동안에 상기 유기 전계발광 표시소자에 전류가 공급되지 않도록 제어하는 제5 단계

를 더 포함하는 유기 전계발광 표시장치의 구동방법.

청구항 17.

제16항에 있어서,

상기 제어신호는 이전 주사선의 선택신호인 것을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

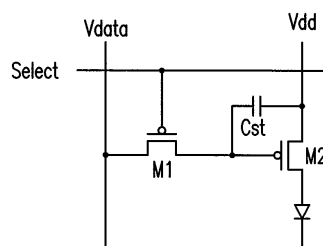
청구항 18.

제16항에 있어서,

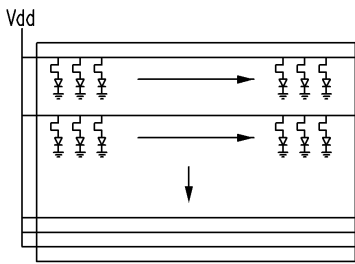
상기 제어신호는 별도의 주사선의 선택신호인 것을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

도면

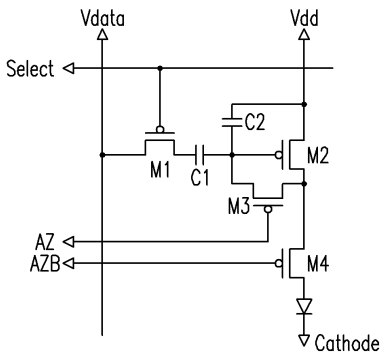
도면1



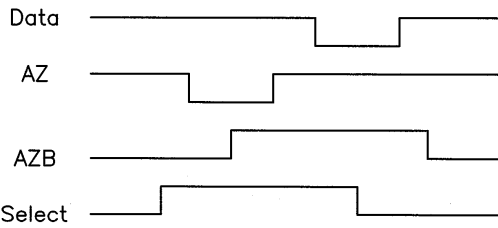
도면2



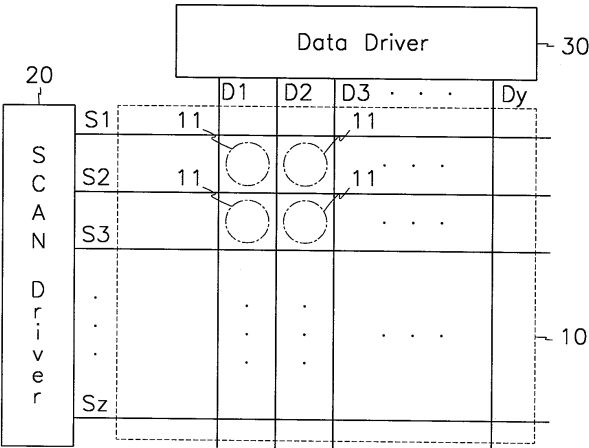
도면3



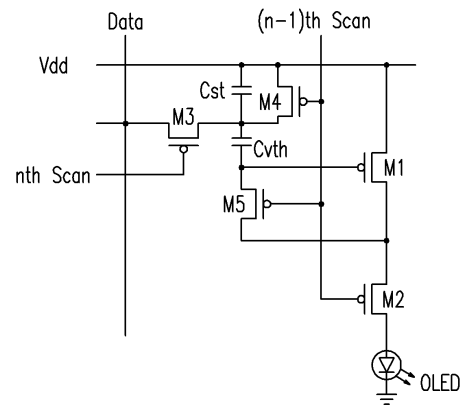
도면4



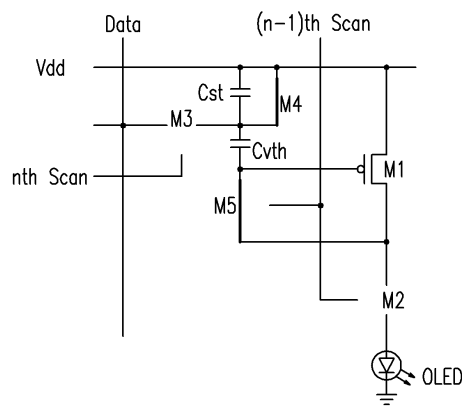
도면5



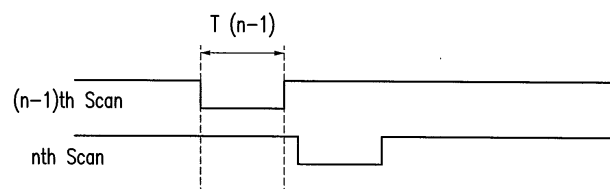
도면6



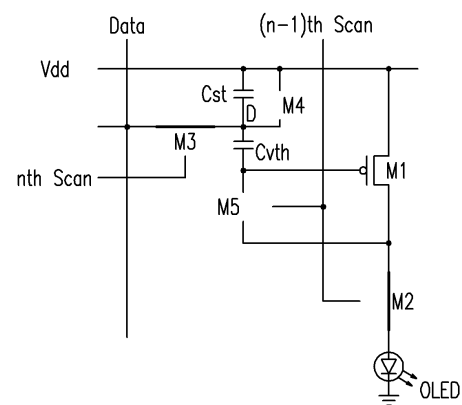
도면7a



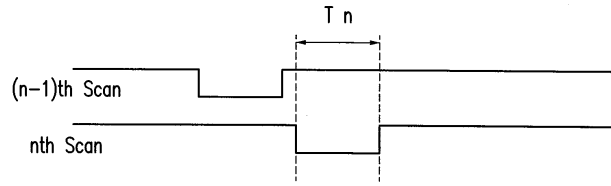
도면7b



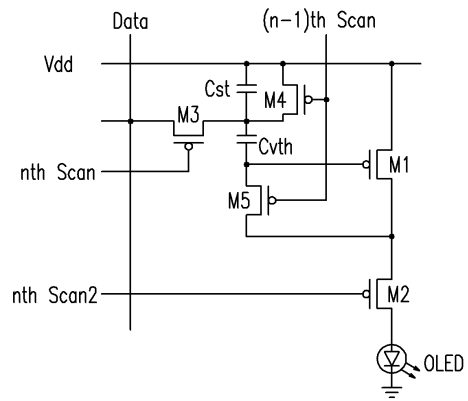
도면 8a



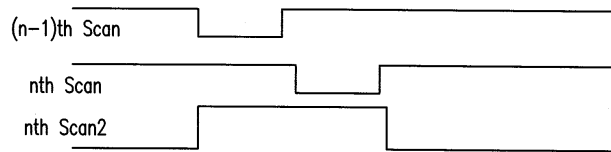
도면8b



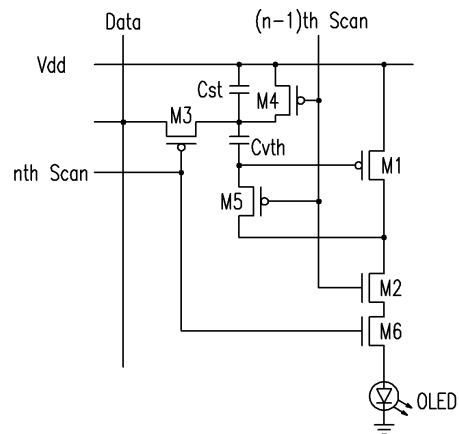
도면9a



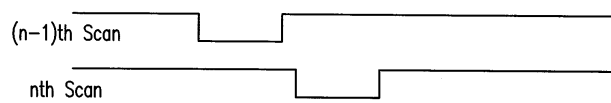
도면9b



도면10a



도면10b



专利名称(译)	有机电致发光显示装置，其驱动方法和像素电路		
公开(公告)号	KR100490622B1	公开(公告)日	2005-05-17
申请号	KR1020030003975	申请日	2003-01-21
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	OH CHOONYUL		
发明人	OH,CHOONYUL		
IPC分类号	H05B33/00 H01L51/50 G09G3/30 G09G3/32 G09F9/30 H05B33/14 G09G3/20 H01L27/32		
CPC分类号	G09G2300/0852 G09G2300/0861 G09G2320/043 G09G2310/0262 G09G3/3233 G09G2300/0819		
代理人(译)	您是我的专利和法律公司		
其他公开文献	KR1020040067029A		
外部链接	Espacenet		

摘要(译)

本发明涉及有机电致发光显示装置，其驱动和像素电路。本发明的像素电路配备有第二电容器充电有机电致发光器件：第二晶体管响应于来自第一晶体管的选择信号从数据线传送数据信号：第一开关部分：二极管连接的第n扫描线第一晶体管使得第一电容器被充电，其电压对应于第一晶体管的阈值电压，以响应来自(n-1)个扫描线的选择信号，第一主电极连接到电源线的栅极电极连接到第一个电容器：第一个电容器：对应于数据信号的电压，它连接在电源线和第二晶体管之间，辐射对应于所施加电流量的光和第二开关部分，当第一电容器充电时，电压电阻断第二主电极第一晶体管响应于控制信号与有机电致发光器件。因此，根据本发明，有效补偿用于驱动有机电致发光器件的薄膜晶体管(TFT)的阈值电压的不规则性的显示器显示出可以实现均匀的亮度。电压编程，有机电致发光器件和亮度一致性。

