

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3870755号
(P3870755)**

(45) 発行日 平成19年1月24日(2007. 1. 24)

(24) 登録日 平成18年10月27日(2006. 10. 27)

(51) Int. Cl.	F I	
G09G 3/30 (2006.01)	G09G 3/30	J
G09G 3/20 (2006.01)	G09G 3/20	6 2 1 F
G09F 9/30 (2006.01)	G09F 9/30	3 3 8
H01L 27/32 (2006.01)	G09F 9/30	3 6 5 Z
H01L 51/50 (2006.01)	G09G 3/20	6 1 1 J
請求項の数 2 (全 16 頁) 最終頁に続く		

(21) 出願番号	特願2001-337646 (P2001-337646)	(73) 特許権者	000005821
(22) 出願日	平成13年11月2日(2001. 11. 2)		松下電器産業株式会社
(65) 公開番号	特開2003-140612 (P2003-140612A)		大阪府門真市大字門真1006番地
(43) 公開日	平成15年5月16日(2003. 5. 16)	(74) 代理人	100097445
審査請求日	平成16年11月2日(2004. 11. 2)		弁理士 岩橋 文雄
		(74) 代理人	100109667
			弁理士 内藤 浩樹
		(74) 代理人	100109151
			弁理士 永野 大介
		(72) 発明者	柘植 仁志
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
		(72) 発明者	高原 博司
			大阪府門真市大字門真1006番地 松下
			電器産業株式会社内
最終頁に続く			

(54) 【発明の名称】 アクティブマトリクス型表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

アクティブマトリクス型表示装置にあって、
電源から供給される電流を制御する駆動用トランジスタと、
前記駆動用トランジスタのゲート電位を保持するための蓄積容量と、ソース信号線から
前記駆動用トランジスタに電流経路を形成する信号線接続ト
ランジスタと、
前記ソース信号線もしくは前記信号線接続トランジスタから前記蓄積容量に電荷を移動
させる経路を形成する蓄積容量接続トランジスタと、
前記駆動用トランジスタのゲート電極と前記蓄積容量接続トランジスタのゲート電極間 10
に容量と、
を画素毎に具備し、

前記容量が表示素子の電流密度対輝度特性もしくは電圧対輝度特性の違いに応じて容量
値を変化させたものであることを特徴とするアクティブマトリクス型表示装置。

【請求項 2】

アクティブマトリクス型表示装置にあって、
電源から供給される電流を制御する駆動用トランジスタと、
前記駆動用トランジスタのゲート電位を保持するための蓄積容量と、
ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジ
スタと、

前記信号線接続トランジスタのゲート電位を制御するゲート信号線と、
前記ソース信号線もしくは前記信号線接続トランジスタから前記蓄積容量に電荷を移動させる経路を形成する蓄積容量接続トランジスタと、
前記駆動用トランジスタのゲート電極と前記蓄積容量接続トランジスタのゲート電極間に容量と、
を画素毎に具備し、
前記容量はゲート信号線に印加する電圧出力からの距離に応じて容量値を変化させたものであることを特徴とするアクティブマトリクス型表示装置。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、有機電界発光素子など、電流量により階調表示を行う表示装置に関する。

【0002】

【従来の技術】

有機発光素子は、自発光素子であるため、液晶表示装置で必要とされるバックライトが不要であり、視野角が広いなどの利点から、次世代表示装置として期待されている。

【0003】

有機発光素子では素子の発光強度と素子に印加される電界が比例関係とならず、素子の発光強度と素子を流れる電流密度が比例関係にあるため、素子の膜厚のばらつき及び入力信号値のばらつきに対する発光強度のばらつきは電流制御により階調表示を行うほうが小さくすることができる。

20

【0004】

半導体層を有するスイッチング素子を用いたアクティブマトリクス型表示装置の例を図7に示す。各画素は79に示すように、複数のスイッチング素子73a~73dと蓄積容量74ならびに有機電界発光素子72からなる。

【0005】

スイッチング素子73は1フレームのうち行選択期間(期間A)にはゲートドライバ70からの出力により73a及び73bのスイッチング素子を導通させ、73dのスイッチング素子是非導通状態とする。非選択期間(期間B)には、逆に73dを導通状態とし、73a及び73bを非導通状態とする。

30

【0006】

この操作により期間Aにおいて、ソースドライバ71から出力される電流値に応じて、73cを流れる電流量が決められ、73cのソースドレイン間電流とゲート電圧の関係からゲート電圧が決まり、ゲート電圧に応じた電荷が蓄積容量74に蓄積される。期間Bでは期間Aで蓄積された電荷量に応じて、73cのゲート電圧が設定されるため、期間Aで73cに流れた電流と同一の電流が期間Bにおいても73cを流れ、73dを通じて、有機発光素子72を発光させる。ソース信号線76に流す電流量に応じ、蓄積容量74の電荷量が変わり、有機発光素子72の発光強度が変化する。

【0007】

【発明が解決しようとする課題】

40

表示パターンとして、あるソース信号線に、点灯、非点灯の順に電流を流す場合と、非点灯、点灯の順に電流を流した場合で、非点灯時画素の輝度が異なることがわかった。点灯、非点灯の順の場合、非点灯画素は点灯時の輝度を1、非点灯時の輝度を0とすると、0.5程度点灯した。また、1度点灯信号を流した後、残りの同一フレーム期間内で非点灯信号を流しつづけた場合、非点灯画素の輝度は0.5から徐々に減少し、フレーム周波数が60Hz、表示行数が220行の場合、6から7行目より輝度は0となることがわかった。

【0008】

一方、非点灯の後に点灯信号を流した場合は、点灯輝度ははじめ0.8であったが、3行目より輝度1で表示できた。

50

【 0 0 0 9 】

ソース信号線に必要な電流密度は黒表示時で $0.01 \text{ mA} / \text{平方センチ}$ 、白表示時で $5 \text{ mA} / \text{平方センチ}$ である。各画素へ供給される電流は、携帯電話、PDA やテレビとして用いる表示装置では黒表示時に 1.5 nA から 29 nA 、白表示時には 750 nA から $14.5 \text{ } \mu\text{A}$ である。

【 0 0 1 0 】

ソース信号線と同じ電流が流れるように駆動トランジスタ 73c のゲート電圧を変化させる必要があるが、ゲート電圧変化に必要な電荷はトランジスタ 73c を通して電源線 75 から供給される。

【 0 0 1 1 】

このときの 1 画素分の等価回路を図 8 (a) に示す。またトランジスタ 81 のドレイン電流 I_d とゲート電圧 V_g の関係を図 8 (b) に示す。

10

【 0 0 1 2 】

ゲート電圧が小さいと駆動トランジスタ 81 の見かけの抵抗値が大きくなる。そのためゲート電圧が小さいつまり、電流値が低い黒階調ほど、抵抗値が大きくなる。この駆動トランジスタの抵抗値とソース信号線 84 に寄生する浮遊容量 83 との時定数により波形のなまりが生じ、所定電流にまで変化するのに時間がかかる。これにより、選択期間 (水平走査期間) を長くしなければならないという問題がある。

【 0 0 1 3 】

【課題を解決するための手段】

上記課題を解決するために本発明のアクティブマトリクス型表示装置は、第一の期間 (書き込み期間) において電流 I_1 を設定し、第二の期間 (表示期間) において電流 I_1 に一意的に対応する電流 I_2 を表示素子に流すように画素回路が構成されたアクティブマトリクス型表示装置において、各電流が $I_1 > I_2$ なる関係を満たすことを特徴とするものである。

20

【 0 0 1 4 】

またこれを実現する手段として、ゲート信号線と電流制御を行うトランジスタのゲート電極間に容量を接続し、同一 E_L 電流を得るのに必要なソース電流を増加させ、トランジスタの見かけの抵抗値を小さくし波形のなまりを小さくしたことを特徴とする。

30

【 0 0 1 5 】

【発明の実施の形態】

以下本発明の実施例について、図面を参照しながら説明を行う。

【 0 0 1 6 】

(発明の実施の形態 1)

図 1 は本発明の第 1 の実施の形態における表示装置の 1 画素分の回路を示したものである。従来の構成の 1 画素分の回路と比較して、容量 C_{t18} を設けたことが特徴である。また図 2 に主要な波形のタイミングチャートを示す。

【 0 0 1 7 】

ゲート信号線 1 (12) にトランジスタ 17b、17c を導通状態とする信号を流し、 E_L 素子 16 に所定の電流 (I_1 とする) を流すために、ソース信号線 11 に I_1 の電流を流す。このときのトランジスタ 17a のゲート電位を V_1 とする。 (トランジスタ 17a の電流 - 電圧特性において電流が I_1 の時に電圧は V_1 であるとする) これが図 2 における第 1 の期間すなわち選択期間 (水平走査期間) である。なお、トランジスタ 17d はこの期間非導通である。

40

【 0 0 1 8 】

次にゲート信号線 1 (12) にトランジスタ 17b、17c を非導通状態とする信号を、ゲート信号線 2 (13) にトランジスタ 17d を導通にする信号を流す。図 2 における第 2 の期間である。この時容量 C_{t18} (18) があるためゲート信号線 1 の電位変化に応じてトランジスタ 17a のゲート電圧値は V_1 から変化する。

50

【 0 0 1 9 】

この時の変化量 V_p はトランジスタ 17 b のゲートソース間容量を C_{gs} とすると、 $V_p = V_g \times (C_{gs} + C_t) / (C_{gs} + C_t + C_s)$ で表される。ここで C_s は蓄積容量 14 の容量値、 V_g はゲート信号線 1 の電位変化量を示す。図 2 に示すように、第 1 の期間と第 2 の期間の切り替わり時点においてゲート信号線電圧は大きくなることから、駆動トランジスタ 17 a のゲート電位は上昇する。上昇値は 3 つの容量の値により変化し、 C_{gs} はトランジスタのサイズ、構成により決められるため、実際は C_t と C_s により変化量を制御する。

【 0 0 2 0 】

駆動トランジスタ 17 a のゲート電位の上昇はドレイン電流の低下を引き起こす。変化量 V_p に相当する分だけドレイン電流が低下する。従ってゲート信号線 2 を導通状態として E L 素子 16 に流れる電流は所定の電流値 I_1 に比べ小さい電流が流れることとなる。

【 0 0 2 1 】

このことは逆に、第 2 の期間において E L 素子に I_1 の電流を流すためには第 1 の期間においてトランジスタ 17 a に I_1 より大きな電流を流すことになることを示し、 C_s が小さいかもしくは C_t が大きくなれば流す電流をより大きくすることができる。 C_s を小さくすると電荷の保持能力が小さくなるため、第 2 の期間での 17 a のゲート電位が変化しやすくなるので、現実には小さくできない。そこで C_t を大きくすることで、実現することが望ましい。

【 0 0 2 2 】

このようにソース信号線に流す電流を大きくすれば、図 8 (b) に示す電流 電圧特性を持つトランジスタの見かけの抵抗値を小さくすることが可能となる。これにより抵抗と浮遊容量との積による時定数が小さくなることから、第 1 の期間において所定電流値へ変化する時間を短くすることができるのである。

【 0 0 2 3 】

ゲート信号線の振幅が 1.4 V の場合について、 C_t の値を変化させた時のソース信号線 1 に流す電流と E L 素子 16 に流れる電流との関係を図 3 に示す。

【 0 0 2 4 】

容量比 $(C_{gs} + C_t) / (C_{gs} + C_t + C_s)$ が 0.03 のとき、ソース信号線に流すべき電流値は E L 素子に流れる電流値の 5 倍程度となる。更に C_t を大きくすると E L 素子に流れる電流値に対し、ソース信号線に流す電流値の割合が増加する。容量比が 0.11 となると 200 倍となる。更に 0.15 まで大きくすると 500 倍となる。

【 0 0 2 5 】

ソース信号線に流れる電流が大きくなるほど駆動トランジスタの抵抗値は下がるため、所定電流に変化するのに要する時間は下がるので、 C_t の値は大きいほどよい。

【 0 0 2 6 】

但し、 C_t が大きくなり容量比が 0.15 となると、黒階調時に E L に流れる電流が 3 nA とした場合、図 3 よりソース信号線に流す電流は 1.5 μ A となり、書き込みに必要な電流値は大きい。E L 電源線の電圧を 1.5 V とした場合、携帯電話などを想定したソース信号線数 528 本の場合、書き込みに必要な電力は最も電流の小さい黒表示時でも 11.9 mW となる。一方でフレーム周波数 60 Hz で 1 水平走査期間内に所定電流値までに変化させるのに必要な電流値は 0.3 μ A 程度あればよいことから、 C_t の最大値は容量比が 0.11 となる程度が消費電力を低減させる観点から望ましい。

【 0 0 2 7 】

一方 C_t の下限値は容量比が 0.03 であることが望ましい。少なくとも 5 倍程度は電流値を上げることで、フレーム周波数を 30 Hz 程度まで低下させれば 1 水平走査期間内に所定電流値に変化させることができる。

【 0 0 2 8 】

また、フレーム周波数が 60 Hz の場合でも、図 5 のようにソース信号線 51 に切り替え手段 58 及び電圧源 59 及び電流源 50 を設け、電圧源 59 をソース信号線 51 に黒信号

10

20

30

40

50

電流を流した時の電圧値に設定し、各水平走査期間の始め 2 μ 秒以上 5 μ 秒以下の期間切り替え手段 5 8 を電圧源 5 9 を選択するように、残りの期間で電流源 5 0 を選択するようにする。

【0029】

この様にすれば、黒階調へは遅くとも 1 水平走査期間中に変化できる。また、ソース信号線の変化は黒階調を表す電圧値から所定電流値に対応する電圧値に変化することから、所定の階調を示す電流値に変化しなかった場合、所定輝度に比べ低い輝度で表示される。これは電流の少ない低階調側で顕著であり、一方で高階調側では元々の電流値が大きいため十分に電流値が変化できるため所定輝度を出力できる。

【0030】

これを図に表すと図 6 の 6 1 で示すような階調と観測される輝度の関係となる。元来高階調部に比べ低階調部の 1 階調間の輝度変化が小さい方が階調特性がよくみえるため、電圧源 5 9 を設けたこの方法では、必ずしも所定電流まで電流値を変化させなくても画質に影響がないことがわかる。このことを考慮すれば、容量比が 0.03 であっても 60 Hz 駆動可能である。

【0031】

更に所定電流値に短時間で変化させる方法として、ソース信号線に所定電流値の X 倍（ここで X は 2 以上の自然数）の電流を流し、ゲート信号線 2（53）により第 2 の期間におけるトランジスタ 57d の導通期間を $1/X$ とする方法がある。輝度は X 倍であるが、発光期間が $1/X$ であるため所定輝度を表示することができる。図 9 において期間 91 の長さを変化させることである。なおこの例では図 5 の回路構成において説明を行ったが、各階調とも 1 水平走査期間内に十分に所定電流値に変化できるのであれば、電圧源 5 9 及び切り替え手段 5 8 はなくてもよい。

【0032】

Ct の値を変化させる他に、ゲート信号線 1 の電圧の変化量を変えてもよい。図 3 においてはゲート信号線 1 の電圧の変化量が 14 V であったが、これを例えば 16 V とした場合、EL に流れる電流は同一ソース信号線電流に対し 14 V の時に比べ 0.5 から 0.8 倍になる。従って、14 V の時と同一の輝度を得るためにはソース信号線を 1.3 から 2 倍流すことになり、その分駆動トランジスタの見かけの抵抗値が下がるため、信号線の波形なまりが小さくなり、短い水平走査期間で所定電流値を流すことができるようになる。

【0033】

またゲート信号線 1 の電圧の変化量を変えることで EL 素子に流れる電流量が変化することから、ゲート信号線 1 の電圧の振幅を変化させることで表示部の輝度を変化させることもできる。輝度を高めたい時にはゲート信号線 1 の電圧の振幅を小さくし、輝度を低くしたい時にはゲート信号線 1 の電圧の振幅を大きくすれば実現できる。

【0034】

さらにゲート信号線 1 の電圧変化に要する時間を変化させ、Vg を変化させて輝度調節する方法もある。ゲート信号線の波形なまりが小さい時は周波数成分が高いため、Ct を介して駆動トランジスタ 17a のゲート電位変化が大きくなる。これにより輝度は低下する。一方で波形なまりが大きくなると Vg が見かけ上小さくなるため電位変化が小さいため輝度の変化量が小さく、波形なまりが小さい時に比べ、輝度が高くなる。

【0035】

各ゲート信号線は一般的にゲートドライバの出力にバッファを用いていることが多い。例えば図 21 に示すような構成である。210 はシフトレジスタであり、あるパルスを順に伝達していくブロックである。シフトレジスタ 210 の出力をバッファ 211 を通して各ゲート信号線に出力する。その時出力波形の一例を 212 から 214 に示す。バッファ 211 のスルーレートを変化させることもしくはゲート信号線に容量もしくは抵抗を入れることで波形のなまり方が変化する。

【0036】

ゲート信号線には配線抵抗及び浮遊容量が存在するため図 13（a）に示すようにゲート

10

20

30

40

50

ドライバ付近でのゲート信号線波形とゲートドライバから最も離れた画素におけるゲート信号線波形が異なる。近い画素では134に示すように波形の立ち上がり及び立ち下がり
は瞬時で行われるが、遠い画素になると137及び138に示した抵抗と容量の時定数に
応じて波形が135に示すように変化する。これにより、 V_g は小さくなる。図13(b)
のようにゲートドライバを配置した場合、画面左側に比べ右側では駆動トランジスタ
のゲート電位の変化 V_p は小さくなるため、EL素子に流れる電流が増加し、輝度が上
昇する。特に黒表示時において輝度の上昇が目立つようになり、コントラストも低下す
る。そこで、図13(b)の容量136の大きさをゲートドライバからの距離に応じて変化
させるようにする。ゲートドライバに近い136aに比べ、ゲートドライバから遠い13
6bの方が容量値を大きくすることで、 V_g が小さくなくても V_p の大きさを変化さ
せないようにできる。

10

【0037】

なお、図13においては画面の一方からゲート信号線を供給した場合で説明を行ったが、
画面の両方からゲート信号線を供給した場合でも同様に、供給源から遠い画素の容量を大
きくして、近づくにつれ小さくする構成とすれば同様な効果が得られる。

【0038】

マルチカラー表示装置として赤、緑、青色の3種のEL素子16を並べて表示させる場合
、各色のEL素子16の電流密度－輝度特性が異なるため黒階調時の電流密度の上限値が
異なる。例えば図14のような電流密度－輝度特性を持つ3色のEL素子を用いた場合、
赤色発光素子143に比べ緑色発光素子141の黒階調時電流が小さい。緑色の画素では
より電流密度を小さくする必要がある。そこで、本発明による容量を付加した画素構成(
図1)において容量18の大きさを発光色ごとに变化させて、ELに流れる電流値を変化
させるようにした。図14に示したEL素子を用いた場合、最も発光開始電流が小さい緑
色を発光する画素の容量が最も大きく、赤色を発光する画素の容量が最も小さくなるよ
うに形成すればよい。

20

【0039】

容量 C_t (18)の一端はゲート信号線1に接続されているが、必ずしもゲート信号線に
接続されている必要はなく、図15に示すように別の信号線を電圧制御線159として接
続してもよい。この電圧制御線159は図16のように同一行の容量 C_t すべてに接続さ
れ、ゲートドライバにより制御されている。この時の各信号線波形を図18に示す。電圧
制御線はゲート信号線1が高レベルになると同時もしくは数 μ 秒程度遅れて高レベル
とする。再びローレベルになるのはゲート信号線1がローレベルとなった時もしくは電圧
制御線が高レベルになったあと、トランジスタ157dが導通状態から非導通状態に変
化した後である。

30

【0040】

これにより、電圧制御線159の電圧変化量 V_g と容量比 $C_t / (C_t + C_s)$ の積だ
けトランジスタ157aのゲート電位が変化する。この図では V_1 から V_p だけ変化する。
これにより電流は減少する。EL素子に所定の電流を流すにはソース信号線には所定
の電流値よりも大きい電流を流すことになる。よってこれまでの説明と同様に、EL素子
に流す電流が小さい領域でも容量 C_t 及び電圧変化量 V_g を大きくすることで、ソース
信号線に流す電流値を増大させ、トランジスタの抵抗値を下げ波形変化をはやくできるよ
うになる。

40

【0041】

またこの方法は、ゲート信号線に C_t の一端を接続することに比べ、 V_g の値を大きく
取ることができるため、 C_t の値が小さくても V_g を大きくすることでトランジスタの
電流値の変化量を大きくできる。ゲート信号線に接続した場合 V_g はトランジスタの耐
圧により最大値が決められおおよそ20V以下でないといけませんが、本発明の形態による電
圧制御線では20V以上電位差があってもよい。従って、電圧値を大きくして、容量 C_t
を小さくし、画素の開口率を上げられるという利点がある。

【0042】

50

容量 C_t を素子として設計し形成する他に、例えば、トランジスタ 17b のゲート電極とトランジスタ 17a ゲート電極を絶縁膜などを介して重ねて配置するもしくは近くに並べることで容量を形成したり、ゲート信号線 1 とトランジスタ 17a に接続される配線のクロス領域を用いて、クロス領域の大きさで容量の制御をおこなってもよい。

【0043】

コンデンサの代わりにトランジスタ 178 を図 17 のように形成して、トランジスタのソースゲート間容量を用いてもよい。またドレイン電極は未接続となっているが、節点 170 に接続してもよい。

【0044】

また以上の例においては p 型トランジスタを用いた回路構成で説明を行ってきたが、図 10 に示すように n 型トランジスタを用いても同様な効果が得られる。例えば図 11 にゲート信号線波形と電流制御を行うトランジスタ 107a のゲート電圧とドレイン電流の電圧変化を示す。

【0045】

第 1 の期間（水平走査期間に相当する）においてゲート信号線 1（102）にハイレベルの信号を印加し、107c 及び 107b のトランジスタを導通状態とする。この期間に所定電流値をソース信号線 101 に流すことで、この所定電流に対応した電圧にソース信号線 101 及び、トランジスタ 107a のゲート電圧が変化する。

【0046】

次に第 2 の期間でゲート信号線 1（102）をローレベルとし、ソース信号線 101 から電流が流れないようにする。この時トランジスタ 107b のゲート電極とソース電極間に寄生する浮遊容量 109 によりゲート信号線 1 の電位変化に応じて節点 100 の電位が変化する。この場合、図 11 に示すように電位が低くなる方向へ変化する。これにより n 型トランジスタ 107a のドレイン電流も低下し、その結果、EL 素子 106 に流れる電流も減少する。減少量は p 型トランジスタと同様の式で表され、容量 108 を増加させると、電流値の減少量も大きくなる。電流値の減少を補正するためソース信号線に流す電流値を大きくすることになるから、p 型トランジスタの場合と同様に n 型トランジスタでも電流値変化に要する時間を短くできる効果は同一である。

【0047】

また画素構成は以上のものに限らず、例えば図 4 のような構成を用いてもよい。48 が本発明によって付加された容量で、49 はトランジスタ 47b のゲートソース電極間に寄生する容量である。48 の容量の大きさによって、トランジスタ 47d、47b が導通時と非導通時の間での節点 40 の電位差が変化する。ゲート信号線 2（43）の電位変化が容量 48、49 を通して節点 40 に伝達されるためである。導通時から非導通時の間でゲート信号線 2（43）は電圧上昇するため節点 40 の電位も上昇する。これによりトランジスタ 47a 及び 47c のドレイン電流が低下する。これによりソース信号線電流に比べ EL 素子電流が小さくなることから、減少分を補正するためソース信号線電流を多く流すことができ、トランジスタ 47a 及び 47c の見かけの抵抗値を下げることができ、電流値の変化に要する時間を短くすることができる。

【0048】

n 型トランジスタで構成された回路（図 12）でも同様な効果が得られる。

【0049】

なお、本発明は、上記した具体的な回路構成に限定されるものではなく、第一の期間（書き込み期間）においてある電流 I_1 を設定し、第二の期間（表示期間）においてその電流 I_1 に一意的に対応した電流 I_2 を表示素子に流すように画素回路が構成されたアクティブマトリクス型表示装置において、 $I_1 > I_2$ となるように駆動することに特徴がある。 I_1 と I_2 の一意的な関係とは例えば図 3 に示すような特定の容量比におけるソース信号線電流と EL 電流の関係を指す。この関係は、A、B、n を正の定数として $I_1 = A + B \cdot I_2^n$ と近似できる。なお、この関係が成立することは、これまでに説明したように、とくに電流 I_2 が小さい場合に大きな効果を発揮する。

10

20

30

40

50

【 0 0 5 0 】

(発明の実施の形態 2)

図 1 9 は本発明の第 2 の実施の形態における表示装置の 1 画素分の回路を示したものである。薄膜トランジスタ 1 9 7 a のゲート電圧により E L 素子 1 9 6 に流れる電流値を変化させ、階調表示を行う。行選択期間にトランジスタ 1 9 7 b が導通状態となり、ソース信号線 1 9 1 に印加された電圧に応じて蓄積容量 1 9 4 に電荷が蓄積される。非選択期間ではトランジスタ 1 9 7 b は非導通状態となり、蓄積容量 1 9 4 に蓄えられた電荷に応じてトランジスタ 1 9 7 a のドレイン電流が決まり階調表示を行う。この操作を全ての行で行うことで表示を行っている。

【 0 0 5 1 】

この時のゲート信号線及び節点 1 9 9 ならびにトランジスタ 1 9 7 a のドレイン電流の波形を図 2 0 に示す。行選択期間において E L 素子に所定電流 I_1 を流すためにソース信号線 1 9 1 に V_1 の電圧を印加する。行選択期間が終わるとゲート信号 1 9 2 をハイレベルに変化させる。この時ゲート信号線 1 9 2 とトランジスタ 1 9 7 a のゲート電極は容量 C_t (1 9 8) により接続されているため、ゲート信号線 1 9 2 の変化に伴い節点 1 9 9 の電位も V_p だけ変化する。 $V_p = (C_t + C_{gs}) / (C_t + C_{gs} + C_s) \times V_g$ で表される。ここで C_{gs} はトランジスタ 1 9 7 b のソースゲート間容量である。 V_g が電圧の大きいほうに変化していることから、 V_p も電圧が大きくなるほうに変化する。これによりトランジスタ 1 9 7 a のソースゲート間の電位差が小さくなることから 1 9 7 a のドレイン電流も小さくなる。

【 0 0 5 2 】

従って所定の輝度を得るためにはソース信号線 1 9 1 に印加する電圧を小さくすることになる。ソース信号線電圧が小さくなることで低電力化することができる。

【 0 0 5 3 】

なおこのことはトランジスタ 1 9 7 a 及び 1 9 7 b を n 型トランジスタとしても効果がある。図 2 2 に n 型トランジスタを用いた場合の回路構成を示す。

【 0 0 5 4 】

行選択期間にソース信号線 2 2 1 より所定電圧が印加され、蓄積容量 2 2 4 に電荷が蓄えられる。行選択期間が終了するとゲート信号線 2 2 2 はハイレベルからローレベルへ電圧が下がる方向へ変化する。これにより節点 2 2 9 の電位も容量 2 2 8 の存在により低下する。トランジスタ 2 2 7 a はゲート電圧が低下することからドレイン電流が低下する。以上のように図 1 9 及び図 2 0 で説明した p 型トランジスタと同様にドレイン電流が変化し E L 素子 2 2 6 に流れる電流が変化する。このことから p 型、n 型トランジスタによらず同様な効果が得られることがわかる。

【 0 0 5 5 】

本発明においてトランジスタは薄膜トランジスタを例にして説明を行ったが薄膜トランジスタに限らず、バリスタ、サイリスタ、リングダイオード、薄膜ダイオードなどを用いても同様な効果が得られる。

【 0 0 5 6 】

また表示素子として、E L 素子で説明を行ったが、有機発光素子や無機エレクトロルミネッセンス素子、発光ダイオードなどを用いてよい。

【 0 0 5 7 】

【 発明の効果 】

以上のように本発明は、ゲート信号線とゲート電極の電圧により電流制御を行うトランジスタのゲート電極を容量で接続することで、行選択期間から非選択期間へ変化する際のゲート電圧変化を利用して、ソース信号線に流れる電流に対し、E L 素子に流れる電流が小さくなるようする。E L 素子に流れる電流量を補正するためソース信号線電流を増加させ、電流制御を行うトランジスタの見かけの抵抗値を低くしたことで、ソース信号線に寄生する浮遊容量との積による波形なまりを小さくし、短い水平走査期間で所定電流に対応する電荷を蓄積容量に蓄えられるようにした。これにより本発明の表示装置で入力信号に応

10

20

30

40

50

じた輝度で動画表示や、テレビ放送を表示することができるようになった。

【図面の簡単な説明】

【図 1】本発明の実施の形態による画素の構成を示した図

【図 2】図 1 の画素構成における各信号線の量の変化を示した図

【図 3】異なる容量比に対するソース信号線電流と E L 電流の関係を示した図

【図 4】本発明の実施の形態における第 2 の画素構成を示した図

【図 5】本発明の実施の形態における画素構成及びソース信号線電源を示した図

【図 6】本発明の実施の形態における階調と輝度の関係を示した図

【図 7】本発明の表示装置の構成を示した図

【図 8】所定ソース信号線電流に対応した電荷を蓄積容量に蓄える時の 1 画素の等価回路
を示した図 10

【図 9】図 5 の構成において、短い水平走査期間でも所定輝度を得ることができるように
するための各信号線の波形を示した図

【図 10】本発明の実施の形態における第 3 の画素構成を示した図

【図 11】図 10 における各信号線電圧及び電流の変化を示した図

【図 12】本発明の実施の形態における第 4 の画素構成を示した図

【図 13】本発明の実施の形態におけるゲート信号線波形及び表示部全体の構成を示した
図

【図 14】表示素子の電流密度と輝度の関係の一例を示した図

【図 15】電圧制御線を設けた場合の 1 画素分の回路を示した図 20

【図 16】電圧制御線を設けた場合の表示装置とソースドライバ及びゲートドライバの構
成を示した図

【図 17】トランジスタを用いて容量を形成した場合の 1 画素分の回路を示した図

【図 18】図 15 の回路構成における各信号線波形を示した図

【図 19】本発明の第 2 の実施の形態における 1 画素分の回路を示した図

【図 20】図 19 の回路構成における各信号線の変化を示した図

【図 21】ゲート信号線生成部の例を示した図

【図 22】本発明の第 2 の実施の形態における 1 画素分の回路を n チャンネルトランジス
タで形成した図

【符号の説明】 30

1 1 ソース信号線

1 2 ゲート信号線 1

1 3 ゲート信号線 2

1 4 蓄積容量

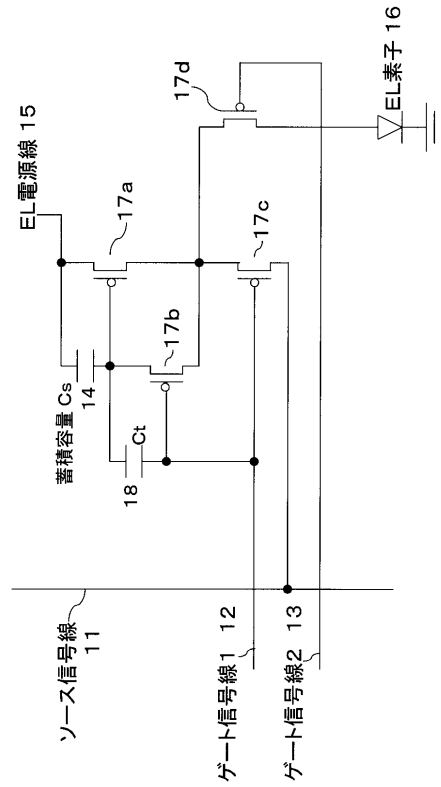
1 5 E L 電源線

1 6 E L 素子

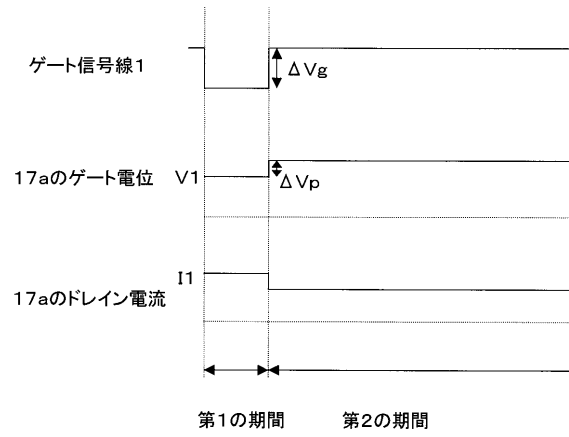
1 7 薄膜トランジスタ

1 8 容量

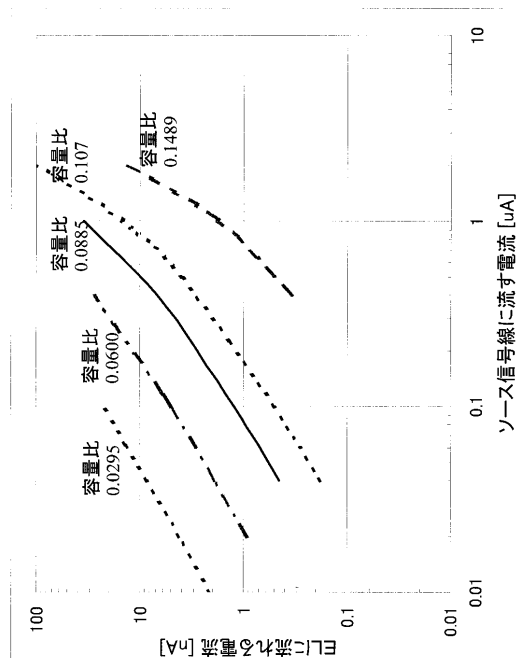
【図1】



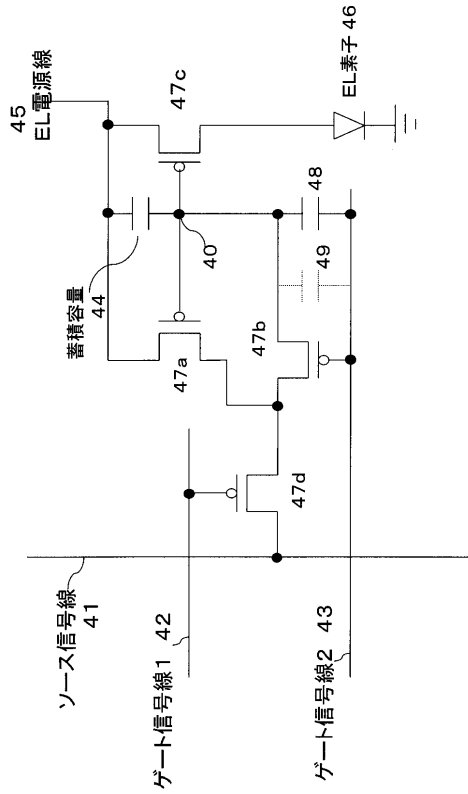
【図2】



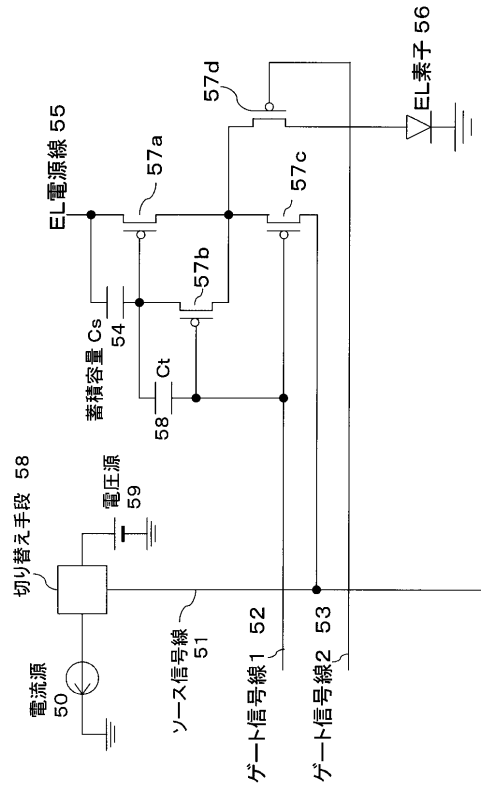
【図3】



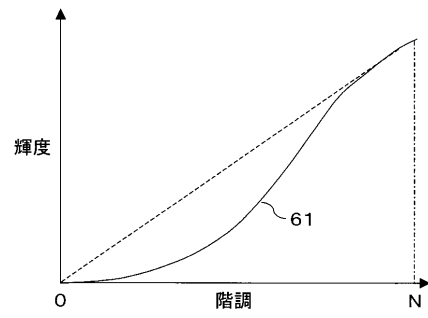
【図4】



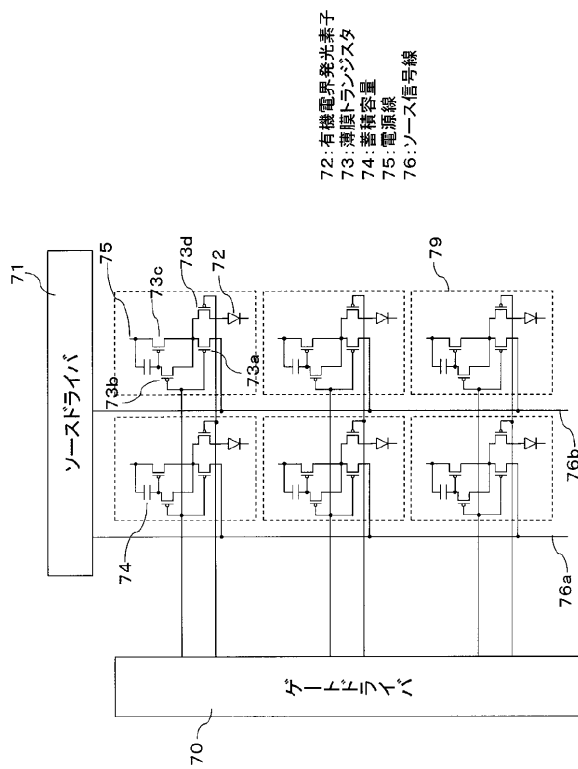
【 図 5 】



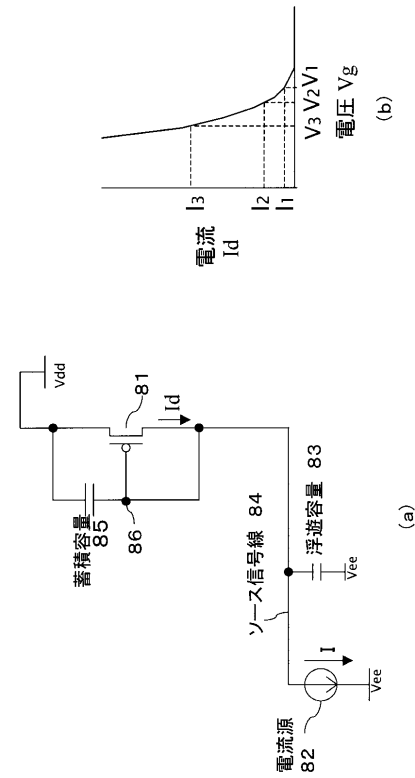
【 図 6 】



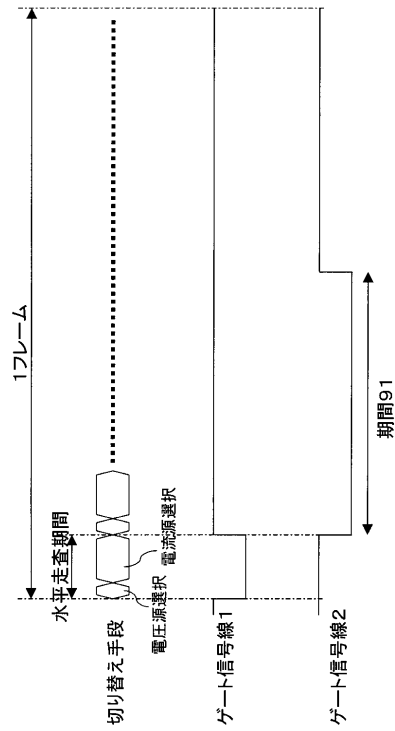
【圖 7】



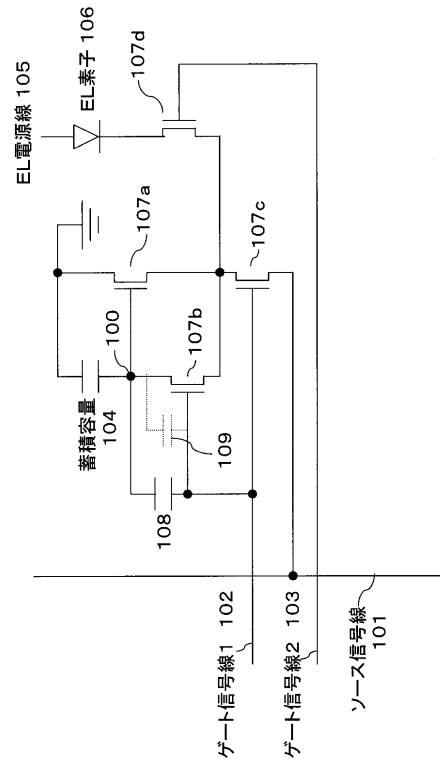
【 図 8 】



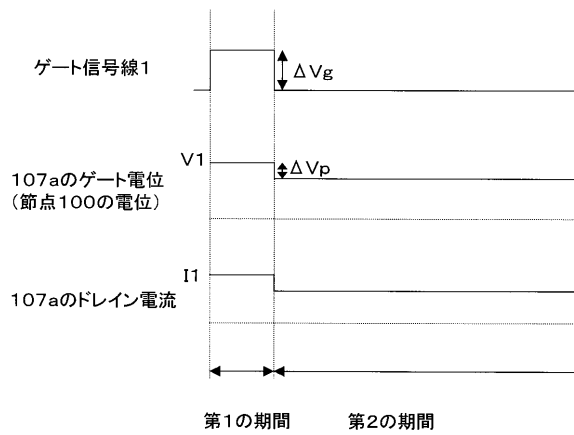
【図 9】



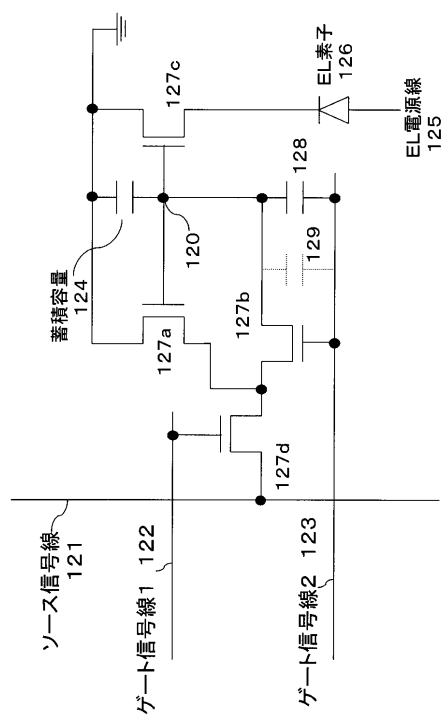
【図 10】



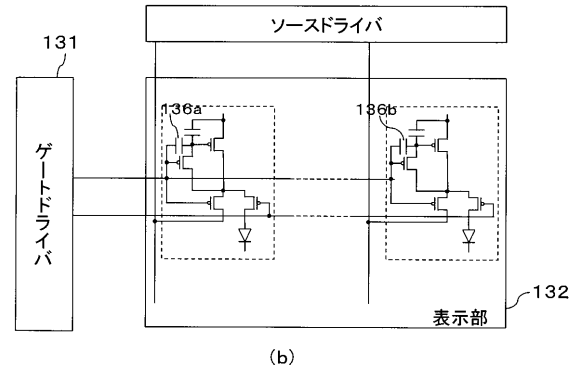
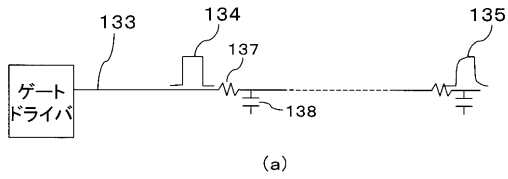
【図 11】



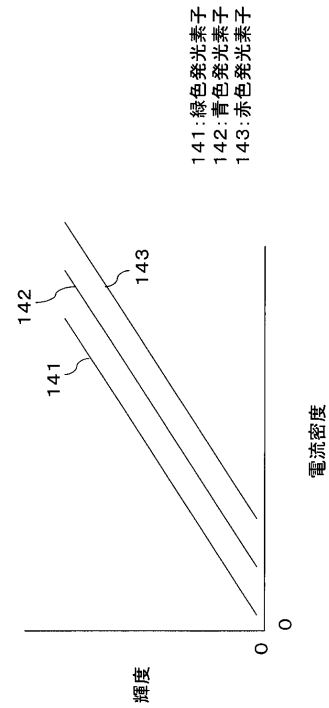
【図 12】



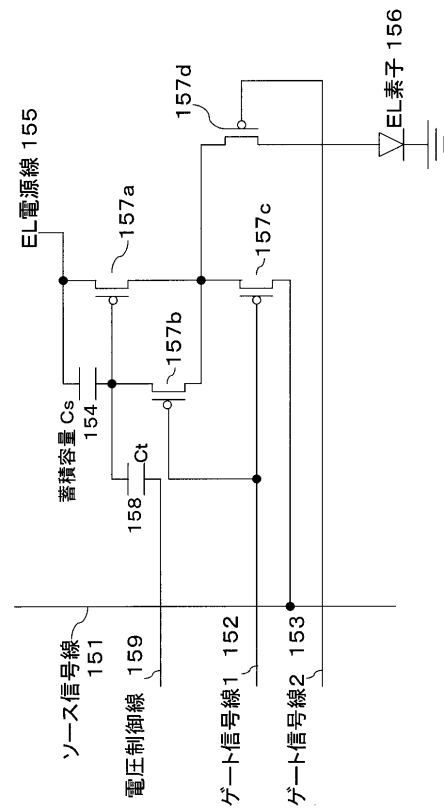
【図 13】



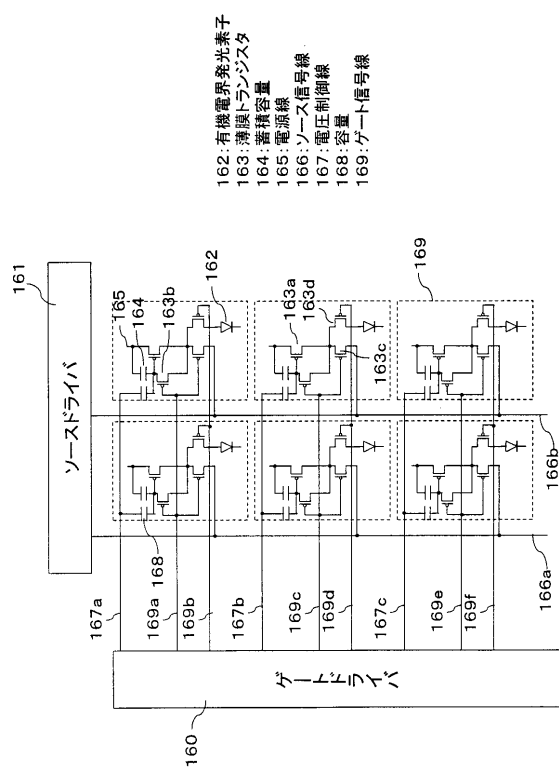
【図 14】



【図 15】



【図 16】



 フロントページの続き

(51) Int.Cl.	F I		
	G 0 9 G	3/20	6 2 4 B
	G 0 9 G	3/20	6 4 1 D
	G 0 9 G	3/20	6 8 0 F
	H 0 5 B	33/14	A

審査官 橋本 直明

(56)参考文献 国際公開第 0 1 / 0 0 6 4 8 4 (WO, A 1)
 特開平 1 1 - 2 7 1 7 1 3 (JP, A)
 特開平 0 7 - 1 1 1 3 4 1 (JP, A)
 国際公開第 9 9 / 0 6 5 0 1 1 (WO, A 1)

(58)調査した分野(Int.Cl., DB名)

G09G 3/30
 G09F 9/30
 G09G 3/20
 H01L 27/32
 H01L 51/50

专利名称(译)	有源矩阵显示装置及其驱动方法		
公开(公告)号	JP3870755B2	公开(公告)日	2007-01-24
申请号	JP2001337646	申请日	2001-11-02
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	柘植仁志 高原博司		
发明人	柘植 仁志 高原 博司		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 H01L51/50 H05B33/14		
FI分类号	G09G3/30.J G09G3/20.621.F G09F9/30.338 G09F9/30.365.Z G09G3/20.611.J G09G3/20.624.B G09G3/20.641.D G09G3/20.680.F H05B33/14.A G09F9/30.365 G09G3/3241 G09G3/325 G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB02 3K007/AB04 3K007/AB17 3K007/BA06 3K007/BB07 3K007/DA01 3K007/DB03 3K007/ /EB00 3K007/GA02 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD08 5C080/EE29 5C080/FF11 5C080/ /JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C094/AA07 5C094/AA08 5C094/AA13 5C094/AA53 5C094/AA56 5C094/BA03 5C094/BA12 5C094/BA27 5C094/CA19 5C094/CA24 5C094/CA25 5C094/ /DA09 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA07 5C094/FB01 5C094/FB20 5C094/GA10 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB06 5C380/AB34 5C380/AC07 5C380/ /AC11 5C380/AC12 5C380/BA19 5C380/BA46 5C380/BB17 5C380/BC03 5C380/BC06 5C380/BC13 5C380/CA12 5C380/CA13 5C380/CA29 5C380/CB01 5C380/CB14 5C380/CB17 5C380/CB19 5C380/ /CB31 5C380/CC13 5C380/CC14 5C380/CC18 5C380/CC19 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC63 5C380/CC72 5C380/CD014 5C380/CD015 5C380/CD022 5C380/CD024 5C380/CD034 5C380/CE04 5C380/CE05 5C380/CF07 5C380/CF22 5C380/CF51 5C380/ /DA02 5C380/DA06 5C380/DA19 5C380/HA03 5C380/HA06		
代理人(译)	内藤裕树 长野大辅		
审查员(译)	Naoaki桥本		
其他公开文献	JP2003140612A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了解决电流驱动的有源矩阵型显示装置具有由驱动晶体管的电阻和源极信号线的杂散电容的乘积确定的大的时间常数的问题，因此，当前值为源信号线变化缓慢。解决方案：通过形成源信号之间的电流路径的耦合晶体管的栅电极（与栅极信号线连接）之间形成电容，增加流过源信号线的电流值并降低驱动晶体管的电阻值线和驱动晶体管，以及驱动晶体管的栅极;利用栅极信号线电位的变化改变驱动晶体管的栅极电位;与在与EL元件连接的情况下相比，在与源极线连接的情况下，使流过驱动晶体管的电流更大。

【 図 3 】

