

(19) 日本国特許庁 (JP)

## (12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2020-522017

(P2020-522017A)

(43) 公表日 令和2年7月27日 (2020.7.27)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/3233 (2016.01)</b>	G09G 3/3233	3K107
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 624B	5C080
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 670J	5C380
<b>H05B 33/14 (2006.01)</b>	G09G 3/20 670N	
<b>H01L 27/32 (2006.01)</b>	H05B 33/14 A	
審査請求 有 予備審査請求 未請求 (全 19 頁) 最終頁に続く		

(21) 出願番号 特願2019-565511 (P2019-565511)  
 (86) (22) 出願日 平成29年7月13日 (2017.7.13)  
 (85) 翻訳文提出日 令和1年11月27日 (2019.11.27)  
 (86) 国際出願番号 PCT/CN2017/092683  
 (87) 国際公開番号 W02018/218742  
 (87) 国際公開日 平成30年12月6日 (2018.12.6)  
 (31) 優先権主張番号 201710392077.1  
 (32) 優先日 平成29年5月27日 (2017.5.27)  
 (33) 優先権主張国・地域又は機関  
 中国 (CN)

(71) 出願人 519182202  
 深▲セン▼市▲華▼星光▲電▼半▲導▼体  
 ▲頭▼示技▲術▼有限公司  
 中華人民共和國518132▲広▼▲東▼  
 省深▲セン▼市光明新区公明街道塘明大道  
 9-2号  
 (74) 代理人 100188558  
 弁理士 飯田 雅人  
 (74) 代理人 100154922  
 弁理士 崔 允辰  
 (72) 発明者 周 学兵  
 中華人民共和國518132廣東省深▲せ  
 ん▼市光明新区塘明大道9-2号

最終頁に続く

(54) 【発明の名称】 画素駆動回路及びその修復方法、表示装置

## (57) 【要約】

画素駆動回路及びその修復方法、表示装置。画素駆動回路は第1薄膜トランジスタ (T1)、第2薄膜トランジスタ (T2)、第3薄膜トランジスタ (T3)、第4薄膜トランジスタ (T4)、第5薄膜トランジスタ (T5)、コンデンサ (C)、第1電界発光素子 (D1)、及び第2電界発光素子 (D2) を含み、発光制御信号 (SWITCH) によって第4薄膜トランジスタ (T4) 及び第5薄膜トランジスタ (T5) を交互にオンし、第1電界発光素子 (D1) 及び第2電界発光素子 (D2) を交互に発光させるように制御し、それにより第1電界発光素子 (D1) 及び第2電界発光素子 (D2) の連続動作時間を減少させ、第1電界発光素子 (D1) 及び第2電界発光素子 (D2) の耐用年数を延ばし、また、第1電界発光素子 (D1) 及び第2電界発光素子 (D2) のうちの一方に故障が生じた場合、発光制御信号 (SWITCH) の電位を調整することによって、故障が生じていない他方の電界発光素子を連続的に動作させ、画素の正常な発光を確保することができる。

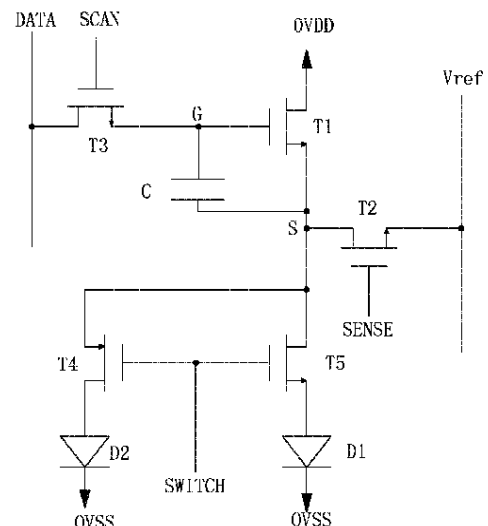


図2

## 【特許請求の範囲】

## 【請求項 1】

画素駆動回路であって、第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、コンデンサ、第 1 電界発光素子、及び第 2 電界発光素子を含み、

前記第 1 薄膜トランジスタはゲートが第 1 ノードに電氣的に接続され、ドレインが電源正電圧にアクセスしており、ソースが第 2 ノードに電氣的に接続され、

前記第 2 薄膜トランジスタはゲートが検出信号にアクセスしており、ドレインが第 2 ノードに電氣的に接続され、ソースが基準電圧にアクセスしており、

前記第 3 薄膜トランジスタはゲートが走査信号にアクセスしており、ドレインがデータ信号にアクセスしており、ソースが第 1 ノードに電氣的に接続され、

前記第 4 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ドレインが第 2 電界発光素子の陽極に電氣的に接続され、ソースが第 2 ノードに電氣的に接続され、

前記第 5 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ソースが第 1 電界発光素子の陽極に電氣的に接続され、ドレインが第 2 ノードに電氣的に接続され、

前記コンデンサは一端が第 1 ノードに電氣的に接続され、他端が第 2 ノードに電氣的に接続され、

前記第 1 電界発光素子及び第 2 電界発光素子の陰極がともに電源負電圧にアクセスしており、

前記第 4 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうちの一方であり、前記第 5 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち第 4 薄膜トランジスタとは異なる他方である画素駆動回路。

## 【請求項 2】

前記発光制御信号は周期的なパルス信号である請求項 1 に記載の画素駆動回路。

## 【請求項 3】

前記第 1 電界発光素子及び第 2 電界発光素子は O L E D、又は Q L E D である請求項 1 に記載の画素駆動回路。

## 【請求項 4】

画素駆動回路の修復方法であって、

第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、コンデンサ、第 1 電界発光素子、及び第 2 電界発光素子を含む画素駆動回路を提供するステップ 1 であって、

前記第 1 薄膜トランジスタはゲートが第 1 ノードに電氣的に接続され、ドレインが電源正電圧にアクセスしており、ソースが第 2 ノードに電氣的に接続され、

前記第 2 薄膜トランジスタはゲートが検出信号にアクセスしており、ドレインが第 2 ノードに電氣的に接続され、ソースが基準電圧にアクセスしており、

前記第 3 薄膜トランジスタはゲートが走査信号にアクセスしており、ドレインがデータ信号にアクセスしており、ソースが第 1 ノードに電氣的に接続され、

前記第 4 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ドレインが第 2 電界発光素子の陽極に電氣的に接続され、ソースが第 2 ノードに電氣的に接続され、

前記第 5 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ソースが第 1 電界発光素子の陽極に電氣的に接続され、ドレインが第 2 ノードに電氣的に接続され、

前記コンデンサは一端が第 1 ノードに電氣的に接続され、他端が第 2 ノードに電氣的に接続され、

前記第 1 電界発光素子及び第 2 電界発光素子の陰極がともに電源負電圧にアクセスしており、

前記第 4 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうちの一方であり、前記第 5 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち第 4 薄膜トランジスタとは異なる他方であるステップ 1 と、

前記第 1 電界発光素子や第 2 電界発光素子に故障が存在するか否かを検出し、前記第 1

10

20

30

40

50

電界発光素子が故障した場合、前記画素駆動回路の動作時、発光制御信号は前記第 5 薄膜トランジスタを常にオフし、第 4 薄膜トランジスタを常にオンするように制御するように設定し、前記第 2 電界発光素子が故障した場合、前記画素駆動回路の動作時、発光制御信号は前記第 5 薄膜トランジスタを常にオンし、第 4 薄膜トランジスタを常にオフするように制御するように設定するステップ 2 と、を含む画素駆動回路の修復方法。

【請求項 5】

前記第 1 電界発光素子及び第 2 電界発光素子は O L E D、又は Q L E D である請求項 4 に記載の画素駆動回路の修復方法。

【請求項 6】

表示装置であって、アレイ状に配列される複数のサブ画素、平行に間隔をあけて並んだ複数の水平走査線、平行に間隔をあけて並んだ複数の水平検出線、平行に間隔をあけて並んだ複数の垂直データ線、平行に間隔をあけて並んだ複数の垂直発光制御線、データ駆動モジュール、及び発光制御モジュールを含み、

各行のサブ画素は、いずれも 1 本の走査線及び 1 本の検出線に対応して電氣的に接続され、各列のサブ画素は、いずれも 1 本のデータ線及び 1 本の発光制御線に対応して電氣的に接続され、前記走査線、検出線、データ線、及び発光制御線はそれぞれサブ画素に走査信号、検出信号、データ信号、及び発光制御信号を提供することに用いられ、

前記データ駆動モジュールは、前記複数のデータ線に 1 対 1 に対応する複数のデータ信号出力端子を含み、前記発光制御モジュールは、前記複数のデータ線に 1 対 1 に対応する複数のスイッチ、前記複数の発光制御線に電氣的に接続される 1 つの発光制御信号入力線、及び 1 つの検出信号出力線を含み、前記スイッチは第 1 端子が該スイッチに対応するデータ線に電氣的に接続され、第 2 端子が該スイッチに対応するデータ線に対応するデータ信号出力端子に電氣的に接続され、第 3 端子が検出信号出力線に電氣的に接続され、

前記サブ画素は第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、コンデンサ、第 1 電界発光素子、及び第 2 電界発光素子を含み、

前記第 1 薄膜トランジスタはゲートが第 1 ノードに電氣的に接続され、ドレインが電源正電圧にアクセスしており、ソースが第 2 ノードに電氣的に接続され、

前記第 2 薄膜トランジスタはゲートが検出信号にアクセスしており、ドレインが第 2 ノードに電氣的に接続され、ソースが基準電圧にアクセスしており、

前記第 3 薄膜トランジスタはゲートが走査信号にアクセスしており、ドレインがデータ信号にアクセスしており、ソースが第 1 ノードに電氣的に接続され、

前記第 4 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ドレインが第 2 電界発光素子の陽極に電氣的に接続され、ソースが第 2 ノードに電氣的に接続され、

前記第 5 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ソースが第 1 電界発光素子の陽極に電氣的に接続され、ドレインが第 2 ノードに電氣的に接続され、

前記コンデンサは一端が第 1 ノードに電氣的に接続され、他端が第 2 ノードに電氣的に接続され、

前記第 1 電界発光素子及び第 2 電界発光素子の陰極がともに電源負電圧にアクセスしており、

前記第 4 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち的一方であり、前記第 5 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち第 4 薄膜トランジスタとは異なる他方である表示装置。

【請求項 7】

さらに走査駆動モジュール、検出駆動モジュール、検出変換モジュール、及びタイミングコントローラを含み、

前記データ駆動モジュール、発光制御モジュール、走査駆動モジュール、検出駆動モジュール、及び検出変換モジュールは、いずれも前記タイミングコントローラに電氣的に接続され、前記検出変換モジュールは、前記発光制御モジュールに電氣的に接続される請求項 6 に記載の表示装置。

10

20

30

40

50

**【請求項 8】**

前記発光制御信号入力線に順に直列接続される複数の D トリガーが設けられ、各々の D トリガーが 1 本の発光制御線に対応して電氣的に接続される請求項 6 に記載の表示装置。

**【請求項 9】**

前記発光制御信号は周期的なパルス信号である請求項 6 に記載の表示装置。

**【請求項 10】**

前記第 1 電界発光素子及び第 2 電界発光素子は O L E D、又は Q L E D である請求項 6 に記載の表示装置。

**【発明の詳細な説明】****【技術分野】**

10

**【0001】**

本発明は表示技術分野に関し、特に画素駆動回路及びその修復方法、表示装置に関する。

**【背景技術】****【0002】**

表示技術の発展に伴って、有機発光ダイオード ( O r g a n i c L i g h t E m i t t i n g D i s p l a y、O L E D ) 又は量子ドット発光ダイオード ( Q u a n t u m d o t s L i g h t - e m i t t i n g D i o d e s、Q L E D ) などの電界発光素子を光源として用いた自己発光型表示装置は、ますます消費者から人気を集めており、それは、発光効率が高く、応答時間が短く、解像度及びコントラストが高く、視野角が略 180°で、使用温度範囲が広く、フレキシブル表示及び大面積フルカラー表示が実現できるなど、多くの利点を有する。

20

**【0003】**

O L E D 及び Q L E D はともに電流駆動型電界発光素子であり、電流が O L E D 又は Q L E D を流れると、O L E D 又は Q L E D が発光し、且つ発光輝度が O L E D 及び Q L E D 自体を流れる電流により決められる。既存の集積回路 ( I n t e g r a t e d C i r c u i t、I C ) のほとんどは電圧信号のみを伝送するため、O L E D 又は Q L E D 表示装置の画素駆動回路はいずれも電圧信号を電流信号に変換することを完了する必要がある。従来の画素駆動回路は通常 2 T 1 C であり、すなわち、2 つの薄膜トランジスタと 1 つのコンデンサを組み合わせた構造であり、電圧を電流に変換する。

30

**【0004】**

図 1 に示すように、電界発光素子を駆動するための従来の 2 T 1 C 画素駆動回路は、1 つの第 1 薄膜トランジスタ T 1 0、1 つの第 2 薄膜トランジスタ T 2 0、及び 1 つのコンデンサ C 1 0 を含み、上記第 1 薄膜トランジスタ T 1 0 はスイッチング薄膜トランジスタであり、上記第 2 薄膜トランジスタ T 2 0 は駆動薄膜トランジスタであり、上記コンデンサ C 1 0 はストレージコンデンサである。具体的には、上記第 1 薄膜トランジスタ T 1 0 はゲートが走査信号 S c a n にアクセスしており、ソースがデータ信号 D a t a にアクセスしており、ドレインが第 2 薄膜トランジスタ T 2 0 のゲート、及びコンデンサ C 1 0 の一端に電氣的に接続され、上記第 2 薄膜トランジスタ T 2 0 はドレインが電源正電圧 V D D にアクセスしており、ソースが電界発光素子 ( O L E D 又は Q L E D ) D の陽極に電氣的に接続され、電界発光素子 D の陰極が電源負電圧 V S S にアクセスしており、コンデンサ C 1 0 は一端が第 1 薄膜トランジスタ T 1 0 のドレイン及び第 2 薄膜トランジスタ T 2 0 のゲートに電氣的に接続され、他端が第 2 薄膜トランジスタ T 2 0 のソース及び電界発光素子 D の陽極に電氣的に接続される。

40

**【0005】**

上記画素駆動回路の表示装置を用いると、使用中、電界発光素子が常に発光状態にあり、電界発光素子の経時劣化を加速させ、電界発光素子の耐用年数を短縮させ、そして電界発光素子が破損した場合、効果的な修復方法がないため、電界発光素子の破損後に画素が発光できず、それにより画質が低下し、暗点が生じてしまう。

**【発明の概要】**

50

**【発明が解決しようとする課題】****【0006】**

本発明の目的は、電界発光素子の連続動作時間を減少させ、電界発光素子の耐用年数を延ばすことができる画素駆動回路を提供することである。

**【0007】**

本発明の目的はさらに、画素駆動回路中の電界発光素子の故障を簡単かつ素早く修復することができる画素駆動回路の修復方法を提供することである。

**【0008】**

本発明の目的はまたさらに、電界発光素子の連続動作時間を減少させ、電界発光素子の耐用年数を延ばすことができる表示装置を提供することである。

10

**【課題を解決するための手段】****【0009】**

上記目的を実現するために、本発明は画素駆動回路を提供し、第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、コンデンサ、第1電界発光素子、及び第2電界発光素子を含み、

前記第1薄膜トランジスタはゲートが第1ノードに電氣的に接続され、ドレインが電源正電圧にアクセスしており、ソースが第2ノードに電氣的に接続され、

前記第2薄膜トランジスタはゲートが検出信号にアクセスしており、ドレインが第2ノードに電氣的に接続され、ソースが基準電圧にアクセスしており、

前記第3薄膜トランジスタはゲートが走査信号にアクセスしており、ドレインがデータ信号にアクセスしており、ソースが第1ノードに電氣的に接続され、

20

前記第4薄膜トランジスタはゲートが発光制御信号にアクセスしており、ドレインが第2電界発光素子の陽極に電氣的に接続され、ソースが第2ノードに電氣的に接続され、

前記第5薄膜トランジスタはゲートが発光制御信号にアクセスしており、ソースが第1電界発光素子の陽極に電氣的に接続され、ドレインが第2ノードに電氣的に接続され、

前記コンデンサは一端が第1ノードに電氣的に接続され、他端が第2ノードに電氣的に接続され、

前記第1電界発光素子及び第2電界発光素子の陰極がともに電源負電圧にアクセスしており、

前記第4薄膜トランジスタはN型薄膜トランジスタ及びP型薄膜トランジスタのうちの一方であり、前記第5薄膜トランジスタはN型薄膜トランジスタ及びP型薄膜トランジスタのうちの第4薄膜トランジスタとは異なる他方である。

30

**【0010】**

前記発光制御信号は周期的なパルス信号である。

**【0011】**

前記第1電界発光素子及び第2電界発光素子はOLED、又はQLEDである。

**【0012】**

本発明はさらに画素駆動回路の修復方法を提供し、

第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、コンデンサ、第1電界発光素子、及び第2電界発光素子を含む画素駆動回路を提供するステップ1であって、前記第1薄膜トランジスタはゲートが第1ノードに電氣的に接続され、ドレインが電源正電圧にアクセスしており、ソースが第2ノードに電氣的に接続され、前記第2薄膜トランジスタはゲートが検出信号にアクセスしており、ドレインが第2ノードに電氣的に接続され、ソースが基準電圧にアクセスしており、前記第3薄膜トランジスタはゲートが走査信号にアクセスしており、ドレインがデータ信号にアクセスしており、ソースが第1ノードに電氣的に接続され、前記第4薄膜トランジスタはゲートが発光制御信号にアクセスしており、ドレインが第2電界発光素子の陽極に電氣的に接続され、ソースが第2ノードに電氣的に接続され、前記第5薄膜トランジスタはゲートが発光制御信号にアクセスしており、ソースが第1電界発光素子の陽極に電氣的に接続され、ドレインが第2ノードに電氣的に接続され、前記コンデンサは一

40

50

端が第 1 ノードに電氣的に接続され、他端が第 2 ノードに電氣的に接続され、前記第 1 電界発光素子及び第 2 電界発光素子の陰極がともに電源負電圧にアクセスしており、前記第 4 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち的一方であり、前記第 5 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち第 4 薄膜トランジスタとは異なる他方であるステップ 1 と、

前記第 1 電界発光素子や第 2 電界発光素子に故障が存在するか否かを検出し、前記第 1 電界発光素子が故障した場合、前記画素駆動回路の動作時、発光制御信号は前記第 5 薄膜トランジスタを常にオフし、第 4 薄膜トランジスタを常にオンするように制御するように設定し、前記第 2 電界発光素子が故障した場合、前記画素駆動回路の動作時、発光制御信号は前記第 5 薄膜トランジスタを常にオンし、第 4 薄膜トランジスタを常にオフするように制御するように設定するステップ 2 と、を含む。

10

#### 【0013】

前記第 1 電界発光素子及び第 2 電界発光素子は O L E D、又は Q L E D である。

#### 【0014】

本発明はさらに表示装置を提供し、アレイ状に配列される複数のサブ画素、平行に間隔をあけて並んだ複数の水平走査線、平行に間隔をあけて並んだ複数の水平検出線、平行に間隔をあけて並んだ複数の垂直データ線、平行に間隔をあけて並んだ複数の垂直発光制御線、データ駆動モジュール、及び発光制御モジュールを含み、

各行のサブ画素は、いずれも 1 本の走査線及び 1 本の検出線に対応して電氣的に接続され、各列のサブ画素は、いずれも 1 本のデータ線及び 1 本の発光制御線に対応して電氣的に接続され、前記走査線、検出線、データ線、及び発光制御線はそれぞれサブ画素に走査信号、検出信号、データ信号、及び発光制御信号を提供することに用いられ、

20

前記データ駆動モジュールは、前記複数のデータ線に 1 対 1 に対応する複数のデータ信号出力端子を含み、前記発光制御モジュールは、前記複数のデータ線に 1 対 1 に対応する複数のスイッチ、前記複数の発光制御線に電氣的に接続される 1 つの発光制御信号入力線、及び 1 つの検出信号出力線を含み、前記スイッチは第 1 端子が該スイッチに対応するデータ線に電氣的に接続され、第 2 端子が該スイッチに対応するデータ線に対応するデータ信号出力端子に電氣的に接続され、第 3 端子が検出信号出力線に電氣的に接続され、

前記サブ画素は第 1 薄膜トランジスタ、第 2 薄膜トランジスタ、第 3 薄膜トランジスタ、第 4 薄膜トランジスタ、第 5 薄膜トランジスタ、コンデンサ、第 1 電界発光素子、及び第 2 電界発光素子を含み、前記第 1 薄膜トランジスタはゲートが第 1 ノードに電氣的に接続され、ドレインが電源正電圧にアクセスしており、ソースが第 2 ノードに電氣的に接続され、前記第 2 薄膜トランジスタはゲートが検出信号にアクセスしており、ドレインが第 2 ノードに電氣的に接続され、ソースが基準電圧にアクセスしており、前記第 3 薄膜トランジスタはゲートが走査信号にアクセスしており、ドレインがデータ信号にアクセスしており、ソースが第 1 ノードに電氣的に接続され、前記第 4 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ドレインが第 2 電界発光素子の陽極に電氣的に接続され、ソースが第 2 ノードに電氣的に接続され、前記第 5 薄膜トランジスタはゲートが発光制御信号にアクセスしており、ソースが第 1 電界発光素子の陽極に電氣的に接続され、ドレインが第 2 ノードに電氣的に接続され、前記コンデンサは一端が第 1 ノードに電氣的に接続され、他端が第 2 ノードに電氣的に接続され、前記第 1 電界発光素子及び第 2 電界発光素子の陰極がともに電源負電圧にアクセスしており、前記第 4 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち的一方であり、前記第 5 薄膜トランジスタは N 型薄膜トランジスタ及び P 型薄膜トランジスタのうち第 4 薄膜トランジスタとは異なる他方である。

30

40

#### 【0015】

さらに走査駆動モジュール、検出駆動モジュール、検出変換モジュール、及びタイミングコントローラを含み、

前記データ駆動モジュール、発光制御モジュール、走査駆動モジュール、検出駆動モジュール、及び検出変換モジュールは、いずれも前記タイミングコントローラに電氣的に接

50

続され、前記検出変換モジュールは、前記発光制御モジュールに電氣的に接続される。

【0016】

前記発光制御信号入力線に順に直列接続される複数のDトリガーが設けられ、各々のDトリガーが1本の発光制御線に対応して電氣的に接続される。

【0017】

前記発光制御信号は周期的なパルス信号である。

【0018】

前記第1電界発光素子及び第2電界発光素子はOLED、又はQLEDである。

【発明の効果】

【0019】

本発明の有益な効果は、以下のとおりである。本発明は画素駆動回路及びその修復方法、表示装置を提供する。上記画素駆動回路は第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、コンデンサ、第1電界発光素子、及び第2電界発光素子を含み、発光制御信号によって第4及び第5薄膜トランジスタを交互にオンし、第1電界発光素子及び第2電界発光素子を交互に発光させるように制御でき、それにより第1電界発光素子及び第2電界発光素子の連続動作時間を減少させ、第1電界発光素子及び第2電界発光素子の耐用年数を延ばし、また、第1電界発光素子及び第2電界発光素子のうちの一方に故障が生じた場合、発光制御信号の電位を調整することによって、故障が生じていない他方の電界発光素子を連続的に動作させ、画素の正常な発光を確保することができる。

10

20

【図面の簡単な説明】

【0020】

本発明の特徴及び技術内容を更に把握できるように、以下の本発明についての詳細説明及び図面を参照できるが、図面は参考や説明用のものに過ぎず、本発明を限定するためのものではない。

【0021】

【図1】図1は、従来技術における画素駆動回路の回路図である。

【図2】図2は、本発明の画素駆動回路の回路図である。

【図3】図3は、本発明の表示装置の構造図である。

【図4】図4は、本発明の表示装置における発光制御モジュールの回路図である。

30

【図5】図5は、本発明の画素駆動回路の修復方法のフローチャートである。

【発明を実施するための形態】

【0022】

本発明が採用する技術的手段及びその効果を更に説明するために、以下、本発明の好適実施例及びその図面を参照して詳細に説明する。

【0023】

図2を参照すると、本発明は、第1薄膜トランジスタT1、第2薄膜トランジスタT2、第3薄膜トランジスタT3、第4薄膜トランジスタT4、第5薄膜トランジスタT5、コンデンサC、第1電界発光素子D1、及び第2電界発光素子D2を含む画素駆動回路であって、上記第1薄膜トランジスタT1はゲートが第1ノードGに電氣的に接続され、ドレインが電源正電圧OVDDにアクセスしており、ソースが第2ノードSに電氣的に接続され、上記第2薄膜トランジスタT2はゲートが検出信号SENSEにアクセスしており、ドレインが第2ノードSに電氣的に接続され、ソースが基準電圧Vrefにアクセスしており、上記第3薄膜トランジスタT3はゲートが走査信号SCANにアクセスしており、ドレインがデータ信号DATAにアクセスしており、ソースが第1ノードGに電氣的に接続され、上記第4薄膜トランジスタT4はゲートが発光制御信号SWITCHにアクセスしており、ドレインが第2電界発光素子D2の陽極に電氣的に接続され、ソースが第2ノードSに電氣的に接続され、上記第5薄膜トランジスタT5はゲートが発光制御信号SWITCHにアクセスしており、ソースが第1電界発光素子D1の陽極に電氣的に接続され、ドレインが第2ノードSに電氣的に接続され、上記コンデンサCは一端が第1ノード

40

50

Gに電氣的に接続され、他端が第2ノードSに電氣的に接続され、上記第1電界発光素子D1及び第2電界発光素子D2の陰極がともに電源負電圧OVSSにアクセスしており、上記第4薄膜トランジスタT4はN型薄膜トランジスタ及びP型薄膜トランジスタのうち的一方であり、上記第5薄膜トランジスタT5はN型薄膜トランジスタ及びP型薄膜トランジスタのうち第4薄膜トランジスタT4とは異なる他方である、画素駆動回路を提供する。

【0024】

具体的には、上記発光制御信号SWITCHは周期的なパルス信号であり、上記発光制御信号SWITCHの高低電位の切り替えによって、第4薄膜トランジスタT4及び第5薄膜トランジスタT5を交互にオンし、第1電界発光素子D1及び第2電界発光素子D2を交互に発光させ、それにより単一の電界発光素子の連続発光時間を減少させ、電界発光素子の耐用年数を延ばすことができる。好適には、上記発光制御信号SWITCHは外部タイミングコントローラによって提供され得る。

【0025】

好適には、上記第1電界発光素子D1及び第2電界発光素子D2はOLED、又はQLEDである。

【0026】

図5を参照すると、上記画素駆動回路に基づき、本発明はさらに下記のステップを含む上記画素駆動回路の修復方法を提供する。

【0027】

ステップ1、図2を参照すると、画素駆動回路を提供し、詳細は、上記のとおりであり、ここで重複説明を省略する。

【0028】

ステップ2、上記第1電界発光素子D1や第2電界発光素子D2に故障が存在するか否かを検出し、上記第1電界発光素子D1が故障した場合、上記画素駆動回路の動作時、発光制御信号SWITCHは上記第5薄膜トランジスタT5を常にオフし、第4薄膜トランジスタT4を常にオンするように制御するように設定し、上記第2電界発光素子D2が故障した場合、上記画素駆動回路の動作時、発光制御信号SWITCHは上記第5薄膜トランジスタT5を常にオンし、第4薄膜トランジスタT4を常にオフするように制御するように設定する。

【0029】

具体的には、上記ステップ2では、先ず、第2及び第3薄膜トランジスタT2、T3をオンすることで、第1薄膜トランジスタT1のゲート及びソースにそれぞれデータ信号DATA及び基準電圧Vrefを書き込み、次に、発光制御信号SWITCHが第4薄膜トランジスタT4をオンするように制御し、上記第2電界発光素子D2の検知データを取得し、続いて、発光制御信号SWITCHが第5薄膜トランジスタT5をオンするように制御し、上記第1電界発光素子D1の検知データを取得し、第1電界発光素子D1の検知データ及び第2電界発光素子D2の検知データに異常が存在するか否かを分析し、そして検知データに異常が発生した電界発光素子が故障したと判定する。

【0030】

好適には、上記第1電界発光素子D1及び第2電界発光素子D2はOLED、又はQLEDである。

【0031】

図3及び図4を参照すると、上記画素駆動回路に基づき、本発明はさらに上記画素駆動回路を用いた表示装置を提供し、アレイ状に配列される複数のサブ画素Pを含み、上記複数のサブ画素Pは上記画素駆動回路を含み、表示装置は、平行に間隔をあけて並んだ複数の水平走査線10、例えばGL1、GL2、GL3、GLn等、平行に間隔をあけて並んだ複数の水平検出線20、例えばSC1、SC2、SC3、SCn等、平行に間隔をあけて並んだ複数の垂直データ線30、例えばDL1、DL2、DL3、DL4、DL5、DLm等、平行に間隔をあけて並んだ複数の垂直発光制御線40、例えばSW1、SW2、

10

20

30

40

50



SW 3、SW 4、SW 5、SW m等、走査駆動モジュール 5 0、検出駆動モジュール 7 0、検出変換モジュール 9 0、タイミングコントローラ 1 0 0、データ駆動モジュール 6 0、及び発光制御モジュール 8 0を含む。

【 0 0 3 2 】

具体的には、各行のサブ画素 P は、いずれも 1 本の走査線 1 0 及び 1 本の検出線 2 0 に対応して電氣的に接続され、各列のサブ画素 P は、いずれも 1 本のデータ線 3 0 及び 1 本の発光制御線 4 0 に対応して電氣的に接続され、上記走査線 1 0、検出線 2 0、データ線 3 0、及び発光制御線 4 0 はそれぞれサブ画素 P に走査信号 S C A N、検出信号 S E N S E、データ信号 D A T A、及び発光制御信号 S W I T C H を提供することに用いられる。

【 0 0 3 3 】

更に、上記データ駆動モジュール 6 0 は、上記複数のデータ線 3 0 に 1 対 1 に対応する複数のデータ信号出力端子 1 1 0、例えば D o 1、D o 2、D o 3、D o 4、D o 5、D o m 等を含み、図 4 を参照すると、上記発光制御モジュール 8 0 は、上記複数のデータ線 3 0 に 1 対 1 に対応する複数のスイッチ K、上記複数の発光制御線 4 0 に電氣的に接続される 1 つの発光制御信号入力線 S W、及び 1 つの検出信号出力線 S L を含む。

【 0 0 3 4 】

そのうち、上記スイッチ K は単極双投スイッチであり、第 1 端子、第 2 端子、及び第 3 端子を含み、上記第 1 端子が該スイッチ K に対応するデータ線 3 0 に電氣的に接続され、第 2 端子が該スイッチ K に対応するデータ線 3 0 に対応するデータ信号出力端子 1 1 0 に電氣的に接続され、第 3 端子が検出信号出力線 S L に電氣的に接続される。

【 0 0 3 5 】

更に、上記発光制御信号入力線 S W に順に直列接続される複数の D トリガー D F F が設けられ、各々の D トリガー D F F が 1 本の発光制御線 4 0 に対応して電氣的に接続される。

【 0 0 3 6 】

具体的には、上記データ駆動モジュール 6 0、発光制御モジュール 8 0、走査駆動モジュール 5 0、検出駆動モジュール 7 0、及び検出変換モジュール 9 0 は、いずれも上記タイミングコントローラ 1 0 0 に電氣的に接続され、上記検出変換モジュール 9 0 は、上記発光制御モジュール 8 0 に電氣的に接続される。

【 0 0 3 7 】

そのうち、上記タイミングコントローラ 1 0 0 は表示装置全体のタイミング制御及びデータ処理を行い、データ駆動モジュール 6 0、発光制御モジュール 8 0、走査駆動モジュール 5 0、検出駆動モジュール 7 0 の操作を制御することに用いられ、具体的には、検知段階では、検出変換モジュール 9 0 からの検知データを受信し、そしてそれを計算した後に補償データを得て、補償データを記憶し、表示段階では、正常画像データを受信し、そしてメモリから対応する補償データを読み出し補償計算をした後に、補償後の画像データを得て、データ再構築をしてデータ信号 D A T A を生成し、データ駆動モジュール 6 0 に送信し、更に、タイミングコントローラ 1 0 0 はさらに上記検出駆動モジュール 7 0 に検出信号の駆動信号 S C C S を提供し、上記走査駆動モジュール 5 0 に走査信号 S C A N の駆動信号 G C S を提供し、上記発光制御モジュール 8 0 の発光制御信号出力線 S W に発光制御信号 S W I T C H の駆動信号を提供することに用いられる。

【 0 0 3 8 】

具体的には、上記発光制御モジュール 8 0 は、検知段階では、発光制御信号 S W I T C H の駆動信号に基づきデータ線 3 0 を検出信号出力線 S L に連通するように制御し、表示段階では、発光制御信号 S W I T C H の駆動信号に基づき発光制御信号 S W I T C H を各発光制御線 4 0 に送信すると同時に、各データ線 3 0 を該データ線 3 0 に対応するデータ信号出力端子 1 1 0 に対応して接続し、すなわち、検知段階では、各スイッチ K の第 1 端子が第 3 端子に電氣的に接続され、表示段階では、各スイッチ K の第 1 端子が第 2 端子に電氣的に接続される。

【 0 0 3 9 】

10

20

30

40

50

好ましくは、上記走査駆動モジュール50及び検出駆動モジュール70は独立した2つの駆動回路であってもよく、同一駆動回路に集積されてもよく、上記データ駆動モジュール60及び発光制御モジュール80は独立した2つの駆動回路であってもよく、同一駆動回路に集積されてもよく、上記発光制御モジュール80はさらにタイミングコントローラ100に集積されてもよい。

【0040】

具体的には、上記発光制御信号SWITCHは周期的なパルス信号であり、上記発光制御信号SWITCHの高低電位の切り替えによって、第4薄膜トランジスタT4及び第5薄膜トランジスタT5を交互にオンし、第1電界発光素子D1及び第2電界発光素子D2を交互に発光させ、それにより単一の電界発光素子の連続発光時間を減少させ、電界発光素子の耐用年数を延ばすことができる。好適には、上記第1電界発光素子D1及び第2電界発光素子D2はOLED、又はQLEDである。

10

【0041】

上記のとおり、本発明は画素駆動回路及びその修復方法、表示装置を提供する。上記画素駆動回路は第1薄膜トランジスタ、第2薄膜トランジスタ、第3薄膜トランジスタ、第4薄膜トランジスタ、第5薄膜トランジスタ、コンデンサ、第1電界発光素子、及び第2電界発光素子を含み、発光制御信号によって第4及び第5薄膜トランジスタを交互にオンし、第1電界発光素子及び第2電界発光素子を交互に発光させるように制御でき、それにより第1電界発光素子及び第2電界発光素子の連続動作時間を減少させ、第1電界発光素子及び第2電界発光素子の耐用年数を延ばし、また、第1電界発光素子及び第2電界発光素子のうちの一方に故障が生じた場合、発光制御信号の電位を調整することによって、故障が生じていない他方の電界発光素子を連続的に動作させ、画素の正常な発光を確保することができる。

20

【0042】

以上で説明したものについては、当業者であれば、本発明の技術案及び技術発想に基づきほかの各種の対応する変更や変形を行うことができ、これらの変更や変形はすべて本発明の特許請求の範囲の保護範囲に属するべきである。

【図1】

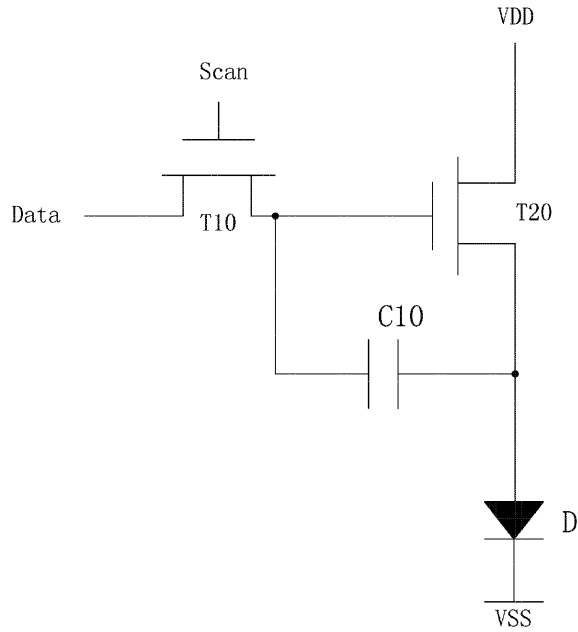


図1

【図2】

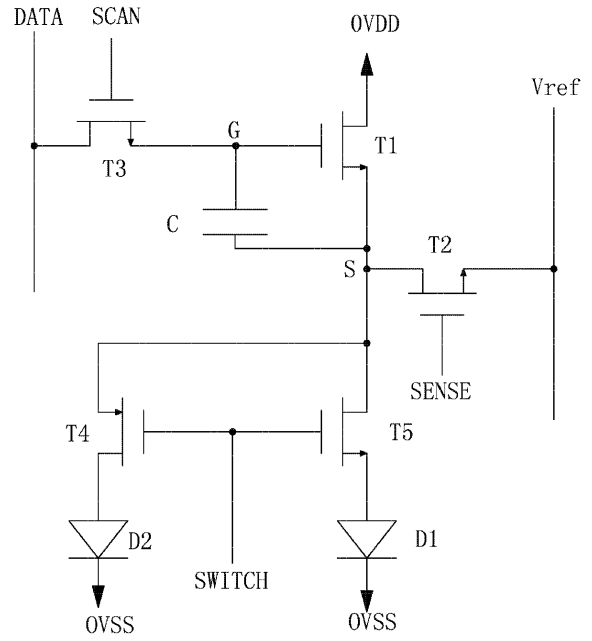
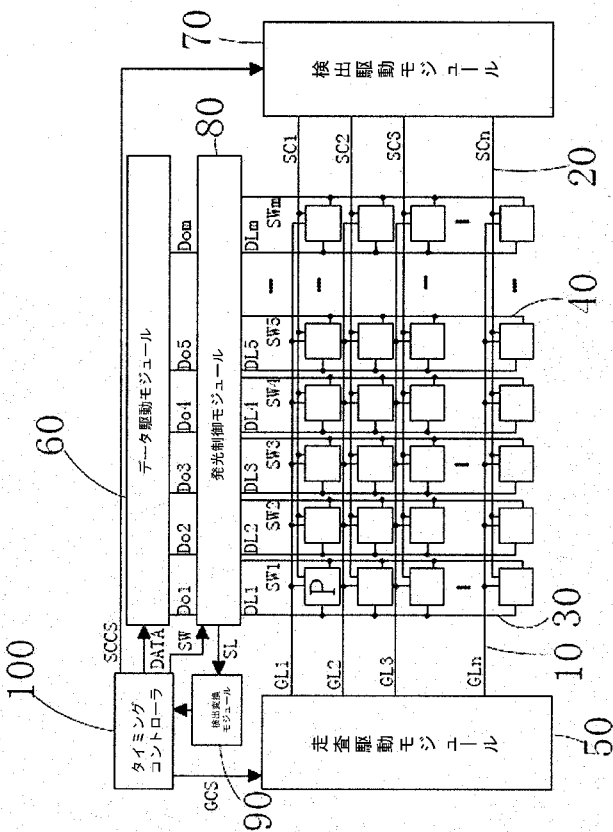


図2

【図3】



【図4】

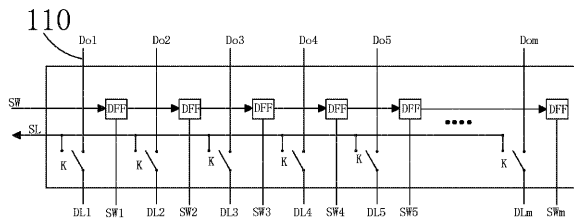


図4

I

2

前記第1電界発光素子や第2電界発光素子に故障が存在するかどうかを検出し、且つ前記第1電界発光素子が故障した場合、前記駆動回路の動作時、発光制御信号は前記第5薄膜トランジスタを常におとし、第4薄膜トランジスタを常におんずるようには制御するように設定し、前記第2電界発光素子が故障した場合、前記駆動回路の動作時、発光制御信号は前記第5薄膜トランジスタを常におんずるようには制御するようには設定する。

## 【 国际调查报告 】

<b>INTERNATIONAL SEARCH REPORT</b>		International application No. PCT/CN2017/092683		
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>				
G09G 3/32 (2016.01) i				
According to International Patent Classification (IPC) or to both national classification and IPC				
<b>B. FIELDS SEARCHED</b>				
Minimum documentation searched (classification system followed by classification symbols)				
G09G				
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched				
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)				
CNPAT, CNKI, WPI, EPODOC: 像素, 象素, 画素, 电路, 驱动, 第二, 两, 一个以上, 多, 双, 发光, 交替, 轮流, 导通, 参考电压, 预置, 预设, 初始, 感测, 侦测, 测量, 感应, 检测, 老化, 衰减, 故障, 共, 同, 分享, ? LED?, EL, pixel?, circuit?, driv+, sens+, detect+, Vref, ?init?, alternat+, turn?, broken, aging, decay				
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>				
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.		
Y	CN 103927973 A (SHANGHAI AVIC OPTOELECTRONICS CO. LTD. et al.), 16 July 2014 (16.07.2014), description, paragraphs [0036]-[0062], and figures 4-5	1-5		
Y	CN 103903559 A (LG DISPLAY CO., LTD.), 02 July 2014 (02.07.2014), description, paragraphs [0057]-[0068], and figure 4	1-5		
A	CN 105528997 A (SHANGHAI TIANMA ORGANIC LUMINESCENT DISPLAY TECHNOLOGY CO., LTD. et al.), 27 April 2016 (27.04.2016), entire document	1-10		
A	CN 101075410 A (TOPPOLY OPTOELECTRONICS CORP.), 21 November 2007 (21.11.2007), entire document	1-10		
A	CN 104464644 A (BOE TECHNOLOGY GROUP CO., LTD.), 25 March 2015 (25.03.2015), entire document	1-10		
A	CN 102479485 A (CANON INC.), 30 May 2012 (30.05.2012), entire document	1-10		
A	CN 102110412 A (CASIO COMPUTER CO., LTD.), 29 June 2011 (29.06.2011), entire document	1-10		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.				
<table border="0"> <tr> <td style="vertical-align: top;"> <p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p> </td> <td style="vertical-align: top;"> <p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&amp;" document member of the same patent family</p> </td> </tr> </table>			<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&amp;" document member of the same patent family</p>
<p>* Special categories of cited documents:</p> <p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&amp;" document member of the same patent family</p>			
Date of the actual completion of the international search 12 February 2018		Date of mailing of the international search report 26 February 2018		
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451		Authorized officer  LI, Peipei  Telephone No. (86-10) 53962515		

International application No.  
PCT/CN2017/092683

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2007195019 A1 (ONO, S. et al.), 23 August 2007 (23.08.2007), entire document	1-10
A	US 2017061877 A1 (SAMSUNG DISPLAY CO., LTD.), 02 March 2017 (02.03.2017), entire document	1-10

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.  
PCT/CN2017/092683

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103927973 A	16 July 2014	CN 103927973 B	15 March 2017
CN 103903559 A	02 July 2014	US 2014176400 A1	26 June 2014
		KR 20140083185 A	04 July 2014
		CN 103903559 B	20 April 2016
		US 9111489 B2	18 August 2015
CN 105528997 A	27 April 2016	US 2017229056 A1	10 August 2017
		DE 102016213263 A1	10 August 2017
		IN 201634022142 A	15 July 2016
CN 101075410 A	21 November 2007	CN 101075410 B	18 July 2012
		EP 1857998 A1	21 November 2007
CN 104464644 A	25 March 2015	US 2016307510 A1	20 October 2016
		US 9842542 B2	12 December 2017
		EP 3244390 A1	15 November 2017
		WO 2016110021 A1	14 July 2016
CN 102479485 A	30 May 2012	JP 2012113245	14 June 2012
		US 2012133682 A1	31 May 2012
CN 102110412 A	29 June 2011	JP 2011154348 A	11 August 2011
		KR 101156826 B1	18 June 2012
		KR 20110076814 A	06 July 2011
		TW 201203205 A	16 January 2012
		JP 5146521 B2	20 February 2013
		US 8599186 B2	03 December 2013
		TW I425478 B	01 February 2014
		US 2011157134 A1	30 June 2011
		CN 102110412 B	09 April 2014
US 2007195019 A1	23 August 2007	JP 2007225738 A	06 September 2007
		JP 5259925 B2	07 August 2013
US 2017061877 A1	02 March 2017	KR 20170024187 A	07 March 2017

## 国际检索报告

国际申请号

PCT/CN2017/092683

<b>A. 主题的分类</b> G09G 3/32(2016.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
<b>B. 检索领域</b> 检索的最低限度文献(标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPODOC; 像素, 象素, 画素, 电路, 驱动, 第二, 两, 一个以上, 多, 双, 发光, 交替, 轮流, 导通, 参考电压, 预置, 预设, 初始, 感测, 侦测, 测量, 感应, 检测, 老化, 衰减, 故障, 共, 同, 分享, ?LED?, EL, pixel?, circuit?, driv+, sens+, detect+, Vref, ?init?, alternat+, turn?, broken, aging, decay		
<b>C. 相关文件</b>		
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103927973 A (上海中航光电子有限公司 等) 2014年 7月 16日 (2014 - 07 - 16) 说明书第[0036]-[0062]段及图4-5	1-5
Y	CN 103903559 A (乐金显示有限公司) 2014年 7月 2日 (2014 - 07 - 02) 说明书第[0057]-[0068]段及图4	1-5
A	CN 105528997 A (上海天马有机发光显示技术有限公司 等) 2016年 4月 27日 (2016 - 04 - 27) 全文	1-10
A	CN 101075410 A (统宝光电股份有限公司) 2007年 11月 21日 (2007 - 11 - 21) 全文	1-10
A	CN 104464644 A (京东方科技集团股份有限公司) 2015年 3月 25日 (2015 - 03 - 25) 全文	1-10
A	CN 102479485 A (佳能株式会社) 2012年 5月 30日 (2012 - 05 - 30) 全文	1-10
A	CN 102110412 A (卡西欧计算机株式会社) 2011年 6月 29日 (2011 - 06 - 29) 全文	1-10
<input checked="" type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类型文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2018年 2月 12日		国际检索报告邮寄日期 2018年 2月 26日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		受权官员 李佩佩 电话号码 (86-10)53962515

表 PCT/ISA/210 (第2页) (2009年7月)



## 国际检索报告

国际申请号

PCT/CN2017/092683

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2007195019 A1 (ONO, SHINYA 等) 2007年 8月 23日 (2007 - 08 - 23) 全文	1-10
A	US 2017061877 A1 (SAMSUNG DISPLAY CO., LTD.) 2017年 3月 2日 (2017 - 03 - 02) 全文	1-10

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告  
关于同族专利的信息

国际申请号

PCT/CN2017/092683

检索报告引用的专利文件				公布日 (年/月/日)		同族专利	公布日 (年/月/日)
CN	103927973	A	2014年 7月 16日	CN	103927973	B	2017年 3月 15日
CN	103903559	A	2014年 7月 2日	US	2014176400	A1	2014年 6月 26日
				KR	20140083185	A	2014年 7月 4日
				CN	103903559	B	2016年 4月 20日
				US	9111489	B2	2015年 8月 18日
CN	105528997	A	2016年 4月 27日	US	2017229056	A1	2017年 8月 10日
				DE	102016213263	A1	2017年 8月 10日
				IN	201634022142	A	2016年 7月 15日
CN	101075410	A	2007年 11月 21日	CN	101075410	B	2012年 7月 18日
				EP	1857998	A1	2007年 11月 21日
CN	104464644	A	2015年 3月 25日	US	2016307510	A1	2016年 10月 20日
				US	9842542	B2	2017年 12月 12日
				EP	3244390	A1	2017年 11月 15日
				WO	2016110021	A1	2016年 7月 14日
CN	102479485	A	2012年 5月 30日	JP	2012113245	A	2012年 6月 14日
				US	2012133682	A1	2012年 6月 31日
CN	102110412	A	2011年 6月 29日	JP	2011154348	A	2011年 8月 11日
				KR	101156826	B1	2012年 6月 18日
				KR	20110076814	A	2011年 7月 6日
				TW	201203205	A	2012年 1月 16日
				JP	5146521	B2	2013年 2月 20日
				US	8599186	B2	2013年 12月 3日
				TW	1425478	B	2014年 2月 1日
				US	2011157134	A1	2011年 6月 30日
				CN	102110412	B	2014年 4月 9日
US	2007195019	A1	2007年 8月 23日	JP	2007225738	A	2007年 9月 6日
				JP	5259925	B2	2013年 8月 7日
US	2017061877	A1	2017年 3月 2日	KR	20170024187	A	2017年 3月 7日

表 PCT/ISA/210 (同族专利附件) (2009年7月)

## フロントページの続き

(51)Int.Cl. F I テーマコード(参考)  
H 0 5 B 33/14 Z  
H 0 1 L 27/32

(81)指定国・地域 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT

(72)発明者 温 亦 謙

中華人民共和国 5 1 8 1 3 2 廣東省深 せん 市光明新区塘明大道 9 - 2 号

(72)発明者 周 明忠

中華人民共和国 5 1 8 1 3 2 廣東省深 せん 市光明新区塘明大道 9 - 2 号

F ターム(参考) 3K107 AA01 AA05 BB01 CC21 CC33 DD57 EE04 HH02 HH03 HH04  
HH05  
5C080 AA06 BB05 DD14 DD27 DD29 FF11 JJ02 JJ03 JJ07  
5C380 AA01 AB06 AB15 BA27 BA28 BD02 BD05 BD17 CC26 CC33  
CC39 CC62 CC64 CD012 CD015 CF07 CF10 CF51 FA02 GA12  
GA17

专利名称(译)	像素驱动电路及其修复方法和显示装置		
公开(公告)号	<a href="#">JP2020522017A</a>	公开(公告)日	2020-07-27
申请号	JP2019565511	申请日	2017-07-13
发明人	周 学兵 温 亦▲謙▼ 周 明忠		
IPC分类号	G09G3/3233 G09G3/20 H01L51/50 H05B33/14 H01L27/32		
FI分类号	G09G3/3233 G09G3/20.624.B G09G3/20.670.J G09G3/20.670.N H05B33/14.A H05B33/14.Z H01L27/32		
F-TERM分类号	3K107/AA01 3K107/AA05 3K107/BB01 3K107/CC21 3K107/CC33 3K107/DD57 3K107/EE04 3K107/HH02 3K107/HH03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD14 5C080/DD27 5C080/DD29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB15 5C380/BA27 5C380/BA28 5C380/BD02 5C380/BD05 5C380/BD17 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC62 5C380/CC64 5C380/CD012 5C380/CD015 5C380/CF07 5C380/CF10 5C380/CF51 5C380/FA02 5C380/GA12 5C380/GA17		
代理人(译)	饭田正人 崔 允辰		
优先权	201710392077.1 2017-05-27 CN		

# 摘要(译)

像素驱动电路,其修复方法以及显示装置。像素驱动电路是第一薄膜晶体管(T1),第二薄膜晶体管(T2),第三薄膜晶体管(T3),第四薄膜晶体管(T4),第五薄膜晶体管(T5),电容器(C),第一电致发光元件(包括第二电致发光元件(D2),第四薄膜晶体管(T4)和第五薄膜晶体管(T5)由发射控制信号(SWITCH)交替导通,第一电致发光元件(D1)和控制第二电致发光器件(D2)交替发光,从而减少了第一电致发光器件(D1)和第二电致发光器件(D2)的连续工作时间, (D1)和第二电致发光元件(D2)以延长使用寿命,并且如果第一电致发光元件(D1)和第二电致发光元件(D2)中的一个发生故障,则进行发射控制 通过调节信号的电势(SWITCH),可以连续操作其中未发生故障的另一个电致发光元件,并确保像素的正常发光。

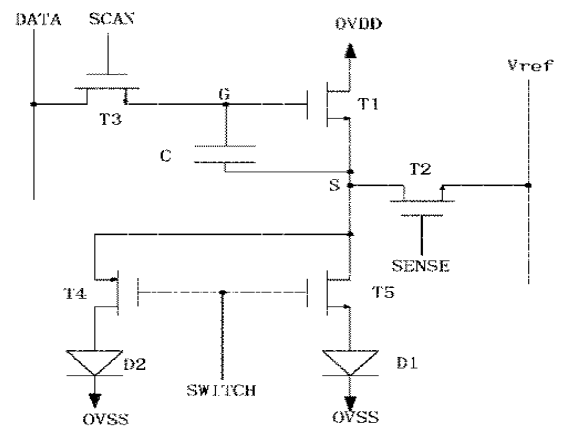


图2