

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6388319号
(P6388319)

(45) 発行日 平成30年9月12日 (2018.9.12)

(24) 登録日 平成30年8月24日 (2018.8.24)

(51) Int.Cl.

F I

G09G 3/3233 (2016.01)

G09G 3/3233

G09G 3/20 (2006.01)

G09G 3/20 611H

H01L 51/50 (2006.01)

G09G 3/20 622C

H01L 27/32 (2006.01)

G09G 3/20 622D

H05B 33/12 (2006.01)

G09G 3/20 623C

請求項の数 9 (全 28 頁) 最終頁に続く

(21) 出願番号 特願2016-553959 (P2016-553959)

(86) (22) 出願日 平成27年9月29日 (2015.9.29)

(86) 国際出願番号 PCT/JP2015/004936

(87) 国際公開番号 W02016/059756

(87) 国際公開日 平成28年4月21日 (2016.4.21)

審査請求日 平成29年3月3日 (2017.3.3)

(31) 優先権主張番号 特願2014-211843 (P2014-211843)

(32) 優先日 平成26年10月16日 (2014.10.16)

(33) 優先権主張国 日本国 (JP)

(73) 特許権者 514188173

株式会社 J O L E D

東京都千代田区神田錦町三丁目2番地

(74) 代理人 100189430

弁理士 吉川 修一

(74) 代理人 100190805

弁理士 傍島 正朗

(72) 発明者 三木 隆

日本国京都府長岡京市神足焼町1番地 パ
ナソニックセミコンダクターソリューショ
ンズ株式会社内

審査官 橋本 直明

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

行列状に配置された複数の画素を備える表示装置であって、
 前記複数の画素の各々は、
 供給される電流量に応じて発光する発光素子と、
 前記発光素子の発光を制御するトランジスタと、
 前記トランジスタのゲートに接続された第1スイッチとを有し、
 前記表示装置は、前記表示装置に対する電源供給が停止した場合に前記複数の画素の各々における前記ゲートの電荷を引き抜く電荷引抜部を備え、
 前記電荷引抜部は、

前記表示装置の外部から供給される電源電圧が、当該電源電圧の最大値であるハイレベル電圧よりも小さい第1閾値電圧以下になったことを検出する第1検出器と、

前記電源電圧が、前記第1閾値電圧より小さくかつ当該電源電圧の最小値であるローレベル電圧よりも大きい第2閾値電圧以下になったことを検出する第2検出器と、を有し、

前記電荷引抜部は、前記第1検出器により前記電源電圧が前記第1閾値電圧以下となったことが検出された時点から、前記第2検出器により前記電源電圧が前記第2閾値電圧以下となったことが検出された時点までの間に、前記第1スイッチを導通させることにより前記電荷を引き抜く

表示装置。

【請求項 2】

前記第 1 スイッチは、第 1 配線と前記ゲートとの導通及び非導通を切り替え、

前記電荷引抜部は、前記第 1 検出器により前記電源電圧が前記第 1 閾値電圧以下となったことが検出された場合、前記第 1 配線の電圧が所定の電圧となった後に、前記第 1 スイッチを導通させる

請求項 1 に記載の表示装置。

【請求項 3】

前記表示装置は、さらに、前記ゲートに接続された第 2 スイッチを備え、

前記電荷引抜部は、前記第 1 検出器により前記電源電圧が前記第 1 閾値電圧以下となったことが検出された場合、前記第 2 スイッチを導通させることにより前記電荷を引き抜く

請求項 1 に記載の表示装置。

10

【請求項 4】

前記第 1 スイッチは、第 1 配線と前記ゲートとの導通及び非導通を切り替え、

前記第 2 スイッチは、前記第 1 配線と異なる第 2 配線と前記ゲートとの導通及び非導通を切り替え、

前記第 2 配線には、所定の電圧が印加されている

請求項 3 に記載の表示装置。

【請求項 5】

前記第 1 スイッチ及び前記第 2 スイッチは、第 1 配線と前記ゲートとの導通及び非導通を切り替え、

前記電荷引抜部は、前記第 1 検出器により前記電源電圧が前記第 1 閾値電圧以下となったことが検出された場合、前記第 1 配線の電圧が所定の電圧となった後に、前記第 2 スイッチを導通させる

20

請求項 3 に記載の表示装置。

【請求項 6】

前記第 1 配線は、前記複数の画素に対して、前記発光素子の発光を制御するための電源電圧を供給する電源線、又は、前記発光素子の輝度に対応する信号電圧を供給する信号線である

請求項 2、4 及び 5 のいずれか 1 項に記載の表示装置。

【請求項 7】

前記電荷引抜部は、一端が前記ゲートに接続された抵抗素子を含み、

30

前記抵抗素子の他端には、前記電源供給が停止した場合に所定の電圧が印加される

請求項 1 に記載の表示装置。

【請求項 8】

前記所定の電圧は、前記トランジスタへの電氣的ストレスを抑制する電圧である

請求項 2、4、5 及び 7 のいずれか 1 項に記載の表示装置。

【請求項 9】

前記トランジスタは、前記発光素子に電流を供給する駆動トランジスタである

請求項 1 ~ 8 のいずれか 1 項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

40

【0001】

本開示は、行列状に配置された複数の画素を備える表示装置に関する。

【背景技術】

【0002】

有機 EL (Electro Luminescence) を利用した有機 EL ディスプレイ等のアクティブマトリクス方式の表示装置には、駆動トランジスタとして薄膜トランジスタ (TFT: Thin Film Transistor) が用いられている。

【0003】

このような薄膜トランジスタとして、酸化物半導体層にチャネルが形成される酸化物薄膜トランジスタを用いた表示装置では、当該表示装置に対する電源電圧の供給が停止した

50

場合に、画素の特定のノードに電荷が保持され続けることにより、表示品質の悪化等の不具合が生じる虞がある。

【 0 0 0 4 】

そこで、表示装置に対する電源電圧の供給が停止した場合に、駆動トランジスタのゲートとソースとを電氣的に接続するトランジスタを設けることにより、上記の不具合を抑制する構成が開示されている（例えば、特許文献 1）。

【先行技術文献】

【特許文献】

【 0 0 0 5 】

【特許文献 1】特開 2 0 1 3 - 2 1 8 3 1 1 号公報

10

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 6 】

しかしながら、このような構成では、表示装置に対する電源電圧の供給が停止した場合に、駆動トランジスタのゲートの電荷が十分に抜けない虞がある。よって、駆動トランジスタのゲートに残った電荷によって当該駆動トランジスタに負荷がかかるので、信頼性の劣化、及び、特性の劣化が生じる虞がある。このような画素内のトランジスタの劣化は、表示装置の長期信頼性に影響を及ぼすという問題がある。

【 0 0 0 7 】

本開示は、上述の課題に鑑みてなされたものであり、表示装置に対する電源供給が停止している期間における画素内のトランジスタの劣化を抑制できる表示装置を提供する。

20

【課題を解決するための手段】

【 0 0 0 8 】

上記の課題に鑑みて、本開示に係る表示装置は、行列状に配置された複数の画素を備える表示装置であって、複数の画素の各々は、供給される電流量に応じて発光する発光素子と、発光素子の発光を制御するトランジスタと、トランジスタのゲートに接続された第 1 スイッチとを有し、表示装置は、表示装置に対する電源供給が停止した場合に複数の画素の各々におけるゲートの電荷を引き抜く電荷引抜部を備える。

【発明の効果】

【 0 0 0 9 】

30

本開示によれば、表示装置に対する電源供給が停止している期間における画素内のトランジスタの劣化を抑制することができる。

【図面の簡単な説明】

【 0 0 1 0 】

【図 1】図 1 は、実施の形態 1 に係る表示装置の構成例を示すブロック図である。

【図 2】図 2 は、図 1 中の表示パネルの構成例を示すブロック図である。

【図 3】図 3 は、実施の形態 1 における画素の構成を示す回路図である。

【図 4】図 4 は、実施の形態 1 に係る表示装置における電源停止動作を示すタイミングチャートである。

【図 5】図 5 は、実施の形態 1 に係る表示装置の通常動作及び電源停止動作の詳細なタイミング例を示すタイミングチャートである。

40

【図 6】図 6 は、実施の形態 1 において、駆動トランジスタの各ノードから電荷が引き抜かれる様子を説明する説明図である。

【図 7】図 7 は、実施の形態 1 の変形例において、駆動トランジスタの各ノードから電荷が引き抜かれる様子の一例を説明する説明図である。

【図 8】図 8 は、実施の形態 1 の変形例において、駆動トランジスタの各ノードから電荷が引き抜かれる様子の他の一例を説明する説明図である。

【図 9】図 9 は、実施の形態 2 に係る表示装置の構成例を示すブロック図である。

【図 1 0】図 1 0 は、図 9 中の表示パネルの構成例を示すブロック図である。

【図 1 1】図 1 1 は、実施の形態 2 における画素の構成を示す回路図である。

50

【図 1 2】図 1 2 は、実施の形態 2 に係る表示装置における電源停止動作を示すタイミングチャートである。

【図 1 3】図 1 3 は、実施の形態 2 において、駆動トランジスタの各ノードから電荷が引き抜かれる様子を説明する説明図である。

【図 1 4】図 1 4 は、実施の形態 2 の変形例 1 における画素の構成を示す回路図である。

【図 1 5】図 1 5 は、実施の形態 2 の変形例 2 における画素の構成を示す回路図である。

【図 1 6】図 1 6 は、実施の形態 2 の変形例 3 に係る表示装置の構成を示すブロック図である。

【図 1 7】図 1 7 は、実施の形態 2 の変形例 3 における画素の構成を示す回路図である。

【図 1 8】図 1 8 は、実施の形態 1 の他の変形例において、駆動トランジスタのゲートから電荷が引き抜かれる様子を説明する説明図である。

10

【図 1 9】図 1 9 は、実施の形態 2 の他の変形例における画素の構成を示す回路図である。

【図 2 0】図 2 0 は、他の実施の形態における画素の構成を示す回路図である。

【図 2 1】図 2 1 は、フラットパネルディスプレイの外観図である。

【発明を実施するための形態】

【0011】

本開示に係る表示装置の一態様は、行列状に配置された複数の画素を備える表示装置であって、複数の画素の各々は、供給される電流量に応じて発光する発光素子と、発光素子の発光を制御するトランジスタと、トランジスタのゲートに接続された第 1 スイッチとを有し、表示装置は、表示装置に対する電源供給が停止した場合に複数の画素の各々におけるゲートの電荷を引き抜く電荷引抜部を備える。

20

【0012】

このように、表示装置は、当該表示装置に対する電源供給が停止した場合にトランジスタのゲートの電荷を引き抜く。よって、表示装置に対する電源供給が停止している期間においてトランジスタにかかる負荷を抑制できる。したがって、本態様に係る表示装置は、当該期間における画素内のトランジスタの劣化を抑制できる。すなわち、表示装置の長期信頼性を確保できる。

【0013】

また、電荷引抜部は、表示装置の外部から供給される電源電圧の低下を検出することにより、電源供給の停止を検出する検出部を備えてもよい。

30

【0014】

これにより、表示装置の電源電圧がローレベル電圧（例えば、0 [V]）となる前に、当該電源供給の停止を検出することができる。よって、電荷引抜部による電荷の引き抜きに内部電圧が必要な場合であっても、トランジスタのゲートの電荷を引き抜くことができる。

【0015】

また、電荷引抜部は、検出部により電源供給の停止が検出された場合、第 1 スイッチを導通させることにより電荷を引き抜いてもよい。

【0016】

40

このように、本態様では、各画素に設けられている第 1 スイッチを導通させることにより電荷を引き抜く。よって、電荷を引き抜くための新たな構成を設ける必要がないので、画素構成を簡素化できる。

【0017】

また、第 1 スイッチは、第 1 配線とゲートとの導通及び非導通を切り替え、電荷引抜部は、検出部により電源供給の停止が検出された場合、第 1 配線の電圧が所定の電圧となった後に、第 1 スイッチを導通させてもよい。

【0018】

また、表示装置は、さらに、ゲートに接続された第 2 スイッチを備え、電荷引抜部は、検出部により電源供給の停止が検出された場合、第 2 スイッチを導通させることにより電

50

荷を引き抜いてもよい。

【 0 0 1 9 】

これにより、簡易な制御でトランジスタのゲートの電荷を引き抜くことができる。

【 0 0 2 0 】

また、第 1 スイッチは、第 1 配線とゲートとの導通及び非導通を切り替え、第 2 スイッチは、第 1 配線と異なる第 2 配線とゲートとの導通及び非導通を切り替え、第 2 配線には、所定の電圧が印加されていてもよい。

【 0 0 2 1 】

これにより、第 2 配線の電圧を切り替える必要が無いので、一層簡易な制御でトランジスタのゲートの電荷を引き抜くことができる。

10

【 0 0 2 2 】

また、第 1 スイッチ及び第 2 スイッチは、第 1 配線とゲートとの導通及び非導通を切り替え、電荷引抜部は、検出部により電源供給の停止が検出された場合、第 1 配線の電圧が所定の電圧となった後に、第 2 スイッチを導通させてもよい。

【 0 0 2 3 】

また、第 1 配線は、複数の画素に対して、発光素子の発光を制御するための電源電圧を供給する電源線、又は、発光素子の輝度に対応する信号電圧を供給する信号線であってもよい。

【 0 0 2 4 】

このように、本態様では、表示装置に対する電源供給が行われている通常時において電源電圧又は信号電圧が供給されている第 1 配線の電圧を、当該電源供給が停止した電源停止時において所定の電圧とする。つまり、本態様では、第 1 配線の電圧を通常時と電源停止時とで切り替えることにより、第 1 配線を介して電荷を引き抜くことができる。すなわち、電荷を引き抜くための新たな構成を設ける必要がないので、構成を簡素化できる。

20

【 0 0 2 5 】

また、電荷引抜部は、一端がゲートに接続された抵抗素子を含み、抵抗素子の他端には、電源供給が停止した場合に所定の電圧が印加されてもよい。

【 0 0 2 6 】

これにより、スイッチを導通させることにより電荷を引き抜く構成と比較して、当該スイッチの導通及び非導通を切り替える制御が不要となるので、簡易な構成及び制御で、表示装置に対する電源供給が停止した場合にトランジスタのゲートの電荷を引き抜くことができる。

30

【 0 0 2 7 】

また、所定の電圧は、トランジスタへの電氣的ストレスを抑制する電圧であってもよい。

【 0 0 2 8 】

これにより、トランジスタのゲートから電荷が引き抜かれて平衡状態となった場合、つまり、電荷の引き抜きが完了した場合、当該ゲートの電圧は、当該トランジスタへの電氣的ストレスを抑制する電圧となる。よって、当該トランジスタにおける、信頼性の劣化、及び、特性の劣化を一層抑制できる。

40

【 0 0 2 9 】

また、トランジスタは、発光素子に電流を供給する駆動トランジスタであってもよい。

【 0 0 3 0 】

以下、本開示に係る表示装置の一態様について、図面を参照しながら具体的に説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

【 0 0 3 1 】

なお、発明者は、当業者が本開示を十分に理解するために添付図面および以下の説明を提供するのであって、これらによって請求の範囲に記載の主題を限定することを意図する

50

ものではない。例えば、以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置位置及び接続形態などは、一例であり、本開示を限定する主旨ではない。また、以下の実施の形態における構成要素のうち、最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。また、以下の各図は、模式図であり、必ずしも厳密に図示したものではない。

【0032】

(実施の形態1)

以下、本開示の実施の形態1について説明する。

【0033】

[1-1.構成]

[1-1-1.表示装置]

まず、本実施の形態に係る表示装置の構成について、図1及び図2を用いて説明する。

【0034】

図1は、実施の形態1に係る表示装置の構成例を示すブロック図である。図2は、図1中の表示パネルの構成例を示すブロック図である。

【0035】

図1に示すように、表示装置1は、検出部10と、パネル制御部20と、表示パネル30とを備える。

【0036】

検出部10は、表示装置1に対する電源供給の停止を検出する。具体的には、検出部10は、表示装置1の外部から供給される電源電圧の低下を検出することにより、電源供給の停止を検出する。

【0037】

電源供給の停止とは、例えば、ユーザによるリモコンの電源ボタンの押下、表示装置1本体の電源ボタンの押下、ユーザによるオフタイマーの設定によるオフ時刻の到来、ユーザの無操作時間を計測するタイマーによる設定時間の経過、停電時のAC電源電圧の低下などによる電源電圧の低下を含む。

【0038】

検出部10は、具体的には、電源電圧が第1閾値電圧以下になったことを検出し、検出したタイミングで検出信号POR1を出力する第1検出器11と、電源電圧が第1閾値電圧より小さい第2閾値電圧以下になったことを検出し、検出したタイミングで検出信号POR2を出力する第2検出器12とを有する。つまり、検出部10は、電源供給が停止されることにより低下している電源電圧が第1閾値電圧になったときに検出信号POR1を出力し、その後も引き続いて低下している電源電圧が第2閾値電圧になったときに検出信号POR2を出力する。

【0039】

第1閾値電圧は、電源電圧の最大値であるハイレベル電圧VDDより小さく、かつ、電源電圧の最小値であるローレベル電圧VSSより大きな電圧である。第2閾値電圧は、第1閾値電圧より小さく、かつ、ローレベル電圧VSSより大きな電圧である。

【0040】

パネル制御部20は、検出部10により電源供給の停止が検出された場合、表示パネル30に対して、電源停止動作をさせるためのパネル制御信号Sig1、Sig2を出力する。具体的には、パネル制御部20は、第1検出器11から検出信号POR1が出力された場合にパネル制御信号Sig1を出力し、第2検出器12から検出信号POR2が出力された場合にパネル制御信号Sig2を出力する。

【0041】

表示パネル30は、表示装置1の外部から供給される電源を用いて動作する、例えば有機ELパネルである。この表示パネル30は、具体的には、図2に示すように、電源部31と、データ線駆動回路32と、走査線駆動回路33と、画素アレイ34とを備える。

【0042】

画素アレイ 34 は、少なくとも、互いに平行に配置された N (例えば $N = 1080$) 本の走査線である $S c a n$ 線と、 $S c a n$ 線に直交して配置された M 本のソース信号線である $D a t a$ 線とを有する。さらに、画素アレイ 34 は、 $S c a n$ 線と $D a t a$ 線との各交点に、薄膜トランジスタおよび $E L$ 素子から構成される画素を有する。なお、画素の構成の詳細については、後述する。

【0043】

電源部 31 は、データ線駆動回路 32、走査線駆動回路 33、及び、画素アレイ 34 に電力を供給するとともに、画素アレイ 34 に各種電源電圧を供給する。ここでいう各種電源電圧は、図 2 に示すように、 $V I N I$ 、 $V R E F$ 、 $V T F T$ 、 $V E L$ であり、それぞれ、後述する初期化電源線、基準電圧電源線、 $E L$ アノード電源線、 $E L$ カソード電源線を介して各画素に供給される。

10

【0044】

データ線駆動回路 32 は、画素アレイ 34 の $D a t a$ 線を駆動する。より具体的には、データ線駆動回路 32 は、所定のタイミングで、 $D a t a$ 線に信号電圧 $D A T A$ を出力する。

【0045】

走査線駆動回路 33 は、画素アレイ 34 の $S c a n$ 線等を駆動する。より具体的には、走査線駆動回路 33 は、所定のタイミングで、後述する $S c a n$ 線、 $R e f$ 線、 $E n a b l e$ 線、 $I n i t$ 線に走査信号、 $R E F$ 信号、イネーブル信号、 $i n i t$ 信号を出力することにより、画素内の各スイッチの導通及び非導通を制御する。

20

【0046】

ここで、電源部 31、データ線駆動回路 32 及び走査線駆動回路 33 は、パネル制御部 20 からパネル制御信号 $S i g 1$ 、 $S i g 2$ が出力された場合、画素アレイ 34 に供給する各種電源電圧、各種信号の電圧、及び、信号電圧 (以下、「画素アレイ 34 への供給電圧」と記載する場合あり) を次のように低下させる。

【0047】

具体的には、電源部 31、データ線駆動回路 32 及び走査線駆動回路 33 は、パネル制御部 20 からパネル制御信号 $S i g 1$ が出力された場合、画素アレイ 34 への供給電圧のうちパネル制御信号 $S i g 1$ に対応付けられた各種電源電圧、各種信号の電圧、及び、信号電圧 (以下、「パネル制御信号 $S i g 1$ に対応する電圧」と記載する場合あり) を低下させる。また、パネル制御部 20 からパネル制御信号 $S i g 2$ が出力された場合、画素アレイ 34 への供給電圧のうちパネル制御信号 $S i g 2$ に対応付けられた各種電源電圧、各種信号の電圧、及び、信号電圧 (以下、「パネル制御信号 $S i g 2$ に対応する電圧」と記載する場合あり) を低下させる。

30

【0048】

例えば、本実施の形態において、パネル制御信号 $S i g 1$ に対応する電圧は、 $V I N I$ 、 $V R E F$ 、 $V T F T$ 、 $V E L$ 、 $V D A T A$ であり、パネル制御信号 $S i g 2$ に対応する電圧は、走査信号 $S C A N$ 、 $R E F$ 信号 $R E F$ 、イネーブル信号 $E N B$ 、 $i n i t$ 信号 $I N I$ である。

【0049】

ここで、画素アレイ 34 への供給電圧はパルス波形の場合もあるが、この場合、パネル制御信号 $S i g 1$ に対応する電圧、及び、パネル制御信号 $S i g 2$ に対応する電圧は、当該パルス波形のハイレベル電圧に相当する。

40

【0050】

以上のように構成された表示装置 1 では、当該表示装置 1 に対する電源供給が停止した場合に、複数の画素の各々における駆動トランジスタのゲートの電荷を引き抜くことができる。本実施の形態において、この電荷の引き抜きは、検出部 10、パネル制御部 20、電源部 31、データ線駆動回路 32、及び、走査線駆動回路 33 によって、実現される。すなわち、表示装置 1 に対する電源供給が停止した場合に複数の画素の各々における駆動トランジスタのゲートの電荷を引き抜く電荷引抜部は、本実施の形態では、検出部 10、

50

パネル制御部 20、電源部 31、データ線駆動回路 32、及び、走査線駆動回路 33 に相当する。

【0051】

なお、電源供給が停止した場合における当該電荷が引き抜かれるメカニズムについては、後述する。

【0052】

なお、表示装置 1 は、例えば、図示しないが、CPU (Central Processing Unit)、制御プログラムを格納した ROM (Read Only Memory) などの記憶媒体、RAM (Random Access Memory) などの作業用メモリ、および通信回路を有するとしてもよい。

10

【0053】

[1 - 1 - 2 . 画素]

続いて、画素アレイ 34 に配置された画素の構成の一例について、図 3 を用いて説明する。図 3 は、実施の形態 1 における画素の構成を示す回路図である。

【0054】

図 3 に示す画素 160 は、表示パネル 30 が有する一画素であり、Data 線 176 を介して供給されたデータ信号 (信号電圧) に応じた発光量で発光する。この画素 160 は、上述したように行列状に配置され、駆動トランジスタ 161 と、スイッチ 162 ~ 165 と、EL 素子 166 と、容量素子 167 と、を備えている。また、画素 160 には、Data 線 176 と、基準電圧電源線 168 (VREF) と、EL アノード電源線 169 (VTFT) と、EL カソード電源線 170 (VEL) と、初期化電源線 171 (VINI) とを備える。

20

【0055】

ここで、Data 線 176 は、信号電圧 DATA を供給するための信号線である。

【0056】

基準電圧電源線 168 (VREF) は、容量素子 167 の第 1 電極の電圧値を規定する基準電圧 VREF を供給する電源線である。EL アノード電源線 169 (VTFT) は、駆動トランジスタ 161 のドレイン電極の電位を決定するための高電圧側電源線である。EL カソード電源線 170 (VEL) は、EL 素子 166 の第 2 電極 (カソード) に接続された低電圧側電源線である。初期化電源線 171 (VINI) は、駆動トランジスタ 161 のゲート - ソース間の電圧すなわち容量素子 167 の電圧を初期化するための電源線である。

30

【0057】

EL 素子 166 は、発光素子の一例であり、画素アレイ 34 において行列状に配置される。EL 素子 166 は、駆動電流が流されて発光する発光期間と、駆動電流が流されず発光しない非発光期間とを有する。具体的には、EL 素子 166 は、駆動トランジスタ 161 から供給される電流量に応じた発光量で発光する。EL 素子 166 は、例えば有機 EL 素子である。EL 素子 166 は、カソードが、EL カソード電源線 170 に接続され、アノードが、駆動トランジスタ 161 のソース (ソース電極) に接続されている。ここで、EL カソード電源線 170 に供給されている電圧は VEL であり、例えば 0 [V] である。

40

【0058】

駆動トランジスタ 161 は、EL 素子 166 への電流の供給量を制御する電圧駆動の駆動素子であり、EL 素子 166 に電流 (駆動電流) を流すことで EL 素子 166 を発光させる。具体的には、駆動トランジスタ 161 は、ゲート電極が容量素子 167 の第 1 電極に接続され、ソース電極が容量素子 167 の第 2 電極および EL 素子 166 のアノードに接続されている。

【0059】

駆動トランジスタ 161 は、スイッチ 163 がオフ状態 (非導通状態) にされて基準電圧電源線 168 と容量素子 167 の第 1 電極とが非導通で、かつ、スイッチ 165 がオン

50

状態（導通状態）にされてE Lアノード電源線169とドレイン電極と導通した場合に、当該信号電圧に応じた電流である駆動電流をE L素子166に流すことにより、E L素子166を発光させる。ここで、E Lアノード電源線169に供給されている電圧はV T F Tであり、例えば20Vである。これにより、駆動トランジスタ161は、ゲート電極に供給された信号電圧を、当該信号電圧に対応した信号電流に変換し、変換された信号電流をE L素子166に供給する。

【0060】

また、駆動トランジスタ161は、スイッチ163がオフ状態（非導通状態）にされて基準電圧電源線168と容量素子167の第1電極とが非導通で、かつ、スイッチ165がオフ状態（非導通状態）にされてE Lアノード電源線169とドレイン電極とが非導通である場合に、駆動電流をE L素子166に流さないことでE L素子166を発光させない。

10

【0061】

容量素子167は、駆動トランジスタ161の流す電流量を決める電圧を保持する。具体的には、この容量素子167は、駆動トランジスタ161のゲート-ソース間に設けられ、容量素子167の第2電極（駆動トランジスタ161のソース側の電極）は、駆動トランジスタ161のソース（E Lカソード電源線170側）とE L素子166のアノードとの間に接続されている。容量素子167の第1電極（駆動トランジスタ161のゲート側の電極）は、駆動トランジスタ161のゲートに接続されている。また、容量素子167の第1電極は、基準電圧電源線168（V R E F）とスイッチ163を介して接続されている。

20

【0062】

スイッチ162は、信号電圧を供給するためのD a t a線176（信号線）と容量素子167の第1電極との導通および非導通を切り換える。具体的には、スイッチ162は、ドレインおよびソースの一方の端子がD a t a線176に接続され、ドレインおよびソースの他方の端子が容量素子167の第1電極に接続され、ゲートが走査線であるS c a n線172に接続されているスイッチングトランジスタである。換言すると、スイッチ162は、D a t a線176を介して供給された信号電圧（データ信号）を容量素子167に書き込むための機能を有する。

【0063】

30

スイッチ163は、基準電圧V R E Fを供給する基準電圧電源線168と容量素子167の第1電極との導通および非導通を切り換える。具体的には、スイッチ163は、ドレインおよびソースの一方の端子が基準電圧電源線168（V R E F）に接続され、ドレインおよびソースの他方の端子が容量素子167の第1電極に接続され、ゲートがR e f線173に接続されているスイッチングトランジスタである。換言すると、スイッチ163は、容量素子167の第1電極（駆動トランジスタ161のゲート）に対して基準電圧（V R E F）を与える機能を有する。

【0064】

スイッチ164は、容量素子167の第2電極と初期化電源線171との導通および非導通を切り換える。具体的には、スイッチ164は、ドレインおよびソースの一方の端子が初期化電源線171（V I N I）に接続され、ドレインおよびソースの他方の端子が容量素子167の第2電極に接続され、ゲートがI n i t線174に接続されているスイッチングトランジスタである。換言すると、スイッチ164は、容量素子167の第2電極（駆動トランジスタ161のソース）に対して初期化電圧（V I N I）を与える機能を有する。

40

【0065】

スイッチ165は、E Lアノード電源線169と駆動トランジスタ161のドレイン電極との導通および非導通を切り換える。具体的には、スイッチ165は、ドレインおよびソースの一方の端子がE Lアノード電源線169（V T F T）に接続され、ドレインおよびソースの他方の端子が駆動トランジスタ161のドレイン電極に接続され、ゲートがE

50

n a b l e 線 1 7 5 に接続されているスイッチングトランジスタである。

【 0 0 6 6 】

以上のように構成された画素 1 6 0 は、データ線駆動回路 3 2 から D a t a 線 1 7 6 を介して供給された信号電圧（データ信号）に応じた輝度で発光する。

【 0 0 6 7 】

なお、画素 1 6 0 を構成するスイッチ 1 6 2 ~ スイッチ 1 6 4 とスイッチ 1 6 5 とは n 型 T F T として、以下では説明を行うが、それに限られない。スイッチ 1 6 2 ~ スイッチ 1 6 4 とスイッチ 1 6 5 とは、p 型 T F T であってもよい。また、スイッチ 1 6 2 ~ スイッチ 1 6 4 とスイッチ 1 6 5 とにおいて、n 型 T F T と p 型 T F T とが混在して用いられてもよい。なお、p 型 T F T のゲートに接続された信号線については以下で説明する電圧レベルを逆転させればよい。

10

【 0 0 6 8 】

また、基準電圧電源線 1 6 8 の電圧 V R E F と初期化電源線 1 7 1 の電圧 V I N I との電位差は駆動トランジスタ 1 6 1 の最大閾値電圧よりも大きな電圧に設定される。

【 0 0 6 9 】

また、基準電圧電源線 1 6 8 の電圧 V R E F 及び初期化電源線 1 7 1 の電圧 V I N I は、E L 素子 1 6 6 に電流が流れないように、次のように設定されている。

【 0 0 7 0 】

電圧 V I N I < 電圧 V E L + (E L 素子 1 6 6 の順方向電流閾値電圧) 、
(基準電圧電源線 1 6 8 の電圧 V R E F) < 電圧 V E L + (E L 素子 1 6 6 の順方向電流閾値電圧) + (駆動トランジスタ 1 6 1 の閾値電圧)

20

【 0 0 7 1 】

ここで、電圧 V E L は、上述したように、E L カソード電源線 1 7 0 の電圧である。

【 0 0 7 2 】

[1 - 2 . 動作]

次に、上述したように構成された本実施の形態に係る表示装置 1 の動作について図 4 ~ 図 6 を用いて説明する。

【 0 0 7 3 】

図 4 は、本実施の形態に係る表示装置 1 における電源停止動作を示すタイミングチャートである。図 5 は、本実施の形態に係る表示装置 1 の通常動作及び電源停止動作の詳細なタイミング例を示すタイミングチャートである。図 6 は、本実施の形態において、駆動トランジスタ 1 6 1 の各ノードから電荷が引き抜かれる様子を説明する説明図である。ここで、駆動トランジスタ 1 6 1 のノードとは、駆動トランジスタ 1 6 1 のゲート、ドレイン又はソースである。

30

【 0 0 7 4 】

なお、図 4 には、表示装置 1 の電源電圧と、検出信号 P O R 1 と、検出信号 P O R 2 と、画素アレイ 3 4 への供給電圧のうちパネル制御信号 S i g 1 に対応する電圧 S i g 1 * と、画素アレイ 3 4 への供給電圧のうちパネル制御信号 S i g 2 に対応する電圧 S i g 2 * とが示されている。ただし、図中の S i g 1 * 、S i g 2 * は、画素アレイ 3 4 への供給電圧の傾向を模式的に示した一例である。つまり、画素アレイ 3 4 への供給電圧は、図中の S i g 1 * 、S i g 2 * のように最小電圧が V S S かつ最大電圧が V D D でない場合もある。また、画素アレイ 3 4 への供給電圧は、ハイレベル電圧が図中の S i g 1 * 、S i g 2 * のような傾向を示すパルス波形の場合もある。

40

【 0 0 7 5 】

また、図 5 には、画素アレイ 3 4 へ供給される各種電源電圧及び各種信号が示されている。ここでいう各種電源電圧は V I N I 、V R E F 、V T F T 、V E L であり、各種信号は、走査信号 S C A N 、R E F 信号 R E F 、イネーブル信号 E N B 、i n i t 信号 I N I 、信号電圧 D A T A である。

【 0 0 7 6 】

[1 - 2 - 1 . 通常動作]

50

まず、本実施の形態に係る表示装置 1 の通常動作について説明する。ここで、通常動作とは、表示装置 1 に対する電源供給が停止される前（図 4 の時刻 t 1 より前）の表示装置 1 の動作である。なお、通常動作とは、検出部 10 によって電源供給の停止が検出される前（図 4 の時刻 t 2 より前）の動作でもよい。

【0077】

図 4 に示すように、通常動作では、各種電源電圧及び各種信号として、所定のタイミングかつ所定の電圧が供給される。具体的には、図 5 に示すように、通常動作では、各種電源電圧は一定の電圧が連続して供給され、各種信号の各々は、一定の電圧（スイッチ 162 ~ 165 を導通させるハイレベル電圧）が所定のタイミングで供給される。これにより、通常動作では、画素 160 は、以下の (i) ~ (iv) のように動作する。

10

【0078】

具体的には、(i) INI を HIGH、かつ、REF を HIGH にすることにより、スイッチ 163、164 を導通させ、駆動トランジスタ 161 の閾値電圧補償を行うためのドレイン電流を流すのに必要な初期電圧を容量素子 167 に保持させる（初期化動作）。次に、(ii) INI を LOW にした後に ENB を HIGH とすることにより、スイッチ 165 を導通させてドレイン電流を流す。これにより、駆動トランジスタ 161 の閾値電圧に相当する電圧を容量素子 167 に保持させる（閾値補償動作）。その後、(iii) ENB、RFF を LOW にした後に SCAN を HIGH にすることにより、スイッチ 162 を導通させて信号電圧 DATA を書き込む（書き込み動作）。最後に、(iv) ENB を HIGH にすることによりスイッチ 165 を導通させて EL 素子 166 を発光させる（発光動作）。

20

【0079】

このような動作により、通常動作において、表示装置 1 は、各画素 160 の駆動トランジスタ 161 の閾値電圧のバラつきを抑制して発光することができる。

【0080】

[1-2-2. 電源停止動作]

ここで、このような画素 160 において、駆動トランジスタ 161 のゲートは、スイッチ 162 を介して Data 線 176 に接続されている。また、当該ゲートは、スイッチ 163 を介して基準電圧電源線 168 に接続されている。すなわち、当該ゲートは、スイッチ 162、163 が非導通になった場合、いずれの配線にも接続されないフローティング状態となる。

30

【0081】

これにより、表示装置 1 に対する電源電圧の供給が停止した場合、駆動トランジスタ 161 のゲートの電荷が十分に抜けない虞がある。これは以下のような理由による。

【0082】

具体的には、通常、駆動トランジスタ 161 には、電子の移動度が高いことから薄膜トランジスタが用いられる。特に、酸化物薄膜トランジスタは、オフ時のリーク電流が極めて小さく、リーク電流の大きさが pA オーダーであるという長所があることから駆動トランジスタ 161 に適している。しかしながら、このような酸化物薄膜トランジスタは、リーク電流が極めて小さいために、表示装置 1 の電源供給が停止された後であっても、各画素 160 の内部では電源供給が停止される直前での電荷が保持される。

40

【0083】

このような駆動トランジスタ 161 のゲートに保持された電荷によって、次のような問題を生じる虞がある。

【0084】

具体的には、このような電荷により駆動トランジスタ 161 に印加される電圧は、当該駆動トランジスタ 161 に対する電氣的ストレスとなる。これにより、駆動トランジスタ 161 の閾値電圧シフトが生じる虞がある。すなわち、駆動トランジスタ 161 の信頼性の劣化、及び、特性の劣化が生じる虞がある。このような画素内のトランジスタの劣化は、表示装置の特性及び信頼性に影響を及ぼす虞がある。

50

【 0 0 8 5 】

そこで、本実施の形態に係る表示装置 1 では、当該表示装置 1 に対する電源供給が停止した場合に、駆動トランジスタ 1 6 1 のゲートの電荷を引き抜くことにより、上記の問題を解決する。以下、本実施の形態に係る表示装置 1 の電源停止動作について、具体的に説明する。

【 0 0 8 6 】

図 4 に示すように、時刻 t_1 において、例えば表示装置 1 本体の電源ボタンが押下されることにより当該表示装置 1 に対する電源供給が停止すると、時刻 t_1 以降では、電源電圧が次第に低下する。

【 0 0 8 7 】

時刻 t_2 において、電源電圧が第 1 閾値電圧以下になると、検出部 1 0 によって検出信号 POR_1 が出力される。よって、パネル制御部 2 0 によって、表示パネル 3 0 に対して電源停止動作をさせるためのパネル制御信号 Sig_1 が出力される。したがって、画素アレイ 3 4 への供給電圧のうち、パネル制御信号 Sig_1 に対応する電圧（本実施の形態では、 $VINI$ 、 $VREF$ 、 $VTFT$ 、 VEL 、 $VDATA$ ）が、図中の Sig_1^* のように低下する。

【 0 0 8 8 】

これにより、時刻 t_3 において、パネル制御信号 Sig_1 に対応する電圧（本実施の形態では、 $VINI$ 、 $VREF$ 、 $VTFT$ 、 VEL 、 $VDATA$ ）が、ローレベル電圧（例えば、 VSS ）となる。

【 0 0 8 9 】

次に、時刻 t_4 において、電源電圧が第 2 閾値電圧以下になると、検出部 1 0 によって検出信号 POR_2 が出力される。よって、パネル制御部 2 0 によって、表示パネル 3 0 に対して電源停止動作をさせるためのパネル制御信号 Sig_2 が出力される。したがって、画素アレイ 3 4 への供給電圧のうち、パネル制御信号 Sig_2 に対応する電圧（本実施の形態では、走査信号 $SCAN$ 、 REF 信号 REF 、イネーブル信号 ENB 、 $init$ 信号 INI ）が、図中の Sig_2^* のように低下する。

【 0 0 9 0 】

ここで、時刻 $t_3 \sim t_4$ では、 Sig_1^* はローレベル電圧になっているものの、 Sig_2^* は低下していない。よって、図 5 に示すように、パネル制御信号 Sig_2 に対応する電圧（信号）である INI 、 REF 、 ENB 、 $SCAN$ が通常動作と同様に $HIGH$ になることにより、スイッチ 1 6 2 ~ 1 6 5 が導通する。

【 0 0 9 1 】

これにより、時刻 $t_3 \sim t_4$ では、図 6 に示すように、駆動トランジスタ 1 6 1 のゲート、ドレイン及びソースの電荷が引き抜かれる。

【 0 0 9 2 】

具体的には、駆動トランジスタ 1 6 1 のゲートの電荷は、スイッチ 1 6 2 を介してローレベル電圧（例えば、 VSS ）が印加された $Data$ 線 1 7 6 に引き抜かれる。また、さらに、当該ゲートの電荷は、スイッチ 1 6 3 を介してローレベル電圧（例えば、 VSS ）が印加された基準電圧電源線 1 6 8 に引き抜かれる。さらに具体的には、駆動トランジスタ 1 6 1 のゲートの電荷は、スイッチ 1 6 2 及び $Data$ 線 1 7 6 を介してデータ線駆動回路 3 2 に引き抜かれる、又は、スイッチ 1 6 3 及び基準電圧電源線 1 6 8 を介して電源部 3 1 に引き抜かれる。

【 0 0 9 3 】

また、駆動トランジスタ 1 6 1 のドレインの電荷は、スイッチ 1 6 5 を介してローレベル電圧（例えば、 VSS ）が印加された EL ノード電源線 1 6 9 に引き抜かれる。さらに具体的には、駆動トランジスタ 1 6 1 のドレインの電荷は、スイッチ 1 6 5 及び EL ノード電源線 1 6 9 を介して電源部 3 1 に引き抜かれる。

【 0 0 9 4 】

また、駆動トランジスタ 1 6 1 のソースの電荷は、スイッチ 1 6 4 を介してローレベル

10

20

30

40

50

電圧（例えば、 V_{SS} ）が印加された初期化電源線 171 に引き抜かれる。さらに具体的には、駆動トランジスタ 161 のソースの電荷は、スイッチ 164 及び初期化電源線 171 を介して電源部 31 に引き抜かれる。

【0095】

その後、時刻 $t_4 \sim t_5$ において、電源電圧の低下に伴って $Sig * 2$ も次第に低下し、電源電圧がローレベル（例えば、 V_{SS} ）となった時刻 t_5 において、 $Sig * 2$ もローレベルとなる。つまり、時刻 t_5 以降では各スイッチ 162 ~ 164 が非導通状態となることにより、駆動トランジスタ 161 のゲート、ドレイン及びソースはフローティング状態となる。

【0096】

このように、本実施の形態に係る表示装置 1 では、検出部 10 によって電源供給の停止が検出された場合、各種電源電圧及び信号電圧（ V_{INI} 、 V_{REF} 、 V_{TFT} 、 V_{EL} 、 V_{DATA} ）を低下させた後に、スイッチ 162 ~ 165 を導通させる。これにより、表示装置 1 は、スイッチ 162 ~ 165 を介して、駆動トランジスタ 161 のゲート、ドレイン及びソースの電荷を引き抜くことができる。

【0097】

ここで、上述したように、駆動トランジスタ 161 のゲート、ドレイン及びソースの電荷は、上述の時刻 $t_3 \sim t_4$ において引き抜かれている。よって、時刻 t_5 において、駆動トランジスタ 161 のゲート、ドレイン及びソースがフローティング状態となったとき、これらゲート、ドレイン及びソースに保持される電荷を抑制できる。

【0098】

よって、本実施の形態に係る表示装置 1 では、フローティング状態になったときに駆動トランジスタ 161 のゲートに電荷が保持されていることにより生じる駆動トランジスタ 161 への負荷を抑制できる。つまり、表示装置 1 では、駆動トランジスタ 161 の信頼性の劣化、及び、特性の劣化を抑制できる。その結果、表示装置 1 の特性及び信頼性を保つことができる。

【0099】

なお、時刻 $t_3 \sim t_4$ の期間は、例えば、1 フレーム期間以上であればよい。これにより、全ての画素行において、各種電源電圧及び信号電圧（ V_{INI} 、 V_{REF} 、 V_{TFT} 、 V_{EL} 、 V_{DATA} ）をローレベル電圧まで低下させた後に、スイッチ 162 ~ 165 を導通させることができる。よって、全ての画素行において、スイッチ 162 ~ 165 を介して、駆動トランジスタ 161 のゲート、ドレイン及びソースの電荷を引き抜くことができる。

【0100】

また、上記説明では、各画素 160 からの電荷の引き抜きは、時刻 $t_3 \sim t_4$ において行順次に行われているとした。つまり、電源停止動作においても、通常動作と同様に、走査信号 $SCAN$ 、 REF 信号 REF 、イネーブル信号 ENB 、 $init$ 信号 INI を行順次に $HIGH$ にすることにより、全画素 160 から電荷を引き抜いている。これにより、走査線駆動回路 33 は、通常動作と電源停止動作とで、走査信号 $SCAN$ 、 REF 信号 REF 、イネーブル信号 ENB 、 $init$ 信号 INI を $HIGH$ にするタイミングを変える必要がないので、簡易な制御で電荷を引き抜くことができる。

【0101】

なお、各画素 160 からの電荷の引き抜きは、時刻 $t_3 \sim t_4$ のいずれかのタイミングで一斉に行われてよい。つまり、各種電源電圧及び信号電圧（ V_{INI} 、 V_{REF} 、 V_{TFT} 、 V_{EL} 、 V_{DATA} ）がローレベル電圧まで低下した後に、全ての画素行に対して、走査信号 $SCAN$ 、 REF 信号 REF 、イネーブル信号 ENB 、 $init$ 信号 INI を $HIGH$ にしてもよい。これにより、電荷の引き抜きに要する時間を短縮できる。

【0102】

[1 - 3 . 効果等]

以上説明したように、本実施の形態に係る表示装置 1 は、行列状に配置された複数の画

10

20

30

40

50

素 1 6 0 を備える表示装置であって、複数の画素 1 6 0 の各々は、供給される電流量に応じて発光する E L 素子 1 6 6 と、E L 素子 1 6 6 の発光を制御する駆動トランジスタ 1 6 1 と、駆動トランジスタ 1 6 1 のゲートに接続された第 1 スイッチであるスイッチ 1 6 2、1 6 3 とを有し、表示装置 1 は、当該表示装置 1 に対する電源供給が停止した場合に複数の画素 1 6 0 の各々におけるゲートの電荷を引き抜く電荷引抜部を備える。

【 0 1 0 3 】

このように、本実施の形態に係る表示装置 1 は、表示装置 1 に対する電源供給が停止した場合に駆動トランジスタ 1 6 1 のゲートの電荷を引き抜く。よって、表示装置 1 に対する電源供給が停止している期間において駆動トランジスタ 1 6 1 にかかる負荷（電氣的ストレス）を抑制できる。したがって、本実施の形態に係る表示装置 1 は、当該期間における画素 1 6 0 内の駆動トランジスタ 1 6 1 の劣化を抑制できる。すなわち、表示装置 1 の長期信頼性を確保できる。

10

【 0 1 0 4 】

ここで、本実施の形態において、表示装置 1 に対する電源供給が停止した場合に複数の画素 1 6 0 の各々における駆動トランジスタ 1 6 1 のゲートの電荷を引き抜く電荷引抜部は、検出部 1 0、パネル制御部 2 0、電源部 3 1、データ線駆動回路 3 2 及び走査線駆動回路 3 3 に相当する。

【 0 1 0 5 】

つまり、本実施の形態では、電荷引抜部は、表示装置 1 の外部から供給される電源電圧の低下を検出することにより、電源供給の停止を検出する検出部 1 0 を備える。

20

【 0 1 0 6 】

これにより、表示装置 1 の電源電圧がローレベル電圧（例えば、V S S ）となる前に、当該電源供給の停止を検出することができる。よって、電荷引抜部による電荷の引き抜きに内部電圧が必要な場合であっても、駆動トランジスタ 1 6 1 のゲートの電荷を引き抜くことができる。

【 0 1 0 7 】

また、電荷引抜部は、検出部 1 0 により電源供給の停止が検出された場合、スイッチ 1 6 2、1 6 3 を導通させることにより電荷を引き抜く。

【 0 1 0 8 】

このように、本実施の形態では、各画素 1 6 0 に設けられているスイッチ 1 6 2、1 6 3 を導通させることにより電荷を引き抜く。よって、電荷を引き抜くための新たな構成を設ける必要がないので、画素構成を簡素化できる。

30

【 0 1 0 9 】

具体的には、スイッチ 1 6 2、1 6 3 は、本実施の形態における第 1 配線である D a t a 線 1 7 6 及び基準電圧電源線 1 6 8 と駆動トランジスタ 1 6 1 のゲートとの導通及び非導通を切り替え、電荷引抜部は、検出部 1 0 により電源供給の停止が検出された場合、D a t a 線 1 7 6 及び基準電圧電源線 1 6 8 の電圧がローレベル電圧となった後に、スイッチ 1 6 2、1 6 3（いずれも第 1 スイッチ）を導通させる。

【 0 1 1 0 】

ここで、D a t a 線 1 7 6 及び基準電圧電源線 1 6 8 は、複数の画素 1 6 0 に対して、E L 素子 1 6 6 の発光を制御するための電源電圧を供給する電源線、又は、E L 素子 1 6 6 の輝度に対応する信号電圧 D A T A を供給する信号線である。

40

【 0 1 1 1 】

このように、本実施の形態では、表示装置 1 に対する電源供給が行われている通常時において電源電圧又は信号電圧が供給されている D a t a 線 1 7 6 及び基準電圧電源線 1 6 8 の電圧を、当該電源供給が停止した電源停止時においてローレベル電圧（例えば、V S S ）とする。つまり、本実施の形態では、D a t a 線 1 7 6 及び基準電圧電源線 1 6 8 の電圧を通常時と電源停止時とで切り替えることにより、D a t a 線 1 7 6 及び基準電圧電源線 1 6 8 を介して電荷を引き抜くことができる。すなわち、電荷を引き抜くための新たな構成を設ける必要がないので、構成を簡素化できる。

50

【0112】

また、例えば、ローレベル電圧（例えば、 V_{SS} ）は、駆動トランジスタ161への電氣的ストレスを抑制する電圧である。

【0113】

これにより、駆動トランジスタ161のゲートから電荷が引き抜かれて平衡状態となった場合、つまり、電荷の引き抜きが完了した場合、当該ゲートの電圧は、当該駆動トランジスタ161への電氣的ストレスを抑制する電圧となる。よって、当該駆動トランジスタ161における、信頼性の劣化、及び、特性の劣化を一層抑制できる。

【0114】

なお、本実施の形態では、電氣的ストレスを抑制できる電圧としてローレベル電圧（例えば、 $0[V]$ 等の V_{SS} ）を例に説明したが、これに限らない。例えば、電氣的ストレスを抑制できる電圧は、駆動トランジスタ161のゲート - ソース間電圧が当該駆動トランジスタ161の閾値電圧となるような電圧であってもよい。

【0115】

（実施の形態1の変形例）

上記実施の形態1では、表示装置1に対する電源供給が停止した場合、駆動トランジスタ161のゲートの電荷は、スイッチ162及びData線176と、スイッチ163及び基準電圧電源線168とを介して、データ線駆動回路32及び電源部31に引き抜かれた。しかし、図7及び図8に示すように、表示装置1に対する電源供給が停止した場合、駆動トランジスタ161のゲートの電荷は、スイッチ162及びData線176と、スイッチ163及び基準電圧電源線168との一方を介して引き抜かれてもよい。図7及び図8は、実施の形態1の変形例において、駆動トランジスタ161の各ノードから電荷が引き抜かれる様子を説明する説明図である。具体的には、これらの図は、実施の形態1の変形例において、図4の時刻 $t_3 \sim t_4$ における画素160の状態を示す説明図である。

【0116】

すなわち、図6～図8に示すように、電源部31及びデータ線駆動回路32は、検出部10により電源供給の停止が検出された場合、駆動トランジスタ161のゲートに接続されたスイッチ162、163の少なくとも1つを導通させることにより、当該ゲートの電荷を引き抜けばよい。具体的には、電源部31及びデータ線駆動回路32は、検出部10により電源供給の停止が検出された場合、当該少なくとも1つに接続された配線（Data線176又は基準電圧電源線168）の電圧がローレベル電圧（ V_{SS} ）となった後に、当該少なくとも1つを導通させればよい。

【0117】

言い換えると、上記実施の形態1では、画素アレイ34への供給電圧のうちパネル制御信号Sig1に対応する電圧は、 V_{INI} 、 V_{REF} 、 V_{TFT} 、 V_{EL} 、 V_{DATA} であった。また、画素アレイ34への供給電圧のうちパネル制御信号Sig2に対応する電圧（信号）は、走査信号SCAN、REF信号REF、イネーブル信号ENB、init信号INIであった。しかしながら、これらパネル制御信号Sig1、Sig2と画素アレイ34への供給電圧との対応付けは、上記実施の形態1に限らない。

【0118】

すなわち、パネル制御信号Sig1に対応する電圧（信号）は、 V_{INI} 、 V_{REF} 、 V_{TFT} 、 V_{EL} 、DATA、さらに、REF信号REFであってもよく、パネル制御信号Sig2に対応する電圧（信号）は、走査信号SCAN、イネーブル信号ENB、init信号INIであってもよい。これにより、図7に示すように、表示装置1に対する電源供給が停止した場合、駆動トランジスタ161のゲートの電荷は、スイッチ162及びData線176を介して引き抜かれる。

【0119】

また、パネル制御信号Sig1に対応する電圧（信号）は、 V_{INI} 、 V_{REF} 、 V_{TFT} 、 V_{EL} 、DATA、さらに、走査信号SCANであってもよく、パネル制御信号Sig2に対応する電圧（信号）は、REF信号REF、イネーブル信号ENB、init

10

20

30

40

50

信号 I N I であってもよい。これにより、図 8 に示すように、表示装置 1 に対する電源供給が停止した場合、駆動トランジスタ 1 6 1 のゲートの電荷は、スイッチ 1 6 3 及び基準電圧電源線 1 6 8 を介して引き抜かれる。

【 0 1 2 0 】

(実施の形態 2)

次に、本開示の実施の形態 2 について、実施の形態 1 と異なる点を中心に説明する。上記実施の形態 1 では、表示装置 1 に対する電源供給が停止した場合に、通常動作において E L 素子 1 6 6 の発光を制御するためのスイッチ 1 6 2、1 6 3 を介して、駆動トランジスタ 1 6 1 のゲートの電荷を引き抜いた。これに対して、本実施の形態では、スイッチ 1 6 2、1 6 3 以外のスイッチであって、表示装置 1 に対する電源供給が停止した場合に駆動トランジスタ 1 6 1 のゲートの電荷を引き抜くためのスイッチを備える。

10

【 0 1 2 1 】

[2 - 1 . 構成]

[2 - 1 - 1 . 表示装置]

まず、本実施の形態に係る表示装置の構成について、図 9 及び図 1 0 を用いて説明する。

【 0 1 2 2 】

図 9 は、実施の形態 2 に係る表示装置の構成例を示すブロック図である。図 1 0 は、図 9 中の表示パネルの構成例を示すブロック図である。

【 0 1 2 3 】

これらの図に示すように、本実施の形態に係る表示装置 2 は、実施の形態に係る表示装置 1 とほぼ同様であるが、パネル制御部 2 2 0 から表示パネル 2 3 0 に出力される信号、及び、表示パネル 2 3 0 の構成が異なる。

20

【 0 1 2 4 】

パネル制御部 2 2 0 は、実施の形態 1 におけるパネル制御部 2 0 と比較して、さらにリセット信号 R S T を出力する。具体的には、パネル制御部 2 2 0 は、検出部 1 0 により電源供給の停止が検出された場合、表示パネル 2 3 0 に対して、リセット信号 R S T を出力する。より具体的には、パネル制御部 2 2 0 は、第 1 検出器 1 1 によって検出信号 P O R 1 が出力されてから、第 2 検出器 1 2 によって検出信号 P O R 2 が出力されるまでの期間、H I G H となるようなリセット信号 R S T を出力する。

30

【 0 1 2 5 】

また、実施の形態 1 におけるパネル制御部 2 0 は、第 1 検出器 1 1 から検出信号 P O R 1 が出力された場合にパネル制御信号 S i g 1 を出力し、第 2 検出器 1 2 から検出信号 P O R 2 が出力された場合にパネル制御信号 S i g 2 を出力したが、本実施の形態におけるパネル制御部 2 2 0 は、第 2 検出器 1 2 から検出信号 P O R 2 が出力された場合にパネル制御信号 S i g 1、S i g 2 を出力する。

【 0 1 2 6 】

表示パネル 2 3 0 は、実施の形態 1 における表示パネル 3 0 と比較して、電源部 2 3 1 によって供給される電圧が異なる。また、画素アレイ 2 3 4 に配置された画素の構成が異なる。

40

【 0 1 2 7 】

電源部 2 3 1 は、実施の形態 1 に係る電源部 3 1 と比較して、さらに、リセット電圧 V R S T を画素アレイ 2 3 4 に供給する。ここで、このリセット電圧 V R S T は、例えば、駆動トランジスタ 1 6 1 への電氣的ストレスを抑制する電圧 (例えば、0 [V]) である。

【 0 1 2 8 】

画素アレイ 2 3 4 は、実施の形態 1 における画素アレイ 3 4 と比較して、画素の構成が異なる。

【 0 1 2 9 】

[2 - 1 - 2 . 画素]

50

続いて、画素アレイ 234 に配置された画素の構成の一例について、図 11 を用いて説明する。図 11 は、実施の形態 2 における画素の構成を示す回路図である。

【0130】

図 11 に示す画素 260 は、実施の形態 1 における画素 160 と比較して、さらに、スイッチ 261 ~ 263 を備える。

【0131】

スイッチ 261 は、リセット電圧 V_{RST} を供給するリセット電源線 264 と駆動トランジスタ 161 のゲートとの導通および非導通を切り換える。具体的には、スイッチ 261 は、ドレインおよびソースの一方の端子がリセット電源線 264 (V_{RST}) に接続され、ドレインおよびソースの他方の端子が駆動トランジスタ 161 のゲートに接続され、ゲートが Reset 線 271 に接続されているスイッチングトランジスタである。

10

【0132】

スイッチ 262 は、ドレインおよびソースの他方の端子が駆動トランジスタ 161 のドレインに接続されている点を除き、スイッチ 261 と同様に接続されている。スイッチ 263 は、ドレインおよびソースの他方の端子が駆動トランジスタ 161 のソースに接続されている点を除き、スイッチ 261 と同様に接続されている。

【0133】

[2-2. 動作]

次に、上述したように構成された本実施の形態に係る表示装置 2 の動作について図 12 及び図 13 を用いて説明する。

20

【0134】

図 12 は、本実施の形態に係る表示装置 2 における電源停止動作を示すタイミングチャートである。図 13 は、本実施の形態において、駆動トランジスタ 161 の各ノードから電荷が引き抜かれる様子を説明する説明図である。

【0135】

なお、図 12 には、表示装置 2 の電源電圧と、リセット信号 RST と、リセット電圧 V_{RST} と、画素アレイ 234 への供給電圧のうちパネル制御信号 $Sig1$ に対応する電圧 $Sig1^*$ と、画素アレイ 234 への供給電圧のうちパネル制御信号 $Sig2$ に対応する電圧 $Sig2^*$ とが示されている。ただし、図中の $Sig1^*$ 、 $Sig2^*$ は、画素アレイ 234 への供給電圧の傾向を模式的に示した一例である。つまり、画素アレイ 234 への供給電圧は、図中の $Sig1^*$ 、 $Sig2^*$ のように最小電圧が V_{SS} かつ最大電圧が V_{DD} でない場合もある。また、画素アレイ 234 への供給電圧は、ハイレベル電圧が図中の $Sig1^*$ 、 $Sig2^*$ のような傾向を示すパルス波形の場合もある。

30

【0136】

[2-2-1. 通常動作]

本実施の形態に係る表示装置 2 の通常動作は、実施の形態 1 における通常動作と同様である。つまり、表示装置 2 は、当該表示装置 2 に対して電源電圧が供給されている通常時において、実施の形態 1 で述べたような (i) 初期化動作、(ii) 閾値補償動作、(iii) 書き込み動作、及び、(iv) 発光動作を順に行うことにより、表示装置 2 は、各画素 260 の駆動トランジスタ 161 の閾値電圧のバラつきを抑制して発光することができる。

40

【0137】

[2-2-2. 電源停止動作]

次に、本実施の形態に係る表示装置 1 の電源停止動作について、具体的に説明する。

【0138】

図 12 に示すように、時刻 t_1 において、例えば表示装置 2 本体の電源ボタンが押下されることにより当該表示装置 2 に対する電源供給が停止すると、時刻 t_1 以降では、電源電圧が次第に低下する。

【0139】

時刻 t_2 において、電源電圧が第 1 閾値電圧以下になると、検出部 10 によって検出信号 $POR1$ が出力される。よって、パネル制御部 220 によって、 RST が HIGH へと

50

立ち上がる。したがって、スイッチ 261 ~ 263 が導通する。

【0140】

次に、時刻 t4 において、電源電圧が第 2 閾値電圧以下になると、検出部 10 によって検出信号 P O R 2 が出力される。よって、パネル制御部 220 によって、R S T が L O W へと立ち下がる。したがって、スイッチ 261 ~ 263 が非導通となる。また、パネル制御部 220 によって、表示パネル 230 に対して電源停止動作をさせるためのパネル制御信号 S i g 1、S i g 2 が出力される。したがって、画素アレイ 234 への供給電圧のうち、パネル制御信号 S i g 1、S i g 2 に対応する電圧（本実施の形態では、走査信号 S C A N、R E F 信号 R E F、イネーブル信号 E N B、i n i t 信号 I N I、V I N I、V R E F、V T F T、V E L、V D A T A）が、図中の S i g 1*、S i g 2* のように低下する。

10

【0141】

ここで、時刻 t2 ~ t4 では、R S T が H I G H となっているので、スイッチ 261 ~ 263 が導通している。

【0142】

これにより、時刻 t2 ~ t4 では、図 13 に示すように、駆動トランジスタ 161 のゲート、ドレイン及びソースの電荷が、スイッチ 261 ~ 263 を介してリセット電源線 264 に引き抜かれる。

【0143】

このように、本実施の形態に係る表示装置 2 では、検出部 10 によって電源供給の停止が検出された場合、スイッチ 261 ~ 263 を導通させる。これにより、表示装置 2 は、スイッチ 261 ~ 263 を介して、駆動トランジスタ 161 のゲート、ドレイン及びソースの電荷を引き抜くことができる。

20

【0144】

よって、本実施の形態に係る表示装置 2 は、実施の形態 1 に係る表示装置 1 と同様の効果を奏する。すなわち、表示装置 2 に対する電源供給が停止している期間において駆動トランジスタ 161 にかかる負荷（電氣的ストレス）を抑制できる。したがって、本実施の形態に係る表示装置 2 は、当該期間における画素 260 内の駆動トランジスタ 161 の劣化を抑制できる。

【0145】

[2 - 3 . 効果等]

以上説明したように、本実施の形態に係る表示装置 2 は、実施の形態 1 に係る表示装置 1 と比較して、さらに、駆動トランジスタ 161 のゲートに接続された第 2 スイッチであるスイッチ 261 を備え、電荷引抜部は、検出部 10 により電源供給の停止が検出された場合、スイッチ 261 を導通させることにより電荷を引き抜く。

30

【0146】

これにより、簡易な制御で駆動トランジスタ 161 のゲートの電荷を引き抜くことができる。

【0147】

ここで、本実施の形態において、表示装置 1 に対する電源供給が停止した場合に複数の画素 260 の各々における駆動トランジスタ 161 のゲートの電荷を引き抜く電荷引抜部は、検出部 10、パネル制御部 220、電源部 231、データ線駆動回路 32 及び走査線駆動回路 33 に相当する。

40

【0148】

具体的には、スイッチ 261 は、第 1 配線（スイッチ 162 が接続された D a t a 線 176、スイッチ 163 が接続された基準電圧電源線 168）と異なる第 2 配線であるリセット電源線 264 と駆動トランジスタ 161 のゲートとの導通及び非導通を切り替え、リセット電源線 264 には、ローレベル電圧が印加されている。

【0149】

これにより、リセット電源線 264 の電圧を切り替える必要が無いので、一層簡易な制

50

御で駆動トランジスタ 161 のゲートの電荷を引き抜くことができる。

【0150】

(実施の形態 2 の変形例 1)

なお、スイッチ 261 ~ 263 は、図 14 に示すように、駆動トランジスタ 161 の各ノードと Data 線 176 との導通及び非導通を切り換えてもよい。図 14 は、実施の形態 2 の変形例 1 における画素 260A の構成を示す回路図である。

【0151】

同図に示す画素 260A においても、検出部 10 により表示装置 2 への電源供給の停止が検出された場合、Data 線 176 (第 1 配線) の電圧がローレベル電圧 (例えば、0 [V]) となった後に、スイッチ 261 (第 2 スイッチ) を導通させることにより、実施の形態 1、2 と同様の効果を奏する。

10

【0152】

(実施の形態 2 の変形例 2)

また、実施の形態 2 では、表示装置 2 に対する電源供給が停止した場合に、駆動トランジスタ 161 の各ノードの電荷が引き抜かれていたが、駆動トランジスタ 161 のドレイン及びソースの電荷は引き抜かれなくてもよい。

【0153】

つまり、図 15 に示すように、画素 260B は、画素 260 と比較してスイッチ 262、263 を備えず、表示装置 2 に対する電源供給が停止した場合に、駆動トランジスタ 161 のドレイン-ソース間を導通するスイッチ 265 を備えてもよい。図 15 は、実施の形態 2 の変形例 2 における画素 260B の構成を示す回路図である。

20

【0154】

このような構成であっても、表示装置に対する電源供給が停止している期間における駆動トランジスタ 161 の劣化を抑制できる。

【0155】

(実施の形態 2 の変形例 3)

また、実施の形態 2 におけるスイッチ 261 ~ 263 の各々に代わり抵抗素子を設けてもよい。これにより、スイッチ 261 ~ 263 の導通及び非導通を切り替える制御が不要となるので、簡易な構成及び制御で、表示装置に対する電源供給が停止した場合に駆動トランジスタ 161 の各ノードの電荷を引き抜くことができる。

30

【0156】

図 16 は、実施の形態 2 の変形例 3 に係る表示装置 2C の構成を示すブロック図であり、図 17 は、実施の形態 2 の変形例 3 における画素 260C の構成を示す回路図である。

【0157】

図 16 に示すように、本変形例に係る表示装置 2C は、実施の形態 2 に係る表示装置 2 と比較して、検出部 10 及びパネル制御部 20 を備えなくてもよい。

【0158】

また、本変形例に係る表示装置 2C は、表示パネル 230 に代わり、画素アレイ 234C を備える表示パネル 230C を備える。画素アレイ 234C は、実施の形態 2 における画素アレイ 234 と比較して各画素の構成が異なる。

40

【0159】

すなわち、実施の形態 2 では、表示装置 2 に対する電源供給が停止した場合に、スイッチ 261 ~ 263 を導通させることにより、駆動トランジスタ 161 の各ノードの電荷を引き抜いた。これに対し、本変形例では、表示装置 2C に対する電源供給が停止した場合、抵抗 361 ~ 363 が、当該抵抗 361 ~ 363 の時定数に従って、駆動トランジスタ 161 の各ノードの電荷を放電する (引き抜く)。

【0160】

具体的には、表示装置 2C に対する電源供給が停止した場合、当該表示装置 2C の電源電圧は次第に低下する。よって、V_{RST} は、次第にローレベル電圧へと低下する。したがって、抵抗 361 ~ 363 を介して、駆動トランジスタ 161 の各ノードの電荷が放

50

電される。つまり、本変形例では、実施の形態 1 で説明したような検出部 10 及びパネル制御部 20 がなくてもよい。

【0161】

つまり、変形例において、表示装置 2C に対する電源供給が停止した場合に複数の画素 260C の各々における駆動トランジスタ 161 の各ノードの電荷を引き抜く電荷引抜部は、抵抗 361 ~ 363 に相当する。

【0162】

ここで、抵抗 361 ~ 363 は、表示装置 2C に対する電源供給が行われている通常時に、EL 素子 166 の発光に影響を及ぼさないような高抵抗値の抵抗であることが望ましい。

10

【0163】

以上のように、本変形例では、抵抗 361 ~ 363 によって、駆動トランジスタ 161 の各ノードの電荷が引き抜かれる。これにより、本変形例に係る表示装置 2C は、実施の形態 1、2 と同様の効果を奏する。すなわち、表示装置 2C に対する電源供給が停止している期間における駆動トランジスタ 161 の劣化を抑制できる。

【0164】

(他の実施の形態)

以上、本出願において開示する技術の例示として、実施の形態及び変形例について説明した。しかしながら、本開示における技術は、これらに限定されず、適宜、変更、置き換え、付加、省略などを行った実施の形態にも適用可能である。また、上記実施の形態及び変形例で説明した各構成要素を組み合わせ、新たな実施の形態とすることも可能である。

20

【0165】

そこで、以下、他の実施の形態を例示する。

【0166】

例えば、上記説明では、表示装置に対する電源供給が停止した場合、複数の画素の各々における駆動トランジスタの各ノードの電荷が引き抜かれるとして説明したが、少なくとも駆動トランジスタ 161 のゲートの電荷が引き抜かれていればよい。

【0167】

具体的には、実施の形態 1 に係る表示装置 1 は、図 18 に示すように電荷を引き抜いてもよい。図 18 は、実施の形態 1 の他の変形例において、駆動トランジスタ 161 のゲートから電荷が引き抜かれる様子を説明する説明図である。

30

【0168】

同図に示す画素 160 は、実施の形態 1 と同様の構成を有する。ただし、パネル制御信号 $Sig1$ に対応する電圧が、 V_{INI} 、 V_{REF} 、 V_{TFT} 、 V_{EL} 、 V_{DATA} 、 REF 信号 REF 、イネーブル信号 ENB 、 $init$ 信号 INI であり、パネル制御信号 $Sig2$ に対応する電圧が、走査信号 $SCAN$ である点が異なる。これにより、駆動トランジスタ 161 のドレイン及びソースの電荷は引き抜かれず、駆動トランジスタ 161 のゲートの電荷は引き抜かれる。

【0169】

また、実施の形態 2 において、各画素は、図 19 のように構成されていてもよい。図 19 は、実施の形態 2 の他の変形例における画素 260D の構成を示す回路図である。このように構成された画素 260D では、駆動トランジスタ 161 のドレイン及びソースの電荷は引き抜かれず、駆動トランジスタ 161 のゲートの電荷は引き抜かれる。

40

【0170】

また、画素の構成は上記説明の構成に限らず、図 20 のような構成であってもよい。

【0171】

図 20 は、他の実施の形態における画素の構成を示す回路図である。図 20 の画素は、駆動トランジスタ 161 と、スイッチ 162 と、EL 素子 166 と、容量素子 167 とを備え、図 3 に示した画素よりも簡素化された構成である。

50

【0172】

同図の駆動トランジスタ161はn型TFTではなくp型TFTが用いられ、そのドレインは電圧V1の電源線に接続されている。

【0173】

容量素子167の一方の電極は電圧V2の電源線に接続されている。電圧V1は電圧V2と同じでもよい。

【0174】

スイッチ162のソースおよびドレインの一方はData線176に接続され、ソースおよびドレインの他方は容量素子167の他方の電極に接続されている。スイッチ162のゲートはScan線172に接続されている。

10

【0175】

この構成における電源停止動作では、検出部10により電源供給の停止が検出された場合、Data線176（第1配線）の電圧がローレベル電圧（例えば、0[V]）となった後に、スイッチ162（第1スイッチ）を導通させる。これにより、駆動トランジスタ161のゲートの電荷を引き抜くことができる。よって、表示装置に対する電源供給が停止している期間における画素内の駆動トランジスタ161の劣化を抑制できる。

【0176】

また、画素の構成は、例えば、図20の回路例に対して、電圧V1の電源線と駆動トランジスタ161の間にスイッチを追加し、そのゲートにEnable線175を接続した構成であってもよい。また、図20の回路例に対して、電圧V2の電源線と駆動トランジスタ161の間にスイッチを追加し、そのゲートにRef線173を接続した構成であってもよい。また、図20の回路例に対して、EL素子166のアノードにスイッチを介して初期化電源線171を接続し、そのスイッチのゲートにInit線174を接続した回路構成であってもよい。

20

【0177】

また、図2のように駆動トランジスタ161はn型であってもよいし、p型であってもよい。

【0178】

また、スイッチ162～164の少なくとも1つのトランジスタはp型であってもよい。このようにトランジスタをp型で構成することにより、表示装置に対する電源供給が停止した場合、走査線駆動回路33から出力される各信号（走査信号SCAN、REF信号REF、イネーブル信号ENB、init信号INI）がローレベル（例えば0V）となることにより、当該少なくとも1つのトランジスタが導通する。

30

【0179】

よって、表示装置に対する電源供給が停止した場合に走査線駆動回路33から出力される各信号をローレベルにするような制御及び構成が必要ないので、制御及び構成が簡素化できる。

【0180】

また、駆動トランジスタのゲートの電荷が引き抜かれる構成に限らず、画素内の他のトランジスタ（スイッチングトランジスタ）のゲートの電荷が引き抜かれてもよい。具体的には、電源供給が停止されることにより画素内のスイッチが非導通になった場合に、いずれの配線にも接続されないフローティング状態となるゲートの電荷が引き抜かれる構成であればよい。これにより、表示装置に対する電源供給が停止している期間における、当該ゲートを含むトランジスタの劣化を抑制できる。

40

【0181】

また、引き抜かれる電荷は、負電荷（電子）に限らず、正電荷（ホール）であってもよい。

【0182】

また、上記実施の形態2において、スイッチ261～263は、画素260Aごとに設けられていてもよいし、複数の画素260Aに共通して設けられていてもよい。

50

【 0 1 8 3 】

また、例えば、本開示の発光画素において使用される駆動トランジスタ及びスイッチングトランジスタの半導体層の材料は、特に限定されないが、例えば、I G Z O (I n - G a - Z n - O) などの酸化物半導体材料が採用され得る。I G Z O などの酸化物半導体からなる半導体層を備えるトランジスタは、リーク電流が少ない。また、スイッチとして、I G Z O などの酸化物半導体からなる半導体層を備えるトランジスタを用いる場合、閾値電圧を正とできるため、駆動トランジスタのゲートからのリーク電流を抑制することができる。

【 0 1 8 4 】

また、上記説明では、発光素子として有機 E L 素子を用いたが、電流に応じて発光量が変化する発光素子であれば任意の発光素子を用いることができる。

10

【 0 1 8 5 】

また、上述した有機 E L 表示装置などの表示装置については、図 2 1 に示すようなフラットパネルディスプレイとして利用することができ、テレビジョンセット、パーソナルコンピュータ、携帯電話など、表示装置を有するあらゆる電子機器に適用することができる。

【 産業上の利用可能性 】

【 0 1 8 6 】

本開示は、表示装置に利用でき、特にテレビジョンセットなどの表示装置に利用することができる。

20

【 符号の説明 】

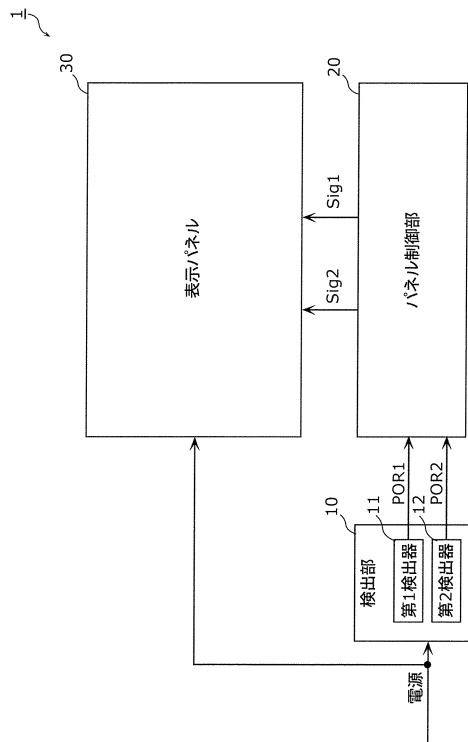
【 0 1 8 7 】

- 1、2、2 C 表示装置
- 1 0 検出部
- 2 0、2 2 0 パネル制御部
- 3 0、2 3 0、2 3 0 C 表示パネル
- 3 1、2 3 1 電源部
- 3 2 データ線駆動回路
- 3 3 走査線駆動回路
- 3 4、2 3 4、2 3 4 C 画素アレイ
- 1 6 0、2 6 0、2 6 0 A、2 6 0 B、2 6 0 C、2 6 0 D 画素
- 1 6 1 駆動トランジスタ
- 1 6 2、1 6 3、1 6 4、1 6 5、2 6 1、2 6 2、2 6 3、2 6 5 スイッチ
- 1 6 6 E L 素子
- 1 6 7 容量素子
- 1 6 8 基準電圧電源線
- 1 6 9 E L アノード電源線
- 1 7 0 E L カソード電源線
- 1 7 1 初期化電源線
- 1 7 2 S c a n 線
- 1 7 3 R e f 線
- 1 7 4 I n i t 線
- 1 7 5 E n a b l e 線
- 1 7 6 D a t a 線
- 2 6 4 リセット電源線
- 2 7 1 R e s e t 線
- 3 6 1、3 6 2、3 6 3 抵抗

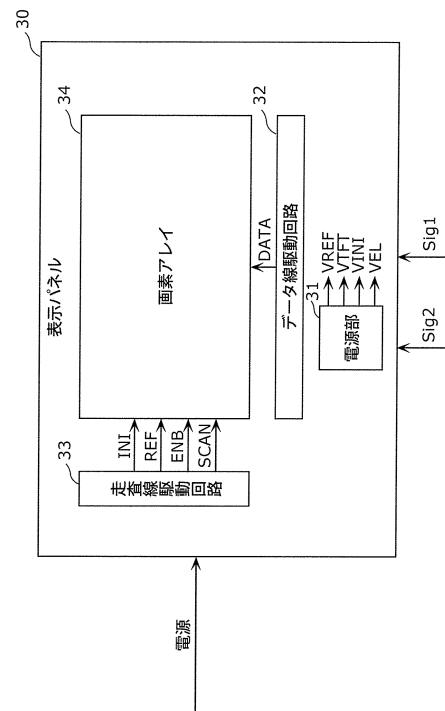
30

40

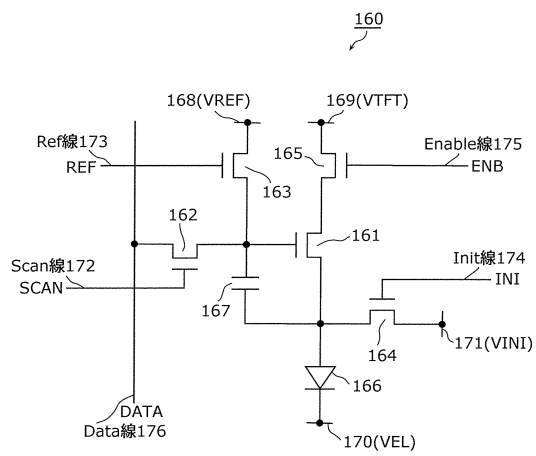
【 図 1 】



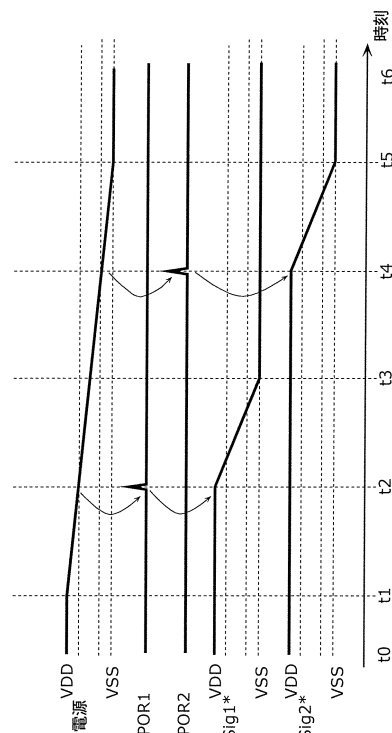
【 図 2 】



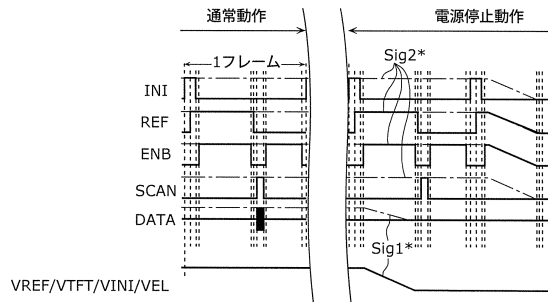
【圖 3】



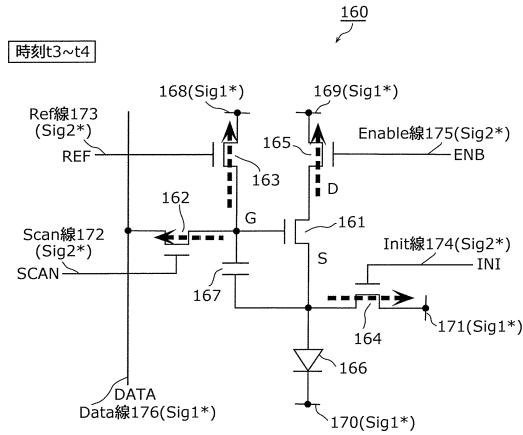
【圖 4】



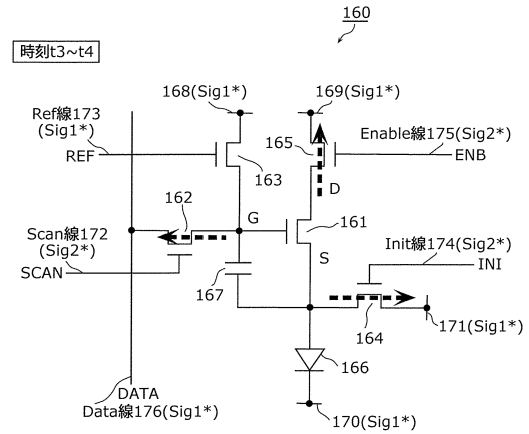
【図 5】



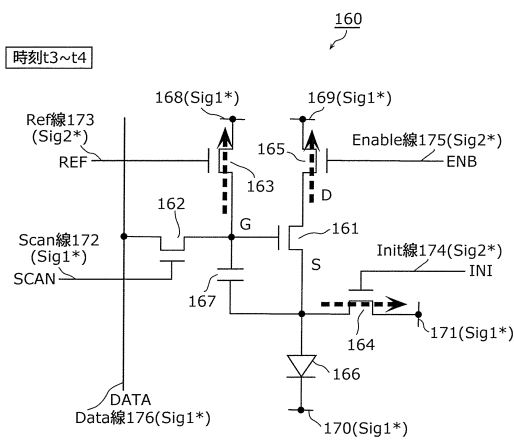
【図 6】



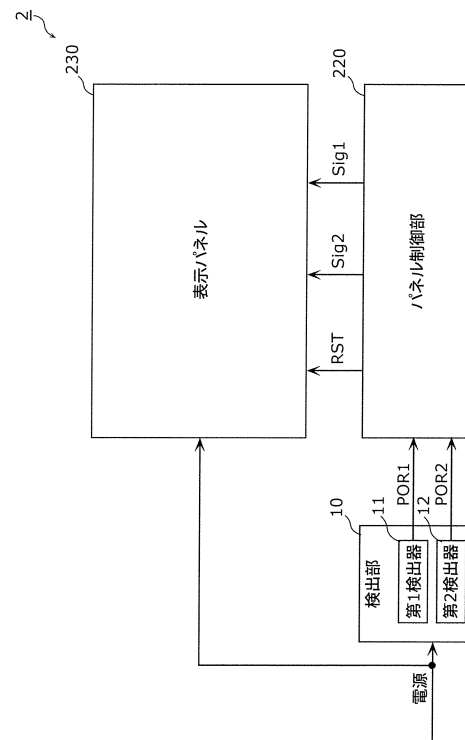
【図 7】



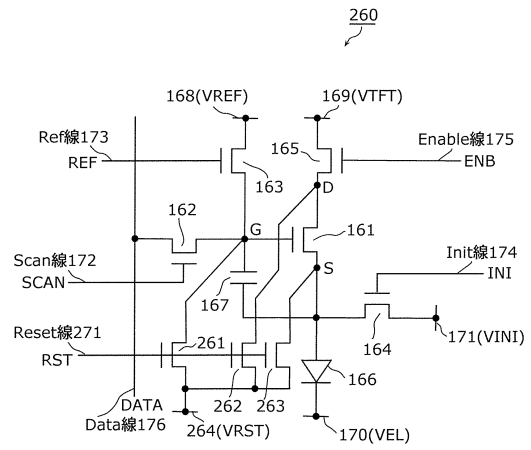
【図 8】



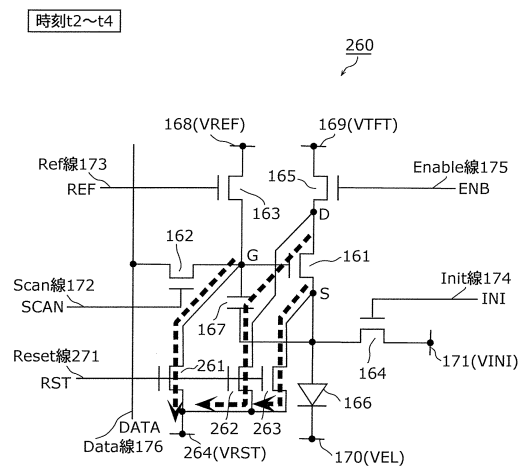
【図 9】



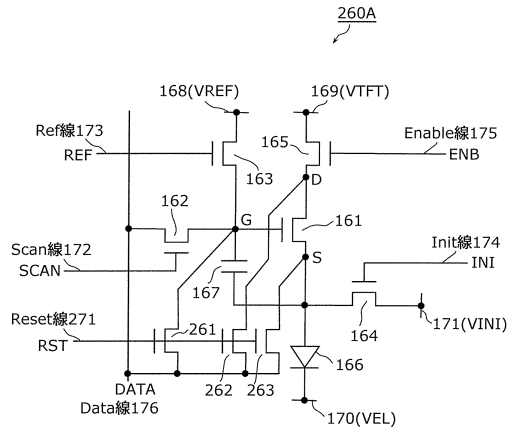
【 図 1 1 】



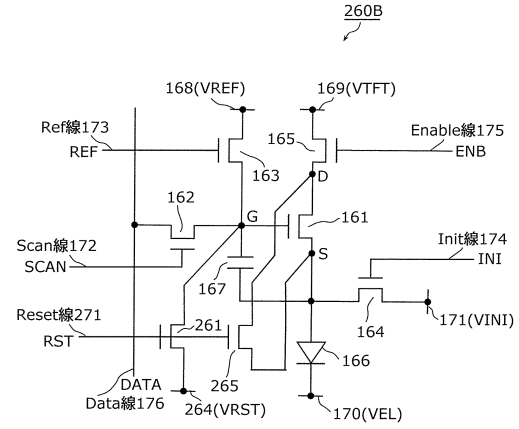
【 図 1 3 】



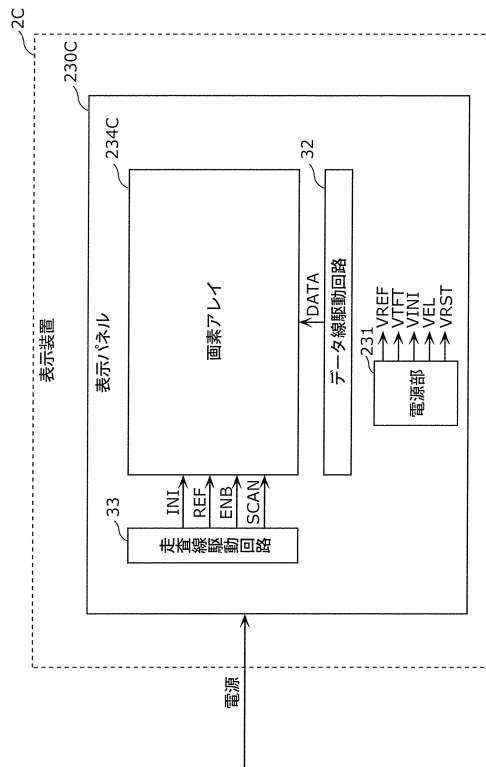
【図 14】



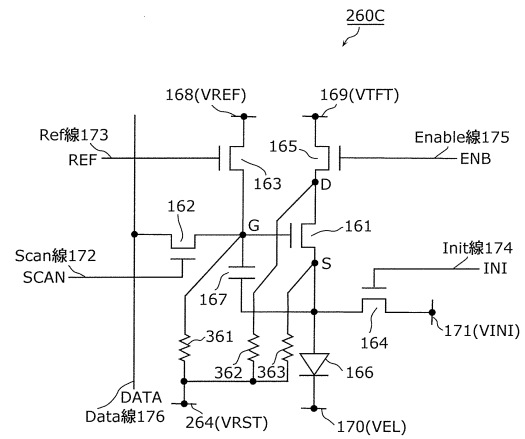
【図 15】



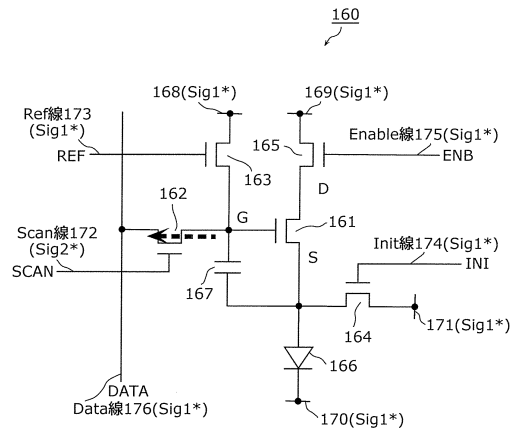
【図 16】



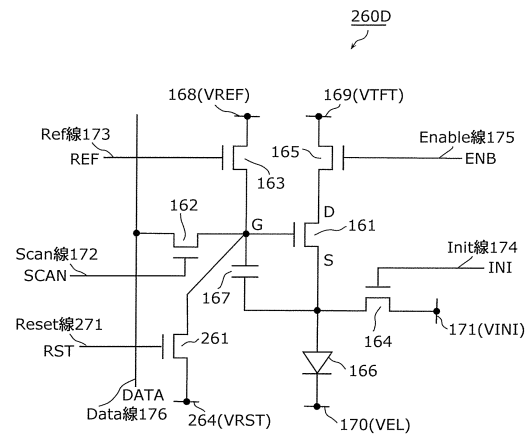
【図 17】



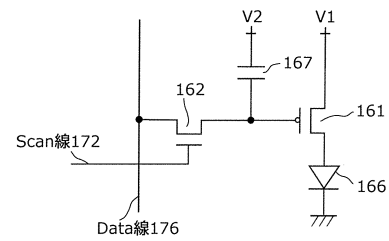
【図 18】



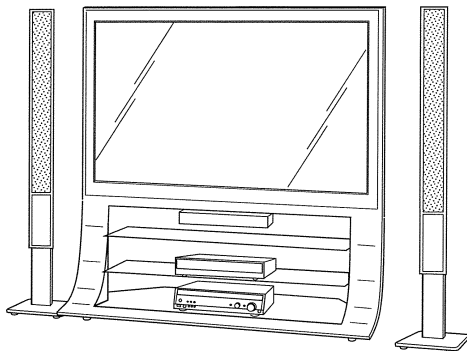
【図 19】



【図 20】



【図 21】



フロントページの続き

(51) Int.Cl.			F I		
G 0 9 F	9/30	(2006.01)	G 0 9 G	3/20	6 2 3 D
			G 0 9 G	3/20	6 2 4 B
			G 0 9 G	3/20	6 4 2 A
			G 0 9 G	3/20	6 7 0 K
			G 0 9 G	3/20	6 7 0 D
			H 0 5 B	33/14	A
			H 0 1 L	27/32	
			H 0 5 B	33/12	B
			G 0 9 F	9/30	3 3 8
			G 0 9 F	9/30	3 6 5

- (56)参考文献 特開 2 0 1 4 - 0 7 1 4 5 0 (J P , A)
 特開 2 0 0 3 - 2 1 6 1 0 0 (J P , A)
 国際公開第 2 0 1 5 / 0 6 3 9 8 8 (W O , A 1)
 特開 2 0 0 9 - 2 7 6 7 4 4 (J P , A)
 米国特許出願公開第 2 0 0 9 / 0 1 7 4 6 2 9 (U S , A 1)
 米国特許出願公開第 2 0 0 6 / 0 0 6 1 2 9 1 (U S , A 1)

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G 3 / 3 2 3 3
 G 0 9 F 9 / 3 0
 G 0 9 G 3 / 2 0
 H 0 1 L 2 7 / 3 2
 H 0 1 L 5 1 / 5 0
 H 0 5 B 3 3 / 1 2

专利名称(译)	表示装置		
公开(公告)号	JP6388319B2	公开(公告)日	2018-09-12
申请号	JP2016553959	申请日	2015-09-29
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司		
申请(专利权)人(译)	株式会社JOLED		
当前申请(专利权)人(译)	株式会社JOLED		
[标]发明人	三木隆		
发明人	三木 隆		
IPC分类号	G09G3/3233 G09G3/20 H01L51/50 H01L27/32 H05B33/12 G09F9/30		
CPC分类号	G09G3/3258 G09G3/3233 G09G2300/0809 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2300/0866 G09G2310/0245 G09G2310/0262 G09G2310/08 G09G2320/0626 G09G2330/02 G09G2330/027 G09G2330/04		
FI分类号	G09G3/3233 G09G3/20.611.H G09G3/20.622.C G09G3/20.622.D G09G3/20.623.C G09G3/20.623.D G09G3/20.624.B G09G3/20.642.A G09G3/20.670.K G09G3/20.670.D H05B33/14.A H01L27/32 H05B33/12.B G09F9/30.338 G09F9/30.365		
代理人(译)	吉川修 Sobashima正雄		
审查员(译)	Naoaki桥本		
优先权	2014211843 2014-10-16 JP		
其他公开文献	JPWO2016059756A1		
外部链接	Espacenet		

摘要(译)

根据本公开的显示装置 (1) 是包括以矩阵布置的多个像素 (160) 的显示装置, 所述多个像素 (160) 中的每一个发光用于控制EL元件 (166) 的发光的驱动晶体管 (161), 以及连接到驱动晶体管 (161) 的栅极的开关 (162,163), 以及显示装置1) 包括电荷提取部分, 当停止向显示装置 (1) 供电时, 该电荷提取部分提取多个像素 (160) 中的每个像素中的栅极的电荷。

(19) 日本国特許庁 (JP)		(12) 特 許 公 報 (B2)		(11) 特許番号 特許第6388319号 (P6388319)	
(45) 発行日 平成30年9月12日 (2018. 9. 12)		(24) 登録日 平成30年8月24日 (2018. 8. 24)			
(51) Int. Cl.		F I			
G 0 9 G 3 / 3 2 3 3 (2 0 1 6 . 0 1)		G 0 9 G 3 / 3 2 3 3			
G 0 9 G 3 / 2 0 (2 0 0 6 . 0 1)		G 0 9 G 3 / 2 0 6 1 1 H			
H 0 1 L 5 1 / 5 0 (2 0 0 6 . 0 1)		G 0 9 G 3 / 2 0 6 2 2 C			
H 0 1 L 2 7 / 3 2 (2 0 0 6 . 0 1)		G 0 9 G 3 / 2 0 6 2 2 D			
H 0 5 B 3 3 / 1 2 (2 0 0 6 . 0 1)		G 0 9 G 3 / 2 0 6 2 3 C			
		請求項の数 9 (全 28 頁) 最終頁に続く			
(21) 出願番号 特願2016-553959 (P2016-553959)		(73) 特許権者 514188173 株式会社 J O L E D			
(86) (22) 出願日 平成27年9月29日 (2015. 9. 29)					
(86) 国際出願番号 PCT/JP2015/004936					
(87) 国際公開番号 W02016/059756		(74) 代理人 100189430			
(87) 国際公開日 平成28年4月21日 (2016. 4. 21)		弁理士 吉川 修一			
審査請求日 平成29年3月3日 (2017. 3. 3)		(74) 代理人 100190805			
(31) 優先権主張番号 特願2014-211843 (P2014-211843)		弁理士 傍島 正朗			
(32) 優先日 平成26年10月16日 (2014. 10. 16)		(72) 発明者 三木 隆			
(33) 優先権主張国 日本国 (JP)		日本国京都府長岡京市神足焼町 1 番地 パ ナソニックセミコンダクターソリューションズ株式会社内			
		審査官 横本 直明			
		最終頁に続く			
(54) 【発明の名称】 表示装置					