

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5709350号
(P5709350)

(45) 発行日 平成27年4月30日 (2015. 4. 30)

(24) 登録日 平成27年3月13日 (2015. 3. 13)

(51) Int. Cl.	F I
H05B 33/10 (2006.01)	H05B 33/10
H01L 51/50 (2006.01)	H05B 33/14 A
G09F 9/30 (2006.01)	G09F 9/30 365
H01L 27/32 (2006.01)	

請求項の数 4 (全 17 頁)

(21) 出願番号	特願2008-328134 (P2008-328134)	(73) 特許権者	511254491
(22) 出願日	平成20年12月24日 (2008.12.24)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2010-153126 (P2010-153126A)		ミテッド
(43) 公開日	平成22年7月8日 (2010.7.8)		大韓民国 140-716, ソウル, ヨン
審査請求日	平成23年12月21日 (2011.12.21)		サング, 3ガ, ハンガングロ, 65-22
前置審査		(74) 代理人	100094112
			弁理士 岡部 譲
		(74) 代理人	100106183
			弁理士 吉澤 弘司
		(72) 発明者	山岡 壮大
			滋賀県野洲市市三宅656番地 株式会社
			京セラディスプレイ研究所内
			最終頁に続く

(54) 【発明の名称】 有機ELディスプレイの製造方法

(57) 【特許請求の範囲】

【請求項 1】

流れる電流量に応じて輝度が変化する有機EL素子と、該有機EL素子に流れる電流量を閾値電圧以上の電圧が印加されることで調整する駆動トランジスタとを備えた有機ELパネルを準備する工程と、

前記駆動トランジスタに閾値電圧以上の第1電圧を印加して、前記有機EL素子を発光させる工程と、

前記有機EL素子を発光させた状態で、前記有機EL素子の輝度を測定する工程と、

前記有機EL素子の輝度が予測輝度値以下のとき、前記駆動トランジスタに前記閾値電圧以上前記第1電圧未満の電圧を印加して、前記有機EL素子の輝度を小さくする工程と

10

、
前記有機EL素子の輝度を小さくした状態で、該有機EL素子に対して該有機EL素子の使用温度以上の環境下で加熱して、前記駆動トランジスタの閾値電圧を小さくする工程と、

を備え、

前記有機EL素子の使用温度以上の環境下は、70 以上85 以下の温度であることを特徴とする有機ELディスプレイの製造方法。

【請求項 2】

請求項1に記載の有機ELディスプレイの製造方法において、

前記駆動トランジスタに対して電圧を供給する電圧供給部を備え、

20

前記有機ＥＬ素子の予測輝度値は、前記電圧供給部から供給されうる電圧に基づいて取得されることを特徴とする有機ＥＬディスプレイの製造方法。

【請求項３】

請求項１に記載の有機ＥＬディスプレイの製造方法において、

前記予測輝度値は、前記駆動トランジスタに印加する前記第１電圧から予測される輝度値であることを特徴とする有機ＥＬディスプレイの製造方法。

【請求項４】

請求項１に記載の有機ＥＬディスプレイの製造方法において、

前記有機ＥＬ素子は、マトリックス状に複数個設けられており、

前記有機ＥＬ素子の輝度が、該有機ＥＬ素子の予測輝度値より大きい予測高輝度値以上であれば、該有機ＥＬ素子に対応する駆動トランジスタに前記第１電圧以上の電圧を印加することを特徴とする有機ＥＬディスプレイの製造方法。

10

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、有機ＥＬディスプレイの製造方法に関する。

【背景技術】

【０００２】

有機ＥＬディスプレイは、マトリックス状に配列された画素を備え、該画素内に位置する有機ＥＬ素子が発光することによって、画像を表示することができる。

20

【０００３】

有機ＥＬディスプレイの輝度の経時変化を小さくするために、予め有機ＥＬディスプレイの出荷前に、有機ＥＬディスプレイに対してエージングを行なう技術が提案されている（例えば、下記特許文献１参照）。また、有機ＥＬパネルに対してエージングを行い、色度のバラつきを抑制する技術が提案されている（例えば、下記特許文献２参照）。

【特許文献１】特開２００２－９３５７７号公報

【特許文献２】特開２００５－２７６６７７号公報

【発明の開示】

【発明が解決しようとする課題】

【０００４】

30

ところが、上述した特許文献１、２に記載のエージング技術であっては、有機ＥＬ素子の輝度バラつきを抑制することは困難であった。

【０００５】

本発明は、上述した課題に鑑みなされたものであって、有機ＥＬ素子の輝度バラつきを抑制可能な有機ＥＬディスプレイの製造方法を提供することを目的とする。

【課題を解決するための手段】

【０００６】

本発明の一実施形態に係る有機ＥＬディスプレイの製造方法は、流れる電流量に応じて輝度が変化する有機ＥＬ素子と、該有機ＥＬ素子に流れる電流量を閾値電圧以上の電圧が印加されることで調整する駆動トランジスタとを備えた有機ＥＬパネルを準備する工程と、前記駆動トランジスタに閾値電圧以上の第１電圧を印加して、前記有機ＥＬ素子を発光させる工程と、前記有機ＥＬ素子を発光させた状態で、前記有機ＥＬ素子の輝度を測定する工程と、前記有機ＥＬ素子の輝度が予測輝度値以下のとき、前記駆動トランジスタに前記閾値電圧以上前記第１電圧未満の電圧を印加して、前記有機ＥＬ素子の輝度を小さくする工程と、前記有機ＥＬ素子の輝度を小さくした状態で、該有機ＥＬ素子に対して該有機ＥＬ素子の使用温度以上の環境下で加熱して、前記駆動トランジスタの閾値電圧を小さくする工程と、を備えたことを特徴とする。

40

【０００７】

また、本発明の一実施形態に係る有機ＥＬディスプレイの製造方法は、前記駆動トランジスタに対して電圧を供給する電圧供給部をさらに備え、前記有機ＥＬ素子の予測輝度値

50

が、前記電圧供給部から供給されうる電圧に基づいて取得されることを特徴とする。
また、本発明の一実施形態に係る有機ＥＬディスプレイの製造方法は、前記予測輝度値が、前記駆動トランジスタに印加する前記第１電圧から予測される輝度値であることを特徴とする。

【０００８】

また、本発明の一実施形態に係る有機ＥＬディスプレイの製造方法は、前記有機ＥＬ素子の使用温度以上の環境下とは、７０以上８５以下の温度であることを特徴とする。

【０００９】

また、本発明の一実施形態に係る有機ＥＬディスプレイの製造方法は、前記有機ＥＬ素子は、マトリックス状に複数個設けられており、前記有機ＥＬ素子の輝度が、該有機ＥＬ素子の予測輝度値より大きい予測高輝度値以上であれば、該有機ＥＬ素子に対応する駆動トランジスタに前記第１電圧以上の電圧を印加することを特徴とする。

10

【発明の効果】

【００１０】

本発明によれば、輝度ムラを抑制可能な有機ＥＬディスプレイの製造方法を提供することができる。

【発明を実施するための最良の形態】

【００１１】

以下に、本発明について、図面を参照しつつ説明する。図１は、本発明の一実施形態に係る有機ＥＬディスプレイの平面図である。図２は、図１に示した有機ＥＬディスプレイの複数の画素を示す平面図である。また、図３は、図２に示した一画素の断面図である。

20

【００１２】

有機ＥＬディスプレイ１は、図１に示すように、テレビ等の家電機器、携帯電話又はコンピュータ機器等の電子機器に用いるものであり、有機ＥＬパネル２と、有機ＥＬパネル２上に形成される駆動ＩＣ３と、を含んで構成されている。

【００１３】

有機ＥＬパネル２は、素子基板４と、素子基板４上に形成される複数の画素５とを備えている。また、有機ＥＬパネル２上であって、有機ＥＬパネル２の端部に沿って、各画素５を制御するための駆動ＩＣ３が形成されている。

【００１４】

30

素子基板４は、例えば、ガラス又はプラスチックから成り、素子基板４の中央に位置する表示領域Ｄ１には、マトリックス状に配列された複数の画素５が形成されている。また、素子基板４の端部に位置する非表示領域Ｄ２には、駆動ＩＣ３が実装されている。

【００１５】

画素５は、図２に示すように、発光領域Ｒ１とコンタクト領域Ｒ２とを含んで構成されており、発光領域Ｒ１に発光可能な有機ＥＬ素子６が設けられている。なお、各画素５は、隔壁７によって仕切られている。また、画素５は、有機ＥＬ素子６を構成する有機材料を選択することによって、発光する色を決定することができる。

【００１６】

隔壁７は、断面が下部よりも上部が幅広の形状であって、後述する絶縁物８上に形成され、画素５を取り囲むように配置されている。隔壁７は、例えば、酸化ケイ素、窒化ケイ素又は酸化窒化ケイ素等の無機絶縁材料、あるいはフェノール樹脂、ノボラック樹脂、アクリル樹脂又はポリイミド樹脂等の有機絶縁材料から成る。

40

【００１７】

また、画素５は、赤色、緑色又は青色のいずれかの色を発光することができる。このことは、有機ＥＬ素子６を構成する材料を選択することによって、発光する色を決定することができる。

【００１８】

また、素子基板４上には、素子基板４に対して対向するように配置された封止基板９が形成されている。封止基板９は透明の基板から成り、例えばガラス又はプラスチックを用

50

いることができる。なお、本実施形態においては、素子基板 4 側から封止基板 9 側に向けて光が発せられるトップエミッション型の有機 E L ディスプレイであるため、封止基板 9 は透明の部材が用いられる。

【 0 0 1 9 】

素子基板 4 の表示領域 D 1 には、表示領域 D 1 を被覆するようにシール材 1 0 が形成されており、素子基板 4 と封止基板 9 とシール材 1 0 によって各画素 5 を密封している。このように、表示領域 D 1 の全面にシール材 1 0 が形成されている。各画素 5 を密封することによって、各画素 5 に酸素又は水分が浸入するのを低減し、各画素 5 が劣化するのを抑制することができる。また、シール材 1 0 は、接着材としての機能を有し、硬化することによって素子基板 4 と封止基板 9 とを固着することができる。かかるシール材 1 0 は、例えば、アクリル樹脂、エポキシ樹脂、ウレタン樹脂又はシリコン樹脂等の光硬化性樹脂、あるいは熱硬化性の樹脂を用いることができる。なお、本実施形態においては、紫外線の照射により硬化する光硬化性のエポキシ樹脂を用いる。

10

【 0 0 2 0 】

次に、図 3 に示すように、素子基板 4 と封止基板 1 0 との間に形成される各種層について説明する。素子基板 4 上には、T F T 又は電気配線が形成されている回路層 1 1 と、回路層 1 1 上に回路層 1 1 を外部と電氣的に絶縁するための窒化珪素等から成る絶縁層 1 2 が形成されている。かかる回路層 1 1 の一部と、後述するコンタクト電極層 1 3 とが電氣的に接続されている。

【 0 0 2 1 】

20

図 4 は、回路層 1 1 に含まれる駆動トランジスタ T_d の断面図である。図 4 に示すように、回路層 1 1 には、有機 E L 素子 6 に流れる電流量を調整する駆動トランジスタ T_d が含まれている。駆動トランジスタ T_d は、素子基板 4 上に形成されるゲート層 1 4 と、素子基板 4 及びゲート層 1 4 上に連続して形成されるゲート絶縁膜 1 5 と、ゲート絶縁膜 1 5 上に形成されるチャネル層 1 6 と、チャネル層 1 6 上に形成されるソース・ドレイン層 1 7 とを備えている。

【 0 0 2 2 】

ゲート層 1 4 は、例えば、銅、モリブデン、ニッケル又はチタン等の導体材料、これらの合金等からなる。また、ゲート絶縁膜 1 5 は、チャネル層 1 6 とゲート層 1 4 との間を絶縁する材料から成り、例えば、窒化珪素又は酸化珪素等の絶縁材料からなる。また、チャネル層 1 6 は、半導体層であって、アモルファスシリコン（非晶質ケイ素）からなる。また、ソース・ドレイン層 1 7 は、例えば、銅、モリブデン、ニッケル又はチタン等の導体材料からなる。

30

【 0 0 2 3 】

また、絶縁層 1 2 上には、回路層 1 1 や絶縁層 1 2 の凹凸を低減するための平坦化膜 1 8 が形成されている。回路層 1 1 は、パターニングされた構造物であるため、その表面が凹凸に形成され、回路層 1 1 上を平坦にしないと、回路層 1 1 上に有機 E L 素子 6 を平らに設けることが困難となる。その結果、有機 E L 素子 6 を構成する各層の厚みを制御することが難しく、有機 E L 素子 6 が所望の色の光を発することができなくなる。これは、有機 E L 素子 6 が発する光の色が、有機 E L 素子 6 を構成する各層の厚みに依存するためである。そのため、回路層 1 1 上に、平坦化膜 1 8 を形成することで、回路層 1 1 上に形成する有機 E L 素子 6 の厚みを制御しやすくしている。かかる平坦化膜 1 8 は、例えばノボラック樹脂、アクリル樹脂、エポキシ樹脂又はシリコン樹脂等の絶縁性を有する有機材料を用いることができる。なお、平坦化膜 1 8 の厚みは、例えば 2 μ m 以上 5 μ m 以下に設定されている。

40

【 0 0 2 4 】

また、平坦化膜 1 8 には、平坦化膜 1 8 を貫通するコンタクトホール S が形成されている。かかるコンタクトホール S は、上部よりも下部が幅狭に形成されている。さらにコンタクトホール S の内周面から平坦化膜 1 8 の上面にかけて、例えば銅又はアルミニウム等の導電材料から成るコンタクト電極層 1 3 が形成されている。

50

【 0 0 2 5 】

さらに、平坦化膜 1 8 上には、有機 E L 素子 6 が形成されている。有機 E L 素子 6 は、第 1 電極層 1 9、有機 E L 層 2 0 と、第 2 電極層 2 1 とを含んで構成されている。

【 0 0 2 6 】

有機 E L 素子 6 は、第 1 電極層 1 9 と第 2 電極層 2 1 との間に有機 E L 素子 6 の閾値電圧以上の電位差が生じることにより第 1 電極層 1 9 と第 2 電極層 2 1 との間に電流が流れ、発光する特性を有する素子である。そして、有機 E L 層 2 0 は、第 1 電極層 1 9 及び第 2 電極層 2 1 から注入された正孔と電子とが再結合することによって光を生じる機能を有する。

【 0 0 2 7 】

また、発光領域 R 1 を取り囲むように、第 1 電極層 1 9 上に絶縁物 8 が形成されている。そして、絶縁物 8 は、第 1 電極層 1 9 と後述する第 2 電極層 2 1 とが短絡するのを防止している。なお、絶縁物 8 は、例えば、フェノール樹脂、アクリル樹脂又はポリイミド樹脂等の有機絶縁材料、あるいは窒化珪素、酸化珪素又は酸化窒化珪素等の無機絶縁材料から成る。

【 0 0 2 8 】

また、有機 E L 素子 6 を被覆するように、表示領域 D 1 上には保護層 2 2 が形成されている。保護層 2 2 は、有機 E L 素子 6 を封止し、有機 E L 素子を水分又は外気から保護するものであって、光透過性の機能を有し、例えば窒化珪素、酸化珪素又は窒化炭化珪素等の無機材料から成る。なお、保護層 2 2 の厚みは、例えば 1 0 0 n m 以上 5 μ m 以下に設定されている。

【 0 0 2 9 】

次に、有機 E L 素子 6 を構成する各層について説明する。第 1 電極層 1 9 は、平坦化膜 1 8 上に形成され、コンタクト電極層 1 3 と間を空けて併設されている。かかる第 1 電極層 1 9 は、例えばアルミニウム、銀、銅、金又はロジウム等の金属、又はこれらの合金等の光反射率の大きい材料から成る。このように、第 1 電極層 1 9 を光反射率の大きい材料から構成することにより、トップエミッション型の有機 E L 素子 6 においては光取り出し効率を向上させることができる。なお、第 1 電極層 1 9 の厚みは、例えば 5 0 n m 以上 5 0 0 n m 以下に設定されている。

【 0 0 3 0 】

図 5 は、一画素に含まれる有機 E L 素子の断面図である。有機 E L 層 2 0 は、第 1 電極層 1 9 上に形成される。有機 E L 層 2 0 は、図 5 示すように、複数の層から成り、下層から正孔注入層 2 0 a、正孔輸送層 2 0 b、有機発光層 2 0 c、電子輸送層 2 0 d、電子注入層 2 0 e を含んで構成されている。

【 0 0 3 1 】

正孔注入層 2 0 a は、例えば α - N P D、T P D、酸化ニッケル、酸化チタン、フッ化炭素又は C u P c 等から成る。なお、正孔注入層 1 6 a の厚みは、例えば 5 n m 以上 4 0 n m 以下に設定されている。

【 0 0 3 2 】

また、正孔輸送層 2 0 b は、例えば N, N' - ビス (3 - メチルフェニル) - (1, 1' - ビフェニル) - 4, 4' - ジアミン (T P D)、4, 4' - ビス [N - (ナフチル) - N - フェニル - アミノ] ビフェニル (α - N P D) 等の芳香族ジアミン化合物、オキサゾール、オキサジアゾール、トリアゾール、イミダゾール、イミダゾロン、スチルベン誘導体、ピラゾリン誘導体、テトラヒドロイミダゾール、ポリアリーラルカン、ブタジエン、および 4, 4', 4'' - トリス (N - (3 - メチルフェニル) N - フェニルアミノ) トリフェニルアミン (m - M T D A T A) 等のスターバースト芳香族又は芳香族アミン化合物を用いることができる。また、正孔輸送層 2 0 b は、1, 4, 5, 8, 9, 12 - ヘキサアザトリフェニレン又はそれにシアノ基などが結合した誘導体等の複素環化合物を用いることができる。なお、正孔輸送層 2 0 b の厚みは、例えば 1 0 n m 以上 5 0 n m 以下に設定されている。

10

20

30

40

50

【 0 0 3 3 】

また、有機発光層 2 0 c は、赤色の光を発する場合、例えば C B P、A l q₃ 又は S D P V B i 等のホスト材料、あるいはこれらのホスト材料に D C J T B、クマリン、キナクリドン、フェナンスレン基を有するペリノン誘導体、オリゴチオフェン誘導体又はペリレン誘導体等のドーパント材料を含有したものをを用いることができる。また、緑色の光を発する場合、例えば C B P、A l q₃ 又は S D P V B i 等のホスト材料、あるいはこれらのホスト材料にスチリルアミン、ペルリン、ベンゼン環を有するシロール誘導体、フェナンスレン基を有するペリノン誘導体、オリゴチオフェン誘導体、ペリレン誘導体又はアゾメチン亜鉛錯体等のドーパント材料を含有したものをを用いることができる。また、青色の光を発する場合、例えば C B P 又は S D P V B i 等のホスト材料、あるいはこれらのホスト材料にスチリルアミン、ペルリン、シクロペンタジエン誘導体、テトラフェニルブタジエン、トリフェニルアミン構造とビニル基が結合した化合物、オキサジアゾール誘導体、ピラゾロキノリン誘導体、ジスチリルアリーレン誘導体又はベンゼン環を有するシロール誘導体等のドーパント材料を含有したものをを用いることができる。なお、有機発光層 2 0 c の厚みは、例えば 2 0 n m 以上 4 0 n m 以下に設定されている。

10

【 0 0 3 4 】

また、電子輸送層 2 0 d は、例えばトリス (8 - キノリノラト) アルミニウム (A l q₃)、N , N' - ビス (3 - メチルフェニル) - (1 , 1' - ビフェニル) - 4 , 4' - ジアミン (T P D)、又は 4 , 4' - ビス [N - (ナフチル) - N - フェニル - アミノ] ビフェニル (α - N P D) 等の芳香族ジアミン化合物、オキサゾール、オキサジアゾール、トリアゾール、イミダゾール、イミダゾロン、スチルベン誘導体、ピラゾリン誘導体、テトラヒドロイミダゾール、ポリアリーールアルカン、ブタジエン、又は 4 , 4' , 4'' - トリス (N - (3 - メチルフェニル) N - フェニルアミノ) トリフェニルアミン (m - M T D A T A) 等のスターバースト芳香族やアミン化合物を用いることができる。なお、電子輸送層 2 0 d の厚みは、例えば 2 0 n m 以上 6 0 n m 以下に設定されている。

20

【 0 0 3 5 】

また、電子注入層 2 0 e は、例えばフッ化リチウム、フッ化セシウム、フッ化炭素等を用いることができる。なお、電子注入層 2 0 e の厚みは、例えば 0 . 5 n m 以上 2 n m 以下に設定されている。

【 0 0 3 6 】

第 2 電極層 2 1 は、有機 E L 層 2 0 上から絶縁膜 8 上にかけて形成される。第 2 電極層 2 1 は、有機 E L 層 2 0 から放出される光が透過することができる材料から構成され、例えばインジウム錫酸化膜 (I T O) 又は錫酸化膜等の光透過性を有する導電材料を用いて形成される。また、第 2 電極層 2 1 は、例えばマグネシウム、銀、アルミニウム又はカルシウム等の材料、あるいはこれらの合金等を用いることができ、その厚みを 3 0 n m 以下にすることによって、光透過性の電極とすることができる。その結果、有機 E L 層 2 0 から放出された光が、第 2 電極層 2 1 を透過して、有機 E L 素子 6 から外部に出射される。

30

【 0 0 3 7 】

次に、有機 E L 素子 6 の発光動作について説明する。なお、図 6 は、本実施形態に係る有機 E L ディスプレイの一画素に対応する画素回路を示す図面である。

40

【 0 0 3 8 】

画素回路は、図 6 に示すように、有機 E L 素子 6、有機 E L 素子 6 を駆動するための駆動トランジスタ T_d、駆動トランジスタ T_d の閾値電圧を検出する際に用いる閾値電圧検出用トランジスタ T_{th}、駆動トランジスタ T_d の閾値電圧を保持する第 1 容量素子 C_{s1}、有機 E L 素子 6 の発光輝度に対応する信号である画像信号電圧を保持する第 2 容量素子 C_{s2}、画像信号電圧の印加を制御するスイッチングトランジスタ T_s と、を備えている。なお、有機 E L ディスプレイとしては、この画素回路がマトリックス状に複数配列して設けられている。また、回路層 1 1 に、駆動トランジスタ T_d、閾値電圧検出トランジスタ T_{th}、第 1 容量素子 C_{s1}、第 2 容量素子 C_{s2}、スイッチングトランジスタ T_s が設けられている。

50

【 0 0 3 9 】

駆動トランジスタ T_d は、ゲート・ソース間に与えられる電位差に応じて、有機EL素子6に流れる電流量を制御する。

【 0 0 4 0 】

また、閾値電圧検出トランジスタ T_{th} は、閾値電圧検出トランジスタ T_{th} がオン状態となったとき、駆動トランジスタ T_d のゲート電極と駆動トランジスタ T_d のドレイン電極とを電氣的に接続する。そして、駆動トランジスタ T_d のゲート電極・ソース電極間の電位差が駆動トランジスタ T_d の閾値電圧 V_{th} となるまで駆動トランジスタ T_d のゲート電極から駆動トランジスタ T_d のドレイン電極に電流を流すことにより、ひいては駆動トランジスタ T_d の閾値電圧を検出することができる。なお、以下で参照される各図面においては、各薄膜トランジスタのチャネルについて、特にそのタイプ（ n 型または p 型）を明示していないが、 n 型または p 型のいずれかである。本実施形態においては、 n 型のトランジスタである。

10

【 0 0 4 1 】

各画素5には、有機EL素子6に電位差を与える電源線23、閾値電圧検出トランジスタ T_{th} をオン又はオフに制御するための信号を供給する T_{th} 制御線24、スイッチングトランジスタ T_s をオン又はオフに制御するための信号を供給する走査線25、第2容量素子 C_{s2} に有機EL素子6の発光輝度に応じた信号となる画像信号データを供給する画像信号線26が接続されている。

【 0 0 4 2 】

なお、図6では、有機EL素子6に所定の電圧を供給するための構成として、高電位の電源線23と低電位のグランドとして機能する接地線27との間に有機EL素子6を設けているが、低電位側を電源線に、高電位側を接地線として固定電位にしてもよい。また、接地線に変えて電源線を2ライン設ける構造としてもよい。

20

【 0 0 4 3 】

つぎに、画素回路の動作について、図7から図12を参照して説明する。ここで、図7は、図6に示した画素回路の動作を説明するためのシーケンス図であり、図8から図12は、有機EL素子6の発光から次の発光までの一フレーム（ $T1$ から $T5$ ）の各動作を示している。図8は、有機EL素子6が発光するための準備期間（ $T1$ ）の動作を説明するための図である。また、図9は、駆動トランジスタ T_d の閾値電圧を検出するための閾値電圧検出期間（ $T2$ ）の動作を説明するための図である。また、図10は、有機EL素子6に蓄積された電荷を放電するための初期化期間（ $T3$ ）の動作を説明するための図である。また、図11は、第2容量素子 C_{s2} に画像信号データを蓄積する書込み期間（ $T4$ ）の動作を説明するための図である。また、図12は、有機EL素子6が発光する発光期間（ $T5$ ）の動作を説明するための図である。なお、図9から図12は、有機EL素子6が固有する有機EL素子容量 C_{OLED} を加えたものを付加して示している。

30

【 0 0 4 4 】

まず、準備期間（ $T1$ ）の動作について、図7及び図8を用いて説明する。電源線23が低電位（ $-V_p$ ）、 T_{th} 制御線24が低電位（ V_{gL} ）、走査線25が高電位（ V_{gH} ）、画像信号線26が高電位（ V_{dH} ）とされる。この準備期間の制御により、図8に示すように、スイッチングトランジスタ T_s がオン、閾値電圧検出トランジスタ T_{th} がオフ、駆動トランジスタ T_d がオンとされる。その結果、接地線27→駆動トランジスタ T_d →有機EL素子6→電源線23という経路で電流が流れ、有機EL素子6に電荷が蓄積される。なお、この準備期間（ $T1$ ）において、有機EL素子6に電荷を蓄積する理由は、閾値電圧検出期間（ $T2$ ）に、有機EL素子6のドレイン・ソース間に電流 I_{ds} が流れなくなる状態、すなわち、駆動トランジスタ T_d の閾値電圧を検出する際に、有機EL素子6に蓄積された電荷を駆動トランジスタ T_d のドレイン・ソース間に流す電流の供給源として用いるためである。

40

【 0 0 4 5 】

次に、閾値電圧検出期間（ $T2$ ）について、図7及び図9を用いて説明する。閾値電圧

50

検出期間 (T_2) では、 T_{th} 制御線 24 が高電位 (V_{gH}) とされ、 T_{th} 制御線 24 が高電位となるタイミングに若干遅れて電源線 23 がゼロ電位とされる一方で、走査線 25 の高電位 (V_{gH}) が維持される。また、画像信号線 26 は、閾値電圧検出期間 (T_2) に移行する直前にゼロ電位とされ、ゼロ電位が維持される。この閾値電圧検出期間の制御により、閾値電圧検出トランジスタ T_{th} がオンとなり、駆動トランジスタ T_d のゲート電極とドレイン電極とが接続される。その結果、駆動トランジスタ T_d のソース電極に対するゲート電極の電位が駆動トランジスタ T_d の閾値電圧 V_{th} に達するまで有機 EL 素子容量 C_{OLED} 及び第 1 容量素子 C_{s1} に蓄積された電荷が放電される。そして、放電された電荷に基づいて、駆動トランジスタ $T_d \rightarrow$ 接地線 27 という経路で電流が流れる。そして、駆動トランジスタ T_d のゲート・ソース間の電位差が駆動トランジスタ T_d の閾値電圧 V_{th} に達すると、駆動トランジスタ T_d がオフとなる。なお、この状態では、第 1 容量素子 C_{s1} の両端には駆動トランジスタ T_d の閾値電圧 V_{th} の電圧が生じている。

10

【0046】

次に、初期化期間 (T_3) の動作について、図 7 及び図 10 を用いて説明する。初期化期間 (T_3) では、電源線 26 のゼロ電位、走査線 25 の高電位 (V_{gH}) が維持される一方で、 T_{th} 制御線 24 が低電位 (V_{gL}) とされる。また、画像信号線 26 には、例えば画像信号の最大電位 (V_{dH}) が供給される。このとき、駆動トランジスタ T_d がオンとなり、有機 EL 素子 6 $\rightarrow$ 駆動トランジスタ $T_d \rightarrow$ 接地線 27 という経路で電流が流れ、有機 EL 素子容量 C_{OLED} に残存する電荷が放電される。なお、有機 EL 素子容量 C_{OLED} に残存する電荷が放電されることで、発光期間において、残存する電荷に起因して有機 EL 素子 6 に流れる電流量が所望する電流量と異なり、有機 EL 素子 6 の発光輝度が所望する輝度にならなくなるのを抑制することができる。

20

【0047】

また、初期化期間 (T_3) では、画像信号線 26 は最大電位 (V_{dH}) からゼロ電位とされ、走査線 25 は、画像信号線 26 がゼロ電位とされた後、所定時間の経過後に高電位 (V_{gH}) から低電位 (V_{gL}) とされる。この初期化期間 (T_3) の制御は、上述したように、有機 EL 素子 6 に蓄積された電荷を放電させるためであり、第 1 容量素子 C_{s1} に対して、有機 EL 素子 6 の残存する電荷の影響を低減することができる。

【0048】

30

次に、書込み期間 (T_4) の動作について、図 7 及び図 11 を用いて説明する。書込み期間 (T_4) では、電源線 23 のゼロ電位及び T_{th} 制御線 24 の低電位 (V_{gL}) が維持されるとともに、走査線 25 による走査信号と画像信号線 26 による画像信号データが供給される。本実施形態の書込み期間 (T_4) では、全画素一括ではなく走査線 25 ごとに順次走査が行なわれる。この書込み期間 (T_4) の制御により、スイッチングトランジスタ T_s がオンとなり、スイッチングトランジスタ $T_s \rightarrow$ 第 2 容量素子 $C_{s2} \rightarrow$ 接地線 27 という経路で電流が流れ、第 2 容量素子 C_{s2} には画像信号データに応じた電圧が保持される。

【0049】

次に、発光期間 (T_5) の動作について、図 7 及び図 12 を用いて説明する。発光期間 (T_5) では、電源線 23 が電源電位 (V_{DD})、画像信号線 26 がゼロ電位とされ、 T_{th} 制御線 24 の低電位 (V_{gL})、走査線 25 の低電位 (V_{gL}) が維持される。この発光期間 (T_5) の制御により、駆動トランジスタ T_d の閾値電圧 V_{th} を保持する第 1 容量素子 C_{s1} と画像信号データに応じた電圧を保持する第 2 容量素子 C_{s2} が直列に接続され、両者の電圧の和が駆動トランジスタ T_d のゲート・ソース間に印加される。そして、図 12 に示すように、駆動トランジスタ T_d がオンになり、有機 EL 素子 6 $\rightarrow$ 駆動トランジスタ $T_d \rightarrow$ 接地線 27 という経路で電流が流れ、有機 EL 素子 6 が発光する。

40

【0050】

以下に、本発明の第 1 実施形態に係る有機 EL ディスプレイ 1 の製造方法について、図 13 から図 16 を用いて詳細に説明する。なお、図 13 から図 16 は、作製する有機 EL

50

ディスプレイにおける一つの画素の断面図である。

【 0 0 5 1 】

図 1 3 (A) に示すように、回路層 1 1、絶縁層 1 2 及び平坦化膜 1 8 を上面に積層した素子基板 4 を準備する。なお、回路層 1 1 及び絶縁層 1 2 は、従来周知の C V D 法、蒸着法又はスパッタリング法等の薄膜形成技術、エッチング法やフォトリソグラフィ法等の薄膜加工技術を用いて、所定パターンに形成される。また、平坦化膜 1 8 は、例えば従来周知のスピンコート法を用いて、絶縁層 1 2 上に形成する。

【 0 0 5 2 】

次に、平坦化膜 1 8 上に露光マスクを用いて平坦化膜 1 8 を露光し、さらに現像、ベーキング処理を行い、図 1 3 (B) に示すように、回路層 1 1 の一部を露出させて、上部より下部が幅狭なコンタクトホール S を有する平坦化膜 1 8 を形成する。さらに、コンタクトホール S を形成した平坦化膜 1 8 上に、例えばアルミニウムから成る金属膜を形成する。そして、図 1 4 (A) に示すように、金属膜をパターンニングして、第 1 電極層 1 9 及びコンタクト電極層 1 3 を形成する。

【 0 0 5 3 】

次に、第 1 電極層 1 9 及びコンタクト電極層 1 3 上に、例えばスピンコート法を用いて、例えばアクリル樹脂から成る有機絶縁材料層を形成する。そして、図 1 4 (B) に示すように、有機絶縁材料層に対してフォトリソグラフィ法を用いて、有機絶縁材料層をパターンニングして絶縁物 8 を形成する。

【 0 0 5 4 】

さらに、図 1 5 (A) に示すように、絶縁物 8 上に、従来周知の薄膜形成技術及び薄膜加工技術を用いて、上部より下部が幅狭な隔壁 7 を形成する。かかる隔壁 7 は、各画素 5 を取り囲むように形成される。そして、図 1 5 (B) に示すように、第 1 電極層 1 9 上に、例えば蒸着法を用いて、有機 E L 層 2 0 を形成する。有機 E L 層 2 0 を形成する際は、蒸着マスクを隔壁 7 上に載置して、各画素 5 に、赤色、緑色又は青色と発光する色に応じた有機材料を塗り分けることができる。

【 0 0 5 5 】

そして、図 1 6 (A) に示すように、従来周知の蒸着法を用いて、有機 E L 層 2 0 上からコンタクト電極層 1 3 上にかけて、第 2 電極層 2 1 を形成する。そして、コンタクト電極層 1 3 と第 2 電極層 2 1 とを電気的に接続することができる。このようにして、有機 E L 素子 6 を形成することができる。

【 0 0 5 6 】

さらに、図 1 6 (B) に示すように、有機 E L 素子 6 を被覆するように、従来周知の薄膜形成技術を用いて、保護層 2 2 を形成する。そして、有機 E L 素子 6 が形成された素子基板 4 に対して、封止基板 9 を対向配置し、両基板をシール材 1 0 を介して接着する。なお、封止基板 9 をシール材 1 0 によって、素子基板 4 に固定する作業は、例えば窒素ガス又はアルゴンガス等の不活性ガス中や、高真空中で行うことによって、素子基板 4 と封止基板 9 との間に酸素や水分が含まれるのを抑制することができる。このようにして、有機 E L パネル 2 を作製することができる。

【 0 0 5 7 】

そして、有機 E L パネル 2 の非表示領域 D 2 上に、画像信号線 2 6 に画像信号データを送るタイミングと、送る画像信号データの大きさを制御する駆動 I C 3 の一つである電圧供給部としての X ドライバ 3 a を実装する。また、有機 E L パネル 2 の非表示領域 D 2 上に、走査線 2 5 に走査信号を供給する駆動 I C 3 の一つである Y ドライバ 3 b を実装する。

【 0 0 5 8 】

次に、各画素の電源線 2 3 にフレキシブルプリント基板 (F P C) を介して電源を供給する電源部と接続する。

【 0 0 5 9 】

そして、全画素に同じ色の光を発光するように、有機 E L 素子 6 を発光させる。このと

10

20

30

40

50

き、各画素に設けられる駆動トランジスタ T_d は、チャンネル層16におけるアモルファスシリコンの結晶状態が製品毎に異なるため、各画素の駆動トランジスタ T_d の閾値電圧 V_{th} は、それぞれ異なった値となる。これに対して、各画素では駆動トランジスタ T_d の閾値電圧 V_{th} を補償する第1容量素子 C_{s1} に駆動トランジスタ T_d の閾値電圧 V_{th} に対応する電圧を保持させることによって、各画素の輝度を略均一に制御している。しかしながら、駆動トランジスタ T_d の中には、閾値電圧 V_{th} が V_{th} 補償可能な許容範囲を超えるものが存在することがある。かかる場合、 V_{th} 補償したとしても、有機ELパネル2の輝度ムラが発生してしまう。つまり、有機ELパネル2において、全画素を所定の大きさの輝度で光らそうとしても、各画素の閾値電圧 V_{th} の大きさの違いによって、明るく発光する領域と暗く発光する領域との違いにより輝度ムラが起きることがある。

10

【0060】

輝度ムラが発生する有機ELパネルに対して、後述するようにエージング処理を行い、輝度ムラを改善することができる。具体的には、有機ELパネル2の全画素に対して、画素中の駆動トランジスタ T_d に第1容量素子 C_{s1} 及び第2容量素子 C_{s2} を介して閾値電圧 V_{th} 以上の第1電圧を印加する。そして、有機EL素子6を発光させた状態で、有機EL素子6の輝度を測定する。有機EL素子6の輝度の測定は、輝度計による実測輝度値を測定することができる。なお輝度計によって得られた実測輝度値は、ROM又はRAM等の記憶装置内に保存される。

【0061】

そして、実測輝度値が予測輝度値以下のとき、つまり、有機EL素子6が画像信号データに基づく発光輝度が予測していた輝度よりも小さい場合、かかる画素中の駆動トランジスタ T_d に対して、該駆動トランジスタ T_d の閾値電圧 V_{th} 以上第1電圧未満の電圧を印加して、有機EL素子6の発光輝度を更に小さくする。ここで、予測輝度値とは、予め特定の階調値に対する画像信号データに対応する所望の発光輝度よりも少し小さい値である。例えば、所望の発光輝度よりも5%小さい値とする。

20

【0062】

また、有機EL素子6の予測輝度値は、Xドライバ3aから供給されうる電圧に基づいて取得される。つまり、Xドライバ3aから各画素に画像信号データを供給する前に、供給されうる画像信号データに基づいて、有機EL素子6の発光輝度を推測している。推測される予測輝度値は、各画素に供給する前に画像信号データに対応する予測輝度値が保存されているデータテーブルから求められる。具体的には、各画素に供給する前の画像信号データに基づいた電流値に応じてデータテーブルから予測輝度値を取得することができる。

30

【0063】

ここで、各画素に供給される前の画像信号データについて説明する。ディスプレイの場合、表面の明るさは入力画像データに正比例せずに、指数関数的に変化する。ここで、入力画像データとは、後述する γ 変換する前の画像信号データのことである。そして、入力画像データが小さいときは、入力画像データの変化に対する明るさの変化は緩やかで、入力画像データが大きくなると、入力画像データの変化に対する明るさが急に大きくなる。この関係が、例えば2.2乗のカーブを描くときは、 γ は2.2であるという。この γ は、画質の硬調・軟調を決める指数であり、 γ が比較的大きい場合には画質が硬調となり、 γ が比較的小さい場合には画質が軟調となる。そして、有機ELパネルには、 $\gamma = 2.2$ が用いられる。そして、入力画像信号の階調値を2.2乗することで、各発光素子の発光輝度に対応する画像信号データの階調値が求まる。なお、画像信号データの階調値は、各画素で消費される電流に略比例する。そして、本実施形態では、各画素に供給する前の画像信号データとは、 γ 変換される前の入力画像データのことである。入力画像データを γ 変換する前に、その電流値を測定し、その電流値に応じた予測輝度値をデータテーブルから取得する。

40

【0064】

次に、有機EL素子6を発光させている状態で、チャンバー内にて有機EL素子6に対

50

して有機EL素子6の使用温度以上の環境下で加熱する。ここで、加熱とは、使用温度以上での環境下でのエージング処理のことであって、有機EL素子6の使用温度以上の環境下とは、70 以上85 以下の温度である。ここで、有機EL素子6に加える温度は、70 以上に設定することで、後述するように、チャンネル層にてトラップされた電子に対し、欠陥部から抜け出せる大きさの熱エネルギーを付与することができる。また、有機EL素子6に加える温度は、85 以下にすることで、有機EL素子6を構成する有機EL層20が劣化するのを抑制することができる。なお、有機EL素子6を加熱する時間は、例えば、1時間以上4時間以下である。また、有機EL素子6を加熱するときの環境下の大気圧は、例えば、1000hPa以上1050hPa以下である。大気圧は、チャンバー内の温度が変化しても、所定の範囲内に収まるように調整される。

10

【0065】

そして、有機EL素子6を加熱することによって、該有機EL素子6を駆動する駆動トランジスタ T_d の閾値電圧 V_{th} を小さくすることができる。ここで、駆動トランジスタ T_d の閾値電圧 V_{th} が小さくなる理由について説明する。駆動トランジスタ T_d には、チャンネル層16の成膜状態によってはチャンネル層16に欠陥部が存在する場合がある。かかる欠陥部が存在する場合、駆動トランジスタ T_d のソース・ドレイン間に電流が流れるときに、チャンネル層16の欠陥部に電子がトラップされやすくなる。そして、欠陥部に電子がトラップされることで、駆動トランジスタ T_d の閾値電圧 V_{th} が大きくなり、駆動トランジスタ T_d のソース・ドレイン間に電流が流れにくくなる。本実施形態によれば、閾値電圧が大きくなった駆動トランジスタ T_d を加熱することで、トラップされた電子に対して熱エネルギーを付与し、トラップされた電子を高エネルギーの状態とし、欠陥部から抜けやすくすることができる。このように、トラップされた電子を取り除くために、有機EL素子6を加熱して、駆動トランジスタ T_d の閾値電圧 V_{th} を小さくする。

20

【0066】

また、有機EL素子6の輝度を小さくした状態で、有機EL素子6を加熱する理由について説明する。つまり、有機EL素子6を発光させた状態で、エージング処理を行なう理由について説明する。有機EL素子6の輝度は、駆動トランジスタ T_d のゲート・ソース間に流れる電流量に応じて変化する。そのため、有機EL素子6を高輝度にする場合、駆動トランジスタ T_d のゲート電位を大きくすればよいが、駆動トランジスタ T_d に流れる電流量が大きくなり、チャンネル層16に電子がトラップされやすくなる。その結果、駆動トランジスタ T_d の経時劣化に起因して、駆動トランジスタ T_d の閾値電圧 V_{th} が大きくなり、有機EL素子6に流れる電流量が小さくなって、有機EL素子の輝度が小さくなる傾向にある。従って、有機EL素子6に流す電流を小さくすることで、駆動トランジスタ T_d の経時劣化に起因して、駆動トランジスタ T_d の閾値電圧 V_{th} が大きくなるのを抑制することができる。

30

【0067】

そして、有機EL素子6の輝度を小さくした状態で、有機EL素子6を加熱することで、駆動トランジスタ T_d のチャンネル層16にトラップされている電子を効率良く取り除くことができ、駆動トランジスタ T_d の閾値電圧を大きく下げることができる。

【0068】

40

また、有機EL素子6の実測輝度値が予測輝度値を超える場合、有機EL素子6の発光輝度は変えないようにする。全画素中に、有機EL素子6の実測輝度値が予測輝度値以下のものと、有機EL素子6の実測輝度値が予測輝度値を超えるものとが存在した場合、画素ごとに発光輝度を意図的に輝度差が出るように異ならせる。そして、輝度差が出るように全画素を発光させた状態で、有機ELパネル2を加熱する。その結果、各画素の駆動トランジスタ T_d の閾値電圧 V_{th} の下げ量を調整し、ひいては全画素の輝度ムラを抑制することができる。つまり、有機EL素子6の実測輝度値が予測輝度値以下の画素については、駆動トランジスタ T_d の閾値電圧 V_{th} の下げ幅を大きくし、有機EL素子6の実測輝度値が予測輝度値を超える画素については、駆動トランジスタ T_d の閾値電圧 V_{th} の下げ幅を小さくする。このように、閾値電圧 V_{th} の下げ幅を調整することで、有機EL

50

パネル 2 の輝度ムラを低減することができる。なお、有機 EL 素子 6 を発光させた状態でエージング処理を行なうことで、輝度ムラが低減されているかどうかについて目視して確認することもできる。

【 0 0 6 9 】

このようにして、有機 EL 素子の輝度バラツキを低減し、輝度ムラを抑制した有機 EL ディスプレイ 1 を作製することができる。

【 0 0 7 0 】

なお、本発明は上述の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更、改良等が可能である。上述した実施形態においては、駆動トランジスタ T_d について、n 型のトランジスタとして説明したが、p 型のトランジスタであってもよい。なお、駆動トランジスタ T_d が p 型のトランジスタの場合、駆動トランジスタ T_d をオンにしようとした場合、駆動トランジスタ T_d のゲート電位は閾値電圧 V_{th} 以下の電位にする。そのため、有機 EL 素子 6 の輝度を小さくしようすると、上述した実施形態とは異なり、駆動トランジスタ T_d に与える電位は、該駆動トランジスタ T_d の閾値電圧 V_{th} より大きく下げて、加熱処理を行い、ひいては輝度ムラを抑制することができる。

【 0 0 7 1 】

上述した実施形態では、有機 EL 素子 6 の実測輝度値が予測輝度値を超える場合、有機 EL 素子 6 の発光輝度は変えないようにしたが、これに代えて、有機 EL 素子 6 の実測輝度値が予測輝度値を超える場合、有機 EL 素子 6 の発光輝度を大きくするようにしてもよい。有機 EL 素子 6 の発光輝度を大きくし、画素ごとの発光輝度を意図的に輝度差が大きく異なるようにする。そして、輝度差が大きくなるように全画素を発光させた状態で、有機 EL パネル 2 を加熱する。そうした場合、有機 EL 素子 6 の実測輝度値が予測輝度値以下の画素については、駆動トランジスタ T_d の閾値電圧 V_{th} の下げ幅を大きくし、有機 EL 素子 6 の実測輝度値が予測輝度値を超える画素については、駆動トランジスタ T_d の閾値電圧 V_{th} の下げ幅を十分に小さくすることができる。そうすることで、閾値電圧 V_{th} の下げ幅の調整をより大きくすることができ、有機 EL パネル 2 の輝度ムラを効果的に低減することができる。

【図面の簡単な説明】

【 0 0 7 2 】

【図 1】本発明の実施形態に係る有機 EL ディスプレイの平面図である。

【図 2】本発明の実施形態に係るマトリックス状に配列された画素の平面図である。

【図 3】本発明の実施形態に係る一画素の拡大断面図である。

【図 4】本発明の実施形態に係る駆動トランジスタの拡大断面図である。

【図 5】本発明の実施形態に係る有機 EL 素子の拡大断面図である。

【図 6】本発明の実施形態に係る画素回路の構成を示す図である。

【図 7】本発明の実施形態に係る画素回路の動作を示すシーケンス図である。

【図 8】本発明の実施形態に係る画素回路の準備期間の動作を説明するための図である。

【図 9】本発明の実施形態に係る画素回路の閾値電圧検出期間の動作を説明するための図である。

【図 10】本発明の実施形態に係る画素回路の初期化期間の動作を説明するための図である。

【図 11】本発明の実施形態に係る画素回路の書込み期間の動作を説明するための図である。

【図 12】本発明の実施形態に係る画素回路の発光期間の動作を説明するための図である。

【図 13】本発明の実施形態に係る有機 EL ディスプレイの製造工程に係る一画素の断面図である。

【図 14】本発明の実施形態に係る有機 EL ディスプレイの製造工程に係る一画素の断面図である。

【図 1 5】本発明の実施形態に係る有機 E L ディスプレイの製造工程に係る一画素の断面図である。

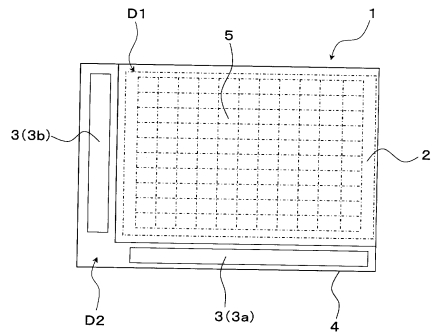
【図 1 6】本発明の実施形態に係る有機 E L ディスプレイの製造工程に係る一画素の断面図である。

【符号の説明】

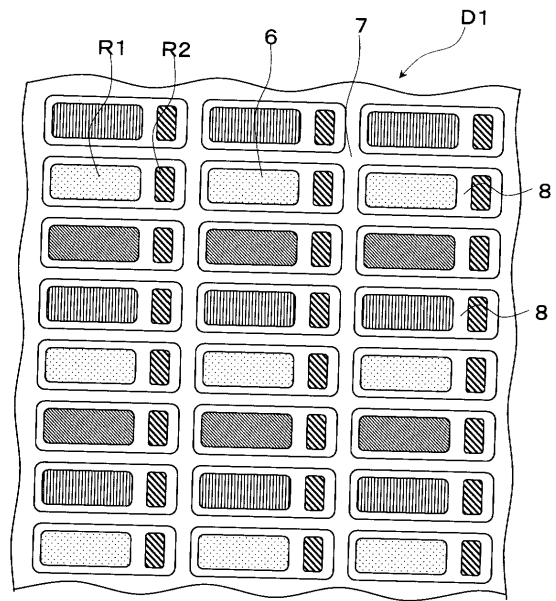
【 0 0 7 3 】

1	有機 E L ディスプレイ	
2	有機 E L パネル	
3	駆動 I C	
4	素子基板	10
5	画素	
6	有機 E L 素子	
7	隔壁	
8	絶縁物	
9	封止基板	
1 0	シール材	
1 1	回路層	
1 2	絶縁層	
1 3	コンタクト電極層	
1 4	ゲート層	20
1 5	ゲート絶縁膜	
1 6	チャネル層	
1 7	ソース・ドレイン層	
1 8	平坦化膜	
1 9	第 1 電極層	
2 0	有機 E L 層	
2 1	第 2 電極層	
2 2	保護層	
2 3	電源線	
2 4	T t h 制御線	30
2 5	走査線	
2 6	画像信号線	
2 7	接地線	
D 1	表示領域	
D 2	非表示領域	
R 1	発光領域	
R 2	コンタクト領域	
S	コンタクトホール	

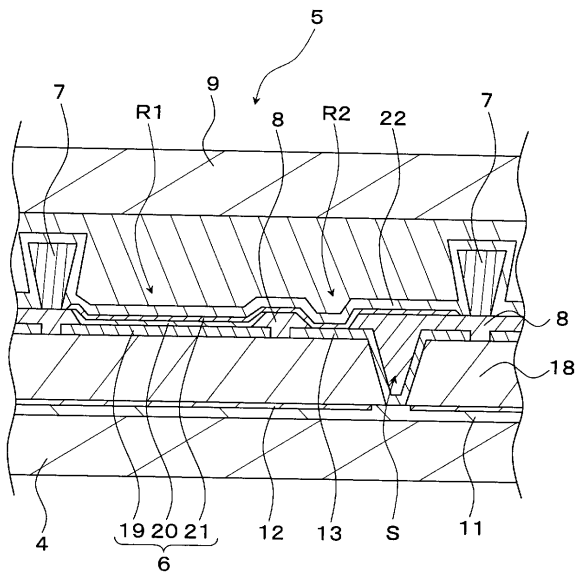
【図 1】



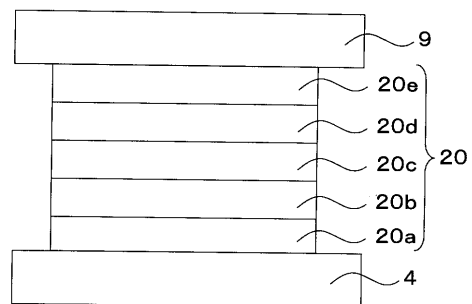
【図 2】



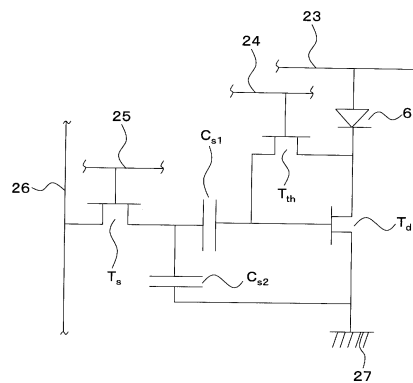
【図 3】



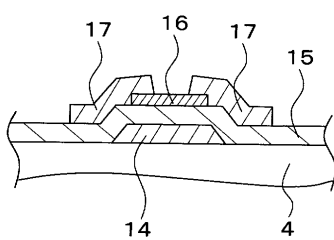
【図 5】



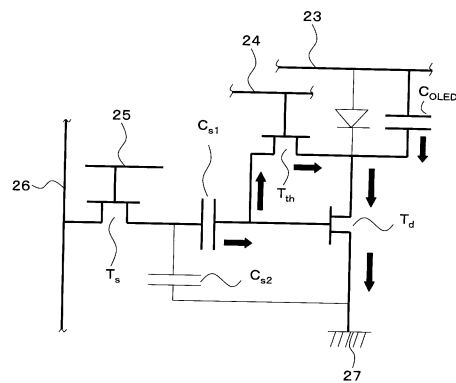
【図 6】



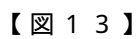
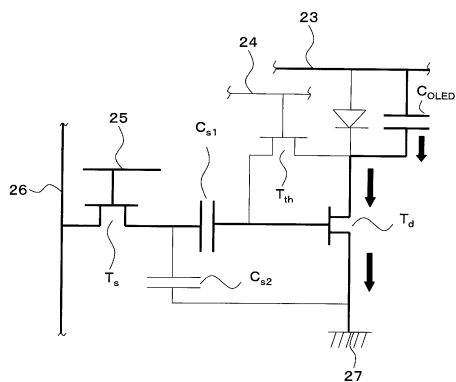
【図 4】



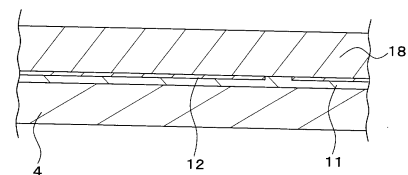
【 図 9 】



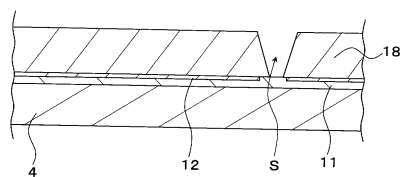
【 図 1 0 】



(A)

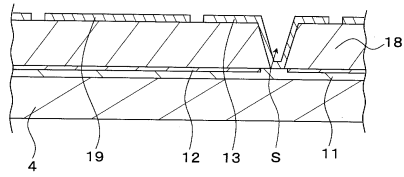


(B)

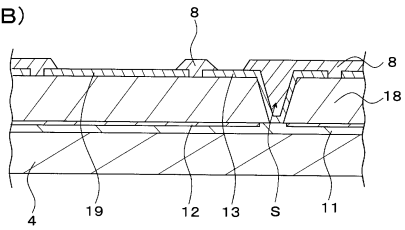


【図 14】

(A)

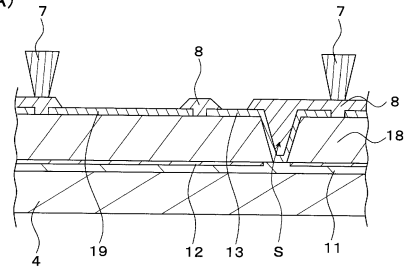


(B)

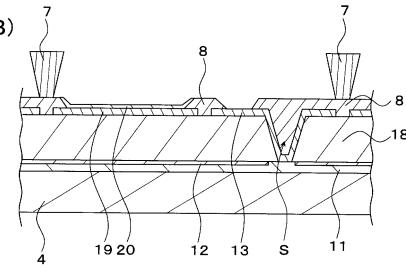


【図 15】

(A)

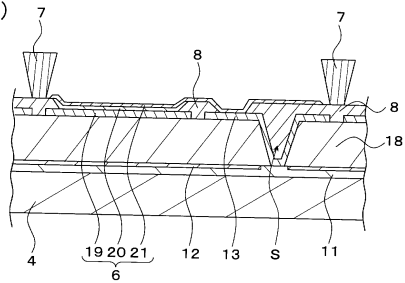


(B)

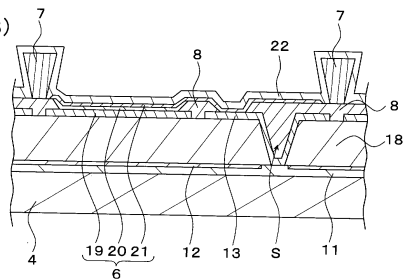


【図 16】

(A)



(B)



フロントページの続き

(72)発明者 丹羽 宏

神奈川県大和市下鶴間 1 6 2 3 - 1 4 株式会社京セラディスプレイ研究所大和事業所内

(72)発明者 草深 薫

神奈川県大和市下鶴間 1 6 2 3 - 1 4 株式会社京セラディスプレイ研究所大和事業所内

(72)発明者 藤井 良春

神奈川県大和市下鶴間 1 6 2 3 - 1 4 株式会社京セラディスプレイ研究所大和事業所内

審査官 越河 勉

(56)参考文献 特開 2 0 0 6 - 1 1 6 7 6 8 (J P , A)

特開 2 0 0 5 - 1 0 8 6 5 3 (J P , A)

特開 2 0 0 6 - 3 0 3 4 2 3 (J P , A)

特開 2 0 0 6 - 1 7 9 8 8 5 (J P , A)

特開 2 0 0 6 - 1 3 4 6 6 0 (J P , A)

特開平 0 1 - 0 4 4 9 9 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 5 B 3 3 / 1 0

G 0 9 F 9 / 3 0

H 0 1 L 2 7 / 3 2

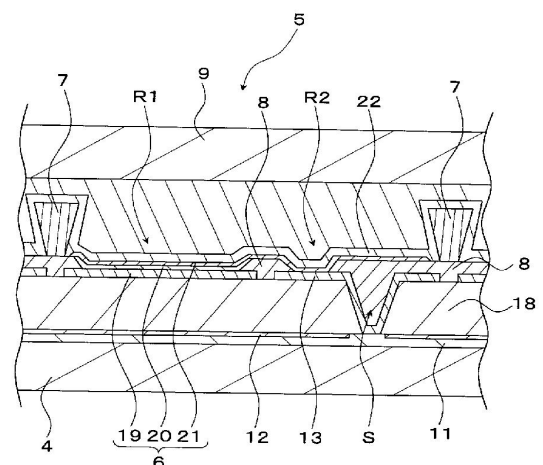
H 0 1 L 5 1 / 5 0

专利名称(译)	制造有机EL显示器的方法		
公开(公告)号	JP5709350B2	公开(公告)日	2015-04-30
申请号	JP2008328134	申请日	2008-12-24
[标]申请(专利权)人(译)	京瓷株式会社		
申请(专利权)人(译)	京瓷株式会社		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	山岡 壮大 丹羽 宏 草深 薫 藤井 良春		
发明人	山岡 壮大 丹羽 宏 草深 薫 藤井 良春		
IPC分类号	H05B33/10 H01L51/50 G09F9/30 H01L27/32		
FI分类号	H05B33/10 H05B33/14.A G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC45 3K107/EE03 3K107/FF17 3K107/GG00 3K107/GG28 3K107/GG55 3K107/HH05 5C094/AA03 5C094/AA04 5C094/AA37 5C094/AA46 5C094/BA03 5C094/BA27 5C094/CA19 5C094/GB01		
代理人(译)	吉泽博		
其他公开文献	JP2010153126A		
外部链接	Espacenet		

摘要(译)

(有纠正) 本发明的目的是提供一种能够抑制有机EL元件的亮度变化的制造方法。 解决方案: 制备具有驱动晶体管Td的有机EL面板的步骤, 该驱动晶体管Td用于通过施加高于阈值电压Vth的电压和用于驱动晶体管Td的阈值电压Vth来调节流到有机EL元件6的电流。通过施加上述第一电压使有机EL元件6发光的步骤, 在使有机EL元件6发光的状态下测量有机EL元件6的亮度的步骤, 和在亮度小于预测亮度值时, 通过向驱动晶体管Td施加等于或大于阈值电压Vth且小于第一电压的电压来降低有机EL元件6的亮度的步骤在高于有机EL元件6的工作温度的环境中加热有机EL元件6以降低驱动晶体管Td的阈值电压Vth的工艺;制造有机EL显示器方法。 [选中图]图3

【图3】



【图

[

[

【图