

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4529519号
(P4529519)

(45) 発行日 平成22年8月25日(2010.8.25)

(24) 登録日 平成22年6月18日(2010.6.18)

(51) Int.Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)

G09G 3/30 J
G09G 3/20 611C
G09G 3/20 612E
G09G 3/20 621A
G09G 3/20 621B

請求項の数 3 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2004-106199(P2004-106199)
(22) 出願日 平成16年3月31日(2004.3.31)
(65) 公開番号 特開2005-292402(P2005-292402A)
(43) 公開日 平成17年10月20日(2005.10.20)
審査請求日 平成18年7月11日(2006.7.11)

(73) 特許権者 000004260
株式会社デンソー
愛知県刈谷市昭和町1丁目1番地
(74) 代理人 100071135
弁理士 佐藤 強
(74) 代理人 100119769
弁理士 小川 清
(72) 発明者 長田 雅彦
愛知県刈谷市昭和町1丁目1番地株式会社
デンソー内
(72) 発明者 木下 弘之
愛知県刈谷市昭和町1丁目1番地株式会社
デンソー内
審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 表示パネル用駆動装置

(57) 【特許請求の範囲】

【請求項1】

電圧印加に伴う充電状態で発光する容量性画素を備えた表示パネルのための駆動装置において、

前記容量性画素に対するデータ電圧の印加制御を出力段回路を通じて行うデータ電圧駆動回路と、

オン状態で前記データ電圧駆動回路に電源電圧を与える第1のスイッチング手段と、

オン状態で前記容量性画素の充電電荷を放電させる第2のスイッチング手段と、

前記データ電圧駆動回路の外付け回路として構成され、前記第1のスイッチング手段を通じて流れる電流及び前記第2のスイッチング手段を通じて流れる電流の少なくとも一方を、前記第1のスイッチング手段または前記第2のスイッチング手段と組み合わせられて定電流化する定電流回路と、

外部から与えられる画像データに基づいて前記データ電圧駆動回路の出力段回路をオン又はオフした状態で前記第1のスイッチング手段をオンすると共に、前記第2のスイッチング手段をオフし、その後所定の表示時間が経過したときに第1のスイッチング手段をオフして第2のスイッチング手段をオンする制御を行う制御手段とを備えたことを特徴とする表示パネル用駆動装置。

【請求項2】

データ電極及び走査電極間に容量性画素が形成された表示パネルを駆動するためのものであって、前記容量性画素に対して、データ電圧駆動回路からのデータ電圧と走査電圧駆

動回路からの走査電圧との合成電圧を正負のフィールド毎に交互に極性反転させた状態で印加するようにした表示パネル用駆動装置において、

オン状態で前記データ電圧駆動回路の電源端子を外部電源に接続する第1のスイッチング手段と、

オン状態でデータ電圧駆動回路の電源端子をグラウンドに接続する第2のスイッチング手段と、

前記データ電圧駆動回路の外付け回路として構成され、前記第1のスイッチング手段を通じて流れる電流及び前記第2のスイッチング手段を通じて流れる電流の少なくとも一方を、前記第1のスイッチング手段または前記第2のスイッチング手段と組み合わせられて定電流化する定電流回路と、

10

外部から与えられる画像データに基づいて前記データ電圧駆動回路の出力段回路をオン又はオフした状態で前記第1のスイッチング手段をオンすると共に、前記第2のスイッチング素子をオフし、その後所定の表示時間が経過したときに第1のスイッチング手段をオフして第2のスイッチング手段をオンするように前記データ電圧駆動回路を内蔵したカラムドライバICの制御を行う制御手段とを備えたことを特徴とする表示パネル用駆動装置。

【請求項3】

前記第1及び第2のスイッチング手段は、MOSFETにより構成され、

前記定電流回路は、前記MOSFETのソース側に負帰還抵抗を挿入することにより構成されたものであることを特徴とする請求項1または2記載の表示パネル用駆動装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、無機EL表示パネルやプラズマディスプレイパネルのような比較的高電圧で駆動される電圧駆動型の表示パネルのための駆動装置に関する。

【背景技術】

【0002】

例えばドットマトリクスタイプの無機EL表示パネルは、発光層の両側に、複数本ずつの走査電極及びデータ電極をマトリクス配置した構造（通常は、発光層と走査電極及びデータ電極との各間にそれぞれ絶縁膜を配置した二重絶縁膜構造が採用されることが多い）となっており、各電極が交差する位置に形成された表示画素を、走査電極の線順次走査を行うためのロウドライバIC及びデータ電極を駆動するためのカラムドライバICなどを備えた駆動装置により発光させる構成となっている。このような無機EL表示パネルは容量性負荷となるため、データ電極に対し例えば0（V）からV_h（V）までステップ状に立ち上がる電圧を印加すると、次式に示すような負荷電流Iが過渡的に流れるようになる。

30

【0003】

$$I(t) = (V_h / r) \times \exp(-t / \tau)$$

但し、tは初期状態からの経過時間、rは配線抵抗などによる抵抗成分、 τ は時定数（r×負荷容量）を示す。

40

従って、データ電極に対する電圧印加時には、その初期状態（t=0）において瞬間的にV_h/rという大きなピーク電流が流れることになって、カラムドライバICでのスイッチングノイズの原因になる。この電流は立ち上がり急峻であるため大きな高周波電流の発生要因となるが、無機EL表示パネルでは印加電圧V_hとして50Vという高電圧を使用するため、液晶表示パネルなどに比べて高周波電流が更に大きくなって、これが無視できないレベルの高周波ノイズの発生源になるという問題点があった。

【0004】

このようなノイズ対策のために、従来では、特許文献1に見られるように、電磁波シールド性を有した接着フィルムにより電磁シールドを行う手段、或いは特許文献2に見られ

50

るように、駆動電圧系配線のインピーダンスを低く抑えて高周波のピーク電流の流れに起因したノイズ発生を抑制する手段などが考えられている。また、これ以外にも、デカップリングコンデンサやノイズフィルタを接続したり、出力段に外付け抵抗を挿入したりするなど、一般的な対策も種々存在する。

【特許文献 1】特開平 10 - 41682 号公報

【特許文献 2】特開 2000 - 250425 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

上記のような対策は、発生した高周波ノイズを減衰させるという受動的なもので、ノイズ発生源からのノイズ自体のレベルを抑えるという対策ではなく、特に、無機 E L 表示パネルのカラムドライバ IC のスイッチングノイズ対策として十分とは言えないものであった。その理由は、例えば、マイコンなどにおけるクロックノイズは、マイコン内部が発振源になるものであって、その電流ループが小さい面積となるため、従来のコンデンサやフィルタを使用する手段で高周波ノイズをマイコン内部で抑え込み易いという事情がある。しかしながら、無機 E L 表示パネル用駆動装置の場合は、最も高電圧であるロウドライバ IC の出力電流のスイッチングノイズより、カラムドライバ IC の出力電流のスイッチングノイズの方がノイズ源として支配的であり、実験によれば、カラムドライバ IC のノイズに与える寄与度はロウドライバ IC に比べて、約 7.5 倍（分散比）と大きく、カラムドライバ IC のスイッチングノイズがなくなれば 10 dB 以上の低減が可能である。

【0006】

また、実験によって、高周波電流の経路は、(1)カラムドライバ IC から、無機 E L 表示パネルを經由してカラムドライバ IC へ戻る経路、(2)カラムドライバ IC から、無機 E L 表示パネルを介してロウドライバ IC に入り、そのロウドライバ IC の高電圧電源回路、走査電圧極性切替回路を經由してカラムドライバ IC の電源回路へ戻る経路などの複雑な伝播経路があることが分かった。このように、電流ループが大きな面積となるため、従来のコンデンサやフィルタなどのノイズ対策部品によるノイズ抑制効果が非常に小さくなるという問題点がある。

【0007】

上記のように高周波電流が大きな面積の電流ループを流れる状態においてノイズ発生を抑制するためには、ノイズ源となる高周波電流のピーク値を抑えるという対策が有益であることは明白であるが、更に、電流変化を小さく抑えることに着目した。このような対策としては、ドライバ IC の多くの出力そのものを、それぞれ定電流出力化する手段が考えられる。しかしながら、このような手段では、ドライバ IC のチップ面積の増大によるコストアップ、並びに放熱対策が別途に必要となることに伴うコストアップを招くと共に、新たなチップ設計を伴うために多額の開発費が必要になるなどの新たな問題点があり、量産化に適さない。従って、現在量販されている汎用ドライバ IC を用いながら、前記対策を実施する方法として、定電流機能を有するノイズ対策回路を 1 つにまとめて外付けで追加することによって対処することが望ましい。

【0008】

本発明は上記事情に鑑みてなされたものであり、その目的は、データ電圧駆動回路の動作に伴い発生する高周波ノイズを、コストアップを抑制した状態で効果的に低減可能となる表示パネル用駆動装置を提供することにある。

【課題を解決するための手段】

【0009】

請求項 1 記載の表示パネル用駆動装置によれば、制御手段は、外部からの画像データに基づいてデータ電圧駆動回路の出力段回路をオンし、このオン状態から、第 1 のスイッチング手段をオンすると共に第 2 のスイッチング手段をオフする。すると、データ電圧駆動回路に対して、第 1 のスイッチング手段を通じて電源電圧が与えられるため、当該データ電圧駆動回路内の出力段回路から容量性画素に対してデータ電圧が印加されるようになっ

10

20

30

40

50

て、その容量性画素の充電が行われる。制御手段は、上記のようなデータ電圧の印加状態を所定の表示時間だけ継続した後、第1のスイッチング手段をオフすると共に第2のスイッチング手段をオンするものであり、これに応じて、容量性画素の充電電荷が第2のスイッチング手段を通じて放電されるようになる。この場合、第1のスイッチング手段を通じて流れる充電電流及び第2のスイッチング手段を通じて流れる放電電流の少なくとも一方を定電流化する定電流回路が設けられているから、それら充電電流及び放電電流の少なくとも一方の急激な変化が抑制され、これにより高周波電流が抑えられて高周波ノイズが発生し難くなる。また、第1及び第2のスイッチング手段、定電流回路、制御手段は、データ電圧駆動回路の外付け回路として構成できるから、当該データ電圧駆動回路として市販されている汎用ドライバICを利用できるようになり、結果的に新たなチップ設計などを行う場合に比べてコストアップの大幅な抑制を実現できるようになる。尚、定電流回路が、充電電流及び放電電流の双方を定電流化する構成であった場合には、上記ノイズ抑制効果を一段と高め得るものである。

10

【0010】

請求項2記載の表示パネル用駆動装置においては、容量性画素に対する充電電流が第1のスイッチング手段を通じて流れると共に、容量性画素からの放電電流が第2のスイッチング手段を通じて流れることになるが、第1のスイッチング手段を通じて流れる電流及び第2のスイッチング手段を通じて流れる電流の少なくとも一方を定電流化する定電流回路が設けられているから、上記のように流れる充電電流及び放電電流の少なくとも一方の急激な変化が抑制される。この結果、高周波電流が抑えられて高周波ノイズが発生し難くなる。また、第1及び第2のスイッチング手段、定電流回路、制御手段は、データ電圧駆動回路の外付け回路として構成できるから、当該データ電圧駆動回路として市販されている汎用ドライバICを利用できるようになり、結果的に新たなチップ設計などを行う場合に比べてコストアップの大幅な抑制を実現できるようになる。尚、この場合においても、定電流回路が、充電電流及び放電電流の双方を定電流化する構成であった場合には、上記ノイズ抑制効果を一段と高め得るものである。

20

【0011】

請求項3記載の表示パネル用駆動装置によれば、定電流回路をきわめて簡単な構成で実現できてコストダウンに寄与できるようになる。

30

【発明を実施するための最良の形態】

【0012】

以下、本発明を無機EL表示パネル用駆動装置に適用した一実施例について図面を参照しながら説明する。

図2には、ドットマトリクス型の無機EL表示パネル（以下、ELパネルと略称）1を駆動するための駆動装置の電氣的構成が機能ブロックの組合せにより示されている。この図2において、ELパネル1は、具体的に図示しないが、透明ガラス基板上に、第1電極、第1絶縁層、発光層、第2絶縁層、第2電極を真空蒸着やスパッタリングなどにより順次積層した周知の基本構造を有するものであり、走査電極として使用される第1電極及びデータ電極として使用される第2電極は、互いに直交したマトリクス配置とされ、以て走査電極及びデータ電極の各交点にEL素子（画素に相当）が形成される構成となっている。尚、少なくとも第1電極及び第1絶縁層は透明材料により構成される。

40

【0013】

車載バッテリーなどから12V電源出力を受ける電源回路2は、フライバックトランス、スイッチングレギュレータ、シリーズレギュレータなど（何れも図示せず）を含んで構成されたもので、例えば、出力電圧が50Vの電源+50V、並びに電源出力と絶縁した状態の200V、5V及び0Vの各電源F200V、F5V、FGNDを実現している。尚、F200V、F5V、FGNDの「F」は、絶縁電源であることを示す。

【0014】

ELパネル1の走査電極を走査するために設けられたロウドライバIC3（走査電圧駆

50

動回路に相当)は、そのロジック部の電源が、電源回路2の電源F5Vから与えられると共に、ドライバ部の電源が、電源回路2の電源F200Vから後述する走査電圧極性切替回路4を通じて与えられる。また、ロウドライバIC3のロジック・グラウンド及びドライバグラウンドは、電源回路2の電源FGNDから走査電圧極性切替回路4を通じて与えられる。

【0015】

ELパネル1のデータ電極を駆動するために設けられたカラムドライバIC5(データ電圧駆動回路に相当)は、そのロジック部の電源として+5Vを使用しており、ドライバ部の電源は、電源回路2の電源+50Vの出力を受ける電源電圧切替回路6から供給される。また、カラムドライバIC5のロジック・グラウンド及びドライバグラウンドは、グラウンドGND(0V)から与えられる。

10

【0016】

ロウドライバIC3及びカラムドライバIC5の制御タイミングを生成するための制御IC7(制御手段に相当)は、フレームメモリ(表示データRAM)を内蔵したもので、その入出力部の電源として+5Vを使用し、IC内部の電源として+3.3Vを使用する構成となっている。この制御IC7は、以下、(1)及び(2)の機能を備えたものである。

【0017】

(1)システムバスを通じて与えられるフレーム表示データを取り込む機能、具体的には、外部のマイコンシステムから与えられる制御コマンド(チップセレクト信号、書き込み信号、レジスタセレクト信号)及び映像信号(所定ビット数のデータ信号)を入力し、内部レジスタへ各制御コマンドの書き込みを行うと共に、フレームメモリへ上記映像信号に対応した表示データの書き込みを行う機能。

20

【0018】

(2)フレームメモリから読み出した表示データに基づいて、ロウドライバIC3及び走査電圧極性切替回路4のための制御信号(データ信号、クロック信号、極性反転信号)、カラムドライバIC5のための制御信号(データ信号、クロック信号、データストローブ信号、反転入力データ信号)、電源電圧切替回路6のための制御信号(タイミング信号A及びB)を出力する機能。

【0019】

一方、上記走査電圧極性切替回路4は、制御IC7からの制御信号(極性反転信号)によって、ロウドライバIC3の出力を正フィールド期間(ELパネル1の走査電極に正の走査電圧を順次与える期間)及び負フィールド期間(走査電極に負の走査電圧を順次与える期間)で極性反転させるためのもので、電源回路2の電源+50V、F200V、FGND、並びにグラウンドGNDに接続されている。また、+5V電源及びグラウンドGNDに接続されたアイソレータ8は、電源回路2の電源F5V及びFGNDを走査電圧極性切替回路4を通じて受けるようになっており、制御IC7からの制御信号(データ信号及びクロック信号)をフォトカプラなどによりレベル変換してロウドライバIC3に与える。

30

【0020】

上記制御信号を受けるロウドライバIC3は、内部のシフトレジスタにデータ信号を格納すると共に、そのシフトレジスタをクロック信号によって走査することで、ELパネル1の走査電極の線順次走査を行うものであり、この走査時には、上記のような走査電圧極性切替回路4の極性反転機能に基づいて、正フィールド期間に+250V、負フィールド期間に-200Vの電圧出力となるように制御する。

40

【0021】

制御IC7からの制御信号(データ信号、クロック信号、データストローブ信号、反転入力データ信号)を受けるカラムドライバIC5は、データ信号をクロック信号に基づいてシリアルパラレル変換し、ロウドライバIC3で選択された走査電極上の各EL素子に対応するデータを全て転送した後にデータストローブ信号でラッチすることにより、発

50

光対象のEL素子が存在するデータ電極に対してデータ電圧(0Vまたは50V)を与えるように制御する。

【0022】

つまり、カラムドライバIC5は、ロウドライバIC3に同期させてデータ電極に0Vまたは50Vのデータ電圧を出力することで、ELパネル1の各EL素子の発光/非発光を決める。具体的には、ロウドライバIC3から+250Vの走査電圧が出力される正フィールド期間には、発光対象のEL素子が存在するデータ電極に対して、当該EL素子が存在する走査電極の走査に同期して0Vのデータ電圧を出力することにより、そのEL素子にデータ電圧及び走査電圧の合成電圧である250Vの差電圧を印加してこれを発光させる。このとき、非発光のEL素子が存在する走査電極が走査されるタイミングでは50Vのデータ電圧を出力することにより、当該EL素子に印加される差電圧が200Vとなるように制御し、その発光素子の発光を阻止する。また、ロウドライバIC3から-200Vの走査電圧が出力される負フィールド期間には、発光対象のEL素子が存在するデータ電極に対して、当該EL素子が存在する走査電極の走査に同期して50Vのデータ電圧を出力することにより、そのEL素子にデータ電圧及び走査電圧の合成電圧である250Vの差電圧を印加してこれを発光させる。このとき、非発光のEL素子が存在する走査電極が走査されるタイミングでは0Vのデータ電圧を出力することにより、当該EL素子に印加される差電圧が200Vとなるように制御し、その発光素子の発光を阻止する。

10

【0023】

尚、EL素子は交流電圧を印加することで発光するため、正フィールドと負フィールドとでカラムドライバIC5の出力を反転させる必要があり、このため、カラムドライバIC5では、制御IC7からの反転入力データ信号に従ってフィールド毎に入力データを反転させる構成となっている。

20

カラムドライバIC5に対し50Vの電源を供給するために設けられた電源電圧切替回路6は、図1に示すような回路構成とされている。尚、図1においては、カラムドライバIC5の出力段回路9が1つのデータ電極に対応した部分のみ示されている。この出力段回路9は、電源端子VDD及びVSS(グラウンドGND)間に、PMOSFET10及びNMOSFET11のプッシュプル回路を接続して構成されたもので、各MOSFET10及び11のドレインがデータ電極に接続されている。

【0024】

電源電圧切替回路6において、第1の定電流回路12は、電源回路2の電源+50VとカラムドライバIC5の電源端子VDDとの間に、負帰還抵抗として機能する抵抗12a及びPMOSFET12b(第1のスイッチング手段に相当)のソース・ドレイン間の直列回路を接続して構成されている。この場合、上記電源+50VとグラウンドGNDの間には、抵抗13a、13b及びNMOSFET13cのドレイン・ソース間が直列に接続されており、当該抵抗13a及び13bの共通接続点に対して第1の定電流回路12内のPMOSFET12bのゲートが接続されている。また、上記NMOSFET13cのゲートには、制御IC7から制御信号として出力されるタイミング信号Aが与えられる構成となっている。

30

【0025】

更に、電源電圧切替回路6において、第2の定電流回路14は、カラムドライバIC5の電源端子VDDとグラウンドGNDとの間に、NMOSFET14a(第2のスイッチング手段に相当)のドレイン・ソース間及び負帰還抵抗として機能する抵抗14bの直列回路を接続して構成されている。この場合、上記NMOSFET14aのゲートには、制御IC7から制御信号として出力されるタイミング信号Bが与えられる構成となっている。

40

尚、上記第1及び第2の定電流回路12及び14は、電流を例えば100mA程度以下に抑える構成であることが望ましい。

【0026】

さて、上記のように構成された電源電圧切替回路6は制御ICからのタイミング信号A及びBにより動作されるものであり、以下においては、その動作内容について関連した作

50

用と共に説明する。

【0027】

[1] 負フィールド時

<ステップ1>

制御IC7は、タイミング信号Aを「L」、タイミング信号Bを「H」とすることにより、NMOSFET13c及びPMOSFET12bをオフすると共に、NMOSFET14aをオンし、以てカラムドライバIC5の電源端子VDDに与える電圧を0Vとする。

【0028】

<ステップ2>

制御IC7からカラムドライバIC5に制御信号(データ信号、クロック信号、データストロブ信号、反転入力データ信号)を与える。これによりカラムドライバIC5においては、データ信号をクロック信号に基づいてシリアル 平行変換し、その出力段のデータが確定した後にデータストロブ信号でラッチするようになる。これに応じて、図1の例では、EL素子を発光させる場合は出力段回路9を構成するPMOSFET10がオンされ、EL素子を発光させない場合は出力段回路9を構成するNMOSFET11がオンされる。

10

【0029】

<ステップ3>

制御IC7は、タイミング信号Aを「H」、タイミング信号Bを「L」とすることにより、NMOSFET13c及びPMOSFET12bをオンすると共に、NMOSFET14aをオフし、以てカラムドライバIC5の電源端子VDDに与える電圧を50Vとする。この時点では、出力段回路9のPMOSFET10がオン状態にある画素は、対応するデータ電極に比較的高い電圧が印加されてEL素子が充電されることになる。この充電時の過渡状態において、第1の定電流回路12では、抵抗12aに電流が流れることによりPMOSFET12bのゲート・ソース間電位がある一定電圧で安定した状態になるという負帰還がかかるようになり、これに伴う定電流制御動作によってEL素子に対する出力電流の急激な増大が抑制される。この結果、電圧印加時において、カラムドライバIC5の出力電流の立ち上がりが鈍化するようになるから、高周波電流が抑えられて高周波ノイズが発生し難くなる。

20

この場合、上述の急激な増加が抑制された電流は、走査電極を介して、出力段回路9のNMOSFET11がオン状態にある画素、即ち、非発光画素に流れ込み、NMOSFET11を介してGNDへ流れる。この経路は、[発明が解決しようとする課題]で示したノイズ経路の(1)に当たる。従って、発光画素、非発光画素を流れる電流は、共に、急激な増加が抑制されている。

30

また、ロウドライバICから走査電圧を印加することでEL素子を発光させる。このとき、[発明が解決しようとする課題]で示した(2)のノイズ経路で電流が流れるが、ロウドライバICのオン抵抗はカラムドライバICのオン抵抗に比較して高いので、(1)のノイズ経路に比べれば、発生するノイズは小さい。

【0030】

<ステップ4>

制御IC7は、タイミング信号Aを「H」、タイミング信号Bを「L」とした状態、つまり電源端子VDDに与える電圧を50Vとした状態を所定の表示時間(通常、約20μ秒)だけ保持し、以てEL素子の発光を継続させる。

40

【0031】

<ステップ5>

制御IC7は、上記表示時間経過後に、タイミング信号Aを「L」、タイミング信号Bを「H」とすることにより、NMOSFET14のみをオンした状態に戻し、カラムドライバIC5の電源端子VDDに与える電圧を0Vとする。これにより、EL素子の発光画素に蓄積されたデータ電圧分(50V)の充電電荷がPMOSFET10の寄生ダイオード及び上記NMOSFET14aを通じて放電される。この放電時の過渡状態において、第

50

2の定電流回路14では、抵抗14bに電流が流れることによりNMOSFET14aのゲート・ソース間電位がある一定電圧で安定した状態になるという負帰還がかかるようになり、これに伴う定電流制御動作によってEL素子からの放電電流の急激な減少が抑制される。この結果、電圧印加時において、カラムドライバIC5の出力電流の立ち下がりが鈍化するようになるから、高周波電流が抑えられて高周波ノイズが発生し難くなる。

また、ロウドライバICの走査を終了する。このとき、[発明が解決しようとする課題]で示した(2)のノイズ経路で電流が流れるが、前述のように、ロウドライバICのオン抵抗はカラムドライバICのオン抵抗に比較して高いので、(1)のノイズ経路に比べれば、発生するノイズは小さい。

【0032】

<ステップ6>

ステップ2~5の動作を、いわゆる線順次走査方式によって、1画面分、繰り返す。その後、次の正フィールドにより駆動する。

【0033】

[2]正フィールド時

<ステップ1>

カラムドライバICの制御は、負フィールド<ステップ1>と同じ。但し、このときはまだ、ロウドライバICから走査電圧(+250V)は印加しない。理由は、発光画素も非発光画素も全てカラム電極に0Vが印加されることになり、ロウドライバICから走査電圧が印加されていると、全ての画素が発光してしまうからである。

【0034】

<ステップ2>

カラムドライバICの制御は、負フィールド<ステップ2>と同じ。このときもまだ、ロウドライバICから走査電圧(+250V)は印加しない。

【0035】

<ステップ3>

カラムドライバICの制御は、負フィールド<ステップ3>と同じ。このとき、カラムドライバIC5の出力電流の立ち上がりが鈍化するようになるから、高周波電流が抑えられて高周波ノイズが発生し難くなる。

カラムドライバICの制御が完了後、ロウドライバICから走査電圧(+250V)を印加する。このとき、[発明が解決しようとする課題]で示した(2)のノイズ経路で電流が流れるが、<負フィールド>の項でも述べたように、ロウドライバICのオン抵抗はカラムドライバICのオン抵抗に比較して高いので、(1)のノイズ経路に比べれば、発生するノイズは小さい。

【0036】

<ステップ4>

カラムドライバICの制御は、負フィールド<ステップ4>と同じ。

【0037】

<ステップ5>

カラムドライバICの制御をする前に、ロウドライバICの走査を終了する。このとき、[発明が解決しようとする課題]で示した(2)の逆のノイズ経路で電流が流れるが、<負フィールド>の項でも述べたように、ロウドライバICのオン抵抗はカラムドライバICのオン抵抗に比較して高いので、(1)のノイズ経路に比べれば、発生するノイズは小さい。

次に、カラムドライバICの制御は、負フィールド<ステップ5>と同じ。このとき、[発明が解決しようとする課題]で示した(1)のノイズ経路で電流が流れるが、<負フィールド>の項でも説明したように、カラムドライバIC5の出力電流の立ち上がりが鈍化するようになるから、高周波電流が抑えられて高周波ノイズが発生し難くなる。

【0038】

<ステップ6>

10

20

30

40

50

ステップ 2 ~ 5 の動作を、いわゆる線順次走査方式によって、1 画面分、繰り返す。その後、次の負フィールドに戻って、同様の操作を繰り返す。

【 0 0 3 9 】

以上、要するに、上記した本実施例の構成によれば、PMOSFET 12b を通じて流れる電流及び NMOSFET 14a を通じて流れる電流、つまりカラムドライバ IC 5 の出力電流を定電流化する第 1 及び第 2 の定電流回路 12 及び 14 が設けられているから、その出力電流の急激な変化が抑制され、これにより高周波電流が抑えられて高周波ノイズが発生し難くなるものである。この場合、第 1 及び第 2 の定電流回路 12 及び 14 などを含んで成る電源電圧切替回路 6 は、制御 IC 7 と共にカラムドライバ IC 5 の外付け回路として構成できるから、当該カラムドライバ IC 5 として市販されている汎用ドライバ IC を利用できるようになり、結果的に新たなチップ設計などを行う場合に比べてコストアップの大幅な抑制を実現できるようになる。また、第 1 及び第 2 の定電流回路 12 及び 14 は、負帰還抵抗とスイッチング手段 (MOSFET) とを組み合わせた簡単な回路構成で済むから、コストダウンに寄与できることになる。

【 0 0 4 0 】

(その他の実施の形態)

尚、本発明は上記した実施例に限定されるものではなく、例えば以下に述べるような変形或いは拡大が可能である。

駆動対象としてドットマトリクス型の無機 EL 表示パネルの例を挙げたが、データ電圧駆動回路を通じて駆動されるキャラクタディスプレイ型の無機 EL 表示パネルに適用できる。この場合には、オン状態でデータ電圧駆動回路に電源電圧を与える第 1 のスイッチング手段と、オン状態で無機 EL 表示パネルの画素の充電電荷を放電させる第 2 のスイッチング手段と、第 1 のスイッチング手段を通じて流れる電流及び前記第 2 のスイッチング手段を通じて流れる電流の少なくとも一方を定電流化する定電流回路と、外部から与えられる画像データに基づいて前記データ電圧駆動回路の出力段回路をオンした状態で前記第 1 のスイッチング手段をオンすると共に、前記第 2 のスイッチング手段をオフし、その後所定の表示時間が経過したときに第 1 のスイッチング手段をオフして第 2 のスイッチング手段をオンする制御を行う制御手段を設ける構成とすれば良い。

【 0 0 4 1 】

また、駆動対象は無機 EL 表示パネルに限らず、容量性の画素を備え且つ比較的高い電圧で駆動される表示パネル (例えばプラズマディスプレイパネル) が駆動対象であっても良いものである。

前記実施例では、第 1 及び第 2 の定電流回路 12 及び 14 を設ける構成としたが、これら定電流回路の 12 及び 14 の一方のみを設ける構成としても良く、このような構成とした場合でも、ある程度のノイズ低減効果が得られる。尚、例えば、第 1 の定電流回路 12 を設けない場合 (図 1 における抵抗 12a を除去した場合) には、PMOSFET 12b として、そのオン抵抗がカラムドライバ IC 5 内の MOSFET 10、11 より十分に大きなものを選ぶことにより、ノイズ低減を図り得るものであり、同様に、第 2 の定電流回路 14 を設けない場合 (図 1 における抵抗 14b を除去した場合) には、NMOSFET 14a として、そのオン抵抗が十分に大きなものを選べば良いものである。

【 0 0 4 2 】

前記実施例では、交流駆動の例で説明したが直流駆動であっても同様の効果が得られるものである。

【図面の簡単な説明】

【 0 0 4 3 】

【図 1】本発明の一実施例を示す要部の回路構成図

【図 2】全体構成を示す機能ブロック図

【符号の説明】

【 0 0 4 4 】

1 は無機 EL 表示パネル、2 は電源回路、3 はロウドライバ IC (走査電圧駆動回路)

10

20

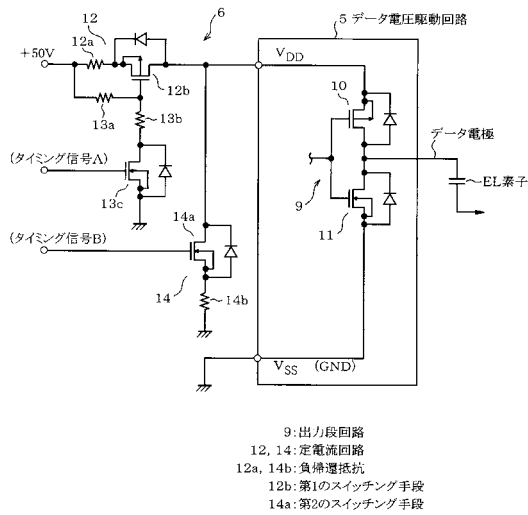
30

40

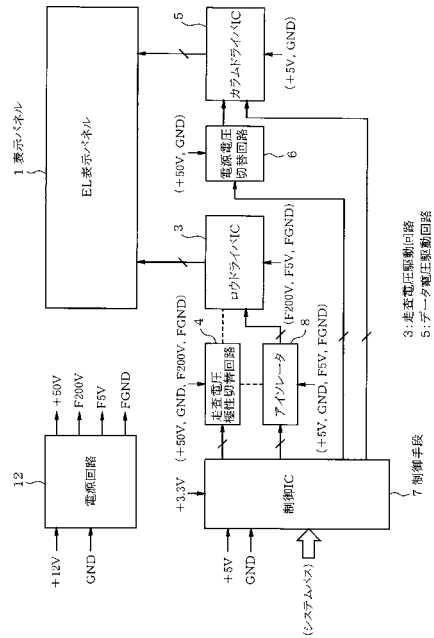
50

、4は走査電圧極性切替回路、5はデータドライバIC（データ電圧駆動回路）、6は電源電圧切替回路、7は制御IC、9は出力段回路、12は第1の定電流回路、12aは抵抗（負帰還抵抗）、12bはPMOSFET（第1のスイッチング手段）、14は第2の定電流回路、14aはNMOSFET（第2のスイッチング手段）、14bは抵抗（負帰還抵抗）を示す。

【図1】



【図2】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G 3/20 6 2 2 B

G 0 9 G 3/20 6 2 3 B

G 0 9 G 3/20 6 2 3 R

(56)参考文献 特開2001-083932(JP,A)
特開2004-062207(JP,A)
特開2002-175044(JP,A)
特開2004-302410(JP,A)
特開2001-092410(JP,A)
特開2001-142424(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 0 0 - 3 / 3 8

专利名称(译)	显示面板的驱动装置		
公开(公告)号	JP4529519B2	公开(公告)日	2010-08-25
申请号	JP2004106199	申请日	2004-03-31
[标]申请(专利权)人(译)	日本电装株式会社		
申请(专利权)人(译)	Denso公司		
当前申请(专利权)人(译)	Denso公司		
[标]发明人	長田雅彦 木下弘之		
发明人	長田 雅彦 木下 弘之		
IPC分类号	G09G3/30 G09G3/20 H05B33/14 G09G3/282 G09G3/288 G09G3/296		
FI分类号	G09G3/30.J G09G3/20.611.C G09G3/20.612.E G09G3/20.621.A G09G3/20.621.B G09G3/20.622.B G09G3/20.623.B G09G3/20.623.R G09G3/28.J G09G3/282 G09G3/288 G09G3/296 H05B33/14.Z		
F-TERM分类号	3K007/AB18 3K007/BA06 3K007/GA00 3K107/AA05 3K107/AA07 3K107/BB01 3K107/BB08 3K107/CC16 3K107/CC45 3K107/EE02 3K107/HH00 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD12 5C080/EE28 5C080/FF12 5C080/JJ02 5C080/JJ03 5C380/AA02 5C380/AB01 5C380/AB05 5C380/BA08 5C380/BA09 5C380/BA11 5C380/BA28 5C380/CA12 5C380/CE02 5C380/CE03 5C380/CE04 5C380/CE19 5C380/CF02 5C380/CF24 5C380/CF36 5C380/CF41 5C380/CF46 5C380/CF51 5C380/DA35 5C380/DA50 5C380/HA02 5C380/HA05 5C580/AA01 5C580/AA09 5C580/BB01 5C580/BC14 5C580/BC15 5C580/FA06		
代理人(译)	佐藤 强 小川 清		
其他公开文献	JP2005292402A		
外部链接	Espacenet		

摘要(译)

要解决的问题：有效地减少伴随数据电压驱动电路的操作而产生的高频噪声，同时抑制成本的上升。解决方案：第一恒压电路12包括用于负反馈的电阻12a，PMOSFET 12b连接在电源+50V和列驱动器IC 5的电源端子VDD之间，以及第二恒压电路14，包括NMOSFET 14a和用于负反馈的电阻14b连接在列驱动器IC 5的电源端VDD和地GND之间。通过第一恒流电路12提供EL元件的充电电流，并通过第二恒流电路14从EL元件提供放电电流，同时PMOSFET 10输入，使EL元件在负场周期内点亮。列驱动器IC 5接通。

