

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4366721号
(P4366721)

(45) 発行日 平成21年11月18日 (2009.11.18)

(24) 登録日 平成21年9月4日 (2009.9.4)

(51) Int.Cl.

F I

H O 5 B 33/10 (2006.01)

H O 5 B 33/10

H O 1 L 51/50 (2006.01)

H O 5 B 33/14

A

H O 5 B 33/22 (2006.01)

H O 5 B 33/22

Z

H O 5 B 33/12 (2006.01)

H O 5 B 33/12

B

G O 9 F 9/30 (2006.01)

G O 9 F 9/30

3 6 5 Z

請求項の数 6 (全 24 頁) 最終頁に続く

(21) 出願番号 特願2006-152964 (P2006-152964)
 (22) 出願日 平成18年6月1日 (2006.6.1)
 (65) 公開番号 特開2007-323963 (P2007-323963A)
 (43) 公開日 平成19年12月13日 (2007.12.13)
 審査請求日 平成19年9月26日 (2007.9.26)

(73) 特許権者 000001443
 カシオ計算機株式会社
 東京都渋谷区本町1丁目6番2号
 (74) 代理人 100096699
 弁理士 鹿嶋 英實
 (72) 発明者 熊谷 稔
 東京都八王子市石川町2951番地の5
 カシオ計算機株式
 社 八王子技術センター内

審査官 池田 博一

最終頁に続く

(54) 【発明の名称】 表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

画素電極、担体輸送層及び対向電極を有する有機 E L 素子を含む複数の表示画素を備えた表示装置の製造方法において、

前記画素電極は、表面が導電性の酸化金属層により形成されており、

基板上にそれぞれ前記画素電極が設けられた前記複数の表示画素の形成領域を囲むようにして、隣接する前記画素形成領域間に、無機絶縁膜からなる下地層と、前記下地層上に少なくとも表面が非酸化金属材料により形成されたバンクメタル層とを有する隔壁を形成する工程と、

UV オゾン処理又は酸素プラズマ処理により、前記画素電極表面を親液化する工程と、

前記画素電極表面を親液化する工程の後に、前記画素電極表面を親液化する工程で形成された、前記隔壁の前記バンクメタル層の表面の酸化膜をエッチングする工程と、

前記隔壁の前記バンクメタル層の表面の酸化膜をエッチングする工程の後に、前記隔壁の前記バンクメタル層の表面にトリアジンチオール化合物を結合させて、前記隔壁の前記バンクメタル層の表面を撥液化する工程と、

前記画素形成領域内の前記親液化された前記画素電極上に、前記担体輸送性材料を含む溶液を塗布、乾燥して、前記担体輸送層を形成する工程と、
 を含むことを特徴とする表示装置の製造方法。

【請求項2】

前記画素電極表面を親液化する工程は、UV オゾン処理又は酸素プラズマ処理により、少

10

20

なくとも前記画素電極表面を、前記担体輸送層を形成する担体輸送性材料を含む溶液に対して親液化することを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 3】

前記隔壁の前記バンクメタル層の表面を撥液化する工程は、前記トリアジンチオール化合物の溶液に前記基板を浸漬し、前記隔壁の前記バンクメタル層の表面に前記トリアジンチオール化合物を結合させて、前記担体輸送性材料を含む溶液に対して撥液性を有する被膜を形成することを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 4】

前記表示画素の形成領域は、前記隔壁により画定されることを特徴とする請求項 1 乃至 3 のいずれかに記載の表示装置の製造方法。

10

【請求項 5】

前記担体輸送層を介して前記複数の表示画素の前記画素電極に共通に対向し、かつ、前記撥液化された前記隔壁上に延在して電氣的に接続された単一の対向電極を形成する工程と、をさらに含むことを特徴とする請求項 1 乃至 4 のいずれかに記載の表示装置の製造方法。

【請求項 6】

請求項 1 乃至 5 のいずれかに記載の表示装置の製造方法によって製造されたことを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、表示装置及びその製造方法に関し、特に、担体輸送材料からなる液状材料を塗布することにより担体輸送層が形成される発光素子を有する複数の表示画素を、二次元配列した表示パネルを備えた表示装置及びその製造方法に関する。

【背景技術】

【0002】

近年、携帯電話や携帯音楽プレーヤ等の電子機器の表示デバイスとして、有機エレクトロルミネッセンス素子（以下、「有機 EL 素子」と略記する）を 2 次元配列した表示パネル（有機 EL 表示パネル）を適用したものが知られている。特に、アクティブマトリックス駆動方式を適用した有機 EL 表示パネルにおいては、広く普及している液晶表示装置に比較して、表示応答速度が速く、視野角依存性もなく、また、高輝度・高コントラスト化、表示画質の高精細化等が可能であるとともに、液晶表示装置のようにバックライト導光板などを必要としないので、一層の薄型軽量化が可能であるという極めて優位な特徴を有している。

30

【0003】

ここで、有機 EL 素子は、周知のように、例えば概略、ガラス基板等の一面側に、アノード（陽極）電極と、有機 EL 層（発光機能層）と、カソード（陰極）電極と、を順次積層した素子構造を有し、有機 EL 層に発光しきい値を越えるようにアノード電極に正電圧、カソード電極に負電圧を印加することにより、有機 EL 層内で注入されたホールと電子が再結合する際に生じるエネルギーに基づいて光（励起光）が放射されるものであるが、有機 EL 層となる正孔輸送層（正孔注入層）や電子輸送性発光層（発光層）を形成する有機材料（正孔輸送材料や電子輸送性発光材料）に応じて、低分子系と高分子系の有機 EL 素子に大別することができる。

40

【0004】

低分子系の有機材料を適用した有機 EL 素子の場合、一般に、製造プロセスにおいて蒸着法を適用する必要があるため、画素形成領域のアノード電極上にのみ当該低分子系の有機膜を選択的に薄膜形成する際に、上記アノード電極以外の領域への低分子材料の蒸着を防止するためのマスクを用いる場合があり、当該マスクの表面にも低分子材料が付着することになるため、製造時の材料ロスが大きいという、製造プロセスが非効率的であるという問題を有している。

50

【 0 0 0 5 】

一方、高分子系の有機材料を適用した有機 E L 素子の場合には、湿式成膜法としてインクジェット法（液滴吐出法）やノズルプリント法（液流吐出法）等を適用することができるので、アノード電極上、又は、アノード電極を含む特定の領域にのみ選択的に上記有機材料の溶液を塗布することができ、材料ロスが少なく効率的な製造プロセスで良好に有機 E L 層（正孔輸送層や電子輸送性発光層）の薄膜を形成することができるという利点を有している。

【 0 0 0 6 】

そして、このような高分子系の有機 E L 表示パネルにおいては、ガラス基板等の絶縁性基板上に配列される各表示画素の形成領域（画素形成領域）を画定するとともに、高分子系有機材料からなる液状材料（溶液）を塗布する際に、隣接する画素形成領域に異なる色の発光材料が混入して表示画素間で発光色の混合（混色）等が生じる現象を防止するために、各画素形成領域間に絶縁性基板上に連続的に突出して形成された隔壁を設けたパネル構造を有するものが知られている。このような隔壁を備えた有機 E L 表示パネルについては、例えば、特許文献 1 等に詳しく説明されている。

【 0 0 0 7 】

【特許文献 1】特開 2 0 0 1 - 7 6 8 8 1 号公報 （第 4 頁～第 7 頁、図 1～図 6）

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 8 】

しかしながら、上述したような高分子系の有機 E L 素子 E L 表示パネルにおいては、インクジェット法やノズルプリント法等の湿式成膜法を適用して有機 E L 層（正孔輸送層及び電子輸送性発光層）を製造する際に、上記有機材料からなる液状材料が塗布される各画素形成領域（アノード電極）や各表示画素（画素形成領域）間に設けられた隔壁の表面の特性（親液性や撥液性）、上記液状材料の溶媒成分に起因する表面張力や凝集力等の様々な要因により、隣接する画素形成領域に異なる色の発光材料が混入して表示画素間で発光色の混合（混色）が生じたり、画素形成領域内（特にアノード電極上）に形成される有機 E L 層の膜厚が不均一になったりするという問題を有していた。

【 0 0 0 9 】

そのため、有機 E L 素子の発光動作時における発光開始電圧や有機 E L 層から放射される光の波長（すなわち、画像表示時の色度）が設計値からずれて、所望の表示画質が得られなくなってしまうたり、特に有機 E L 層の膜厚に薄い領域ができると、そこに発光駆動電流が集中して流れることにより、有機 E L 層（有機 E L 素子）の劣化が著しくなり、表示パネルの信頼性や寿命が低下するという問題を有していた。

【 0 0 1 0 】

そこで、本発明は、上述した問題点に鑑み、隣接する表示画素間で混色を生じることなく、各表示画素の形成領域の略全域に均一な膜厚を有する担体輸送層が形成された表示パネルを備えた表示装置、及び、当該表示装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 1 】

請求項 1 記載の発明は、画素電極、担体輸送層及び対向電極を有する有機 E L 素子を含む複数の表示画素を備えた表示装置の製造方法において、前記画素電極は、表面が導電性の酸化金属層により形成されており、基板上にそれぞれ前記画素電極が設けられた前記複数の表示画素の形成領域を囲むようにして、隣接する前記画素形成領域間に、無機絶縁膜からなる下地層と、前記下地層上に少なくとも表面が非酸化金属材料により形成されたバンクメタル層とを有する隔壁を形成する工程と、UV オゾン処理又は酸素プラズマ処理により、前記画素電極表面を親液化する工程と、前記画素電極表面を親液化する工程の後に、前記画素電極表面を親液化する工程で形成された、前記隔壁の前記バンクメタル層の表面の酸化膜をエッチングする工程と、前記隔壁の前記バンクメタル層の表面の酸化膜をエッチングする工程の後に、前記隔壁の前記バンクメタル層の表面にトリアジンチオール化

10

20

30

40

50

合物を結合させて、前記隔壁の前記バンクメタル層の表面を撥液化する工程と、前記画素形成領域内の前記親液化された前記画素電極上に、前記担体輸送性材料を含む溶液を塗布、乾燥して、前記担体輸送層を形成する工程と、を含むことを特徴とする。

【0012】

請求項2記載の発明は、請求項1記載の表示装置の製造方法において、前記画素電極表面を親液化する工程は、UVオゾン処理又は酸素プラズマ処理により、少なくとも前記画素電極表面を、前記担体輸送層を形成する担体輸送性材料を含む溶液に対して親液化することを特徴とする。

【0013】

請求項3記載の発明は、請求項1記載の表示装置の製造方法において、前記隔壁の前記バンクメタル層の表面を撥液化する工程は、前記トリアジンチオール化合物の溶液に前記基板を浸漬し、前記隔壁の前記バンクメタル層の表面に前記トリアジンチオール化合物を結合させて、前記担体輸送性材料を含む溶液に対して撥液性を有する被膜を形成することを特徴とする。

10

【0014】

特に、請求項1記載の表示装置の製造方法において、前記画素電極は、表面が導電性の酸化金属層により形成されていることを特徴とする。

また、前記隔壁は、少なくとも表面が非酸化金属材料により形成されたバンクメタル層を有することを特徴とする。

【0015】

20

請求項4記載の発明は、請求項1乃至3のいずれかに記載の表示装置の製造方法において、前記表示画素の形成領域は、前記隔壁により画定されることを特徴とする。

【0016】

請求項5記載の発明は、請求項1乃至4のいずれかに記載の表示装置の製造方法において、前記担体輸送層を介して前記複数の表示画素の前記画素電極に共通に対向し、かつ、前記撥液化された前記隔壁上に延在して電氣的に接続された単一の対向電極を形成する工程と、をさらに含むことを特徴とする。

請求項6記載の発明に係る表示装置は、請求項1乃至5のいずれかに記載の表示装置の製造方法によって製造されたことを特徴とする。

【発明の効果】

30

【0017】

本発明に係る表示装置及びその製造方法によれば、隣接する表示画素間で混色を生じることなく、各表示画素の形成領域の略全域にわたり、膜厚の均一性が改善された有機EL層等を含む担体輸送層が形成された表示パネルを実現することができる。

【発明を実施するための最良の形態】

【0018】

以下、本発明に係る表示装置及びその製造方法について、実施の形態を示して詳しく説明する。ここで、以下に示す実施形態においては、表示画素を構成する発光素子として、上述した高分子系の有機材料からなる有機EL層を備えた有機EL素子を適用した場合について説明する。

40

【0019】

(表示パネル)

まず、本発明に係る表示装置に適用される表示パネル(有機ELパネル)及び表示画素について説明する。

図1は、本発明に係る表示装置に適用される表示パネルの画素配列状態の一例を示す概略平面図であり、図2は、本発明に係る表示装置の表示パネルに2次元配列される各表示画素(表示素子及び画素駆動回路)の回路構成例を示す等価回路図である。なお、図1に示す平面図においては、説明の都合上、表示パネル(絶縁性基板)を視野側から見た、各表示画素(色画素)に設けられる画素電極の配置と各配線層の配設構造との関係のみを示し、各表示画素の有機EL素子(表示素子)を発光駆動するために、各表示画素に設けら

50

れる図2に示す画素駆動回路内のトランジスタ等の表示を省略した。また、図1においては、画素電極及び各配線層の配置を明瞭にするために、便宜的にハッチングを施して示した。

【0020】

本発明に係る表示装置（表示パネル）は、図1に示すように、ガラス基板等の絶縁性基板11の一面側に、赤（R）、緑（G）、青（B）の3色からなる色画素Px_r、Px_g、Px_bが図面左右方向に繰り返し複数（3の倍数）配列されるとともに、図面上下方向に同一色の色画素Px_r、Px_g、Px_bが複数配列されている。ここでは、隣接するRGB3色の色画素Px_r、Px_g、Px_bを一組として一の表示画素PIXが形成されている。

10

【0021】

表示パネル10は、絶縁性基板11の一面側から突出し、柵状又は格子状の平面パターンを有して配設されたバンク（隔壁）形状を有する共通電圧ライン（例えばカソードライン）Lcにより、図面上下方向に配列された同一色の複数の色画素Px_r、Px_g、又はPx_bの画素形成領域からなる各色画素領域が画定される。また、各色画素領域に含まれる複数の色画素Px_r、Px_g、又はPx_bが形成される各画素形成領域には、画素電極（例えばアノード電極）15が形成されているとともに、上記共通電圧ラインLcの配設方向に並行して図面上下方向（すなわち列方向）にデータラインLdが配設され、また、当該データラインLdに直交して図面左右方向（すなわち行方向）に選択ラインLs及び供給電圧ライン（例えばアノードライン）Laが配設されている。

20

【0022】

表示画素PIXの各色画素Px_r、Px_g、Px_bの具体的な回路構成としては、例えば図2に示すように、絶縁性基板11上に1乃至複数のトランジスタ（例えばアモルファスシリコン薄膜トランジスタ等）からなる画素駆動回路（又は画素回路）DCと、当該画素駆動回路DCにより生成される発光駆動電流が、上記画素電極15に供給されることにより発光動作する有機EL素子（表示素子）OELと、を備えている。

【0023】

供給電圧ラインLaは、例えば所定の高電位電源に直接又は間接的に接続され、各表示画素PIX（色画素Px_r、Px_g、Px_b）に設けられる有機EL素子OELの画素電極15（例えばアノード電極）に表示データ（階調電流I_{data}）に応じた発光駆動電流が流れるための所定の高電圧（供給電圧V_{sc}）を印加し、共通電圧ラインLcは、例えば所定の低電位電源に直接又は間接的に接続され、有機EL素子OELの対向電極（例えばカソード電極）に所定の低電圧（共通電圧V_{com}；例えば接地電位V_{gnd}）を印加するように設定されている。

30

【0024】

画素駆動回路DCは、例えば図2に示すように、ゲート端子が表示パネル10（絶縁性基板11）の行方向に配設された選択ラインLsに、ドレイン端子が上記供給電圧ラインLaに、ソース端子が接点N11に各々接続されたトランジスタTr11と、ゲート端子が選択ラインLsに、ソース端子が表示パネル10の列方向に配設されたデータラインLdに、ドレイン端子が接点N12に各々接続されたトランジスタTr12と、ゲート端子が接点N11に、ドレイン端子が供給電圧ラインLaに、ソース端子が接点N12に各々接続されたトランジスタTr13（発光駆動用のスイッチング素子）と、接点N11及び接点N12間（トランジスタTr13のゲート-ソース間）に接続されたキャパシタCsと、を備えている。ここでは、トランジスタTr11～Tr13はいずれもnチャネル型の薄膜トランジスタが適用されている。薄膜トランジスタは、アモルファスシリコン薄膜トランジスタであっても、ポリシリコン薄膜トランジスタであってもよい。

40

【0025】

有機EL素子OELは、アノード端子（アノード電極となる画素電極15）が上記画素駆動回路DCの接点N12に接続され、カソード端子（カソード電極となる対向電極）が表示パネル10の列方向に配設された共通電圧ラインLcに接続されている。また、図2

50

において、キャパシタ C_s はトランジスタ T_{r13} のゲート - ソース間に形成される寄生容量、又は、該ゲート - ソース間に付加的に形成される補助容量である。

【0026】

なお、図2に示した画素駆動回路DCにおいて、選択ライン L_s は、図示を省略した選択ドライバに接続され、所定のタイミングで表示パネル10の行方向に配列された複数の表示画素PIX（色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} ）を選択状態に設定するための選択信号 S_{sel} が選択ドライバから印加される。また、供給電圧ライン L_a は、図示を省略した電源ドライバに接続され、上記選択信号 S_{sel} と同期したタイミングで同じ行に配列された表示画素PIXに所定の供給電圧 V_{sc} が電源ドライバから印加される。データライン L_d は、図示を省略したデータドライバに接続され、上記表示画素PIXの選択状態に同期するタイミングで表示データに応じた階調電流 I_{data} が流れる。

10

【0027】

そして、このような回路構成を有する画素駆動回路DCを備えた表示画素PIX（表示パネル10）における駆動制御動作は、まず、書込動作期間において、図示を省略した選択ドライバから選択ライン L_s に対して、選択レベル（オンレベル；例えばハイレベル）の選択信号 S_{sel} を印加するとともに、該選択信号 S_{sel} に同期して図示を省略した電源ドライバからローレベルの供給電圧 V_{sc} を供給電圧ライン（アノードライン） L_a に対して印加する。

【0028】

このタイミングに同期して、図示を省略したデータドライバは、表示データに応じた電流値を有する階調電流 I_{data} がデータライン L_d に流れるように制御する。つまり、データドライバは、表示データに応じた階調電流 I_{data} の電流値を制御するドライバであり、本実施形態においては、書込動作期間中において固定されたローレベルの電圧である供給電圧 V_{sc} に対してデータドライバがデータライン L_d の電位を低くして、表示画素PIX（画素駆動回路DC）側からデータライン L_d 方向に所望の電流値の階調電流 I_{data} を引き抜くように流すものとする。

20

【0029】

これにより、画素駆動回路DCのトランジスタ T_{r11} 及び T_{r12} がオン動作して、ローレベルの供給電圧 V_{sc} が接点N11（トランジスタ T_{r13} のゲート端子；キャパシタ C_s の一端側）に印加されるとともに、階調電流 I_{data} の引き込み動作によりトランジスタ T_{r12} を介してローレベルの供給電圧 V_{sc} よりも低電位の電圧レベルが接点N12（トランジスタ T_{r13} のソース端子；キャパシタ C_s の他端側）に印加され、トランジスタ T_{r13} にはデータドライバで設定された階調電流 I_{data} が強制的に流されることになる。

30

【0030】

このとき、キャパシタ C_s には、接点N11及びN12間に生じた電位差に対応する電荷が蓄積され、電圧成分として保持される（充電される）。この蓄積された電荷の量は、書込動作時にトランジスタ T_{r13} のドレイン - ソース間を流れる階調電流 I_{data} の電流値によって自動的に設定される。また、このとき、ローレベルの供給電圧 V_{sc} は、共通電圧ライン（カソードライン） L_c を介してカソード端子に印加される共通電位 V_{com} （接地電位 V_{gnd} ）以下に設定されているので、有機EL素子OELには、順バイアス電圧が印加されないため、書込動作時に有機EL素子OELには発光駆動電流が流れず、発光動作は行われない。

40

【0031】

次いで、発光動作期間においては、選択ドライバから選択ライン L_s に対して、非選択レベル（オフレベル；例えばローレベル）の選択信号 S_{sel} を印加するとともに、電源ドライバから供給電圧ライン L_a に対して、ハイレベルの供給電圧 V_{sc} を印加する。また、このタイミングに同期して、データドライバによる階調電流 I_{data} の引き抜き動作を停止する。

【0032】

50

これにより、トランジスタ Tr_{11} 及び Tr_{12} がオフ動作して、接点 N_{11} への供給電圧 V_{sc} の印加が遮断されるとともに、接点 N_{12} への階調電流 I_{data} の引き込み動作に起因する電圧レベルの印加が遮断されるので、キャパシタ C_s は、上述した書込動作において蓄積された電荷を保持する。

【0033】

このように、キャパシタ C_s が書込動作時に蓄積された電荷（充電電圧）を保持することにより、接点 N_{11} 及び N_{12} 間（トランジスタ Tr_{13} のゲート - ソース間）の電位差が保持されることになり、トランジスタ Tr_{13} が階調電流 I_{data} の電流値に応じた電流値の電流を流すことができるような状態を維持する。また、供給電圧ライン L_a には、共通電圧 V_{com} （接地電位 V_{gnd} ）よりも高い電圧レベルで、且つ、発光動作期間にトランジスタ Tr_{13} を流れる電流が飽和電流となるようにドレイン - ソース間電位差が十分高くなるような所定の電圧値の供給電圧 V_{sc} が印加されると、トランジスタ Tr_{13} は、書込動作時に蓄積された電荷によるゲート - ソース間電位差によって、書込動作時に流れる階調電流 I_{data} の電流値に応じた発光駆動電流を有機 EL 素子 OEL に順バイアス方向に流し、有機 EL 素子 OEL は、階調電流 I_{data} ひいては表示データにしたがった輝度で発光動作する。

【0034】

そして、このような一連の駆動制御動作を、表示パネル10に2次元配列された全ての表示画素 P_{IX} （各色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} ）について、例えば各行ごとに順次繰り返し実行することにより、所望の画像情報を表示する画像表示動作を実行することができる。

【0035】

（表示画素のデバイス構造）

次いで、上述したような回路構成を有する表示画素（発光駆動回路及び有機 EL 素子）の具体的なデバイス構造（平面レイアウト及び断面構造）について説明する。

図3は、本実施形態に係る表示装置（表示パネル）に適用可能な表示画素の一例を示す平面レイアウト図であり、図4は、本実施形態に係る表示画素の平面レイアウトの要部詳細図である。ここでは、図1に示した表示画素 P_{IX} の赤（ R ）、緑（ G ）、青（ B ）の各色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} のうちの、特定の一の色画素の平面レイアウトを示す。なお、図3においては、画素駆動回路 DC の各トランジスタ及び配線層等が形成された層を中心に示し、図4においては、図3に示した平面レイアウトのうち、共通電圧ライン L_c の下層に形成される各トランジスタ及び配線層等を具体的に示す。また、図4において、括弧数字は、各導電層（配線層を含む）の上下の順を表し、数字が小さいほど下層側（絶縁性基板11側）に形成され、大きいほど上層側（視野側）に形成されていることを示す。また、図5、図6は、各々、図3に示した平面レイアウトを有する表示画素 P_{IX} における $A-A$ 断面及び $B-B$ 断面を示す概略断面図である。

【0036】

図2に示した表示画素 P_{IX} （色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} ）は、具体的には、絶縁性基板11の一面側に設定された画素形成領域（各色画素 P_{Xr} 、 P_{Xg} 、 P_{Xb} の形成領域） R_{px} において、図3に示した平面レイアウトの上方及び下方の縁辺領域に行方向（図面左右方向）に延在するように選択ライン L_s 及び供給電圧ライン L_a が各々配設されるとともに、これらのライン L_s 、 L_a に直交するように、上記平面レイアウトの左方及び右方の縁辺領域に列方向（図面上下方向）に延在するようにデータライン L_d 及び共通電圧ライン L_c が各々配設されている。

【0037】

ここで、図3～図6に示すように、供給電圧ライン L_a は、共通電圧ライン L_c よりも下層側（絶縁性基板11側）に設けられ、選択ライン L_s 及び供給電圧ライン L_a は、同層に設けられ、データライン L_d は、選択ライン L_s 及び供給電圧ライン L_a よりも下層側に設けられている。ここで、選択ライン L_s は、トランジスタ Tr_{11} ～ Tr_{13} のソース、ドレインを形成するためのソース、ドレインメタル層をパターンニングすることによ

10

20

30

40

50

ってソース、ドレインと同じ工程で形成される。また、データライン L_d は、トランジスタ $Tr_{11} \sim Tr_{13}$ のゲートを形成するためのゲートメタル層をパターニングすることによってゲートと同じ工程で形成される。

【0038】

すなわち、表示画素 P_{IX} は、図5、図6に示すように、絶縁性基板11上に表示画素 P_{IX} 内に設けられる画素駆動回路 DC （図2参照）の複数のトランジスタ $Tr_{11} \sim Tr_{13}$ やキャパシタ C_s 、及び、選択ライン L_s やデータライン L_d を含む各種配線層が設けられ、当該トランジスタ $Tr_{11} \sim Tr_{13}$ 及び配線層を被覆するように順次形成された保護絶縁膜13及び平坦化膜14を介して、その上層に、画素駆動回路 DC に接続されて所定の発光駆動電流が供給される画素電極（例えばアノード電極）15、正孔輸送層16a（担体輸送層）と電子輸送性発光層16b（担体輸送層）からなる有機 EL 層（発光機能層）16、及び、共通電圧 V_{com} が印加される対向電極（例えばカソード電極）17からなる有機 EL 素子 OEL が形成されている。

10

【0039】

画素駆動回路 DC は、より具体的には、図3、図4に示すように、図2に示したトランジスタ Tr_{11} が行方向に配設された選択ライン L_s に沿って延在するように配置され、トランジスタ Tr_{12} が列方向に配設されたデータライン L_d に沿って延在するように配置され、トランジスタ Tr_{13} が列方向に配設された共通電圧ライン L_c に沿って延在するように配置されている。

【0040】

20

ここで、各トランジスタ $Tr_{11} \sim Tr_{13}$ は、周知の電界効果型トランジスタ構造を有し、各々、絶縁性基板11上に形成されたゲート電極 $Tr_{11g} \sim Tr_{13g}$ と、ゲート絶縁膜12を介して各ゲート電極 $Tr_{11g} \sim Tr_{13g}$ に対応する領域に形成された半導体層 SMC と、該半導体層 SMC の両端部に延在するように形成されたソース電極 $Tr_{11s} \sim Tr_{13s}$ 及びドレイン電極 $Tr_{11d} \sim Tr_{13d}$ と、を有している。

【0041】

なお、各トランジスタ $Tr_{11} \sim Tr_{13}$ のソース電極とドレイン電極が対向する半導体層 SMC 上には当該半導体層 SMC へのエッチングダメージを防止するための酸化シリコン又は窒化シリコン等のブロック層 BL が形成され、また、ソース電極とドレイン電極が接触する半導体層 SMC 上には、当該半導体層 SMC とソース電極及びドレイン電極とのオーミック接続を実現するための不純物層 OHM が形成されている。トランジスタ $Tr_{11} \sim Tr_{13}$ のゲート電極 $Tr_{11g} \sim Tr_{13g}$ はいずれも同一のゲートメタル層をパターニングすることによって形成されている。トランジスタ $Tr_{11} \sim Tr_{13}$ のソース電極 $Tr_{11s} \sim Tr_{13s}$ 及びドレイン電極 $Tr_{11d} \sim Tr_{13d}$ はいずれも同一のソース、ドレインメタル層をパターニングすることによって形成されている。

30

【0042】

そして、図2に示した画素駆動回路 DC の回路構成に対応するように、トランジスタ Tr_{11} は、図3、図4に示すように、ゲート電極 Tr_{11g} がゲート絶縁膜12に設けられたコンタクトホール HL_a を介して選択ライン L_s に接続され、同ソース電極 Tr_{11s} がゲート絶縁膜12に設けられたコンタクトホール HL_b を介してキャパシタ C_s の一端側（接点 N_{11} 側）の電極 E_{ca} に接続され、同ドレイン電極 Tr_{11d} が供給電圧ライン L_a と一体的に形成されている。

40

【0043】

また、トランジスタ Tr_{12} は、図3～図5に示すように、ゲート電極 Tr_{12g} がゲート絶縁膜12に設けられたコンタクトホール HL_a を介して選択ライン L_s に接続され、同ソース電極 Tr_{12s} がゲート絶縁膜12に設けられたコンタクトホール HL_c を介してデータライン L_d に接続され、同ドレイン電極 Tr_{12d} がキャパシタ C_s の他端側（接点 N_{12} 側）の電極 E_{cb} と一体的に形成されている。

【0044】

トランジスタ Tr_{13} は、図3～図5に示すように、ゲート電極 Tr_{13g} がキャパシ

50

タC sの一端側（接点N 1 1側）の電極E caと一体的に形成され、同ソース電極T r 1 3 sがキャパシタC sの他端側（接点N 1 2側）の電極E cbと一体的に形成され、同ドレイン電極T r 1 3 dが供給電圧ラインL aと一体的に形成されている。

【0045】

また、キャパシタC sは、トランジスタT r 1 3のゲート電極T r 1 3 gと一体的に形成された一端側の電極E caと、ソース電極T r 1 3 sと一体的に形成された他端側の電極E cbと、ゲート絶縁膜12を介して対向して延在するように形成されている。

選択ラインL sは、図3、図4、図6に示すように、ゲート絶縁膜12上に延在し、供給電圧ライン（アノードライン）L aと同一層に形成されている。

【0046】

さらに、トランジスタT r 1 3のソース電極T r 1 3 s（キャパシタC sの電極E cb）上の保護絶縁膜13及び平坦化膜14には、図5に示すように、コンタクトホールH L dが形成され、当該ソース電極T r 1 3 sと有機E L素子O E Lの画素電極15とが電氣的に接続されるように、金属材料（コンタクトメタルM T L）が埋め込まれている。

【0047】

そして、各画素形成領域R p xの平坦化膜14上には、図5、図6に示すように、例えばアノード電極となる画素電極15、正孔輸送層16 a及び電子輸送性発光層16 bからなる有機E L層16、及び、例えばカソード電極となる対向電極17を順次積層した有機E L素子が設けられている。ここで、本実施形態においては、有機E L層16において発光した光を、絶縁性基板11と反対側に（後述する封止樹脂層19及び封止基板20を介して）出射するトップエミッション型の発光構造を有している表示パネル（有機E Lパネル）について示す。そのため、画素電極15が少なくとも光反射特性を有し、対向電極17が光透過性を有することになる。ここで、画素電極15は、後述する製造方法（図7～図10参照）において説明するように、下層側の反射金属層15 aと上層側の透明な導電性酸化金属層15 bからなる積層構造を有している。

【0048】

また、列方向の各画素形成領域R p x間（各表示画素P I Xの有機E L素子O E Lの形成領域相互の境界領域）には、有機E L素子O E Lの形成領域（厳密には、有機E L層16の形成領域）を画定するためのバンク（隔壁）18が平坦化膜14の上面から突出するように設けられている。ここで、本実施形態においては、当該バンク18は、例えば図5に示すように、列方向に延在し、各画素形成領域R p x間の層間絶縁膜としての機能も果たす下層側の下地層18 xと、導電性材料からなり、共通電圧ライン（カソードライン）L cの列方向に延在する部分である上層側のバンクメタル層18 aからなる積層構造を有している。

【0049】

バンク18は、より具体的には、行方向に沿って隣接する表示画素P I X間の境界領域付近に露出する平坦化膜14上から、有機E L素子O E Lの画素電極15の列方向の周縁上に一部が重なるシリコン窒化膜（S i N）等からなる下地層18 xが列方向に延在するように設けられ、当該下地層18 x上に、導電性材料（例えば、金属材料）からなるバンクメタル層18 aが厚さ方向に突出し且つ列方向に延在するように順次積層形成されている。列方向に沿った複数の下地層18 x及びバンクメタル層18 aの各端は、図1に示すように、複数の表示画素P I Xの画素形成領域の外側において行方向に沿って連結されている。

【0050】

すなわち、上記積層構造を有するバンク18を表示パネル10（絶縁性基板11）上に柵状の平面パターンを有するように配設することにより、列方向（図面上下方向）に配列された複数の表示画素P I Xをそれぞれ有する複数のストライプ状の画素形成領域が画定されるとともに、バンク18のバンクメタル層18 aにより、表示パネル10の全域に配列された表示画素P I X（有機E L素子O E L）の各々に所定の電圧（共通電圧V com）を共通に印加することができる配線層（共通電圧ラインL c）として機能させることがで

10

20

30

40

50

きる。

【0051】

すなわち、図5、図6に示すように、有機EL素子OELの対向電極（カソード電極）17を、バンクメタル層18aを備えたバンク18上に延在し且つ、バンクメタル層18aに電氣的に接続されるように形成することにより、バンク18（バンクメタル層18a）を共通電圧ラインLcとして兼用することができる。

なお、上記画素駆動回路DC、有機EL素子OEL及びバンク18が形成された絶縁性基板11上には、図5、図6に示すように、透明な封止樹脂層19を介して、絶縁性基板11に対向するようにガラス基板等からなる封止基板20が接合されている。

【0052】

そして、このような表示パネル10においては、例えば、表示パネル10の下層（有機EL素子OELの絶縁性基板11側の層）に設けられたトランジスタTr11~Tr13やキャパシタCs等の機能素子、選択ラインLsやデータラインLd、供給電圧ライン（アノードライン）La等の配線層からなる画素駆動回路DCにおいて、データラインLdを介して供給された表示データに応じた階調電流Idataに基づいて、所定の電流値を有する発光駆動電流がトランジスタTr13のドレイン・ソース間に流れ、当該トランジスタTr13（ソース電極Tr13s）からコンタクトホールHLd（コンタクトメタルMTL）を介して、有機EL素子OELの画素電極15に供給されることにより、各表示画素PIX（各色画素Pxr、Pxg、Pxb）の有機EL素子OELが上記表示データに応じた所望の輝度階調で発光動作する。

【0053】

このとき、本実施形態に示した表示パネル10において、画素電極15が光反射特性を有し、対向電極17が光透過性を有する場合（すなわち、有機EL素子OELがトップエミッション型である場合）、各表示画素PIX（各色画素Pxr、Pxg、Pxb）の有機EL層16において発光した光は、光透過性を有する対向電極17を介して直接、あるいは、光反射特性を有する画素電極15で反射して、絶縁性基板11（表示パネル）を介することなく封止基板20の一面側（図5、図6の図面上方）に出射される。

【0054】

なお、本実施形態においては、トップエミッション型の発光構造を有する表示素子（有機EL素子）について説明したが、本発明はこれに限定されるものではなく、光透過性を有する画素電極15、及び、光反射特性を有する対向電極17を適用して、有機EL層16において発光した光が、光透過性を有する画素電極15を介して直接、あるいは、光反射特性を有する対向電極17で反射して、絶縁性基板11（表示パネル）を介して他面側（図5、図6の図面下方）に出射されるボトムエミッション型の発光構造を有する表示素子を適用するものであってもよい。

【0055】

（表示装置の製造方法）

次に、上述した表示装置（表示パネル）の製造方法について説明する。

図7乃至図10は、本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図である。ここでは、図5に示したA-A断面から見たパネル構造の製造工程について説明する。また、図11は、本実施形態に係る表示装置（表示パネル）に形成されるバンク表面の被膜材料の化学構造式及び被膜材料がバンクメタル層18aに被膜した状態での結合を示す概念図である。

【0056】

上述した表示装置（表示パネル）の製造方法は、まず、図7（a）に示すように、ガラス基板等の絶縁性基板11の一面側（図面上面側）に設定された表示画素PIX（各色画素Pxr、Pxg、Pxb）の形成領域（画素形成領域）Rpxに、上述した画素駆動回路（図2~図4参照）DCのトランジスタTr11~Tr13やキャパシタCs、データラインLdや選択ラインLs等の配線層を形成する（図5、図6参照）。

【0057】

具体的には、絶縁性基板 11 上に、ゲート電極 $Tr11g \sim Tr13g$ 、及び、ゲート電極 $Tr13g$ と一体的に形成されるキャパシタ Cs の一方側の電極 Eca 、データライン Ld (図 5 参照) を同一のゲート金属層をパターニングすることによって同時に形成し、その後、絶縁性基板 11 の全域にゲート絶縁膜 12 を被覆形成する。

【0058】

次いで、ゲート絶縁膜 12 上の各ゲート電極 $Tr11g \sim Tr13g$ に対応する領域に、例えばアモルファスシリコンやポリシリコン等からなる半導体層 SMC を形成し、当該半導体層 SMC 上に設けられたブロック層 BL の両側に半導体層 SMC とオーミック接続のための不純物層 OHM を介してソース電極 $Tr11s \sim Tr13s$ 及びドレイン電極 $Tr11d \sim Tr13d$ を形成する。このとき、同一のソース、ドレイン金属層をパターニングすることによってソース電極 $Tr13s$ 及びドレイン電極 $Tr12d$ と接続されたキャパシタ Cs の他方側の電極 Ecb 、選択ライン Ls 、並びに、ドレイン電極 $Tr11d$ 及び $Tr13d$ と接続された供給電圧ライン La (図 6 参照) を同時に形成する。

【0059】

なお、上述したトランジスタ $Tr11 \sim Tr13$ のソース電極 $Tr11s \sim Tr13s$ 及びドレイン電極 $Tr11d \sim Tr13d$ 、キャパシタ Cs の他端側の電極 Ecb 、選択ライン Ls 、供給電圧ライン La は、配線抵抗を低減し、かつ、マイグレーションを低減する目的で、例えばアルミニウム合金層と遷移金属層からなる積層配線構造を有しているものであってもよい。また、トランジスタ $Tr11 \sim Tr13$ は、逆スタガ型に限らずコプラナ型等であってもよい。

【0060】

次いで、図 7 (b) に示すように、上記トランジスタ $Tr11 \sim Tr13$ 、キャパシタ Cs 、選択ライン Ls 及び供給電圧ライン La を含む絶縁性基板 11 の一面側全域を被覆するように、 $50\text{ nm} \sim 100\text{ nm}$ 厚の窒化シリコン (SiN) 等からなる保護絶縁膜 (パッシベーション膜) 13 及び $1\text{ }\mu\text{m} \sim 10\text{ }\mu\text{m}$ 厚の感光性有機樹脂材料等からなる平坦化膜 14 を順次形成した後、平坦化膜 14 及び保護絶縁膜 13 を光の照射及びエッチャントによりパターニングして、トランジスタ $Tr13$ のソース電極 $Tr13s$ (又は、キャパシタ Cs の他方側の電極 Ecb) の上面が露出するコンタクトホール HLd を形成する。

【0061】

次いで、図 7 (c) に示すように、上記コンタクトホール HLd に金属材料からなるコンタクト金属 MTL を埋め込む。ここで、コンタクト金属 MTL は、例えば無電解めっき法等を用いて、銅 (Cu) 等の金属材料を堆積して形成される厚膜を適用することができる。その後、図 8 (a) に示すように、各画素形成領域 Rpx (各色画素 PXr 、 PXg 、 PXb の形成領域) ごとに、当該コンタクト金属 MTL に電氣的に接続された画素電極 15 を形成する。

【0062】

画素電極 15 は、具体的には、アルミニウム (Al)、クロム (Cr)、銀 (Ag)、パラジウム銀 ($AgPd$) 系の少なくとも何れかを含む金属または合金等からなる光反射特性を有する反射金属膜をスパッタリング法等を用いて薄膜形成し、所定の形状にパターニングすることによりコンタクト金属 MTL に電氣的に接続された下層の反射金属層 15a を形成する。その後、当該反射金属層 15a を含む絶縁性基板 11 の一面側全域を被覆するように、錫ドープ酸化インジウム (Indium Thin Oxide; ITO) や亜鉛ドープ酸化インジウム等の透明電極材料からなる (光透過特性を有する) 酸化金属膜を薄膜形成し、上記反射金属層 15a の上面や端面が露出しないようにパターニングすることにより上層の導電性酸化金属層 15b を形成する。

【0063】

このように、上層の酸化金属膜をパターニングする際に、下層側の反射金属層 15a が露出しないようにすることにより、酸化金属膜と反射金属層 15a との間でエッチャントによる電池反応を引き起こさないようにすることができるとともに、下層側の反射金属層 15a がオーバーエッチングされたり、エッチングダメージを受けたりすることを防止す

ることができる。

【 0 0 6 4 】

次いで、反射金属層 1 5 a 及び導電性酸化金属層 1 5 b からなる上記画素電極 1 5 を含む絶縁性基板 1 1 の一面側全域を被覆するように、化学気相成長法 (C V D 法) 等を用いて、例えばシリコン酸化膜やシリコン窒化膜等の無機の絶縁性材料からなる絶縁層を形成した後パターニングすることにより、図 8 (b) に示すように、行方向に沿って互いに隣接する表示画素 P I X に形成された画素電極 1 5 との間の領域 (隣接する表示画素 P I X との境界領域) において、列方向に沿うように、後述するバンク 1 8 の最下層となる下地層 1 8 x を形成する。下地層 1 8 x は、図 1 において、供給電圧ライン L c と略同一形状であり、表示画素 P I X の画素形成領域が複数のストライプ形状に開口されるように形成されている。

10

【 0 0 6 5 】

次いで、図 9 (a) に示すように、下地層 1 8 x 上に、例えば銅 (C u) や銀 (A g) 、アルミニウム (A l) 、又は、これらを主成分とした金属単体又は合金等の低抵抗の非酸化金属材料からなるバンクメタル層 1 8 a (供給電圧ライン L c) を、表示画素 P I X の画素形成領域が複数のストライプ形状に開口されるように形成する。バンクメタル層 1 8 a は表面が非酸化金属材料であれば、内部が非酸化金属材料以外の材料を含んでいてもよい。

【 0 0 6 6 】

具体的には、上記下地層 1 8 x を含む絶縁性基板 1 1 の一面側全域を被覆するように、例えばスパッタ法や真空蒸着法等を用いて上記金属材料の薄膜を形成し、フォトリソグラフィ技術を用いて下地層 1 8 x 上に所定のパターンを有して残留させることによりバンクメタル層 1 8 a を形成する。バンクメタル層 1 8 a は、列方向に延在している部分において、行方向の両側部から下地層 1 8 x が露出するように行方向の幅が下地層 1 8 x よりも幅狭に形成されている。下地層 1 8 x は、平坦化膜 1 4 とバンクメタル層 1 8 a との間の密着性を改善するために介在された層であり、その熱膨張係数は、平坦化膜 1 4 の熱膨張係数とバンクメタル層 1 8 a の熱膨張係数との間であることが好ましい。

20

【 0 0 6 7 】

これにより、図 1 に示すように、表示パネル 1 0 の列方向に配列された同一色の複数の表示画素 P I X の画素形成領域 (有機 E L 素子 O E L の有機 E L 層 1 6 の形成領域) R p x がバンクメタル層 1 8 a 及び下地層 1 8 x からなるバンク 1 8 により周囲を囲まれて画定され、当該画素形成領域 R p x ごとに画素電極 1 5 (導電性酸化金属層 1 5 b) の上面が露出した状態となる。

30

【 0 0 6 8 】

次いで、絶縁性基板 1 1 を純水で洗浄した後、U V オゾン処理や酸素プラズマ処理等を施すことにより、上記バンク 1 8 により画定された各画素形成領域 R p x に露出する画素電極 1 5 表面 (及び、画素電極 1 5 の周辺領域に露出する下地層 1 8 x 表面を含むものであってもよい) の親液化を行う。親液化処理の際にバンクメタル層 1 8 a の表面の一部は酸化されてしまい、このままでは、バンクメタル層 1 8 a の表面に後述する撥液化処理を行うことができないため、バンクメタル層 1 8 a の表面の酸化膜を除去する。次いで、酸化膜が除去されたバンクメタル層 1 8 a の表面に選択的に撥液化処理を施す。

40

【 0 0 6 9 】

ここで、画素電極 1 5 の親液化処理の一例である U V オゾン処理においては、酸素ガス雰囲気中で絶縁性基板 1 1 に対して紫外光を照射することにより、活性酸素ラジカルを発生させて、画素電極 1 5 (I T O 等からなる導電性酸化金属層) の表面を、後述する正孔輸送層となる正孔輸送材料を含有する有機化合物含有液や電子輸送性発光層となる電子輸送性発光材料を含有する有機化合物含有液、もしくは、これらの溶液に用いる有機溶媒に対して濡れ性が向上するように親液化 (親水化) する。

【 0 0 7 0 】

また、酸化膜除去処理は、上述したバンク 1 8 が一面側に形成された絶縁性基板 1 1 を

50

過硫酸アンモニウム等の酸系の水溶液に浸漬することにより、バンクメタル層 18 a の表面をソフトエッチングして表面の酸化膜を除去した後、純水で洗浄し、乾燥させる。次いで行われるバンクメタル層 18 a の撥液化処理は、具体的には、絶縁性基板 11 をトリアジントリチオール又は官能基にフッ素を含むフッ素系トリアジンジチオール誘導体等のトリアジンチオール化合物の撥液処理溶液の処理槽内に挿入して浸漬する。この処理工程における撥液処理溶液の温度は概ね 20 ~ 30 程度、浸漬時間は概ね数十秒 ~ 10 分程度に設定する。その後、絶縁性基板 11 を撥液処理溶液から取り出し、アルコール等により濯いで絶縁性基板 11 表面に残留する撥液処理溶液（トリアジンチオール化合物）を洗い流し、絶縁性基板 11 を純水で 2 次洗浄した後、窒素ガス（ N_2 ）のブローにより乾燥させる。

10

【0071】

このとき、トリアジンチオール化合物は、酸化膜除去処理で酸化膜が除去されたバンクメタル層 18 a 表面の金属と選択的に結合して被膜が形成されることになるが、画素電極 15 表面の金属酸化物（導電性酸化金属層 15 b）や、下地層 18 x を形成する無機絶縁膜には撥液性を発現する程度には被膜されない。

【0072】

すなわち、トリアジンチオール化合物の一例として適用可能なフッ素系トリアジンジチオール誘導体は、図 11（a）に示すように、トリアジン（3 個の窒素を含む六員環構造）の窒素（-N）にチオール基（-SH）が結合した分子構造に加え、特定のチオール基（-SH）の S 原子にアルキル基（-CH₂-CH₂-）及びフッ化アルキル基（-CF₂-CF₂-CF₂-CF₃）が順次結合した分子構造を有し、他のトリアジンチオール化合物と同様に、図 11（b）に示すように、それ自体が撥液性を示すトリアジントリチオールに加えてさらに撥液性を示すフッ素原子を含んでいるので、バンクメタル層 18 a の表面に形成される被膜は、トリアジントリチオールよりも強い撥液性を示す。なお、上述した処理工程において使用する撥液処理溶液の濃度は、概ね $1 \times 10^{-4} \sim 1 \times 10^{-2} \text{ mol/L}$ の範囲が好ましい。

20

【0073】

なお、上記フッ素系トリアジンジチオール誘導体は、チオール基の S 原子がアルキル基（-CH₂-CH₂-）と結合した分子構造を有しているが、直接フッ化アルキル基と結合してもよく、またトリアジンチオール化合物がバンクメタル層 18 a に被覆される際に著しい立体障害にならない限りアルキル基、フッ化アルキル基の炭素数に特別な制限はない。また、上記フッ素系トリアジンジチオール誘導体は、残る二つのチオール基の一つの S 原子において、水素基に代わって直接又は間接的にフッ化アルキル基が置換形成されていてもよく、或いはフッ素原子を含む基の炭素間がオレフィン二重結合を有していてもよい。また、その他のトリアジンチオール誘導体として、例えば、6 - ジメチルアミノ - 1, 3, 5 - トリアジン - 2, 4 - ジチオール - ナトリウム塩或いは 6 - ジドデシルアミノ - 1, 3, 5 - トリアジン - 2, 4 - ジチオール - ナトリウム塩を用い、水に溶解して被膜 18 c を被膜してもよい。

30

【0074】

これにより、絶縁性基板 11 の一面側に形成された各構成のうち、親液化処理によって形成された酸化膜を酸化膜除去処理によって除去された、金属材料からなるバンクメタル層 18 a の表面では、トリアジンチオール化合物との結合性が著しく向上しているので、撥液性を十分に示す程度にトリアジンチオール化合物の被膜が形成され、一方、酸化金属層（ITO 等）15 b により被覆された画素電極 15 の表面及び下地層 18 x の表面、画素電極 15 間から露出した平坦化膜 14（或いは保護絶縁膜 13）には付着しにくく、被膜がほとんど形成されない。したがって、同一の絶縁性基板 11 上において、バンクメタル層 18 a の表面のみが撥液化処理され、当該バンク 18 により画定された各画素形成領域 Rpx に露出する画素電極 15 表面は撥液化処理されていない状態（親液性が保持された状態）が実現される。

40

【0075】

50

なお、本実施形態において使用する「撥液性」とは、後述する正孔輸送層となる正孔輸送材料を含有する有機化合物含有液や、電子輸送性発光層となる電子輸送性発光材料を含有する有機化合物含有液、もしくは、これらの溶液に用いる有機溶媒を、絶縁性基板上等に滴下して、接触角の測定を行った場合に、当該接触角が 50° 以上になる状態と規定する。また、「撥液性」に対する「親液性」とは、本実施形態においては、上記接触角が 40° 以下になる状態と規定する。

【0076】

また、表示パネル10の列方向に配列された同一色の各表示画素PIX（有機EL素子OEL）の画素形成領域Rpxが、撥液化处理されたバンク18により、隣接する他の色の表示画素PIX（有機EL素子OEL）の画素形成領域Rpxと隔離されるので、後述する有機EL層16となる発光層（電子輸送性発光層16b）を形成する際に、当該発光材料の溶液又は分散液（液状材料）を塗布する場合であっても、バンク18を越えて隣接する表示画素PIX（色画素Pxr、Pxg、Pxb）に発光材料が混合することがなく、隣接する色画素相互での混色を防止することができる。

【0077】

次いで、図9（b）に示すように、上記バンク18により囲まれた（画定された）各色の画素形成領域（有機EL素子OELの形成領域）Rpxに対して、互いに分離した複数の液滴を所定位置に吐出するインクジェット法、又は、溶液を連続的に流し込むノズルブリント法等を適用して同一工程で、正孔輸送材料の溶液又は分散液を塗布した後、加熱乾燥により残留溶媒を除去し正孔輸送層16aを形成する。続いて、図10（a）に示すように、当該正孔輸送層16a上に電子輸送性発光材料の溶液又は分散液を塗布した後、加熱乾燥により残留溶媒を除去し電子輸送性発光層16bを形成する。これにより、画素電極15上に正孔輸送層16a及び電子輸送性発光層16bからなる有機EL層（発光機能層）16が積層形成される。

【0078】

具体的には、有機高分子系の正孔輸送材料（担体輸送性材料）を含む有機化合物含有液として、例えばポリエチレンジオキシチオフエン/ポリスチレンスルホン酸水溶液（PEDOT/ PSS；導電性ポリマーであるポリエチレンジオキシチオフエンPEDOTと、ドーパントであるポリスチレンスルホン酸PSSを水系溶媒に分散させた分散液）を、上記画素電極15（導電性酸化金属層15b）上に塗布した後、塗布された基板11を載置するステージ及び/又はステージ上の雰囲気をもとに 100° 以上の温度条件で加熱乾燥処理を行って残留溶媒を除去することにより、当該画素電極15上に有機高分子系の正孔輸送材料を定着させて、担体輸送層である正孔輸送層16aを形成する。

【0079】

ここで、画素電極15及びその周辺の下地層18xの表面は、上記有機化合物含有液（PEDOT/ PSS）に対して親液性を有しているため、バンク18により画定された画素形成領域Rpxに塗布された有機化合物含有液は当該領域内（画素電極15上）に充分馴染んで均等に広がる。

【0080】

これにより、後述するように、有機化合物含有液を加熱乾燥処理する際に、当該有機化合物含有液が縁辺領域方向に引っ張られながら乾燥するので、正孔輸送層16aが画素電極15の中央表面上で盛り上がりすぎることがないため、膜厚の均一性が向上する。また、バンクメタル層18aの表面は、上記有機化合物含有液（PEDOT/ PSS）に対して撥液性を有しているため、隣接する画素形成領域への有機化合物含有液の漏出や乗り越えを防止することができる。

【0081】

また、有機高分子系の電子輸送性発光材料（担体輸送性材料）を含む有機化合物含有液として、例えばポリパラフェニレンビニレン系やポリフルオレン系等の共役二重結合ポリマーを含む発光材料を、水や或いはテトラリン、テトラメチルベンゼン、メシチレン、キシレン等の有機溶媒に溶解した溶液を、上記正孔輸送層16a上に塗布した後、窒素雰囲気

気中でステージを加熱或いは1 Torr以下の減圧雰囲気下でステージ上の雰囲気を加熱して乾燥処理を行って溶媒を除去することにより、正孔輸送層16a上に有機高分子系の電子輸送性発光材料を定着させて、担体輸送層であり発光層でもある電子輸送性発光層16bを形成する。

【0082】

この場合においても、上述した正孔輸送層16aと同様に、画素電極15上の正孔輸送層16a及びその周辺の下地層18xの表面は、上記有機化合物含有液に対して親液性を有しているので、バンク18により画定された画素形成領域Rpxに塗布された有機化合物含有液は当該領域内(正孔輸送層16a上)に充分馴染んで均等に広がる。

【0083】

これにより、後述するように、有機化合物含有液を加熱乾燥処理する際に、当該有機化合物含有液が縁辺領域方向に引っ張られながら乾燥するので、正孔輸送層16a上に形成される電子輸送性発光層16bの膜厚の均一性が向上する。また、バンクメタル層18aの表面は、上記有機化合物含有液に対して撥液性を有しているので、隣接する画素形成領域への有機化合物含有液の漏出や乗り越えを防止することができる。

【0084】

その後、図10(b)に示すように、少なくとも各画素形成領域Rpxを含む絶縁性基板11上に光透過性を有する導電層(透明電極層)を形成し、上記有機EL層16(正孔輸送層16a及び電子輸送性発光層16b)を介して各画素電極15に対向する共通の対向電極(例えばカソード電極)17を形成する。ここで、対向電極17は、例えば真空蒸着法やスパッタリング法等により電子注入層となるカルシウム(Ca)やバリウム(Ba)、マグネシウム、フッ化リチウム等の金属材料からなる薄膜を形成した後、その上層にスパッタ法等によりITO等の透明電極層を積層形成した、厚さ方向に透明な膜構造を適用することができる。

【0085】

また、対向電極17は、上記画素電極15に対向する領域のみならず、各画素形成領域Rpx(有機EL素子OELの形成領域)を画定するバンク18上にまで延在する単一の導電層として形成されるとともに、バンク18を形成するバンクメタル層18aと電氣的に接続されるように接合される。これにより、バンク18を形成するバンクメタル層18aを各表示画素PIXに共通に接続された共通電圧ライン(カソードライン)Lcとして適用することができる。このように、各表示画素PIX(有機EL素子OEL)間に対向電極17と等電位のバンクメタル層18aを網羅することによってカソード全体のシート抵抗を下げ、表示パネル10全体で均一な表示特性にすることができる。

【0086】

次いで、上記対向電極17を形成した後、絶縁性基板11の一面側全域に保護絶縁膜(パッシベーション膜)としてシリコン酸化膜やシリコン窒化膜等からなる封止層19をCVD法等を用いて形成し、さらに、UV硬化又は熱硬化接着剤を用いて、封止蓋や封止基板20を接合する(貼り合わせる)ことにより、図5、図6に示したような断面構造を有する表示パネル10が完成する。

【0087】

なお、上述した実施形態においては、有機EL層16が正孔輸送層16a及び電子輸送性発光層16bからなる場合について説明したが、本発明はこれに限定されるものではなく、例えば正孔輸送兼電子輸送性発光層のみでもよく、正孔輸送性発光層及び電子輸送層でもよく、また、間に適宜担体輸送層が介在してもよく、その他の担体輸送層の組合せであってもよい。

また、上記実施形態では、画素電極15をアノードとしたが、これに限らずカソードとしてもよい。このとき、有機EL層16は、画素電極15に接する担体輸送層が電子輸送性の層であればよい。

【0088】

(比較検証)

次に、上述した本発明に係る表示装置の製造方法に特有の作用効果について、具体的に検証する。

図12は、UVオゾン処理における紫外光の照射時間と純水接触角との関係を示す実験データであり、図13は、親液化処理後のソフトエッチングの処理時間と撥液化処理後の純水接触角との関係を示す実験データである。ここで、図12(a)及び図13(a)は、各実験により得られた数値データの表であり、図12(b)及び図13(b)は、図12(a)及び図13(a)に示した数値データをグラフ化したものである。

【0089】

上述した実施形態においては、一面側に突出して配設されたバンク18により、各表示画素PIX(有機EL素子OEL)の画素形成領域Rpxが画定された絶縁性基板11において、UVオゾン処理等により親液化処理した後、過硫酸アンモニウム等の酸系の水溶液に浸漬してバンク18の表面にソフトエッチングを施し、その後、トリアジンチオール化合物等の撥液処理溶液に浸漬してバンク表面にトリアジンチオール化合物の被膜を形成し、撥液化することにより、絶縁性基板11上に親液性を示す領域(画素電極表面)と、撥液性を示す領域(バンク表面)とを共存させた親疎水パターンを形成する製造方法を示した。

【0090】

ここで、絶縁性基板上に親疎水パターンを形成する方法としては、上述した実施形態に示した製造方法の他に、例えば撥液処理溶液に絶縁性基板を浸漬してバンク表面を撥液化した後、UVオゾン処理や酸素プラズマ処理等により各画素形成領域に露出する画素電極(導電性酸化金属層)表面を親液化する手法(以下、便宜的に「第1の比較例」と記す)が考えられる。

【0091】

このような製造方法においては、先の工程において撥液化したバンク表面に形成された撥液性の被膜(トリアジンチオール化合物の被膜)が、親液化処理の際のUVオゾン処理や酸素プラズマ処理により分解されて、バンク表面の撥液性が低下してしまい、有機化合物含有液を塗布する際に、隣接する画素形成領域(有機EL素子)に異なる色の発光材料が混入して表示画素間で発光色の混合(混色)が生じたりする等の問題を有している。

【0092】

このような問題を回避する手法としては、例えばUVオゾン処理や酸素プラズマ処理等により各画素形成領域の画素電極を親液化した後、バンク表面をソフトエッチングすることなしに撥液処理溶液に絶縁性基板を浸漬してバンク表面に撥液性の被膜を形成させて撥液化する製造方法(以下、便宜的に「第2の比較例」と記す)が考えられる。

【0093】

この場合、バンク(又はバンク表面)を形成する金属材料として、銅や銀、又はこれらを主成分とする低抵抗の合金を適用した場合、UVオゾン処理や酸素プラズマ処理等によりこれらの金属の表面に形成された酸化膜を除去していないので、後続する撥液化処理において撥液性の被膜(トリアジンチオール化合物の被膜)が形成されにくくなったり、有機EL層上に形成される対向電極(例えばカソード電極)とバンクとの接合性が低下して接触抵抗が高くなる等の問題を有している。特に、バンクを形成する金属材料として、低抵抗で比較的安価な銅を適用した場合、銀を適用した場合に比較して酸化されやすく、撥液化処理におけるトリアジンチオール化合物の結合が極端に起こりにくくなり、撥液性の被膜が十分に形成されず撥液性が著しく低下する傾向がある。

【0094】

ここで、上記第1及び第2の比較例において、各々バンクを形成する金属材料として、銅を用い、親液化処理としてUVオゾン処理を適用した場合の純水接触角を測定すると、表1に示すように、銅をトリアジンチオール化合物の撥液処理溶液に浸漬して被膜を形成し撥液化した後、UVオゾン処理を施す第1の比較例においては、純水接触角が73.2°となり、また、銅をUVオゾン処理した後、バンク表面をソフトエッチングすることなしに撥液処理溶液に浸漬して撥液化する第2の比較例においては、純水接触角が54.5

10

20

30

40

50

。となり、いずれの場合においても純水接触角が比較的低く、撥液性が低下することが判明した。

【 0 0 9 5 】

【 表 1 】

＜銅の純水接触角＞

処理手順	純水接触角(°)
(1)撥液処理後、UVオゾン処理	73.2
(2)UVオゾン処理後、撥液処理	54.5

10

【 0 0 9 6 】

一方、上述した実施形態にも示したように、画素電極上に形成される有機EL層（正孔輸送層）の材料として、PEDOT/ PSS等の有機化合物含有液を適用した場合、当該溶液の塗布乾燥工程において凝集しやすく、形成される正孔輸送層の膜厚が不均一になりやすいという特性を有している。ここで、PEDOT/ PSSを適用した正孔輸送層の膜厚を均一化するためには、画素電極（導電性酸化金属層）の表面の純水接触角を概ね10°以下になるように親液化処理を行う必要がある。

20

【 0 0 9 7 】

このような観点に基づいて、上述した実施形態に示した製造方法における各処理工程ごとの純水接触角を検証すると、まず、絶縁性基板に対してUVオゾン処理を施し、画素電極（導電性酸化金属層）表面を親液化する処理においては、図3に示すように、紫外光の照射時間（UV照射時間）が長くなるほど、画素電極表面の純水接触角が10°以下にまで低くなり、上述したPEDOT/ PSSに対する親液性が向上することが判明した。

30

【 0 0 9 8 】

ここで、上記純水接触角の測定は、具体的には、親液化処理として、フィルジェン株式会社製のUVオゾンクリーナー（型式：NL-UV253）を用い、酸素注入条件として流量10L/min、注入時間0.3minに設定し、画素電極表面に形成されるITO膜（導電性酸化金属層）をUVオゾン処理したものをを用いた。

【 0 0 9 9 】

これにより、絶縁性基板（ITO膜からなる導電性酸化金属層を備えた画素電極）に対する親液化処理として、概ね4分（min）以上紫外光を照射することにより10°以下の純水接触角が得られ、より好ましくは、10分（min）程度照射することにより10°以下の純水接触角が安定的に得られることが判明した。

40

【 0 1 0 0 】

次いで、上記UVオゾン処理の後、1.0wt%の濃度で、室温程度の液温に設定された過硫酸アンモニウム水溶液に絶縁性基板を浸漬してソフトエッチングを施すことにより、上記UVオゾン処理によりバンクを形成する銅の表面に形成された酸化膜を除去する。その後、トリアジンチオール化合物の撥液処理溶液に浸漬してバンクを形成する銅の表面に撥液性の被膜を形成して撥液化処理を行う。この場合のバンク（銅）表面の純水接触角は、図13に示すように、ソフトエッチングの処理時間（過硫酸アンモニウム水溶液への浸漬時間）が長くなるほど上昇し、上述した表1に示したように、ソフトエッチングを行わずに撥液化処理を行った場合の純水接触角（73.2°、54.5°）に比較して、PEDOT/ PSSに対して十分な撥液性を示す130°程度に設定されることが判明した。

50

【 0 1 0 1 】

これにより、絶縁性基板上に配設されたバンク（銅）に対する撥液化処理に先立って実行するソフトエッチングとして、概ね 10 秒以上過硫酸アンモニウム水溶液に浸漬することにより 130° 程度の純水接触角が安定的に得られることが判明した。

また、この撥液化処理を行った後の画素電極（ITO 膜）表面の純粋接触角は、図 13 に示すように、ソフトエッチングの処理時間に関わらず、略一定（概ね 9 ~ 11° 程度）となり、PEDOT / PSS に対する十分な親液性を維持していることが判明した。

【 0 1 0 2 】

このように、金属材料により形成されたバンクにより各表示画素（有機 EL 素子）の形成領域が画定された絶縁性基板（パネル基板）において、UV オゾン処理等により画素形成領域（画素電極）の親液化処理を行い、その後、バンク表面のソフトエッチングを施した後、トリアジンチオール化合物の被膜を形成して撥液化する製造方法によれば、画素形成領域に露出する画素電極（ITO 膜）表面における純水接触角を概ね 10° 以下として良好な親液性を実現することができるとともに、当該画素形成領域を画定するバンク表面における純水接触角を概ね 130° 以上として良好な撥液性を実現することができるので、有機 EL 層を形成するための有機化合物含有液（PEDOT / PSS 等）を絶縁性基盤上に塗布する工程において、有機化合物含有液が画素電極上の全域に充分馴染んで広がり膜厚が均一化された有機 EL 層（発光機能層）を形成することができるとともに、隣接する画素形成領域（有機 EL 素子）に異なる色の発光材料が混入して表示画素間で発光色の混合（混色）等が生じる現象を防止することができる。

【 0 1 0 3 】

また、UV オゾン処理等による親液化処理によりバンク表面に形成される酸化膜が、撥液化処理前のソフトエッチングにより除去されるので、有機 EL 層の形成後に各画素形成領域（画素電極）に共通に設けられる対向電極と上記バンクとの接合性が向上して、良好な電氣的な接続を実現することができる。

【 0 1 0 4 】

したがって、発光動作時における発光開始電圧や、有機 EL 層から放射される光の波長（色度）の設計値からのずれを抑制して、所望の表示画質を得ることができるとともに、有機 EL 素子の劣化や接続不良の発生を抑制して、信頼性や寿命に優れた表示パネルを実現することができる。

【 0 1 0 5 】

なお、上述した比較検証においては、画素電極の親液化処理として UV オゾン処理を適用した場合について説明したが、本発明はこれに限定されるものではなく、UV オゾン処理と同様に、プラズマ中で酸素ラジカルを発生させて、画素電極（ITO 等からなる導電性酸化金属層）の表面を親液化（親水化）する酸素プラズマ処理により親液化処理を施す場合であっても、上記実験データと略同等の結果が得られ、同等の効果を得ることができる。

【図面の簡単な説明】

【 0 1 0 6 】

【図 1】本発明に係る表示装置に適用される表示パネルの画素配列状態の一例を示す概略平面図である。

【図 2】本発明に係る表示装置の表示パネルに 2 次元配列される各表示画素（表示素子及び画素駆動回路）の回路構成例を示す等価回路図である。

【図 3】本実施形態に係る表示装置（表示パネル）に適用可能な表示画素の一例を示す平面レイアウト図である。

【図 4】本実施形態に係る表示画素の平面レイアウトの要部詳細図である。

【図 5】本実施形態に係る平面レイアウトを有する表示画素における A - A 断面を示す概略断面図である。

【図 6】本実施形態に係る平面レイアウトを有する表示画素における B - B 断面を示す概略断面図である。

【図 7】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その 1）である。

【図 8】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その 2）である。

【図 9】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その 3）である。

【図 10】本実施形態に係る表示装置（表示パネル）の製造方法の一例を示す工程断面図（その 4）である。

【図 11】本実施形態に係る表示装置（表示パネル）に形成されるバンク表面の被膜材料の化学構造式及び被膜材料がバンクメタル層に被膜した状態での結合を示す概念図である。

10

【図 12】UV オゾン処理における紫外光の照射時間と純水接触角との関係を示す実験データである。

【図 13】親液化処理後のソフトエッチングの処理時間と撥液化処理後の純水接触角との関係を示す実験データである。

【符号の説明】

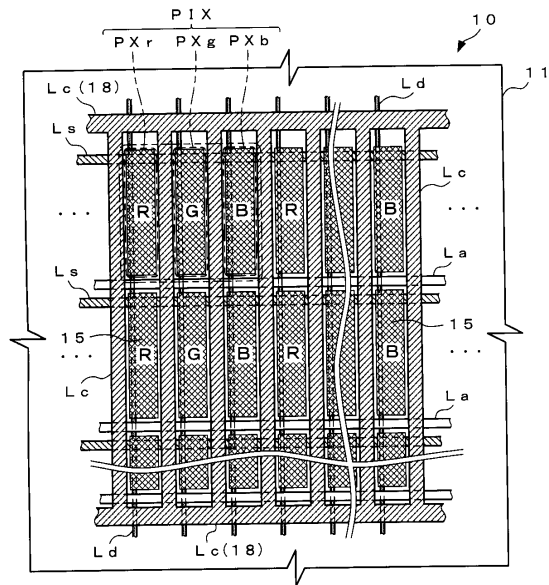
【0107】

10	表示パネル
11	絶縁性基板
15	画素電極
15a	反射金属層
15b	導電性酸化金属層
16	有機 EL 層
16a	正孔輸送層
16b	電子輸送性発光層
17	対向電極
18	バンク
18x	下地層
18a	バンクメタル層
P1X	表示画素
Rpx	画素形成領域

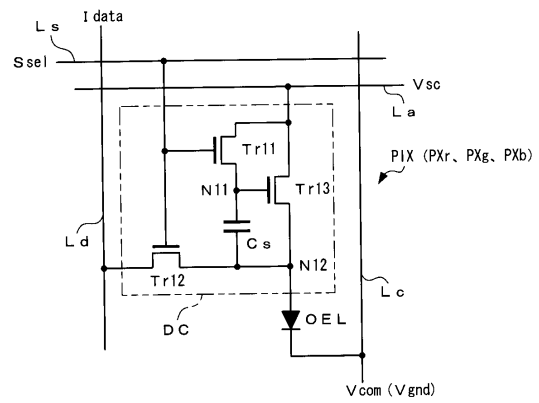
20

30

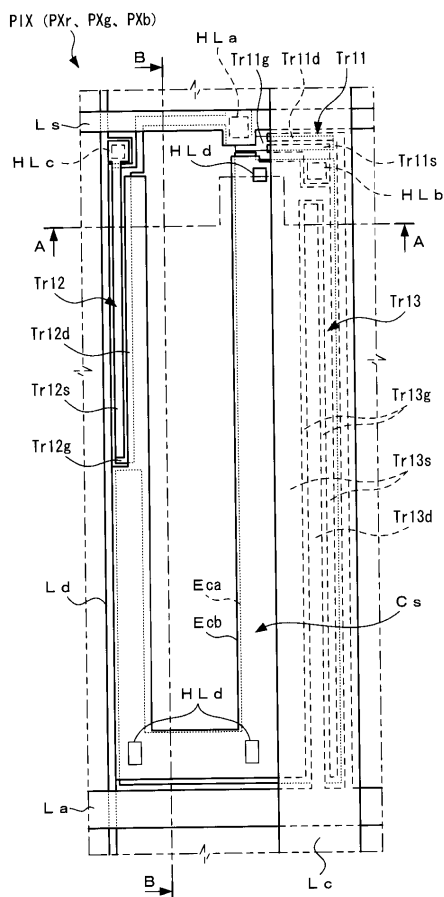
【図 1】



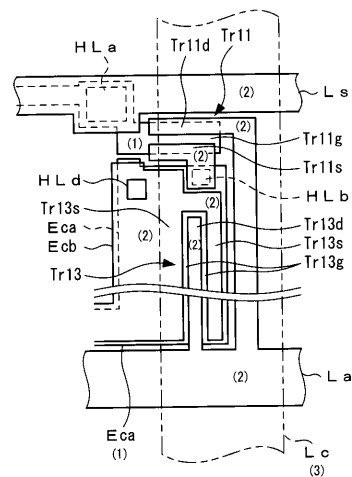
【図 2】



【図 3】

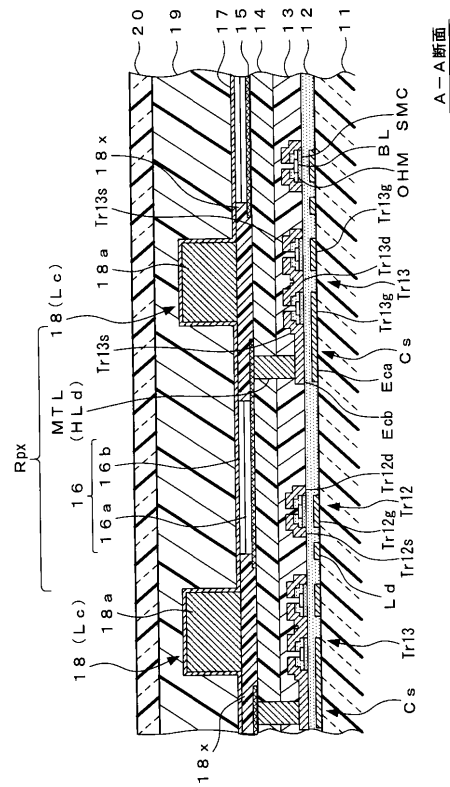


【図 4】

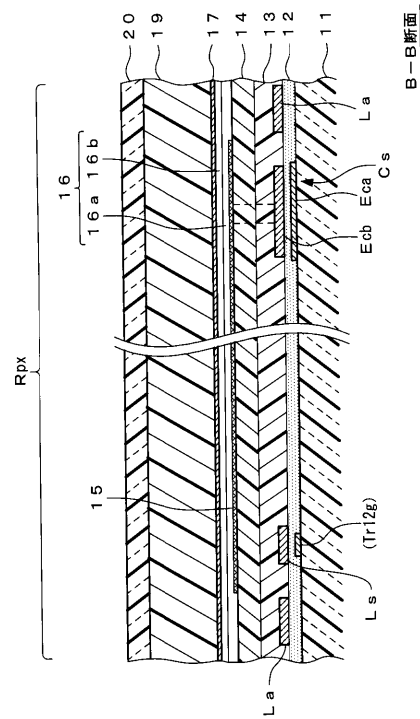


※図中、括弧数字は、層の上下を表し、数字が大きいほど上層に形成されていることを示す

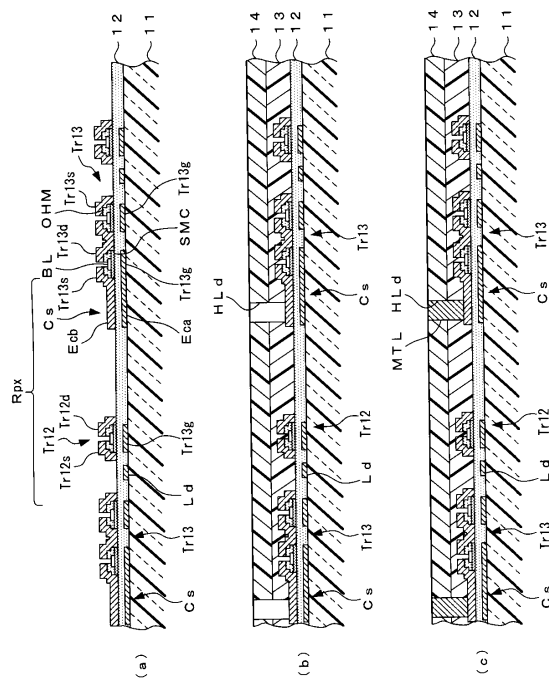
【 図 5 】



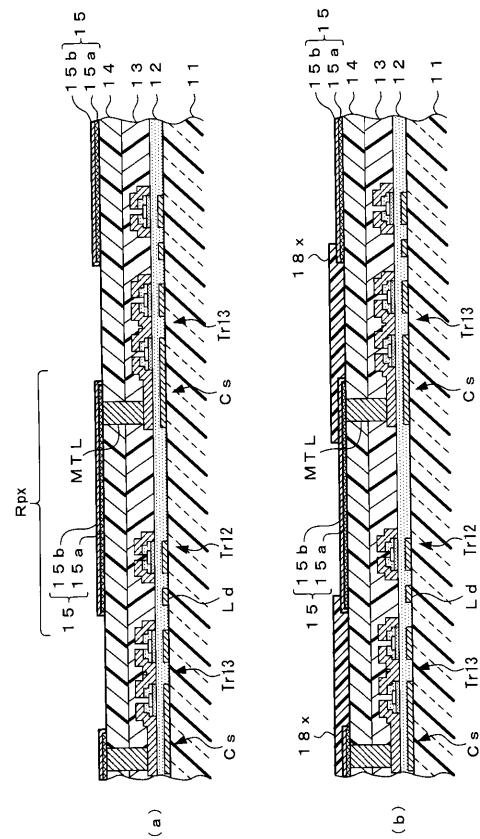
【 図 6 】



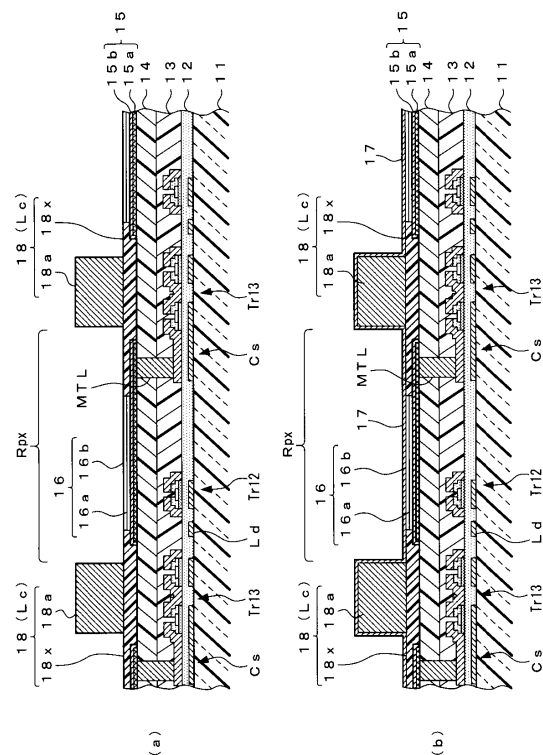
【圖 7】



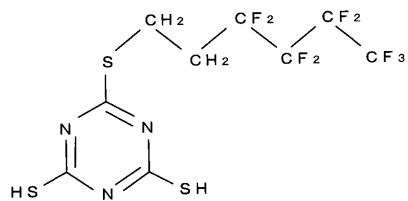
【 図 8 】



【 図 1 0 】



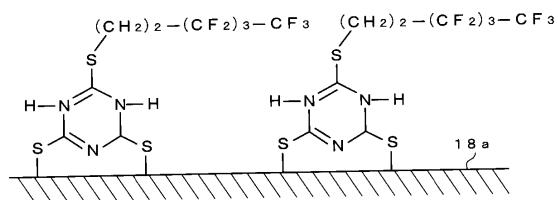
【图 1 2】



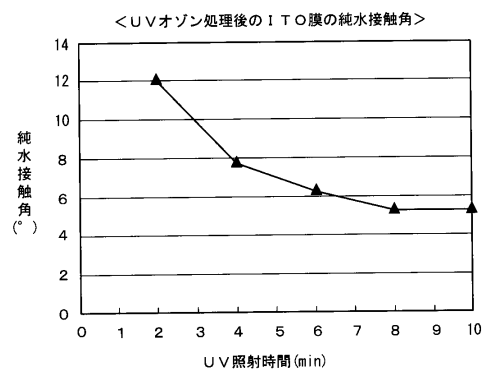
(a)

UV照射時間(min)	純水接觸角(°)
2	12.1
4	7.8
6	6.3
8	5.3
10	5.3

(a)



(b)

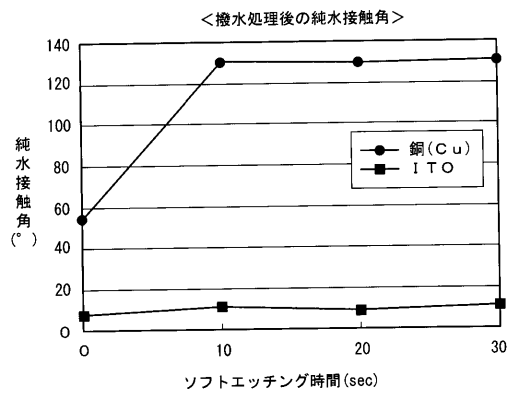


(b)

【図 13】

ソフトエッチング 時間(sec)	純水接触角(°)	
	Cu	I T O
0	54.5	7.6
10	130.2	11.2
20	129.7	9.2
30	130.6	10.9

(a)



(b)

フロントページの続き

(51)Int.Cl. F I

H 0 1 L 27/32 (2006.01)

(56)参考文献 特開 2 0 0 6 - 1 1 9 6 1 8 (J P , A)

特開 2 0 0 5 - 1 1 6 3 1 3 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L 5 1 / 0 0 - 5 1 / 5 6

H 0 1 L 2 7 / 3 2

G 0 9 F 9 / 3 0

H 0 5 B 3 3 / 0 0 - 3 3 / 2 8

专利名称(译)	显示装置及其制造方法		
公开(公告)号	JP4366721B2	公开(公告)日	2009-11-18
申请号	JP2006152964	申请日	2006-06-01
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	熊谷稔		
发明人	熊谷 稔		
IPC分类号	H05B33/10 H01L51/50 H05B33/22 H05B33/12 G09F9/30 H01L27/32		
FI分类号	H05B33/10 H05B33/14.A H05B33/22.Z H05B33/12.B G09F9/30.365.Z G09F9/30.365 H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC07 3K107/CC21 3K107/CC31 3K107/DD46X 3K107/DD46Y 3K107/DD71 3K107/DD74 3K107/DD77 3K107/DD78 3K107/DD87 3K107/DD89 3K107/DD94 3K107/GG06 3K107/GG21 3K107/GG23 3K107/GG24 3K107/GG28 5C094/AA55 5C094/BA27 5C094/EA04 5C094/GA10		
审查员(译)	池田弘		
其他公开文献	JP2007323963A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有显示面板的显示装置，其中在每个显示像素的形成区域的几乎所有区域中形成具有均匀厚度的载流子传输层，而不产生相邻显示像素之间的颜色混合，以及制造显示装置的方法。

ŽSOLUTION：在绝缘基板11上，在每个显示像素PIX（有机EL元件OEL）的形成区域Rpx由在一个面侧突出设置的堤18划分，通过UV臭氧处理等进行了lyophy处理，然后，通过将基板浸入酸性水溶液中，进行软蚀刻以去除在堤表面18上形成的氧化膜，然后，通过将基板浸入诸如三噁硫醇化合物的液体排斥处理溶液中，在堤表面18上形成三噁硫醇化合物以使其具有液体排斥性，从而在绝缘体上一起存在具有显示亲液性的区域（像素电极15表面）和显示液体排斥性的区域（堤18表面）的亲水和疏水图案形成基板11。Ž

処理手順	純水接触角(°)
(1)撥液処理後、UVオゾン処理	73.2
(2)UVオゾン処理後、撥液処理	54.5