

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4264580号
(P4264580)

(45) 発行日 平成21年5月20日(2009.5.20)

(24) 登録日 平成21年2月27日(2009.2.27)

(51) Int.Cl.		F I	
G09G	3/36	(2006.01)	G09G 3/36
G09G	3/20	(2006.01)	G09G 3/20 612F
G09G	3/30	(2006.01)	G09G 3/20 612U
H04N	5/66	(2006.01)	G09G 3/20 623F
H04N	5/70	(2006.01)	G09G 3/20 623R

請求項の数 9 (全 24 頁) 最終頁に続く

(21) 出願番号	特願2004-142295 (P2004-142295)	(73) 特許権者	000002185
(22) 出願日	平成16年5月12日(2004.5.12)		ソニー株式会社
(65) 公開番号	特開2005-326469 (P2005-326469A)		東京都港区港南1丁目7番1号
(43) 公開日	平成17年11月24日(2005.11.24)	(74) 代理人	100102185
審査請求日	平成17年5月31日(2005.5.31)		弁理士 多田 繁範
		(72) 発明者	山田 康雄
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		(72) 発明者	山口 正則
			東京都品川区北品川6丁目7番35号 ソニー株式会社内
		審査官	一宮 誠

最終頁に続く

(54) 【発明の名称】フラットディスプレイ装置の駆動回路及びフラットディスプレイ装置

(57) 【特許請求の範囲】

【請求項1】

画像データをデジタルアナログ変換処理して駆動信号を生成し、前記駆動信号によりマトリクス状に画素を配置してなる表示部の信号線を駆動するフラットディスプレイ装置の駆動回路において、

複数の原基準電圧を生成する原基準電圧生成回路と、

抵抗を複数個直列接続した分圧回路をさらに複数個直列に接続して抵抗直列回路が形成され、前記抵抗直列回路の両端及び前記分圧回路間に前記原基準電圧をそれぞれ入力し、前記複数の分圧回路による分圧電圧により複数の基準電圧を出力する基準電圧生成回路と、

前記画像データを順次信号線に振り分けるシフトレジスタと、

前記複数の基準電圧を入力し、前記シフトレジスタにより振り分けられた前記画像データに応じて選択出力することにより、前記駆動信号を出力する駆動信号のデジタルアナログ変換回路とを備え、

前記基準電圧生成回路は、

ガンマ特性の異なる複数の系統により前記基準電圧を生成し、

前記シフトレジスタは、

さらに前記画像データと共に入力される選択信号を順次前記信号線に振り分け、

前記駆動信号のデジタルアナログ変換回路は、

前記シフトレジスタにより振り分けられた前記選択信号に応じて、前記複数の系統より

1の系統の基準電圧を選択し、該選択した前記基準電圧を前記画像データに応じて選択出力する

フラットディスプレイ装置の駆動回路。

【請求項2】

前記原基準電圧生成回路は、

前記基準電圧の系統にそれぞれ対応する複数の系統により前記原基準電圧を生成して出力し、

前記基準電圧生成回路は、

前記基準電圧の系統にそれぞれが対応する複数の系統の前記抵抗直列回路により、各系統の前記原基準電圧をそれぞれ分圧して、前記複数の系統による前記基準電圧を出力する

請求項1に記載のフラットディスプレイ装置の駆動回路。

10

【請求項3】

前記原基準電圧生成回路は、

原基準電圧設定データをデジタルアナログ変換処理して前記原基準電圧を生成する複数の原基準電圧用のデジタルアナログ変換回路により、前記原基準電圧を生成し、

前記原基準電圧のうち各系統の黒レベル及び白レベルに係る原基準電圧を、前記複数の系統で共通の前記原基準電圧用のデジタルアナログ変換回路により生成する

請求項2に記載のフラットディスプレイ装置の駆動回路。

【請求項4】

前記駆動信号のデジタルアナログ変換回路から出力される前記駆動信号を、カラー画像の表示に係る複数組の画素に順次循環的に出力するセクタを有する

請求項1に記載のフラットディスプレイ装置の駆動回路。

20

【請求項5】

画像データによる画像を表示するフラットディスプレイ装置において、

マトリクス状に画素を配置してなる表示部と、

画像データより駆動信号を生成し、前記駆動信号により前記表示部の信号線を駆動する水平駆動回路と、

前記水平駆動回路に画像データを出力する本体装置とを有し、

前記本体装置は、

前記画像データと共に、前記画像データの表示に供するガンマ特性の選択を指示する選択信号を前記水平駆動回路に出力し、

前記水平駆動回路は、

複数の原基準電圧を生成する原基準電圧生成回路と、

抵抗を複数個直列接続した分圧回路をさらに複数個直列に接続して抵抗直列回路が形成され、前記抵抗直列回路の両端及び前記分圧回路間に前記原基準電圧をそれぞれ入力し、前記複数の分圧回路による分圧電圧により複数の基準電圧を出力する基準電圧生成回路と、

前記画像データを順次信号線に振り分けるシフトレジスタと、

前記複数の基準電圧を入力し、前記シフトレジスタにより振り分けられた前記画像データに応じて選択出力することにより、前記駆動信号を出力する駆動信号のデジタルアナログ変換回路とを備え、

前記基準電圧生成回路は、

ガンマ特性の異なる複数の系統により前記基準電圧を生成し、

前記シフトレジスタは、

さらに前記画像データと共に入力される選択信号を順次前記信号線に振り分け、

前記駆動信号のデジタルアナログ変換回路は、

前記シフトレジスタにより振り分けられた前記選択信号に応じて、前記複数の系統より1の系統の基準電圧を選択し、該選択した前記基準電圧を前記画像データに応じて選択出力する

フラットディスプレイ装置。

40

50

【請求項 6】

前記原基準電圧生成回路は、
前記基準電圧の系統にそれぞれ対応する複数の系統により前記原基準電圧を生成して出力し、

前記基準電圧生成回路は、

前記基準電圧の系統にそれぞれが対応する複数の系統の前記抵抗直列回路により、各系統の前記原基準電圧をそれぞれ分圧して、前記複数の系統による前記基準電圧を出力する請求項 5 に記載のフラットディスプレイ装置。

【請求項 7】

前記原基準電圧生成回路は、

原基準電圧設定データをデジタルアナログ変換処理して前記原基準電圧を生成する複数の原基準電圧用のデジタルアナログ変換回路により、前記原基準電圧を生成し、

前記原基準電圧のうち各系統の黒レベル及び白レベルに係る原基準電圧を、前記複数の系統で共通の前記原基準電圧用のデジタルアナログ変換回路により生成する

請求項 6 に記載のフラットディスプレイ装置。

【請求項 8】

前記駆動信号のデジタルアナログ変換回路から出力される前記駆動信号を、カラー画像の表示に係る複数組の画素に順次循環的に出力するセレクタを有する

請求項 5 に記載のフラットディスプレイ装置。

【請求項 9】

前記選択信号による前記基準電圧の系統の選択により、

1 画面中における水平方向及び又は垂直方向の所定範囲の領域で、前記表示部の表示に係るガンマ特性を切り換える

請求項 5 に記載のフラットディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フラットディスプレイ装置の駆動回路及びフラットディスプレイ装置に関し、例えば有機 EL (Electro Luminescence) 素子による表示装置に適用することができる。本発明は、ガンマ特性の異なる複数の系統により基準電圧を生成し、選択信号に応じて、この複数の系統より 1 の系統を選択し、該選択した基準電圧を画像データに応じて選択して画素の階調を設定することにより、同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができるようにする。

【背景技術】

【0002】

従来、フラットディスプレイ装置の 1 つである液晶表示装置においては、例えば特開平 10 - 333648 号公報に開示されているように、デジタルアナログ変換処理に供する基準電圧の設定によりガンマの特性を切り換えるようになされている。

【0003】

すなわち図 16 に示すように、液晶表示装置 1 は、液晶セル、液晶セルのスイッチング素子、保持容量により各画素 (P) 3R、3G、3B が形成され、これら各画素 3R、3G、3B をマトリックス状に配置して表示部 2 が形成される。液晶表示装置 1 は、この表示部 2 の各画素 3R、3G、3B がそれぞれ信号線 (列線) SIG 及びゲート線 (行線) G を介して水平駆動回路 4 及び垂直駆動回路 5 に接続され、垂直駆動回路 5 により順次画素 3R、3G、3B を選択して水平駆動回路 4 からの駆動信号により各画素 3R、3G、3B の階調を設定し、これにより所望の画像を表示するようになされている。またそれぞれ赤色、緑色及び青色のカラーフィルタを設けてなる画素 3R、3G、3B を順次循環的に配置することにより、カラー画像を表示できるようになされている。

【0004】

このため液晶表示装置 1 は、装置本体 6 から表示に供する赤色、緑色、青色の画像デー

10

20

30

40

50

タDR、DG、DBを同時並列的にコントローラ7に入力し、この画像データDR、DG、DBに同期したタイミング信号により垂直駆動回路5で表示部2のゲート線Gを駆動する。また水平駆動回路4における信号線SIGの駆動に対応するように、これら画像データDR、DG、DBを時分割多重化して1系統の画像データD1を生成し、この画像データD1により水平駆動回路4で信号線SIGを駆動する。

【0005】

図17は、この水平駆動回路4及びコントローラ7を関連する構成と共に詳細に示すブロック図である。コントローラ7は、メモリ制御回路9の制御により装置本体6から出力される画像データDR、DG、DBをメモリ10に順次格納して出力することにより、水平駆動回路4による信号線SIGの駆動に対応するように、水平走査期間を単位にして、ライン単位で同一色に係る画像データが連続するように、これら画像データDR、DG、DBを時分割多重化して1系統により出力する。具体的に、この例では、赤色、緑色、青色の画素3R、3G、3Bについて、水平駆動回路4は、赤色の画素3R、緑色の画素3G、青色の画素3Bを順次ライン単位で駆動するようになされており、これによりコントローラ7は、図18(B)に示すように、赤色の画像データDR、緑色の画像データDG、青色の画像データDBをライン単位で順次循環的に繰り返すようにしてこの画像データD1を出力する。

10

【0006】

またコントローラ7は、タイミングジェネレータ(TG)11によりこの画像データD1に同期した各種タイミング信号を生成して水平駆動回路4、垂直駆動回路5に出力する。なおここでこのタイミング信号にあつては、例えば画像データD1のクロックCK(図18(A))、この画像データD1における各色の画像データDR、DG、DBの開始及び終了のタイミングを示すスタートパルスST(図18(C))及びストロブパルスSP(図18(D))等である。

20

【0007】

またコントローラ7は、デジタルアナログ変換処理に供する基準電圧の生成基準である原基準電圧VRT、VB~VG、VRBを原基準電圧生成回路12で生成して水平駆動回路4に出力する。

【0008】

水平駆動回路4は、コントローラ7から出力される画像データD1をシフトレジスタ13に入力し、この画像データD1を表示部2の信号線の系統に順次振り分けて出力する。基準電圧生成回路14は、画像データD1の各階調に対応する電圧である基準電圧V1~V64を、コントローラ7から入力される原基準電圧VRT、VB~VG、VRBから生成して出力する。

30

【0009】

デジタルアナログ変換回路(D/A)15A~15Nは、それぞれシフトレジスタ13の出力データをデジタルアナログ変換処理し、これによりこの例では、隣接する3つの信号線SIGの駆動信号を時分割多重化してなる駆動信号を出力する。デジタルアナログ変換回路15A~15Nは、シフトレジスタ13の出力データに応じて基準電圧生成回路14で生成される基準電圧V1~V64を選択して出力することにより、シフトレジスタ13から出力される画像データをデジタルアナログ変換処理する。

40

【0010】

増幅回路16A~16Nは、このデジタルアナログ変換回路15A~15Nの出力信号をそれぞれ増幅して表示部2に出力し、表示部2においては、セクタ17A~17Nにおいて、この増幅回路16A~16Nの出力信号をそれぞれ赤色、緑色、青色の画素3R、3G、3Bに係る信号線SIGに順次循環的に出力する。

【0011】

このようにして原基準電圧VRT、VB~VG、VRBから生成した基準電圧V1~V64を選択して各信号線SIGの駆動信号を生成するようにして、図19は、これら原基準電圧VRT、VB~VG、VRBの生成に供する原基準電圧生成回路12、基準電圧V

50

1 ~ V 6 4 の生成に供する基準電圧生成回路 1 4 の構成を示すブロック図である。

【 0 0 1 2 】

原基準電圧生成回路 1 2 は、所定個数の抵抗を直列接続した分圧回路 2 1 が設けられ、この分圧回路 2 1 により基準電圧生成用電圧 V C O M を分圧して原基準電圧 V R T、V B ~ V G、V R B を生成する。これにより原基準電圧生成回路 1 2 は、抵抗分圧により原基準電圧 V R T、V B ~ V G、V R B を生成し、それぞれ増幅回路 2 4 A ~ 2 4 H を介して出力するようになされている。なお原基準電圧生成回路 1 2 は、選択回路 2 2、反転増幅回路 2 3 によりこの分圧回路 2 1 に印加する電圧を切り換えることができるように構成され、これによりライン反転又はフレーム反転に対応できるようになされている。これにより図 1 8 (F) は、ライン反転による場合の信号線 S I G の電位を示すものである。

10

【 0 0 1 3 】

これに対して基準電圧生成回路 1 4 は、抵抗値の等しい抵抗をそれぞれ所定個数だけ直列接続してなる分圧回路 R 1 ~ R 7 を、さらに直列接続して抵抗直列回路 2 6 が形成され、この抵抗直列回路 2 6 の一端、この抵抗直列回路 2 6 を構成する分圧回路 R 1 ~ R 7 の接続点、抵抗直列回路 2 6 の他端に、それぞれ増幅回路 2 7 A ~ 2 7 H を介して原基準電圧 V R T、V B ~ V G、V R B が入力される。これにより基準電圧生成回路 1 4 は、原基準電圧生成回路 1 2 で生成した原基準電圧 V R T、V B ~ V G、V R B による各電位差を、これらの分圧回路 R 1 ~ R 7 でそれぞれさらに分圧して原基準電圧 V R T、V R B の範囲で基準電圧 V 1 ~ V 6 4 を生成するようになされている。

【 0 0 1 4 】

20

このようにして原基準電圧 V R T、V B ~ V G、V R B から基準電圧 V 1 ~ V 6 4 を生成するようにして、基準電圧生成回路 1 4 は、分圧回路 R 1 ~ R 7 を構成する抵抗の数がそれぞれ所定個数に設定され、これにより原基準電圧 V R T、V B ~ V G、V R B を分圧して画像データ D 1 の階調に対応する複数の基準電圧 V 1 ~ V 6 4 を出力できるようになされている。

【 0 0 1 5 】

原基準電圧生成回路 1 2 においては、このようにして画像データ D 1 の階調に対応する基準電圧 V 1 ~ V 6 4 により、所望のガンマ特性による画像を表示するよう、分圧回路 2 1 を構成する抵抗の値が設定される。これにより電圧 V C O M を 5 [V] に設定した例により図 2 0 において符号 L 1 により示すように、原基準電圧 V R T、V B ~ V G、V R B の設定による折れ線近似により所望のガンマ特性を確保できるようになされている。また原基準電圧生成回路 1 2 においては、配線パターンの変更により、この分圧回路 2 1 から出力する原基準電圧 V R T、V B ~ V G、V R B を切り換えることができるようになされ、これにより符号 L 1 により示す特性との対比により符号 L 2 により示すように、例えば両端の電位である原基準電圧 V R T、V R B を固定した状態で、残りの原基準電圧 V B ~ V G を矢印により示す範囲で可変して種々にガンマ特性を可変できるようになされている。

30

【 0 0 1 6 】

このようにして原基準電圧 V R T、V B ~ V G、V R B を生成する原基準電圧生成回路 1 2 の設定によりガンマ特性を切り換えることができるようにして、液晶表示装置 1 では、原基準電圧生成回路 1 2 に係るコントローラ 7 がコントロール IC により形成されるのに対し、水平駆動回路 4 がドライバ IC により形成される。これにより従来、液晶表示装置 1 では、コントロール IC だけを付け替えることにより、ガンマ特性の異なる製品を製造することができるようになされ、またこれによりガンマ特性の修正にあつては、修正に要する期間を短くすることができるようになされている。

40

【 0 0 1 7 】

ところでこの種のディスプレイ装置においては、例えば図 2 1 に示すように撮像結果等による自然画 G と、操作等に関するメニュー M 1 ~ M 3 とを同時に表示する場合のように、複数の異なる表示対象を同時に表示する場合がある。このような表示対象のうち自然画 G については、図 2 2 において符号 L 1 により示すように、画像データ D 1 の変化に対し

50

て輝度レベルの変化を黒レベル側で大きくすることにより、輝度レベルの低い部分で立体感を確保することができ、これにより高い質感により黒髪等を表示して高い画質により表示することができる。しかしながらメニューM1～M3については、このように画像データの変化に対して輝度レベルの変化を黒レベル側で大きくすると、メリハリの欠けた表示となり、視認性が劣化する。このためメニューM1～M3においては、図22において符号L2により示すように、画像データD1の変化に対して輝度レベルの変化をほぼ一定に設定した直線的な特性により表示することが求められる。

【0018】

これによりこのように複数の異なる表示対象を同時に表示する場合、上述した基準電圧V1～V64により設定されるガンマ特性を切り換えることが必要となる。しかしながら 10
 實際上、上述したような従来構成による原基準電圧生成回路12、基準電圧生成回路14による構成によっては、このように表示対象によってガンマ特性を切り換えることができず、これにより従来の表示装置においては、複数の異なる表示対象を同時に表示する場合に、各表示対象を適切なガンマ特性により表示できない問題があった。

【0019】

因みに、このような問題を解消する1つの方法として、画像データの処理により対応する方法もあるが、この方法の場合、画像データの処理が煩雑になる問題がある。

【特許文献1】特開平10-333648号公報

【発明の開示】

【発明が解決しようとする課題】 20

【0020】

本発明は以上の点を考慮してなされたもので、同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができるフラットディスプレイ装置の駆動回路及びフラットディスプレイ装置を提案しようとするものである。

【課題を解決するための手段】

【0021】

かかる課題を解決するため請求項1の発明においては、画像データをデジタルアナログ変換処理して駆動信号を生成し、駆動信号によりマトリクス状に画素を配置してなる表示部の信号線を駆動するフラットディスプレイ装置の駆動回路に適用して、複数の原基準電圧を生成する原基準電圧生成回路と、抵抗を複数個直列接続した分圧回路をさらに複数個直列に接続して抵抗直列回路が形成され、抵抗直列回路の両端及び分圧回路間に原基準電圧をそれぞれ入力し、複数の分圧回路による分圧電圧により複数の基準電圧を出力する基準電圧生成回路と、前記画像データを順次信号線に振り分けるシフトレジスタと、前記複数の基準電圧を入力し、前記シフトレジスタにより振り分けられた前記画像データに応じて選択出力することにより、前記駆動信号を出力する駆動信号のデジタルアナログ変換回路とを備え、基準電圧生成回路は、ガンマ特性の異なる複数の系統により基準電圧を生成し、前記シフトレジスタは、さらに前記画像データと共に入力される選択信号を順次前記信号線に振り分け、前記駆動信号のデジタルアナログ変換回路は、前記シフトレジスタにより振り分けられた前記選択信号に応じて、前記複数の系統より1の系統の基準電圧を選択し、該選択した前記基準電圧を前記画像データに応じて選択出力する。 30 40

【0022】

また請求項5の発明においては、画像データによる画像を表示するフラットディスプレイ装置に適用し、マトリクス状に画素を配置してなる表示部と、画像データより駆動信号を生成し、駆動信号により表示部の信号線を駆動する水平駆動回路と、水平駆動回路に画像データを出力する本体装置とを有し、本体装置は、画像データと共に、画像データの表示に供するガンマ特性の選択を指示する選択信号を水平駆動回路に出力し、水平駆動回路は、複数の原基準電圧を生成する原基準電圧生成回路と、抵抗を複数個直列接続した分圧回路をさらに複数個直列に接続して抵抗直列回路が形成され、抵抗直列回路の両端及び分圧回路間に原基準電圧をそれぞれ入力し、複数の分圧回路による分圧電圧により複数の基準電圧を出力する基準電圧生成回路と、前記画像データを順次信号線に振り分けるシ 50

フトレジスタと、前記複数の基準電圧を入力し、前記シフトレジスタにより振り分けられた前記画像データに応じて選択出力することにより、前記駆動信号を出力する駆動信号のデジタルアナログ変換回路とを備え、基準電圧生成回路は、ガンマ特性の異なる複数の系統により基準電圧を生成し、前記シフトレジスタは、さらに前記画像データと共に入力される選択信号を順次前記信号線に振り分け、前記駆動信号のデジタルアナログ変換回路は、前記シフトレジスタにより振り分けられた前記選択信号に応じて、前記複数の系統より1の系統の基準電圧を選択し、該選択した前記基準電圧を前記画像データに応じて選択出力する。

【0023】

請求項1の構成によれば、原基準電圧の系統の切り換えによりガンマ特性を切り換えて画素の階調を設定することができ、これにより同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができる。

10

【0024】

これにより請求項5の構成によれば、同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができるフラットディスプレイ装置を提供することができる。

【発明の効果】

【0025】

本発明によれば、同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができる。

20

【発明を実施するための最良の形態】

【0026】

以下、適宜図面を参照しながら本発明の実施例を詳述する。

【実施例1】

【0027】

(1) 実施例の構成

図1は、本発明の実施例に係るPDA(Personal Digital Assistants)を示すブロック図である。このPDA41は、装置本体42において、操作子の操作に応動して演算処理手段であるコントローラ43で所定の処理手順を実行することにより、表示部44に各種の画像を表示する。なおこの図1において、図17について上述した構成と同一の構成は、対応する符号を付して重複した説明は省略する。

30

【0028】

ここでこの実施例において、表示部44は、有機EL素子による各画素がマトリックス状に配置されてなるカラー画像の表示パネルであり、各画素に接続されたゲート線を用いて図示しない垂直駆動回路によりライン単位で順次画素が選択され、信号線SIGの駆動により各画素の階調が設定されるようになされている。

【0029】

このPDA41は、工場出荷時、この有機EL素子による表示部44に関して、各色の発光特性が測定され、この測定結果に基づいて、メモリ45に、原基準電圧VRT、VBA~VGA、VBB~VGB、VRBの設定を指示する原基準電圧設定データDVが各色毎に記録され、これによりこの原基準電圧設定データDVを用いて各色の発光特性のばらつき、製品間の発光特性のばらつきを補正できるようになされ、これにより正しいホワイトバランス、色再現性により表示画像を表示できるようになされている。

40

【0030】

ここでこの実施例において、この原基準電圧設定データDVにより設定される原基準電圧VRT、VBA~VGA、VBB~VGB、VRBのうち、電圧の高い原基準電圧VRTと、最も電圧の低い原基準電圧VRBとは、それぞれ黒レベル及び白レベルの階調に対応する原基準電圧であり、これにより以下においては、適宜、これら2つの原基準電圧VRT、VRBをそれぞれ黒レベル用原基準電圧VRT、白レベル用原基準電圧VRBと呼ぶ。

50

【 0 0 3 1 】

原基準電圧設定データDVは、これら黒レベル用原基準電圧VRT、白レベル用原基準電圧VRBにそれぞれ対応して黒レベル用原基準電圧設定データDVVRT、白レベル用原基準電圧設定データDVVRBが設けられるようになされている。さらに原基準電圧設定データDVは、これら黒レベル用原基準電圧設定データDVVRT、白レベル用原基準電圧設定データDVVRBにより設定される黒レベル用原基準電圧VRT、白レベル用原基準電圧VRBの範囲で、2系統の原基準電圧VBA～VGA、VBB～VGBを設定する原基準電圧設定データDVVBA～DVVGA、DVVBB～DVVGBが設けられるようになされている。ここでこれら2系統の原基準電圧設定データDVVBA～DVVGA、DVVBB～DVVGBは、それぞれ自然画用及びメニュー用のガンマ特性の設定に供する原基準電圧設定データDVであり、この実施例においては、これら2系統の原基準電圧設定データDVVBA～DVVGA、DVVBB～DVVGBを切り換えて原基準電圧VBA～VGA、VBB～VGBを切り換えることにより、自然画及びメニューをそれぞれ適切なガンマ特性により表示して、同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができるようになされている。

10

【 0 0 3 2 】

これによりメモリ45は、黒レベル用原基準電圧設定データDVVRT、白レベル用原基準電圧設定データDVVRB、これら以外の原基準電圧設定データDVVBA～DVVGA、DVVBB～DVVGBを保持するようになされている。

20

【 0 0 3 3 】

またこれに対応してPDA41は、図2に示すように、コントローラ43により装置本体42から出力する画像データDR、DG、DBに同期して、自然画GとメニューM1～M3とでガンマ特性の切り換えを指示するガンマ切り換え信号GSELを出力するようになされている。なおこの図2に示す例では、自然画Gでガンマ切り換え信号GSELが値0に設定され、メニューM1～M3でガンマ切り換え信号GSELが値1に設定されるようになされている。

【 0 0 3 4 】

またPDA41は、ユーザーの好みにより、さらには発光特性の経時変化に対応可能に、所定の処理手順をコントローラ43により実行して表示部44におけるホワイトバランス、黒レベル、白レベルを調整できるようになされ、この調整結果をメモリ46に記録して保持すると共に、この調整結果により表示部44の表示を設定するようになされている。このPDA41は、メモリ46に記録された工場出荷時に係る原基準電圧設定データDVVRT、DVVBA～DVVGA、DVVBB～DVVGB、DVVRBのうち、黒レベル用原基準電圧設定データDVVRT、白レベル用原基準電圧設定データDVVRBの補正データD2を、これら原基準電圧設定データDVVRT、DVVRBに対応する差分データDVVRT、DVVRBの形式により各色毎にメモリ46に記録して保持し、このメモリ46に記録された補正データD2をコントローラ47の処理に応じたタイミングによりコントローラ47に出力する。これによりPDA41は、このようなホワイトバランス調整等の調整結果を記録して保持し、さらにはこの調整結果により表示部44の表示を設定するようになされている。

30

40

【 0 0 3 5 】

コントローラ47は、集積回路により構成され、装置本体42から出力される各色の画像データDR、DG、DBをライン単位で時分割多重化し、1系統による画像データD1をガンマ切り換え信号GSEL1と共に出力する。また装置本体42のコントローラ43から出力される補正データD2により原基準電圧設定データDVを補正して水平駆動回路49に出力する。

【 0 0 3 6 】

すなわちコントローラ47において、タイミングジェネレータ(TG)50は、図18との対比により図3に示すように、画像データD1、DR～DBに同期した各種タイミング信号(図3(A)、(C)、(F)及び(G))を生成して出力する。メモリ制御回路

50

5 1 は、このタイミング信号を基準にしてメモリ 5 2 の動作を制御し、メモリ 5 2 は、装置本体 4 2 から出力される画像データ DR ~ DB を順次格納して出力することにより、画像データ DR、DG、DB をライン単位で時分割多重化して画像データ D 1 (図 3 (D)) を出力する。このときメモリ 5 2 は、画像データ DR ~ DB と共にガンマ切り換え信号 GSEL (図 3 (B)) を入力し、この入力したガンマ切り換え信号 GSEL を画像データ D 1 に対応するタイミングによりガンマ切り換え信号 GSEL 1 (図 3 (E)) として出力する。

【 0 0 3 7 】

メモリ制御回路 5 5 は、メモリ 4 5 の動作を制御することにより、水平走査周期で、メモリ 4 5 から原基準電圧設定データ DV を読み出して原基準電圧設定回路 5 6 に出力する。

10

【 0 0 3 8 】

原基準電圧設定回路 5 6 は、装置本体 4 2 のコントローラ 4 3 から出力される補正データ D 2 により、メモリ制御回路 5 5 から出力される原基準電圧設定データ DV を補正して出力する。すなわち図 4 に示すように、原基準電圧設定回路 5 6 は、メモリ制御回路 5 5 を介して入力される原基準電圧設定データ DV (DVVRT、DVVBA ~ DVVGA、DVVBB ~ DVVGB、DVVRB) のうち、黒レベル用原基準電圧設定データ DVVRT、白レベル用原基準電圧設定データ DVVRB を加算回路 5 6 A に入力し、ここで装置本体 4 2 から出力される対応する補正データ D 2 (DVVRT、DVVRB) を加算し、これによりこれら黒レベル用原基準電圧設定データ DVVRT、白レベル用原基準電圧設定データ DVVRB を補正する。またこのようにして補正した黒レベル用原基準電圧設定データ DVVRT、白レベル用原基準電圧設定データ DVVRB をエンコーダ 5 6 B に入力し、また残りの原基準電圧設定データ DVVBA ~ DVVGA、DVVBB ~ DVVGB をセレクタ (SEL) 5 6 C、5 6 D を介してエンコーダ 5 6 B に入力し、ここでこれら原基準電圧設定データ DVVRT、DVVBA ~ DVVGA、DVVBB ~ DVVGB、DVVRB をシリアルデータに変換して出力する。なお原基準電圧設定回路 5 6 では、セレクタ 5 6 C、5 6 D の設定により、このようにメモリ制御回路 5 5 から出力される原基準電圧設定データ DVVBA ~ DVVGA、DVVBB ~ DVVGB に代えて、装置本体 4 2 から別途出力される原基準電圧設定データを出力できるようになされている。

20

30

【 0 0 3 9 】

この一連の処理において、原基準電圧設定回路 5 6 は、水平駆動回路 4 9 における信号線 SIG の駆動に対応して、原基準電圧設定データ DV を生成して出力する。しかしてこの実施例では、表示部 4 4 において、水平方向に連続する赤色、緑色、青色の画素を 1 組にして、この 1 組の画素を 1 つの駆動信号により時分割により駆動することにより、原基準電圧設定回路 5 6 は、1 水平走査期間の間で、それぞれ赤色、緑色、青色の画像データ DR、DG、DB 用の原基準電圧設定データ DV を切り換えて出力するようになされている。

【 0 0 4 0 】

水平駆動回路 4 9 は、コントローラ 4 7 とは別体の集積回路により構成され、コントローラ 4 7 から出力される画像データ D 1 をガンマ切り換え信号 GSEL 1 と共にシフトレジスタ 6 0 により上述した水平方向に連続する赤色、緑色、青色の画素による各組に振り分けた後、セレクタによるデジタルアナログ変換回路 6 1 A ~ 6 1 N によりデジタルアナログ変換処理する。またこのデジタルアナログ変換処理結果による駆動信号を増幅回路 1 6 A ~ 1 6 N によりそれぞれ増幅して表示部 4 4 に出力し、表示部 4 4 においては、それぞれセレクタ 1 7 A ~ 1 7 N により増幅回路 1 6 A ~ 1 6 N の出力信号を各信号線 SIG に振り分ける。

40

【 0 0 4 1 】

この処理において、水平駆動回路 4 9 は、原基準電圧生成回路 6 2、基準電圧生成回路で生成される 2 系統の基準電圧 V 1 A ~ V 6 4 A、V 1 B ~ V 6 4 B について、ガンマ切

50

り換え信号GSEL1によりこれら2系統の基準電圧V1A~V64A、V1B~V64Bから一方の基準電圧V1A~V64A又はV1B~V64Bを選択し、この選択した基準電圧V1A~V64A又はV1B~V64Bを画像データD1により選択して画像データD1をデジタルアナログ変換処理する。これによりこの実施例では、自然画GとメニューM1~M3とでガンマ特性を切り換えて駆動信号を生成し、この駆動信号により表示部44の各画素の階調を設定し、自然画GとメニューM1~M3とを同時に表示する場合でも、これら自然画GとメニューM1~M3とを最適なガンマ特性により表示するようになされている。

【0042】

すなわち水平駆動回路49において、シフトレジスタ60は、コントローラ47から出力される画像データD1、ガンマ切り換え信号GSEL1を順次入力して保持し、所定のタイミングにより保持した画像データD1、ガンマ切り換え信号GSEL1をデジタルアナログ変換回路61A~61Nに出力することにより、1ライン分に係るこれら画像データD1を各色毎にまとめて同時並列的にデジタルアナログ変換回路61A~61Nに出力し、またこのとき対応するガンマ切り換え信号GSEL1をこれらデジタルアナログ変換回路61A~61Nに出力する。

【0043】

デジタルアナログ変換回路61A~61Nは、基準電圧生成回路63で生成される2系統の基準電圧V1A~V64A、V1B~V64Bを入力し、これら2系統の基準電圧V1A~V64A、V1B~V64Bをシフトレジスタ60から出力されるガンマ切り換え信号GSEL1により選択する。またこの選択したガンマ切り換え信号GSEL1をシフトレジスタ60から出力される画像データD1により選択し、これにより画像データD1をそれぞれ自然画G及びメニューM1~M3に応じたガンマ特性によりデジタルアナログ変換処理して駆動信号を生成する。

【0044】

これらにより垂直同期信号Vsync、水平同期Hsync(図5(A)及び(B))を基準にして図5に示すように、赤色、緑色、青色による画像データDR~DB(図5(C))は、多重化されて画像データD1(図5(C))によりガンマ切り換え信号GSEL1(図5(D))と共に水平駆動回路49に入力されて、ガンマ設定データDV(図5(E))による2種類のガンマ特性によりデジタルアナログ変換回路61A~61N(図5(F))でそれぞれ駆動信号に変換されて信号線SIGの駆動に供されるようになされている。なおこの図5においては、符号Aにより自然画Gの係るガンマ特性を示し、ハッチングによりメニューM1~M3に係るガンマ特性を示す。

【0045】

この実施例において、水平駆動回路49は、このような2系統のガンマ特性に係る基準電圧V1A~V64A、V1B~V64Bを、黒レベル用原基準電圧設定データDVVRT、白レベル用原基準電圧設定データDVVRBにより生成される黒レベル用原基準電圧VRT、白レベル用原基準電圧VRBを基準にして生成し、これにより製品毎、色毎の調整作業を簡略化し、さらにはガンマ特性の設定作業を簡略化することができるようになされている。

【0046】

すなわち図6は、原基準電圧生成回路62、基準電圧生成回路63を示すブロック図である。ここで基準電圧生成回路63は、増幅回路27A~27Hが省略されている点を除いて、また2系統の基準電圧V1A~V64A、V1B~V64Bに対応して、抵抗R1~R7を直列に接続してなる抵抗直列回路26A、26Bが2系統設けられ、それぞれの抵抗直列回路26A、26Bで原基準電圧VRT、VBA~VGA、VRB及びVRT、VBB~VGB、VRBにより各系統の基準電圧V1A~V64A及びV1B~V64Bを生成する点を除いて、図19について上述した基準電圧生成回路14と同一に形成される。

【0047】

原基準電圧生成回路 6 2 は、デジタルアナログ変換回路 (D/A) 7 1、7 2 によりそれぞれ黒レベル用及び白レベル用原基準電圧設定データ $DVVRT$ 、 $DVVRB$ に応じて黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB を生成する。すなわち原基準電圧生成回路 6 2 において、デジタルアナログ変換回路 7 1、7 2 は、分圧回路 7 3、7 4 によりそれぞれ基準電圧生成用電圧 $VCOM$ を分圧して複数の原基準電圧の候補電圧を生成する。ここで分圧回路 7 3、7 4 は、抵抗値の等しい複数の抵抗の直列回路により構成され、基準電圧生成用電圧 $VCOM$ を原基準電圧設定データ DV のビット数に対応する分解能により分圧して出力する。この実施例においては、この原基準電圧設定データ DV が 6 ビットにより形成され、また基準電圧生成用電圧 $VCOM$ が 5 [V] に設定され、これにより分圧回路 7 3、7 4 は、約 80 [mV] ($5[V] / 64$) 単位で、順次電圧が異なっている 64 種類の候補電圧を出力する。

10

【0048】

デジタルアナログ変換回路 7 1、7 2 において、セレクタ 7 5、7 6 は、それぞれこの分圧回路 7 3、7 4 から出力される 64 種類の候補電圧を黒レベル用原基準電圧設定データ $DVVRT$ 、白レベル用原基準電圧設定データ $DVVRB$ に応じて選択して出力する。セレクタ 7 5、7 6 は、このようにして生成した黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB をそれぞれ増幅回路 7 8、7 9 を介して出力する。

【0049】

原基準電圧生成回路 6 2 において、ガンマ設定回路 8 1 A 及び 8 1 B は、これら黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB を基準にして、各系統に係る原基準電圧設定データ $DVVBA \sim DVVGA$ 、 $DVVB B \sim DVVGB$ により原基準電圧 $VBA \sim VGA$ 、 $VBB \sim VGB$ を生成し、これにより黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB をそれぞれ両端電圧に設定してなる直線近似によりガンマ特性を設定する。

20

【0050】

すなわちガンマ設定回路 8 1 A において、デジタルアナログ変換回路 8 2 B \sim 8 2 G は、デジタルアナログ変換回路 7 1、7 2 と同様に、分圧回路 8 3 B \sim 8 3 G による抵抗分圧によりそれぞれ原基準電圧 $VBA \sim VGA$ の候補電圧を複数種類生成し、この複数種類の候補電圧をそれぞれセレクタ 8 4 B \sim 8 4 G により原基準電圧設定データ $DVVBA \sim DVVGA$ に応じて選択して原基準電圧 $VBA \sim VGA$ を出力する。デジタルアナログ変換回路 8 2 B \sim 8 2 G は、これら原基準電圧 $VBA \sim VGA$ の候補電圧の生成に供する分圧回路 8 3 B \sim 8 3 G がこれらデジタルアナログ変換回路 8 2 B \sim 8 2 G 間で直列に接続されて、デジタルアナログ変換回路 7 1、7 2 による黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB に接続される。

30

【0051】

ガンマ設定回路 8 1 A は、これらデジタルアナログ変換回路 8 2 B \sim 8 2 G から出力される原基準電圧 $VBA \sim VGA$ を増幅回路 8 6 B \sim 8 6 G を介して、黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB と共に基準電圧生成回路 6 3 の 1 系統の抵抗直列回路 2 6 A に出力する。

【0052】

これにより図 7 に示すように、これら原基準電圧 VRT 、 $VBA \sim VGA$ 、 $VBB \sim VGB$ 、 VRB のうち、黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB を除く 1 系統の原基準電圧 $VBA \sim VGA$ においては、それぞれ直列接続されてなる分圧回路 8 3 B \sim 8 3 G から出力される候補電圧の範囲でしか電圧を可変することが困難に設定され、これにより図 7 との対比により図 8 に示すように、ノイズの混入により原基準電圧設定データ DV が誤って設定された場合にあって、極端なガンマ特性による駆動信号の出力を防止でき、ノイズによる著しい画質劣化を防止できるようになされている。

40

【0053】

またこのようにそれぞれ直列接続されてなる分圧回路 8 3 B \sim 8 3 G の両端が、黒レベル用原基準電圧 VRT 、白レベル用原基準電圧 VRB に接続されることにより、ダイナミ

50

ックレンジ調整、黒レベル調整により、色間の発光特性のばらつき、製品間の発光特性のばらつきを補正するために、これら原基準電圧 V_{RT} 、 V_{RB} を可変した場合には、図7との対比により図9に示すように、直列接続されてなる分圧回路83B～83Gによる抵抗分圧比により、これら原基準電圧 V_{RT} 、 V_{RB} の変化に追従して原基準電圧 V_{BA} ～ V_{GA} も変化することになり、これによりこれらの原基準電圧 V_{BA} ～ V_{GA} については、改めて設定し直す処理を省略することができ、これによりこれら残りのデジタルアナログ変換回路に係る計算処理を省略して調整作業を簡略化することができるようになされている。

【0054】

ガンマ設定回路81Bにおいて、デジタルアナログ変換回路92B～92Gは、ガンマ設定回路81Aと同様に、分圧回路93B～93Gによる抵抗分圧によりそれぞれ原基準電圧 V_{BB} ～ V_{GB} の候補電圧を複数種類生成し、この複数種類の候補電圧をそれぞれセクタ94B～94Gにより原基準電圧設定データ DVV_{BB} ～ DVV_{GB} に応じて選択して原基準電圧 V_{BB} ～ V_{GB} を出力する。デジタルアナログ変換回路92B～92Gは、これら原基準電圧 V_{BB} ～ V_{GB} の候補電圧の生成に供する分圧回路93B～93Gがこれらデジタルアナログ変換回路92B～92G間で直列に接続されて、デジタルアナログ変換回路71、72による黒レベル用原基準電圧 V_{RT} 、白レベル用原基準電圧 V_{RB} に接続される。

10

【0055】

ガンマ設定回路81Bは、これらデジタルアナログ変換回路92B～92Gから出力される原基準電圧 V_{BB} ～ V_{GB} を増幅回路96B～96Gを介して、黒レベル用原基準電圧 V_{RT} 、白レベル用原基準電圧 V_{RB} と共に基準電圧生成回路63の1系統の抵抗直列回路26Bに出力する。

20

【0056】

これによりこの実施例では、このメニュー側に係る基準電圧 V_{1B} ～ V_{64B} についても、ノイズによる影響を低減し、さらには調整作業を簡略化できるようになされている。

【0057】

またこのように2系統の基準電圧 V_{1A} ～ V_{64A} 、 V_{1B} ～ V_{64B} を共通の黒レベル用原基準電圧 V_{RT} 、白レベル用原基準電圧 V_{RB} を基準にして生成することにより、色毎、製品毎に黒レベル、白レベルを調整して、この調整による原基準電圧 V_{RT} 、原基準電圧 V_{RB} の範囲で、それぞれ原基準電圧設定データ DVV_{BA} ～ DVV_{GA} 、 DVV_{BB} ～ DVV_{GB} を設定して種類の異なるガンマ特性を実現し得、これにより各ガンマ特性毎の黒レベル、白レベルの調整作業を省略し得、その分、調整作業を簡略化できるようになされている。

30

【0058】

しかして図10及び図11は、黒レベル用原基準電圧 V_{RT} 、白レベル用原基準電圧 V_{RB} をそれぞれ5[V]及び0[V]に設定した例により、これら原基準電圧 V_{RT} 、 V_{BA} ～ V_{GA} 、 V_{BB} ～ V_{GB} 、 V_{RB} による自然画用及びメニュー用のガンマ特性の設定を示す特性曲線図である。これによりこの実施例では、種類の異なる表示対象を同時に表示する場合でも、各表示対象に適したガンマ特性により各表示対象を表示して高品位の表示画像を形成できるようになされている。

40

【0059】

デコーダ95は、コントローラ47から出力されるシリアルデータによる原基準電圧設定データ DV を順次取り込み、セクタ17A～17Nにおける接点の切り換えに対応するタイミングによりデジタルアナログ変換回路71、ガンマ設定回路81A、81B、デジタルアナログ変換回路72に振り分けて出力する。

【0060】

(2) 実施例の動作

以上の構成において、このPDA41では(図1)、表示に供する画像データ DR ～ DB が装置本体42からコントローラ47に入力され、ここでメモリ52を介して、ライン

50

単位で同一色に係る画像データが連続してなるように時分割多重化処理され、その処理結果である画像データD1が水平駆動回路49にされる。この水平駆動回路49において、画像データD1は、シフトレジスタ60に取り込まれ、ライン単位で、同一色に係る画像データが同時並列的にデジタルアナログ変換回路61A~61Nにされる。またこのデジタルアナログ変換回路61A~61Nにおけるデジタルアナログ変換処理により、駆動信号に変換され、この駆動信号がそれぞれ増幅回路16A~16Nを介してセクタ17A~17Nにされる。これにより画像データD1は、表示部44において赤色、緑色、青色の順序により水平方向に順次循環的に繰り返されてなる有機EL素子による画素に対して、これら赤色、緑色、青色の画素による組み合わせに振り分けられた後、駆動信号に変換され、この駆動信号がセクタ17A~17Nにより赤色、緑色、青色の画素に係る信号線SIGに振り分けられ、これによりPDA41では、画像データDR~DBにより各画素の階調が設定されて所望の画像が表示される。

10

【0061】

このようにして画像データD1をデジタルアナログ変換処理して駆動信号を生成するにつき、PDA41では、基準電圧生成回路63において、2系統の基準電圧V1A~V64A、V1B~V64Bが生成され、またこの2系統の基準電圧V1A~V64A、V1B~V64Bによるガンマ特性を指示するガンマ切り換え信号GSELが装置本体42から表示対象に応じて出力される。PDA41では、このガンマ切り換え信号GSELが対応する画像データD1と共にシフトレジスタ60によりデジタルアナログ変換回路61A~61Nに振り分けられ、この振り分けられてなるガンマ切り換え信号GSEL1により各デジタルアナログ変換回路61A~61Nにおいて、2系統の基準電圧V1A~V64A、V1B~V64Bの一方が選択され、この選択された基準電圧V1A~V64A又はV1B~V64Bが画像データD1によりさらに選択されて駆動信号が生成される。

20

【0062】

これによりこの駆動信号により形成される表示部44の表示においては、基準電圧V1A~V64A、V1B~V64Bに対応する2種類のガンマ特性により表示され、これにより種類の異なる表示対象を混在させて表示する場合にあっても、各表示対象に適したガンマ特性により表示して、同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができる。

30

【0063】

すなわちこの場合、装置本体42において、自然画に係る画像データについては、自然画に係る基準電圧V1A~V64Aを選択するようにガンマ切り換え信号GSELを設定し、またメニューに係る画像データについては、メニューに係る基準電圧V1B~V64Bを選択するようにガンマ切り換え信号GSELを設定し、これによりそれぞれ自然画及びメニューに適切なガンマ特性によりこれら自然画及びメニューを表示することができる。

【0064】

このようにして基準電圧V1A~V64A、V1B~V64Bの切り換えによりガンマ特性を切り換えるようにして、PDA41では(図6)、これら基準電圧V1A~V64A及びV1B~V64Bがそれぞれ分圧回路R1~R7の直列接続による抵抗直列回路26A及び26Bにより原基準電圧VRT、VBA~VGA、VRB及びVRT、VBB~VGB、VRBを分圧して作成される。

40

【0065】

これによりこのPDA41では、これら2系統の基準電圧V1A~V64A、V1B~V64Bを、同一構成に係る抵抗直列回路26A及び26Bを用いた原基準電圧VRT、VBA~VGA、VRB及びVRT、VBB~VGB、VRBによる折れ線近似により作成することができ、これら原基準電圧VRT、VBA~VGA、VRB及びVRT、VBB~VGB、VRBの設定によるガンマ特性の設計上の設定を簡略化することができる。

【0066】

50

またこれらの原基準電圧 V_{RT} 、 $V_{BA} \sim V_{GA}$ 、 V_{RB} 及び V_{RT} 、 $V_{BB} \sim V_{GB}$ 、 V_{RB} においては、原基準電圧生成回路62において、これらのうちの黒レベル及び白レベル用の原基準電圧 V_{RT} 、 V_{RB} が対応する原基準電圧設定データ DVV_{RT} 、 DVV_{RB} により、また残りの2系統の原基準電圧 $V_{BA} \sim V_{GA}$ 、 $V_{BB} \sim V_{GB}$ がそれぞれ対応する2系統の原基準電圧設定データ $DVV_{BA} \sim DVV_{GA}$ 、 $DVV_{BB} \sim DVV_{GB}$ により生成される。

【0067】

これによりこのPDA41では、原基準電圧設定データ DV により原基準電圧 V_{RT} 、 $V_{BA} \sim V_{GA}$ 、 V_{RB} 及び V_{RT} 、 $V_{BB} \sim V_{GB}$ 、 V_{RB} を設定して所望のガンマ特性に設定した状態で、原基準電圧設定データ DVV_{RT} 、 DVV_{RB} を調整して各色毎、製品毎に白レベル、黒レベルを設定して有機EL素子における発行特性のばらつきを補正して、ガンマ特性自体については何ら変更を与えないようにすることができ、その分、有機EL素子に係る調整作業を簡略化することができる。また同様にして原基準電圧設定データ DVV_{RT} 、 DVV_{RB} を調整して経時変化を補正するようにしても、ガンマ特性自体については何ら変更を与えないようにすることができ、その分、有機EL素子に係る調整作業を簡略化することができる。

10

【0068】

すなわち有機EL素子においては、発光特性が製品毎、色毎に変化し、また経時変化により発行特性が変化する。有機EL素子においては、この発光特性の変化が黒レベル、白レベルの変化として表れ、ガンマ特性自体は変化しないことが判っている。これに対してこの実施例のように、原基準電圧 V_{RT} 、 V_{RB} を基準にして、残りの原基準電圧 $V_{BA} \sim V_{GA}$ 、 $V_{BB} \sim V_{GB}$ を生成するようにして、これら2系統の原基準電圧 $V_{BA} \sim V_{GA}$ 、 $V_{BB} \sim V_{GB}$ でこれら原基準電圧 V_{RT} 、 V_{RB} を共通化すれば、白レベル、黒レベルの調整により原基準電圧 V_{RT} 、 V_{RB} を可変しても、これら原基準電圧 $V_{BA} \sim V_{GA}$ 、 $V_{BB} \sim V_{GB}$ においては、分圧回路83B～83G、93B～93Gによる分圧比により原基準電圧 V_{RT} 、 V_{RB} の変化に追従して電圧が変化し、これによりガンマ特性の変化を防止して、改めてガンマ特性を調整する作業を無くすことができ、その分、調整作業を簡略化することができる。

20

【0069】

(3) 実施例の効果

以上の構成によれば、ガンマ特性の異なる複数の系統により基準電圧を生成し、選択信号に応じて、この複数の系統より1の系統を選択し、該選択した基準電圧を画像データに応じて選択して画素の階調を設定することにより、同時に表示する異なる表示対象をそれぞれ適切なガンマ特性により表示することができる。

30

【0070】

またこれら複数系統の基準電圧を、複数の系統による原基準電圧をそれぞれ抵抗直列回路により分圧して生成することにより、これら複数系統の基準電圧をそれぞれ原基準電圧の設定により同様に作成し得、その分、簡易にガンマ特性を設定することができる。

【0071】

また原基準電圧設定データをデジタルアナログ変換処理してこれらの原基準電圧を生成するようにして、黒レベル及び白レベルに係る原基準電圧を複数の系統で共通化することにより、調整作業を簡略化することができる。

40

【実施例2】

【0072】

図12は、本発明の実施例2に係るPDAによる表示画面を示す平面図である。このPDAは、装置本体42のコントローラ43による処理、この処理によるコントローラ47の制御が異なる点を除いて、実施例1について上述しPDA41と同一に構成されることにより、以下においては、実施例1の構成を用いて説明する。

【0073】

この実施例において、コントローラ43は、ユーザーによる操作に応動して図12に示

50

すように、表示部 4 4 による表示画面のほぼ中央を境にした上下に、自然画 G 1、G 2 を表示する。またこれら自然画 G 1、G 2 にそれぞれメニューを表示する。コントローラ 4 3 は、このメニューのユーザーによる選択によりさらにメニューを重ねて表示し、このメニューにおける操作により各自然画 G 1、G 2 についてガンマ特性の調整を受け付ける。

【 0 0 7 4 】

コントローラ 4 3 は、メモリ 4 5 に格納してなる自然画に係る原基準電圧設定データ D V V B A ~ D V V G A に対応する原基準電圧設定データ D V V B A ~ D V V G A を、このガンマ特性の調整により設定されたガンマ特性により生成する。コントローラ 4 3 は、自然画 G 1 及び G 2 を表示してなる上下の領域 A R A、A R B において、それぞれ各ラインに係る画像データ D R、D G、D B を出力する直前のタイミングで、ユーザーの設定により生成した原基準電圧設定データ D V V B A ~ D V V G A を原基準電圧設定回路 5 6 に出力し、セクタ 5 6 C の設定により、メモリ制御回路 5 5 から出力される自然画用の原基準電圧設定データ D V V B A ~ D V V G A に代えて、エンコーダ 5 6 B に入力する。

10

【 0 0 7 5 】

またこのようにして自然画 G 1 及び G 2 に係る画像データ D R、D G、D B をコントローラ 4 7 に出力している期間の間、コントローラ 4 3 から出力する原基準電圧設定データ D V V B A ~ D V V G A による基準電圧 V 1 A ~ V 6 4 A を選択するようにガンマ切り換え信号 G S E L を出力し、またこれ以外の期間においては、メモリ制御回路 5 5 からのメニューに係る原基準電圧設定データ D V V B B ~ D V V G B による基準電圧 V 1 B ~ V 6 4 B を選択するように、ガンマ切り換え信号 G S E L を出力する。

20

【 0 0 7 6 】

これによりこの実施例においては、表示画面の上側領域 A R A では、自然画 G 1 をユーザーの設定によるガンマ 1 により、メニュー及び背景をメモリ 4 5 に記録されたメニュー用のガンマ 2 により表示するようになされている。また表示画面の下側領域 A R B では、自然画 G 2 をユーザーの設定によるガンマ 3 により、メニュー及び背景をメモリ 4 5 に記録されたメニュー用のガンマ 2 により表示するようになされている。

【 0 0 7 7 】

この実施例のように、2 系統の基準電圧を選択して駆動信号を生成するようにして、この基準電圧をラインにより切り換えるようにしても、複数種類の自然画とメニューとについて、それぞれ適切なガンマ特性により表示することができる。

30

【 実施例 3 】

【 0 0 7 8 】

図 1 3 は、実施例 3 に係る P D A を示すブロック図である。この P D A 1 0 1 において、実施例 1 について上述した P D A 4 1、図 1 7 について上述した従来構成と同一の構成は、対応する符号を付して示し重複した説明は省略する。なおこの図 3 に示す構成は、本願の参考例を示すものである。

【 0 0 7 9 】

この P D A 1 0 1 において、装置本体 1 0 2 は、コントローラ 1 0 3 の制御により、図 1 4 に示すように、表示部 4 4 による表示画面の下側に、メニュー専用の表示領域 A R 2 を形成し、また残りの領域 A R 1 を自然画専用の表示領域 A R 1 に設定する。コントローラ 1 0 3 は、この領域 A R 1、A R 2 の設定に対応して自然画、メニューの画像データ D R、D G、D B を出力する。

40

【 0 0 8 0 】

コントローラ 1 0 7 は、この画像データ D R、D G、D B を時分割多重化して画像データ D 1 を出力する。またコントローラ 1 0 7 において、メモリ制御回路 1 0 5 は、コントローラ 1 0 3 の制御により、自然画の表示領域 A R 1 においては、メモリ 4 5 に保持した自然画に係る原基準電圧設定データ D V V B A ~ D V V G A を、黒レベル及び白レベル用原基準電圧設定データ D V V R T、D V V R B と共にライン毎にメモリ 4 5 から読み出し

50

て原基準電圧設定回路106に出力し、またメニューの表示領域AR2においては、メモリ45に保持したメニューに係る原基準電圧設定データDVVB_B~DVVG_Bを、黒レベル及び白レベル用原基準電圧設定データDVVR_T、DVVR_Bと共にライン毎にメモリ45から読み出して原基準電圧設定回路106に出力する。

【0081】

原基準電圧設定回路106は、このようにして出力される黒レベル及び白レベル用原基準電圧設定データDVVR_T、DVVR_Bをコントローラ103から出力される補正データD2により補正し、原基準電圧設定データDVVB_A~DVVG_A又はDVVB_B~DVVG_Bと共に水平駆動回路119に出力する。これによりこの実施例では、ガンマ特性の設定に係る原基準電圧設定データDVVB_A~DVVG_A、DVVB_B~DVVG_Bをライン単位で切り換えて1系統により出力するようになされている。

10

【0082】

水平駆動回路119は、順次入力される画像データD1をシフトレジスタ13に順次取り込んで各色毎にデジタルアナログ変換回路15A~15Nに出力し、ここでデジタルアナログ変換処理して駆動信号を生成する。この実施例では、このデジタルアナログ変換回路15A~15Nにおける基準電圧V1~V64が、ライン単位で切り換えて1系統により出力される原基準電圧設定データDVVB_A~DVVG_A、DVVB_B~DVVG_Bにより生成される。

【0083】

すなわちこの実施例において、原基準電圧生成回路122は、図6に示す原基準電圧生成回路62において、ガンマ設定回路81Bを省略した構成により形成され、これによりライン単位で切り換えて1系統により出力される原基準電圧設定データDVVB_A~DVVG_A、DVVB_B~DVVG_B、黒レベル及び白レベル用原基準電圧DVVR_T、DVVR_Bに応じて、原基準電圧VRT、VB_A~VG_A、VR_B及びVRT、VB_B~VG_B、VR_Bを切り換えて生成する。

20

【0084】

基準電圧生成回路123は、図6に示す基準電圧生成回路63において、一方の抵抗直列回路26Bを省略した構成により形成され、これにより原基準電圧生成回路122から出力される原基準電圧VRT、VB_A~VG_A、VR_B及びVRT、VB_B~VG_B、VR_Bによりライン単位でガンマ特性を切り換えてなる基準電圧V1~V64を生成する。

30

【0085】

これによりこの実施例においては、ラインを単位にしてガンマ特性を切り換えて、自然画とメニューとをそれぞれ適切なガンマ特性により表示するようになされている。

【実施例4】

【0086】

図15は、実施例4に係るPDAを示すブロック図である。このPDA131において、実施例1について上述したPDA41と同一の構成は、対応する符号を付して示し重複した説明は省略する。

【0087】

この実施例においては、駆動信号を信号線SIGに振り分けるセクタ137A~137Mが、カラー画像の表示に係る複数組の画素に順次循環的に駆動信号を出力するよう形成される。より具体的に、この実施例では、カラー画像の表示に係る2組の画素に駆動信号を振り分けて出力するよう形成され、これにより図1について上述したPDA41の場合に比して、水平駆動回路149により生成される駆動信号の系統を1/2に低減できるようにされている。

40

【0088】

このPDA131では、このセクタ137A~137Mによる駆動信号の振り分けに対応するように、コントローラ147におけるメモリ制御回路151、メモリ152の処理により、赤色、緑色、青色による画像データを多重化して画像データD1を出力し、水平駆動回路149は、この画像データをシフトレジスタ160により振り分けてディジタ

50

ルアナログ変換回路 6 1 A ~ 6 1 M により駆動信号に変換する。

【 0 0 8 9 】

これによりこの P D A 1 3 1 では、デジタルアナログ変換回路 6 1 A ~ 6 1 M の数を 1 / 2 に低減することにより、デジタルアナログ変換回路 6 1 A ~ 6 1 M により 2 系統の基準電圧 V 1 A ~ V 6 4 A、V 1 B ~ V 6 4 B を処理するようにして、1 系統の基準電圧を処理する場合に比して増大する集積回路上におけるこれらデジタルアナログ変換回路 6 1 A ~ 6 1 M による占有面積を 1 系統による基準電圧を処理する場合とほぼ同一に保持し、その分水平駆動回路 1 4 9 におけるチップ面積の増大を防止するようになされている。

【実施例 5】

【 0 0 9 0 】

なお上述の実施例においては、基準電圧を 2 系統により生成してガンマ特性を切り換える場合について述べたが、本発明はこれに限らず、3 系統以上により生成してガンマ特性を切り換えるようにしてもよい。

【 0 0 9 1 】

さらに上述の実施例においては、有機 E L 素子によるフラットディスプレイ装置に本発明を適用した場合について述べたが、本発明はこれに限らず、液晶表示装置によるフラットディスプレイ装置等、種々のフラットディスプレイ装置に広く適用することができる。

【 0 0 9 2 】

また上述の実施例においては、本発明を P D A に適用する場合について述べたが、本発明はこれに限らず、種々の映像機器に広く適用することができる。

【産業上の利用可能性】

【 0 0 9 3 】

本発明は、フラットディスプレイ装置の駆動回路及びフラットディスプレイ装置に関し、例えば有機 E L 素子による表示装置に適用することができる。

【図面の簡単な説明】

【 0 0 9 4 】

【図 1】本発明の実施例 1 に係る P D A を示すブロック図である。

【図 2】図 1 の P D A による表示画面を示す平面図である。

【図 3】図 1 の P D A の動作の説明に供するタイムチャートである。

【図 4】図 1 の P D A における基準電圧設定回路を示すブロック図である。

【図 5】図 1 の P D A におけるガンマ特性の切り換えの説明に供するタイムチャートである。

【図 6】図 1 の P D A における原基準電圧生成回路及び基準電圧生成回路を示すブロック図である。

【図 7】図 6 の原基準電圧生成回路により生成される原基準電圧の説明に供する特性曲線図である。

【図 8】図 2 の P D A におけるノイズの影響の説明に供する特性曲線図である。

【図 9】図 2 の P D A におけるダイナミックレンジ調整の説明に供する特性曲線図である。

【図 1 0】図 2 の P D A における自然画に係るガンマ特性の説明に供する特性曲線図である。

【図 1 1】図 2 の P D A におけるメニューに係るガンマ特性の説明に供する特性曲線図である。

【図 1 2】本発明の実施例 2 に係る P D A による表示画面を示す平面図である。

【図 1 3】本発明の実施例 3 に係る P D A を示すブロック図である。

【図 1 4】図 1 3 の P D A による表示画面を示す平面図である。

【図 1 5】本発明の実施例 4 に係る P D A を示すブロック図である。

【図 1 6】従来の液晶表示装置を示すブロック図である。

【図 1 7】図 1 6 の液晶表示装置における水平駆動回路を周辺構成と共に示すブロック図

10

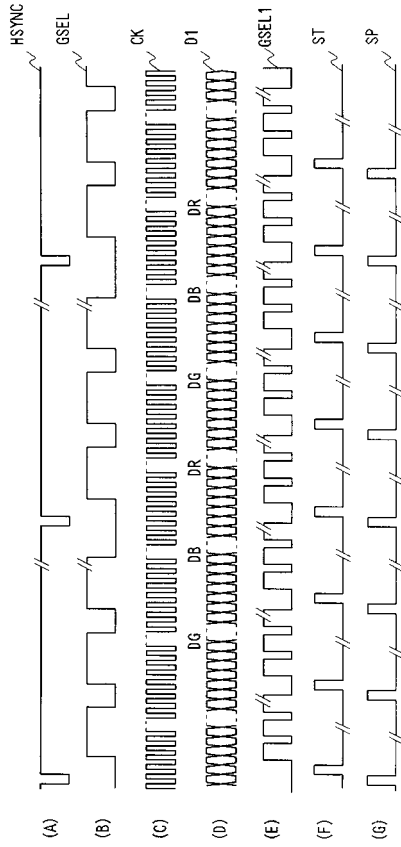
20

30

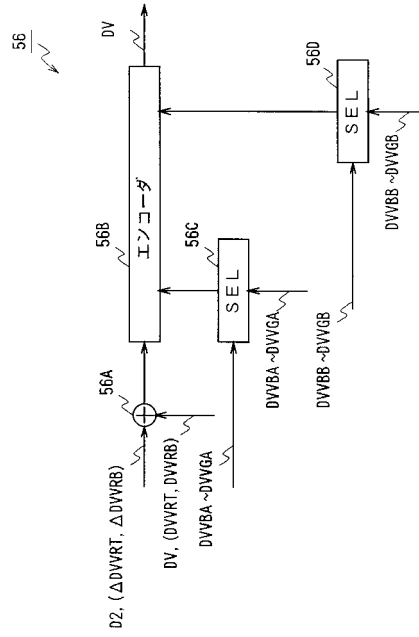
40

50

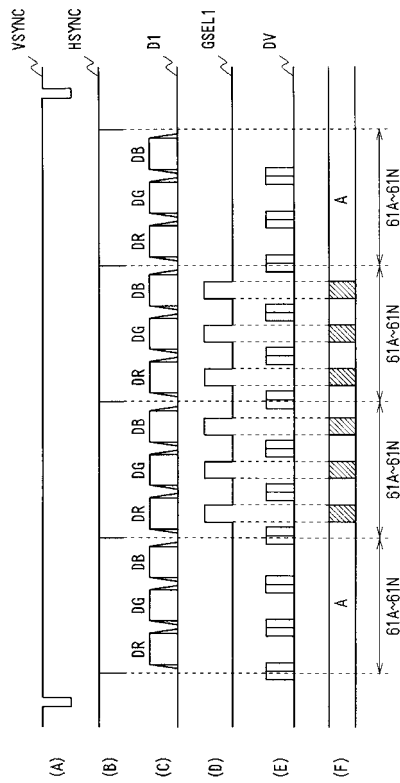
【図 3】



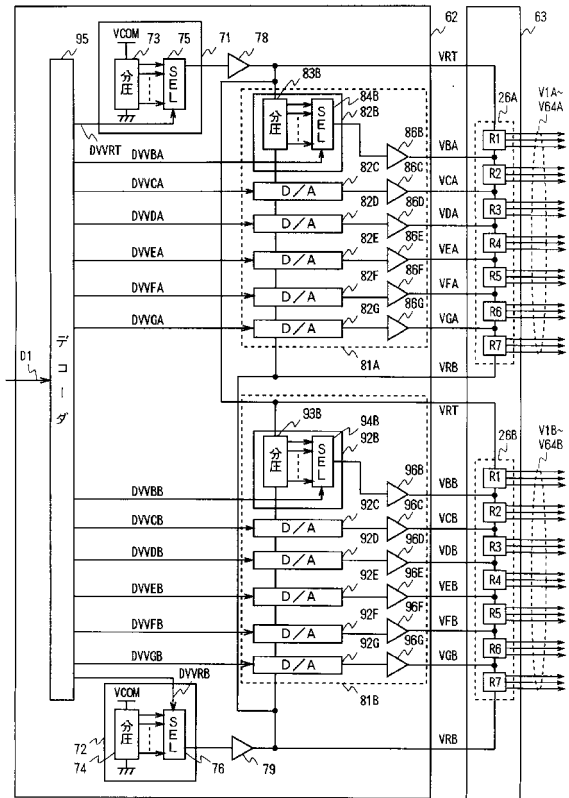
【図 4】



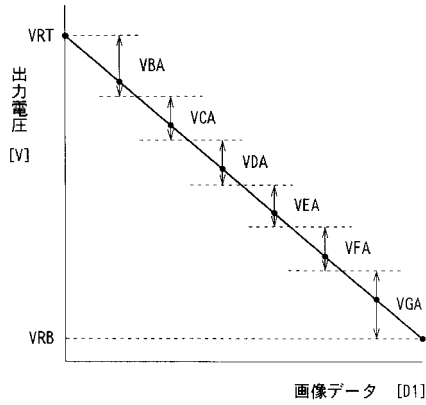
【図 5】



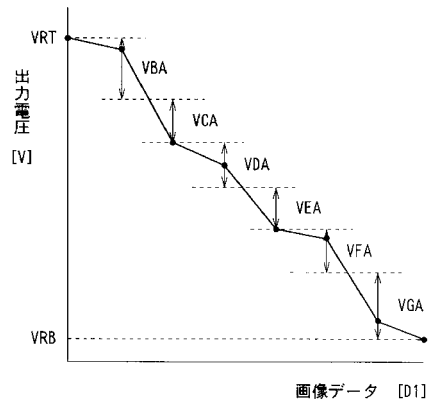
【図 6】



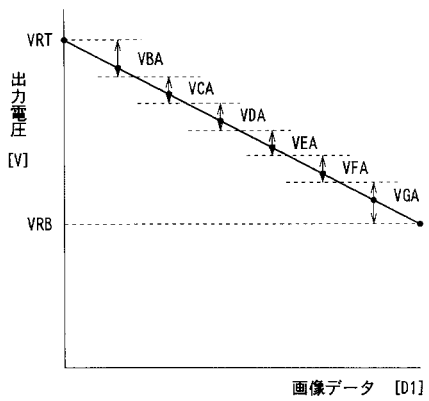
【図7】



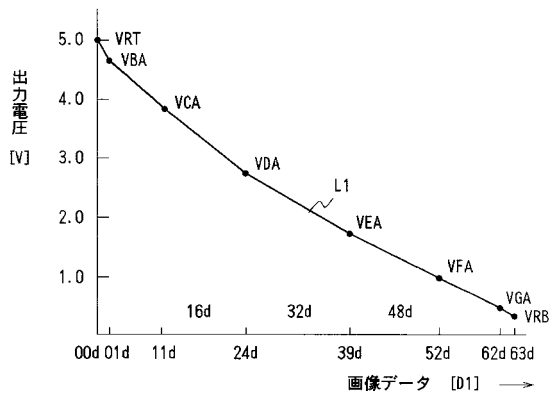
【図8】



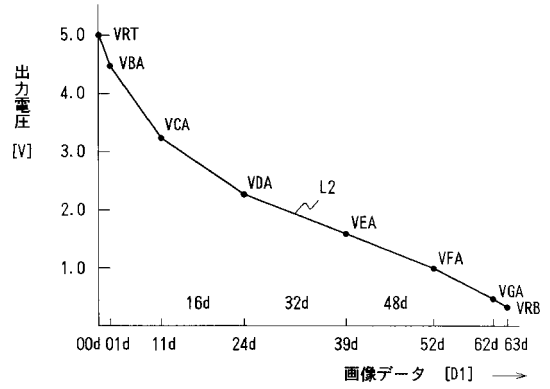
【図9】



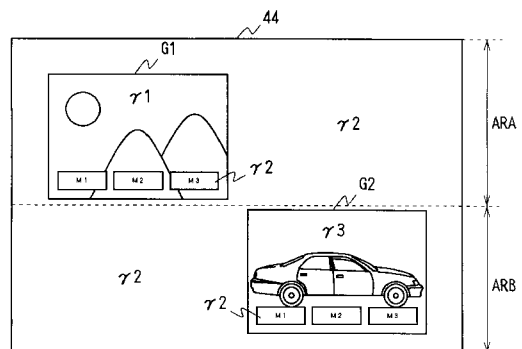
【図10】



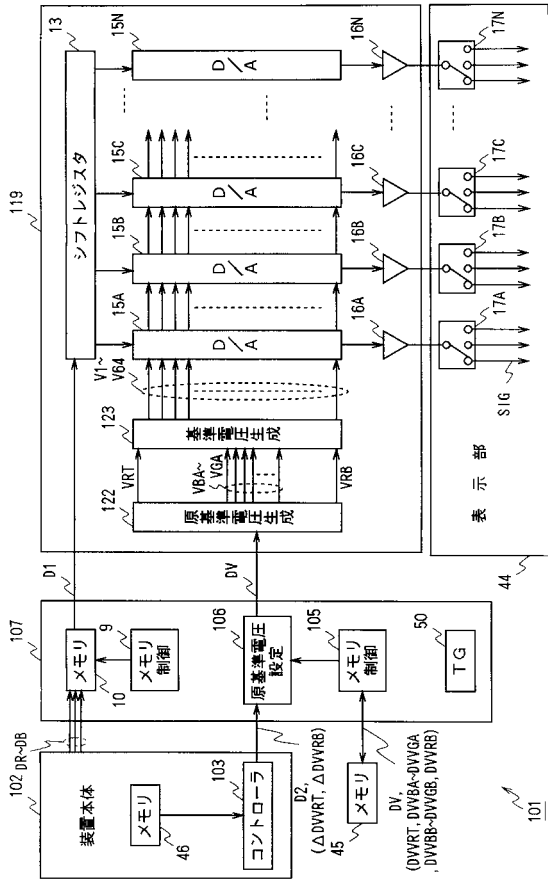
【図11】



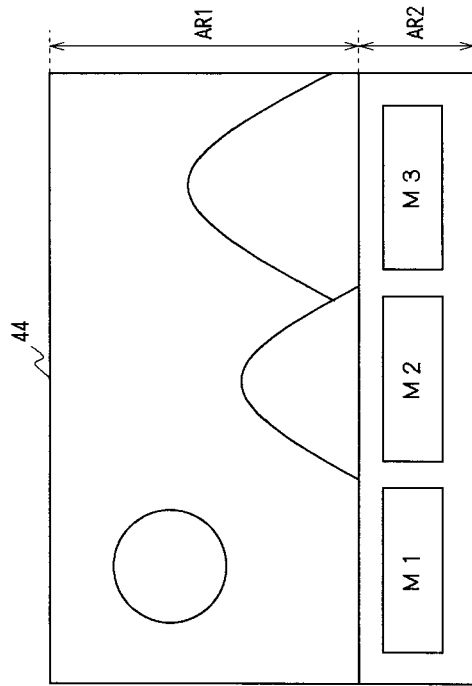
【図12】



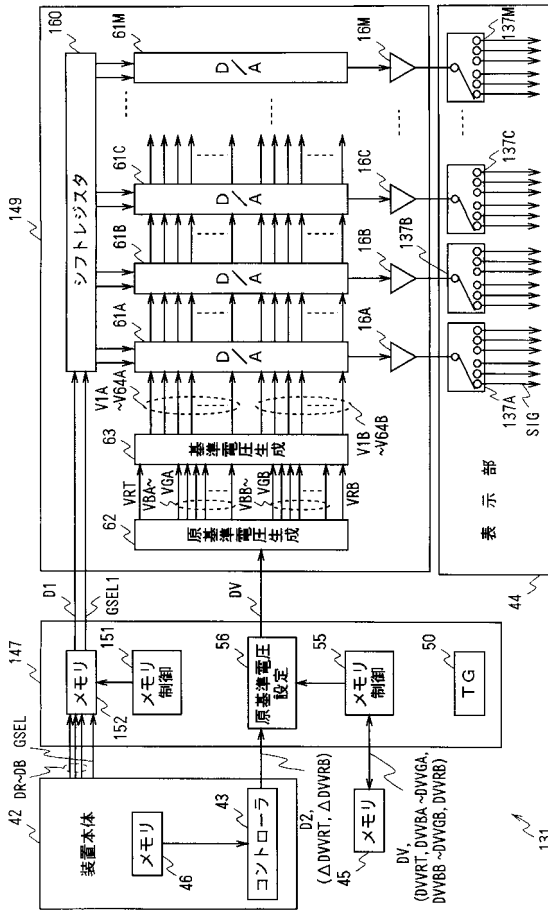
【図13】



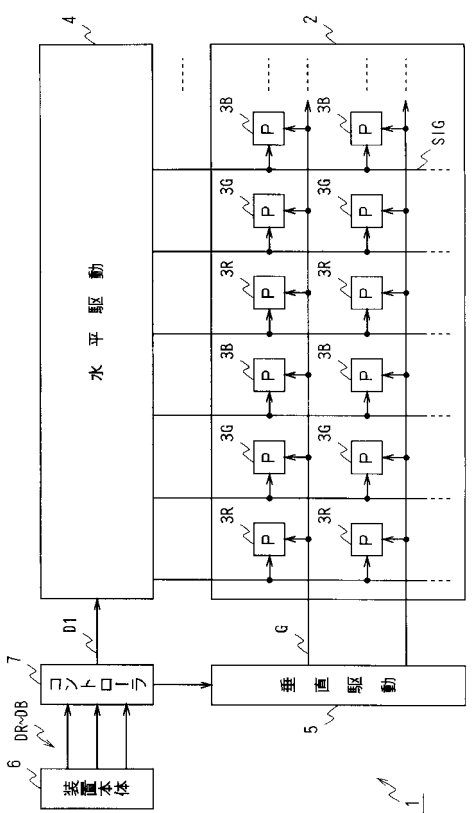
【図14】



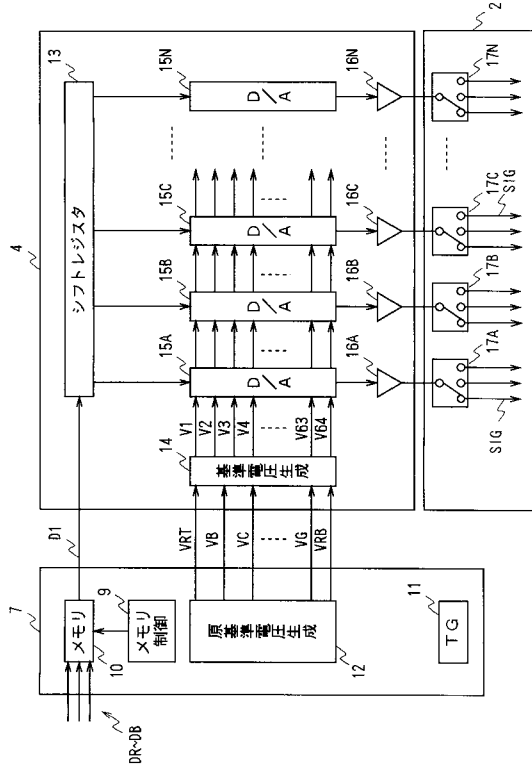
【図15】



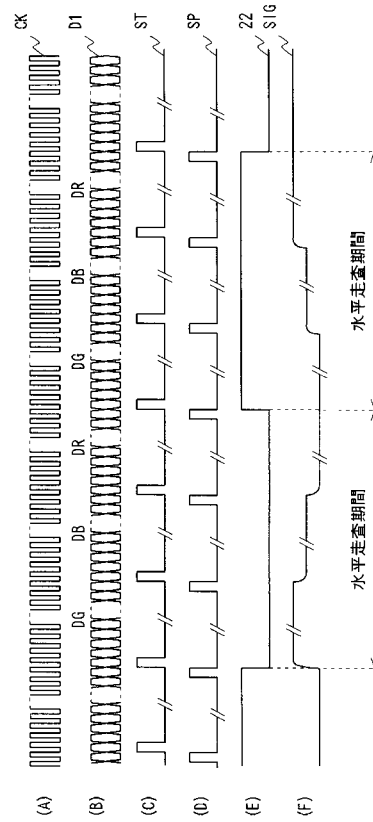
【図16】



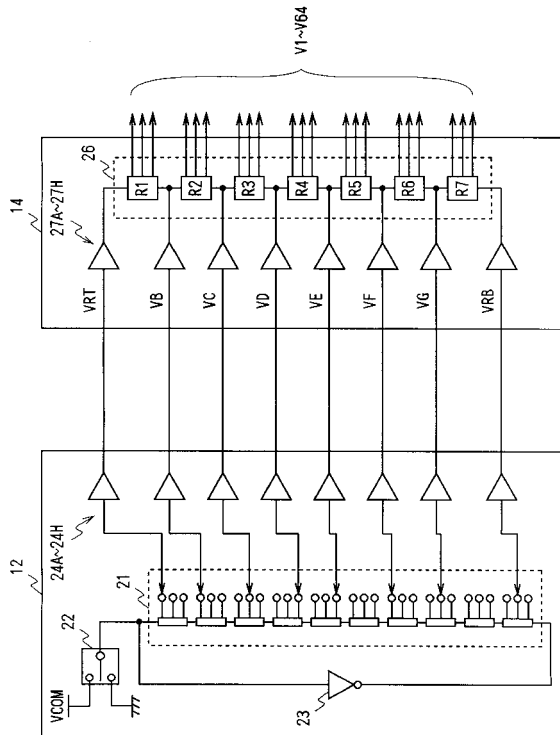
【図17】



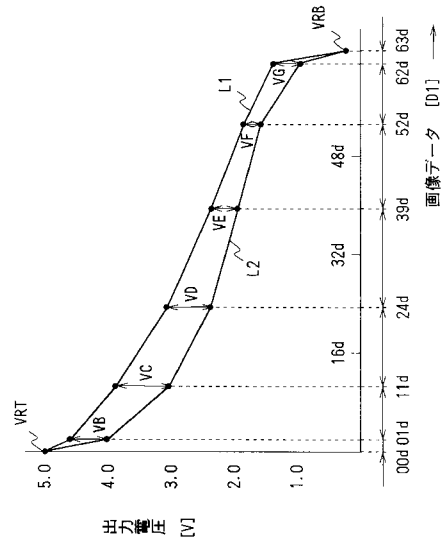
【図18】



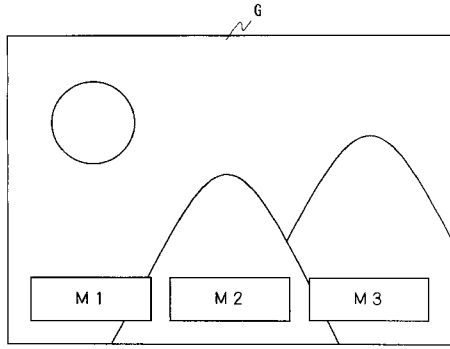
【図19】



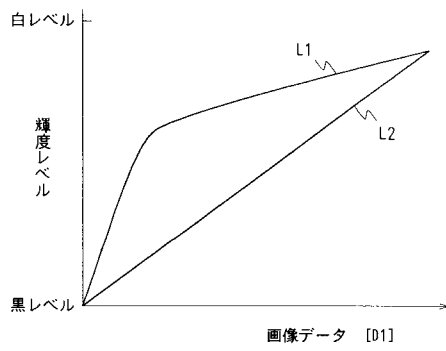
【図20】



【図 2 1】



【図 2 2】



 フロントページの続き

(51) Int.Cl.		F I		
<i>H 0 1 L 51/50</i>	<i>(2006.01)</i>	G 0 9 G	3/20	6 4 1 C
		G 0 9 G	3/20	6 4 1 Q
		G 0 9 G	3/20	6 4 2 J
		G 0 9 G	3/30	K
		H 0 4 N	5/66	A
		H 0 4 N	5/70	B
		H 0 5 B	33/14	A

(56) 参考文献 特開 2 0 0 2 - 3 6 6 1 1 2 (J P , A)
 特開 2 0 0 2 - 0 4 1 0 0 4 (J P , A)
 特開 2 0 0 4 - 0 5 3 7 1 5 (J P , A)
 特開 2 0 0 3 - 2 2 8 3 3 2 (J P , A)

(58) 調査した分野 (Int.Cl. , D B 名)
 G 0 9 G 3 / 0 0 - 3 / 3 8
 G 0 2 F 1 / 1 3 3

专利名称(译)	用于平板显示装置的驱动电路和平板显示装置		
公开(公告)号	JP4264580B2	公开(公告)日	2009-05-20
申请号	JP2004142295	申请日	2004-05-12
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	山田康雄 山口正則		
发明人	山田 康雄 山口 正則		
IPC分类号	G09G3/36 G09G3/20 G09G3/30 H04N5/66 H04N5/70 H01L51/50 H05B33/14		
CPC分类号	G09G3/20 G09G3/3208 G09G3/3688 G09G2310/027 G09G2310/0297 G09G2320/0276		
FI分类号	G09G3/36 G09G3/20.612.F G09G3/20.612.U G09G3/20.623.F G09G3/20.623.R G09G3/20.641.C G09G3/20.641.Q G09G3/20.642.J G09G3/30.K H04N5/66.A H04N5/70.B H05B33/14.A G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K107/AA01 3K107/BB01 3K107/CC08 3K107/CC31 3K107/EE03 3K107/HH04 5C006/AA16 5C006/AA22 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF61 5C006/AF71 5C006/AF83 5C006/BC03 5C006/BC12 5C006/BF03 5C006/BF14 5C006/BF24 5C006/BF25 5C006/BF43 5C006/FA21 5C006/FA56 5C058/AA12 5C058/BA13 5C080/AA06 5C080/BB05 5C080/DD04 5C080/EE29 5C080/EE30 5C080/FF12 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB04 5C380/AB32 5C380/AB34 5C380/AC12 5C380/BA08 5C380/BA14 5C380/BA21 5C380/BA24 5C380/BA36 5C380/BB12 5C380/BD03 5C380/CA12 5C380/CA33 5C380/CB01 5C380/CE04 5C380/CE07 5C380/CE19 5C380/CF01 5C380/CF07 5C380/CF18 5C380/CF21 5C380/CF41 5C380/CF48 5C380/CF52 5C380/CF63 5C380/FA05		
审查员(译)	一宫诚		
其他公开文献	JP2005326469A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过将本发明应用于平板显示设备的驱动电路，以及诸如有机EL元件的平板显示设备，以每个显示具有适当伽马特性的不同显示对象。解决方案：产生具有不同伽马特性的多个系统的参考电压V1A至V64A和V1B至V64B，并根据选择信号GSEL1选择多个系统中的一个系统，并通过选择设置像素的灰度根据图像数据D1输出所选择的参考电压V1A至V64A或V1B至V64B。 Ž

