

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-90922
(P2016-90922A)

(43) 公開日 平成28年5月23日(2016.5.23)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 Z	5C080
G09G 3/20 (2006.01)	G09G 3/20 612E	5C380
	G09G 3/20 612U	
	G09G 3/20 611A	

審査請求 未請求 請求項の数 11 O L (全 16 頁)

(21) 出願番号 特願2014-227925 (P2014-227925)
(22) 出願日 平成26年11月10日 (2014.11.10)

(71) 出願人 502356528
株式会社ジャパンディスプレイ
東京都港区西新橋三丁目7番1号
(74) 代理人 110000408
特許業務法人高橋・林アンドパートナーズ
(72) 発明者 富谷 央
東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内
Fターム(参考) 5C080 AA06 BB05 DD26 EE28 FF03
GG01 JJ02 JJ03 JJ05 JJ06

最終頁に続く

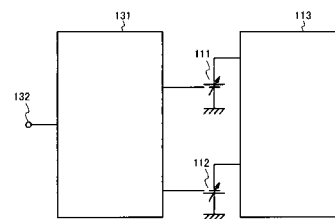
(54) 【発明の名称】 EL表示装置及びその制御方法

(57) 【要約】

【課題】 EL表示装置の消費電力を低減する技術を提供すること。

【解決手段】 本発明は、発光素子に供給する電流値によって輝度を制御するEL表示装置であって、前記発光素子へ電流を供給する電源と、前記電源の出力電位を可変とする制御部とを有し、前記電源は、第1可変電源と、前記第1可変電源より低い電位を出力する第2可変電源とを含み、前記制御部は、取得した最大輝度情報に応じて、前記第1可変電源の出力電位及び前記第2可変電源の出力電位を変化させることを特徴とする。さらに、ゲート信号出力部と、データ信号出力部と、を有し、前記制御部は、前記最大輝度情報に応じて、前記ゲート信号出力部の電源電位、又は、前記データ信号出力部の電源電位を変化させてもよい。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

発光素子に供給する電流値によって輝度を制御する E L 表示装置であって、
前記発光素子へ電流を供給する電源と、
前記電源の出力電位を可変とする制御部とを有し、
前記電源は、第 1 可変電源と、前記第 1 可変電源より低い電位を出力する第 2 可変電源
とを含み、
前記制御部は、取得した最大輝度情報に応じて、前記第 1 可変電源の出力電位及び前記
第 2 可変電源の出力電位を変化させることを特徴とする E L 表示装置。

【請求項 2】

さらに、ゲート信号出力部と、データ信号出力部と、を有し、
前記制御部は、前記最大輝度情報に応じて、前記ゲート信号出力部の電源電位、又は、
前記データ信号出力部の電源電位を変化させることを特徴とする請求項 1 に記載の E L 表
示装置。

【請求項 3】

前記制御部は、取得した映像信号に基づいて前記最大輝度情報を取得することを特徴と
する請求項 1 に記載の E L 表示装置。

【請求項 4】

前記制御部は、取得したユーザの輝度操作情報に基づいて前記最大輝度情報を取得する
ことを特徴とする請求項 1 に記載の E L 表示装置。

【請求項 5】

前記第 1 可変電源が前記発光素子のアノード側に接続され、前記第 2 可変電源が前記発
光素子のカソード側に接続されることを特徴とする請求項 1 に記載の E L 表示装置。

【請求項 6】

前記制御部は、外付け IC に配置されることを特徴とする請求項 1 に記載の E L 表示装
置。

【請求項 7】

前記制御回路は、前記第 1 可変電源及び前記第 2 可変電源を制御する制御信号と前記最
大輝度情報に応じた輝度設定信号とを対応付けたルックアップテーブルを備えることを特
徴とする請求項 1 に記載の E L 表示装置。

【請求項 8】

発光素子へ電流を供給する電源と、前記電源の出力電位を可変とする制御部と、を有し
、前記発光素子に供給する電流値によって輝度を制御する E L 表示装置の制御方法であっ
て、
前記電源は、第 1 可変電源と、前記第 1 可変電源より低い電位を出力する第 2 可変電源
とを含み、
前記制御部が、取得した最大輝度情報に応じて、前記第 1 可変電源の出力電位及び前記
第 2 可変電源の出力電位を変化させることを特徴とする E L 表示装置の制御方法。

【請求項 9】

さらに、前記 E L 表示装置は、ゲート信号出力部と、データ信号出力部とを有し、
前記制御部が、前記最大輝度情報に応じて、前記ゲート信号出力部の電源電位、又は、
前記データ信号出力部の電源電位を変化させることを特徴とする請求項 8 に記載の E L 表
示装置の制御方法。

【請求項 10】

前記制御部が、取得した映像信号に基づいて前記最大輝度情報を取得することを特徴と
する請求項 8 に記載の E L 表示装置の制御方法。

【請求項 11】

前記制御部が、取得したユーザの輝度操作情報に基づいて前記最大輝度情報を取得する
ことを特徴とする請求項 8 に記載の E L 表示装置の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、エレクトロルミネセンス素子等の発光素子で構成される画素を有するEL表示装置に関する。特に、EL表示装置の電源回路に関する。

【背景技術】

【0002】

エレクトロルミネセンス (Electroluminescence : EL) 現象を利用した発光素子として、エレクトロルミネセンス素子 (以下「EL素子」という) が知られている。EL素子は、アノード (陽極) とカソード (陰極) の間に発光材料となるEL材料を挟んだ構造の素子であり、EL材料の種類に応じた波長の光を発する。

10

【0003】

EL素子のアノードとカソードとの間に所定の電圧を印加すると、両者の間に電流が流れ、その電流値に応じた輝度でEL材料が発光する。したがって、EL素子に供給する電流値を制御することにより、所望の輝度でEL素子を発光させることが可能である。

【0004】

図10は、従来のEL表示装置の概略を説明するための図である。従来のEL表示装置13には、EL素子に電流を供給するための2つの電源が設けられていた。具体的には、高電位側の電位を出力する第1電源11と、第1電源11よりも低電位側の電位を出力する第2電源12とが設けられ、それら2つの電源から電圧を印可することによってEL表示装置13を制御する構成となっていた。

20

【0005】

図11は、EL表示装置13の概略の回路構成を示す図である。図11のEL表示装置13の内部には、画素回路14と駆動回路15とが配置され、両者は、第1電源線16、ゲート信号 (走査信号) 線17及びデータ信号線18によって電氣的に接続される。第1電源11及び第2電源12には、それぞれ第1電源線16及び第2電源線19が接続される。これにより、第1電源11及び第2電源12がそれぞれ画素回路14と電氣的に接続される。

【0006】

画素回路14は、EL表示装置13の画素部を構成する複数の画素にそれぞれ設けられる回路であり、画像データに応じてEL素子を発光させるための制御を行う。基本的には、第1トランジスタ14a、第2トランジスタ14b、容量素子14c及びEL素子14dを含む構成となっている。第1トランジスタ14a及び第2トランジスタ14bは、典型的には、薄膜トランジスタ (TFT) で形成される。

30

【0007】

駆動回路15は、画素回路14に供給されるゲート信号やデータ信号を生成する論理回路であり、典型的には駆動用ICとして設けられる。基本的には、ゲート信号線17に対してゲート信号を供給するロジックバッファ15aと、データ信号線18に対してデータ信号を供給するアナログバッファ15bを含む構成となっている。

【0008】

図11に示す従来のEL表示装置では、第1電源11は、第1電源線16を介してロジックバッファ15a、アナログバッファ15b、容量素子14c及び第2トランジスタ14bのソース端子に接続される。第2電源12は、第2電源線19を介してEL素子14dのカソード端子に接続される。また、ロジックバッファ15aは、ゲート信号線17を介して第1トランジスタ14aのゲート端子に接続され、アナログバッファ15bは、データ信号線18を介して第1トランジスタ14aのソース/ドレイン端子に接続される。

40

【0009】

実際には、EL表示装置13の画素部に配置された複数の画素ごとに画素回路14が設けられ、それぞれの画素回路14が対応するゲート信号線17やデータ信号線18に接続される。第1電源線16及び第2電源線19は、すべての画素に共通に接続される。

【0010】

50

次に、従来のEL表示装置における回路動作について説明する。画素回路14では、ゲート信号線17を介してアクティブ電位（トランジスタを導通させるような電位）が第1トランジスタ14aのゲート端子に印加されると、第1トランジスタ14aがオン状態となる。これにより、データ信号線18を介して供給されたデータ信号が第1トランジスタ14aを介して容量素子14cに保持される。

【0011】

容量素子14cに保持された電位は、第2トランジスタ14bのゲート端子にも印加される。第2トランジスタ14bは、ゲート端子に印加されたデータ信号の電位レベルに応じた電流（ドレイン電流）を流し、EL素子14dに供給する。EL素子14dは、第2トランジスタ14bから供給される電流値に応じた輝度で発光する。つまり、第2トランジスタ14bのゲート端子に最大の電位が印加されたとき、EL素子14dは最大輝度で発光し、ゲート端子に最小の電位が印加されたとき、EL素子14dは発光しない。

10

【0012】

図12は、第2トランジスタ14bとEL素子14dの負荷特性を示す図である。図12において、横軸は、第1電源11と第2電源12との間の差分（電源電圧）であり、縦軸は、第2トランジスタ14bのソースとドレインとの間を流れる電流（ドレイン電流）である。

【0013】

図12において、曲線21は、EL素子14dの電圧-電流特性であり、いわゆるダイオード特性を示している。EL素子14dは、素子を流れる電流値にほぼ比例した輝度で発光する。曲線22は、第2トランジスタ14bのソース-ドレイン間電圧とドレイン電流との関係を示しており、いわゆるMOSトランジスタ特性を示している。第2トランジスタ14bは、ゲート-ソース間電圧（ソース電位とゲート電位の差分）が所定の閾値以下であるときはドレイン電流を流さず、閾値以上となった場合にドレイン電流を流す特性を備えている。

20

【0014】

ここで、図12を用いて従来のEL表示装置における電源電圧の設定方法について説明する。まず、EL表示装置として得たい最大輝度を定め、それに応じてEL素子14dに流す電流値を決定する。前述のとおり、EL素子14dに流れる電流値と第2トランジスタ14bに流れる電流値は同じなので、曲線21と曲線22の交点23が最大輝度を得る場合における動作点となる。他方、最小輝度の場合は、EL素子14dが電流を流さない点となるため、曲線21と横軸との交点27が最小輝度を得る場合における動作点となる。そして、動作点23と動作点27との間が任意諧調で表示する際の動作点となる。

30

【0015】

最小輝度から最大輝度に亘って、輝度を連続的に表現できるようにするためには、最大輝度を得るための動作点23は、第2トランジスタ14bの飽和領域にあるように設定する必要があり、消費電力を最小とするために、通常は最大輝度時の動作点23を第2トランジスタ14bの飽和領域と線形領域の境界付近に設定する。これにより、電源電圧を最小に設定することができ、消費電力を最小化することができる。

【0016】

ここで、ユーザがEL表示装置の輝度を低くした場合、データ信号の電位を下げて第2トランジスタ14bのゲート端子に印加される電位を下げる。つまり、第2トランジスタ14bのゲート電圧を下げることになる。この場合、第2トランジスタ14bのソース-ドレイン間電圧とドレイン電流との関係は、曲線24に示す関係に変化する。したがって、最大輝度の動作点も、交点23から交点25へと変化する。

40

【0017】

ここで、曲線26は、第2トランジスタ14bの飽和領域と線形領域の境界を、様々なゲート電圧下における電流特性（曲線22、24等）についてプロットしたものである。図12から明らかなように、ユーザが低い輝度でEL表示装置を使用している間、動作点25は第2トランジスタ14bの飽和領域と線形領域との境界（すなわち、曲線24と曲

50

線 2 6 の交点) からずれてしまうため、消費電力の最小化が図れていなかった。

【 0 0 1 8 】

また、従来の E L 表示装置においては、第 1 電源 1 1 の出力電位と第 2 電源 1 2 の出力電位をそれぞれ一定の値としていたため、ユーザが輝度を低くした場合には E L 素子 1 4 d を流れる電流値を減じた分のみの電力低減効果しか得られず、十分な低消費電力化とは言えなかった。

【 0 0 1 9 】

そのような問題に対処するために、特許文献 1 には、E L 素子に対して直列に接続されたトランジスタのゲート電圧を下げた場合に、E L 素子のカソードに接続された電源の出力電位を上げ、E L 素子に加わる電圧 (C V マージン) を縮小する技術が開示されている。これにより、特許文献 1 に記載された E L 表示装置では、E L 素子を流れる電流値の減少による電力低減に加えて、C V マージンの縮小による電力低減を行うことで消費電力の低減が図られている。

10

【 先行技術文献 】

【 特許文献 】

【 0 0 2 0 】

【 特許文献 1 】 特開 2 0 0 8 - 1 5 1 9 4 6 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 2 1 】

しかし、特許文献 1 に記載された技術は、E L 素子で消費される電力を低減することのみに着目しており、他の駆動回路で消費される電力については考慮されていなかった。つまり、特許文献 1 には、E L 表示装置全体の電力低減という観点欠缺しており、E L 表示装置の低消費電力化には、さらに改善の余地があった。

20

【 0 0 2 2 】

そこで発明は、E L 表示装置の消費電力を低減する技術を提供することを目的の一つとする。特に、E L 素子だけでなく、他の駆動回路の消費電力をも低減した E L 表示装置を提供することを目的の一つとする。

【 課題を解決するための手段 】

【 0 0 2 3 】

本発明の一態様は、発光素子に供給する電流値によって輝度を制御する E L 表示装置であって、前記発光素子へ電流を供給する電源と、前記電源の出力電位を可変とする制御部とを有し、前記電源は、第 1 可変電源と、前記第 1 可変電源より低い電位を出力する第 2 可変電源とを含み、前記制御部は、取得した最大輝度情報に応じて、前記第 1 可変電源の出力電位及び前記第 2 可変電源の出力電位を変化させることを特徴とする。

30

【 0 0 2 4 】

本発明の他の態様は、さらに、ゲート信号出力部と、データ信号出力部と、を有し、前記制御部は、前記最大輝度情報に応じて、前記ゲート信号出力部の電源電位、又は、前記データ信号出力部の電源電位を変化させることを特徴とする。

【 0 0 2 5 】

前記制御部は、取得した映像信号に基づいて前記最大輝度情報を取得してもよいし、取得したユーザの輝度操作情報に基づいて前記最大輝度情報を取得してもよい。

40

【 0 0 2 6 】

本発明の一態様は、発光素子へ電流を供給する電源と、前記電源の出力電位を可変とする制御部と、を有し、前記発光素子に供給する電流値によって輝度を制御する E L 表示装置の制御方法であって、前記電源は、第 1 可変電源と、前記第 1 可変電源より低い電位を出力する第 2 可変電源とを含み、前記制御部が、取得した最大輝度情報に応じて、前記第 1 可変電源の出力電位及び前記第 2 可変電源の出力電位を変化させることを特徴とする。

【 0 0 2 7 】

本発明の他の態様は、さらに、前記 E L 表示装置は、ゲート信号出力部と、データ信号

50

出力部とを有し、前記制御部が、前記最大輝度情報に応じて、前記ゲート信号出力部の電源電位、又は、前記データ信号出力部の電源電位を変化させることを特徴とする。

【0028】

前記制御部は、取得した映像信号に基づいて前記最大輝度情報を取得してもよいし、取得したユーザの輝度操作情報に基づいて前記最大輝度情報を取得してもよい。

【図面の簡単な説明】

【0029】

【図1】本発明の実施形態に係るEL表示装置における概観構成を示す図である。

【図2】本発明の実施形態に係るEL表示装置における回路構成を示す図である。

【図3】本発明の実施形態に係るEL表示装置における表示制御回路の回路構成を示す図である。

【図4】本発明の実施形態に係るEL表示装置における第2トランジスタとEL素子の負荷特性を示す図である。

【図5】本発明の実施形態に係るEL表示装置における正電源回路の構成を示す図である。

【図6】本発明の実施形態に係るEL表示装置における負電源回路の構成を示す図である。

【図7】本発明の実施形態に係るEL表示装置における輝度設定信号とEL輝度との関係を示す図である。

【図8】本発明の実施形態に係るEL表示装置における電源制御回路の構成を示す図である。

【図9】本発明の実施形態に係るEL表示装置における電源制御回路が有するルックアップテーブルの構成を示す図である。

【図10】従来のEL表示装置における外観構成を示す図である。

【図11】従来の係るEL表示装置における表示制御回路の回路構成を示す図である。

【図12】従来のEL表示装置における第2トランジスタとEL素子の負荷特性を示す図である。

【発明を実施するための形態】

【0030】

以下、本発明の各実施の形態について、図面等を参照しつつ説明する。但し、本発明は、その要旨を逸脱しない範囲において様々な態様で実施することができ、以下に例示する実施の形態の記載内容に限定して解釈されるものではない。また、本明細書と各図において、既出の図に関して説明したものと同様の機能を備えた要素には、同一の符号を付して、重複する説明を省略することがある。

【0031】

図1は、本発明の実施形態に係る有機EL表示装置100の全体構成を示す図である。本実施形態の有機EL表示装置100は、素子形成用の第1基板101上に画素部102を有している。画素部102は、画素103がマトリクス状に配列され、各画素103に後述する画素回路が組み込まれている。第1基板101上には、封止材として第2基板104が設けられ、外部からの水分の侵入を防ぐ構造となっている。画素部102から出力された光は、矢印の方向に出射されユーザに視認される。

【0032】

第1基板101上には、外付けICとして、駆動用IC105がフリップチップ等のマウント方法で配置される。駆動用IC105は、画素部102に配置される薄膜トランジスタ等の能動素子を駆動するための信号を出力する論理回路であり、主にゲート線駆動回路及びデータ線駆動回路として機能する。駆動用IC105への信号の入出力は、FPC(Flexible Print Circuit)106を介して行われる。

【0033】

なお、本実施形態では、駆動用IC105にゲート線駆動回路及びデータ線駆動回路としての機能を組み込む例を示したが、ゲート線駆動回路やデータ線駆動回路を第1基板1

10

20

30

40

50

01上に薄膜トランジスタで形成することも可能である。ゲート線駆動回路は第1基板101上に形成し、データ線駆動回路は駆動用IC105に組み込むといった態様も可能である。

【0034】

本実施形態のEL表示装置100において、後述する電源制御回路は、駆動用IC105に組み込んでよいが、別のIC(例えばパワーマネジメントIC)を駆動用IC105とは別に設けることも可能である。

【0035】

図1に示す画素部102には、複数の画素がマトリクス状に配置される。各画素には、駆動用IC105から画像データに応じたデータ信号と、所定のタイミングに合わせたゲート信号が与えられる。それらデータ信号及びゲート信号を、各画素に設けられたトランジスタに与えることにより、画像データに応じた画面表示を行うことができる。トランジスタとしては、典型的には、薄膜形成技術を用いた薄膜トランジスタ(Thin Film Transistor)を用いることができる。但し、薄膜トランジスタに限らず、電流量を制御可能な素子であれば、如何なる素子を用いても良い。

10

【0036】

図2は、本実施形態におけるEL表示装置100の概略の構成を示す図である。本実施形態のEL表示装置100は、EL素子及び駆動用ICの電源として使用するために2つの可変電源を設けている。具体的には、高電位側の電位を出力する第1可変電源111と、第1可変電源111よりも低電位側の電位を出力する第2可変電源112とを設け、それら2つの電源の出力電位によって表示制御回路113を制御する構成となっている。ここで、表示制御回路113とは、前述の画素部112に含まれる画素回路と、駆動用IC105に含まれる駆動回路とを含む回路群の総称である。

20

【0037】

また、本実施形態のEL表示装置100は、第1可変電源111及び第2可変電源112を制御するための電源制御回路131を有する。電源制御回路131は、外部入力端子132から入力される輝度設定信号に応じて第1可変電源111及び第2可変電源112の出力電位を調整するための制御回路である。本実施形態では、輝度設定信号として最大輝度情報に基づく信号を用いる。最大輝度情報とは、EL表示装置で出力しようとする最大の輝度を表す情報であり、映像信号に基づいて取得してもよいし、ユーザの輝度操作情報に基づいて取得してもよい。

30

【0038】

なお、図2では、表示制御回路113と電源制御回路131とを別の回路として記載しているが、電源制御回路131の機能を表示制御回路113に組み込むことも可能である。その場合、例えば図1に示した駆動用IC105に電源制御回路131を組み込んでよい。

【0039】

図3は、表示制御回路113の内部の回路構成を示す図である。図3に示す表示制御回路113の内部には、画素回路114と駆動回路115とが配置され、両者は、第1電源線116、ゲート信号(走査信号)線117及びデータ信号(映像信号)線118によって電氣的に接続される。第1可変電源111及び第2可変電源112には、それぞれ第1電源線116及び第2電源線119が接続される。これにより、第1可変電源111及び第2可変電源112がそれぞれ画素回路114と電氣的に接続される。

40

【0040】

画素回路114は、図1に示したEL表示装置100の画素部102を構成する複数の画素103にそれぞれ設けられる回路であり、画像データに応じてEL素子を発光させるための制御を行う。基本的には、第1トランジスタ114a、第2トランジスタ114b、容量素子114c及びEL素子114dを含む構成となっている。第1トランジスタ114aは、各画素にデータ信号を入力する際のスイッチとして機能する。第2トランジスタ114bは、EL素子114dに供給する電流値を調整するために用いられる。容量素

50

子 1 1 4 c は、各画素がオフ状態になったとき、第 2 トランジスタ 1 1 4 b のゲート端子に印加された電位を保持する機能を有する。

【 0 0 4 1 】

第 1 トランジスタ 1 1 4 a 及び第 2 トランジスタ 1 1 4 b は、典型的には、薄膜トランジスタで形成することができる。本実施形態では、第 1 トランジスタ 1 1 4 a 及び第 2 トランジスタ 1 1 4 b を P チャネル型トランジスタで形成しているが、N チャネル型トランジスタとしてもよい。ただし、その場合は電流の流れる方向が逆になるため、第 1 可変電源 1 1 1 及び第 2 可変電源 1 1 2 の出力電位の関係並びに E L 素子 1 1 4 b の向きが逆になる。

【 0 0 4 2 】

駆動回路 1 1 5 は、画素回路 1 1 4 に供給されるゲート信号やデータ信号を生成する論理回路である。基本的には、ゲート信号線 1 1 7 に対してゲート信号を供給するロジックバッファ（ゲート信号出力部）1 1 5 a と、データ信号線 1 1 8 に対してデータ信号を供給するアナログバッファ（データ信号出力部）1 1 5 b を含む構成となっている。なお、図 3 では、回路構成を簡略化しているが、実際には、画素ごとに画素回路 1 1 4 が設けられるため、画素部 1 0 2 には、複数の第 1 電源線 1 1 6、複数のゲート信号線 1 1 7 及び複数のデータ信号線 1 1 8 がマトリクス状に配線される。

【 0 0 4 3 】

以上のような構成の表示制御回路 1 1 3 において、第 1 可変電源 1 1 1 は、第 1 電源線 1 1 6 を介してロジックバッファ 1 1 5 a、アナログバッファ 1 1 5 b、容量素子 1 1 4 c 及び第 2 トランジスタ 1 1 4 b のソース端子に接続される。第 2 可変電源 1 1 2 は、第 2 電源線 1 1 9 を介して E L 素子 1 1 4 d のカソード端子に接続される。また、ロジックバッファ 1 1 5 a は、ゲート信号線 1 1 7 を介して第 1 トランジスタ 1 1 4 a のゲート端子に接続され、アナログバッファ 1 1 5 b は、データ信号線 1 1 8 を介して第 1 トランジスタ 1 1 4 a のソース/ドレイン端子に接続される。また、第 1 電源線 1 1 6 及び第 2 電源線 1 1 9 は、すべての画素に共通に接続される。

【 0 0 4 4 】

次に、本実施形態の E L 表示装置 1 0 0 における回路動作について説明する。画素回路 1 1 4 では、ロジックバッファ 1 1 5 a から出力されたアクティブ電位のゲート信号がゲート信号線 1 1 7 を介して第 1 トランジスタ 1 1 4 a のゲート端子に印加されると、第 1 トランジスタ 1 1 4 a がオン状態となる。これにより、アナログバッファ 1 1 5 b から出力されたデータ信号がデータ信号線 1 1 8 及び第 1 トランジスタ 1 1 4 a を介して容量素子 1 1 4 c に保持される。

【 0 0 4 5 】

容量素子 1 1 4 c に保持されたデータ信号は、第 2 トランジスタ 1 1 4 b のゲート端子にも印加される。第 2 トランジスタ 1 1 4 b は、ゲート端子に印加されたデータ信号の電位レベルと、第 1 可変電源 1 1 1 及び第 2 可変電源 1 1 2 との間の差分電圧（第 2 トランジスタ 1 1 4 b のソースとドレインとの間に印加される電圧）とに応じた電流（ドレイン電流）を流し、E L 素子 1 1 4 d に供給する。E L 素子 1 1 4 d は、第 2 トランジスタ 1 1 4 b から供給される電流値に応じた輝度で発光する。

【 0 0 4 6 】

つまり、第 2 トランジスタ 1 1 4 b のゲート端子に最大電位が印加されると E L 素子 1 1 4 d には最大の電流が流れ、E L 素子 1 1 4 d は最大輝度で発光する。逆に、ゲート端子に最小電位が印加されると E L 素子 1 1 4 d には電流が流れないため、E L 素子 1 1 4 d は発光しない。

【 0 0 4 7 】

図 4 は、第 2 トランジスタ 1 1 4 b と E L 素子 1 1 4 d の負荷特性を示す図である。図 4 において、横軸は、第 1 可変電源 1 1 1 と第 2 可変電源 1 1 2 との間の差分電圧であり、縦軸は、第 2 トランジスタ 1 1 4 b のソースとドレインとの間を流れる電流（ドレイン電流）である。この場合、ドレイン電流は、E L 素子 1 1 4 d に流れる電流と考えればよ

10

20

30

40

50

い。

【0048】

図4において、曲線121は、EL素子114dの電圧-電流特性であり、いわゆるダイオード特性を示している。EL素子114dは、素子を通る電流値にほぼ比例した輝度で発光する。曲線122は、第2トランジスタ114bのソース-ドレイン間電圧とドレイン電流との関係を示しており、ここではMOSトランジスタ特性を示している。つまり、第2トランジスタ114bは、ゲート-ソース間電圧(ソース電位とゲート電位の差分)が所定の閾値以下であるときはドレイン電流を流さず、閾値以上となった場合にドレイン電流を流す特性を備えている。

【0049】

ここで、図4を用いて本実施形態におけるEL表示装置100の電源電圧の設定方法について説明する。まず、EL表示装置としての最大輝度を定め、それに応じてEL素子114dに流すべき電流値を決定する。前述のとおり、EL素子114dに流れる電流値と第2トランジスタ114bに流れる電流値は等しいので、曲線121と曲線122の交点123が最大輝度を得る場合における動作点となる。他方、最小輝度の場合は、EL素子114dが電流を流さないため、曲線121と横軸との交点127が最小輝度を得る場合における動作点となる。そして、動作点123と動作点127との間が任意諧調で表示する際の動作点となる。

【0050】

最小輝度から最大輝度に亘って輝度を連続的に表現できるようにするためには、最大輝度を得るための動作点123を、第2トランジスタ114bの飽和領域にあるように設定する必要がある。本実施形態のEL表示装置100では、消費電力を最小とするために、最大輝度時の動作点123を第2トランジスタ114bの飽和領域と線形領域の境界付近に設定する。これにより、第1可変電源111と第2可変電源112との間の差分電圧を最小に設定することができ、消費電力を最小化することができる。

【0051】

ここで、ユーザがEL表示装置100の輝度を低く設定する場合、設定された輝度に基づく最大輝度情報に従ってアナログバッファ115bから出力されるデータ信号の電位を下げ、第2トランジスタ114bのゲート端子に印加される電位を下げる。つまり、第2トランジスタ114bのゲート電圧を下げることになる。この場合、第2トランジスタ114bのソース-ドレイン間電圧とドレイン電流との関係は、曲線124に示す関係に変化する。したがって、最大輝度の動作点も、動作点123から動作点125へと変化する。

【0052】

さらに、本実施形態のEL表示装置100では、図2に示した電源制御回路131が、輝度設定信号として入力される最大輝度情報に応じて第1可変電源111と第2可変電源112の両方の出力電位を変更し、曲線121の位置を矢印で示すように曲線128の位置へとずらすように動作する。すなわち、曲線124上の動作点125が第2トランジスタ114bの飽和領域と線形領域の境界を示す曲線126上の点129へと移動するように、第1可変電源111の出力電位を下げ、第2可変電源112の出力電位を上げる。

【0053】

この場合、EL素子114bは、動作点129で動作する際に最大輝度で発光し、動作点130で動作する際に最小輝度となるとともに、動作点129と動作点130との間の動作点で動作することにより任意諧調を表現する構成となる。

【0054】

これにより、本実施形態のEL表示装置100では、第1可変電源111と第2可変電源112との間の差分電圧(すなわち、電源電圧)を、動作点127から動作点130に低下させることができる。したがって、従来のEL表示装置に比べ、EL素子に流れる電流値の低減による電力低減効果に加えて、電源電圧の低下による電力低減効果を得ることができる。

10

20

30

40

50

【 0 0 5 5 】

また、第 1 可変電源 1 1 1 の出力電位を下げることにより、ロジックバッファ 1 1 5 a 及びアナログバッファ 1 1 5 b に供給される電源電位が下がる。したがって、ロジックバッファ 1 1 5 a 及びアナログバッファ 1 1 5 b で消費される電力をも低減することが可能となる。これにより、本実施形態の E L 表示装置 1 0 0 では、駆動用 I C 1 0 5 の負荷が容量性負荷であれば電源電圧の 2 乗に比例した電力低減効果が得られ、負荷が電流負荷であれば電源電圧に比例した電力低減効果が得られる。

【 0 0 5 6 】

次に、本実施形態における E L 表示装置 1 0 0 の電源回路の構成及び電源制御回路の構成について説明する。

【 0 0 5 7 】

図 5 は、第 1 可変電源（正電源）1 1 1 の回路構成の一例を示す図である。本実施形態における第 1 可変電源 1 1 1 は、入力端子 1 4 1 から 3 . 0 ~ 3 . 3 V の電圧を入力し、出力端子 1 4 2 から 4 . 0 ~ 5 . 0 V の電圧を出力する昇圧型スイッチングレギュレータである。出力電圧を可変とするために、制御端子 1 4 3 からは入力制御信号が入力される。勿論、この例に限らず、入力制御信号によって出力電圧が可変である構成であればよい。

【 0 0 5 8 】

図 5 に示すように、第 1 可変電源 1 1 1 は、インダクタ 1 4 4、ダイオード 1 4 5、出力平滑用コンデンサ 1 4 6、スイッチングトランジスタ 1 4 7、制御回路 1 4 8、抵抗 1 4 9、可変抵抗 1 5 0、D A コンバータ 1 5 1 を備える。抵抗 1 4 9 と可変抵抗 1 5 0 とで出力電圧が分圧され、可変抵抗 1 5 0 の出力が制御回路 1 4 8 に入力される。そして、制御回路 1 4 8 の出力がスイッチングトランジスタ 1 4 7 のゲート端子に入力されて、スイッチングトランジスタ 1 4 7 のオン/オフ制御がなされる。これにより、出力電圧のフィードバック制御が行われ、負荷変動による出力電圧の変動を安定化させることができる。

【 0 0 5 9 】

出力端子 1 4 2 から出力される電圧の値は、可変抵抗 1 5 0 の抵抗値を変化させることによって変化させることができる。可変抵抗 1 5 0 の抵抗値は、制御端子 1 4 3 から入力された入力制御信号を D A コンバータ 1 5 1 でデコードし、そのデコードされた情報に基づいて可変抵抗 1 5 0 を制御することにより、必要な低抵抗値とすることができる。具体的には、入力制御信号が符号 0 のときに第 1 可変電源 1 1 1 の出力電圧が最小となり、符号 2 5 5 のときに最大となるように設定する。

【 0 0 6 0 】

例えば、最大輝度（輝度 1 0 0 %）で E L 素子を発光させる場合、図 4 における曲線 1 2 2 に示されると特性で第 2 トランジスタ 1 1 4 b が動作するように可変抵抗 1 5 0 の抵抗値を設定する。また、中間輝度（輝度 5 0 %）で E L 素子を発光させる場合、図 4 における曲線 1 2 4 に示される特性で第 2 トランジスタ 1 1 4 b が動作するように可変抵抗 1 5 0 の抵抗値を設定する。

【 0 0 6 1 】

図 6 は、第 2 可変電源（負電源）1 1 2 の回路構成の一例を示す図である。本実施形態における第 2 可変電源 1 1 2 は、入力端子 1 6 1 から 3 . 0 ~ 3 . 3 V の電圧を入力し、出力端子 1 6 2 から - 5 . 0 ~ 1 5 V の電圧を出力する反転型スイッチングレギュレータである。出力電圧を可変とするために、制御端子 1 6 3 からは入力制御信号が入力される。勿論、この例に限らず、入力制御信号によって出力電圧が可変である構成であればよい。

【 0 0 6 2 】

図 6 に示すように、第 2 可変電源 1 1 2 は、スイッチングトランジスタ 1 6 4、インダクタ 1 6 5、ダイオード 1 6 6、出力平滑用コンデンサ 1 6 7、制御回路 1 6 8、抵抗 1 6 9、可変抵抗 1 7 0、D A コンバータ 1 7 1 を備える。抵抗 1 6 9 と可変抵抗 1 7 0 と

10

20

30

40

50

で出力電圧が分圧され、可変抵抗 170 の出力が制御回路 168 に入力される。そして、制御回路 168 の出力がスイッチングトランジスタ 164 のゲート端子に入力されて、スイッチングトランジスタ 164 のオン/オフ制御がなされる。これにより、出力電圧のフィードバック制御が行われ、負荷変動による出力電圧の変動を安定化させることができる。

【0063】

出力端子 162 から出力される電圧の値は、可変抵抗 170 の抵抗値を変化させることによって変化させることができる。可変抵抗 170 の抵抗値は、制御端子 163 から入力された入力制御信号を DA コンバータ 171 でデコードし、そのデコードされた情報に基づいて可変抵抗 170 を制御することにより、必要な低抵抗値とすることができる。具体的

10

【0064】

例えば、最大輝度（輝度 100%）で EL 素子を発光させる場合、第 1 可変電源 111 と第 2 可変電源 112 との差分電圧が、図 4 における動作点 127 の電圧を満足するように可変抵抗 170 の抵抗値を設定する。すなわち、EL 素子 114 d の電圧 - 電流特性が曲線 121 となるように可変抵抗 170 の抵抗値を設定する。また、中間輝度（輝度 50%）で EL 素子を発光させる場合、第 1 可変電源 111 と第 2 可変電源 112 との差分電圧が図 4 における動作点 130 の電圧を満足するように可変抵抗 170 の抵抗値を設定すればよい。すなわち、EL 素子 114 d の電圧 - 電流特性が曲線 128 となるように可変

20

【0065】

図 7 は、電源制御回路 131 に入力される輝度設定信号と EL 表示装置 100 の輝度との関係を示す図である。本実施形態では、輝度設定信号を 8 ビットのデジタル信号とし、0 のときを最小輝度、255 のときを最大輝度とする。図 7 に示すように、最小輝度（50%）と最大輝度（100%）との間に、輝度設定信号として 0 ~ 255 の値を割り付けている。

【0066】

なお、本実施形態では、実使用を考慮して、最大輝度の 50% の輝度を最小輝度として設定したが、通常 20 ~ 50% の間で設定すればよい。勿論、これに限らず、0% ~ 100% の間で設定することも可能である。また、輝度設定信号 115 を 8 ビットのデジタル信号としているが、このフォーマットに限定するものではない。

30

【0067】

図 8 は、電源制御回路 131 の回路構成の一例を示す図である。入力端子 115 から入力された輝度設定信号は、第 1 の LUT（ルックアップテーブル）181 と第 2 の LUT（ルックアップテーブル）182 に入力される。第 1 の LUT 181 及び第 2 の LUT 182 には、各々入出力変換のためのデータが記憶されている。第 1 の LUT 181 による変換結果は、出力端子 183 から出力され、図 5 に示した第 1 可変電源 111 の制御端子 143 に入力される。また、第 2 の LUT 182 による変換結果は、出力端子 184 から出力され、図 5 に示した第 2 可変電源 112 の制御端子 163 に入力される。

40

【0068】

第 1 の LUT 181 及び第 2 の LUT 182 に記憶されるデータは、入力される輝度設定信号に応じて、EL 表示装置 100 が適切な輝度で発光するように、第 1 可変電源 111 及び第 2 可変電源 112 に対して制御信号を出力する。例えば、8 ビットデジタル信号で構成される輝度設定信号が 255 のとき最大輝度で発光し、輝度設定信号が 0 のとき最小輝度で発光するように制御信号を出力する。

【0069】

図 9 は、第 1 の LUT 181 及び第 2 の LUT 182 の入出力関係を示す図である。電源制御回路 131 としてルックアップテーブルを使用することで、線形関係だけでなく、非線形関係など多様な入出力関係を実現することが可能である。つまり、ルックアップテ

50

ープルを使用すれば、輝度設定信号に応じて、様々な変換出力を可変電源用の制御信号として出力できるため、輝度の補正や調整の自由度を向上させることができる。

【0070】

なお、本実施形態では、電源制御回路131に入力された輝度設定信号をルックアップテーブルにより変換し、第1可変電源111及び第2可変電源112を制御する制御信号として出力する例を示した。しかし、これに限らず、電源制御回路131をアナログ論理回路やデジタル論理回路を用いて構成し、入力された輝度設定信号を演算により第1可変電源111及び第2可変電源112を制御する制御信号として出力することも可能である。

【0071】

本発明の実施形態として説明したEL表示装置を基にして、当業者が適宜構成要素の追加、削除もしくは設計変更を行ったもの、又は、工程の追加、省略もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

【0072】

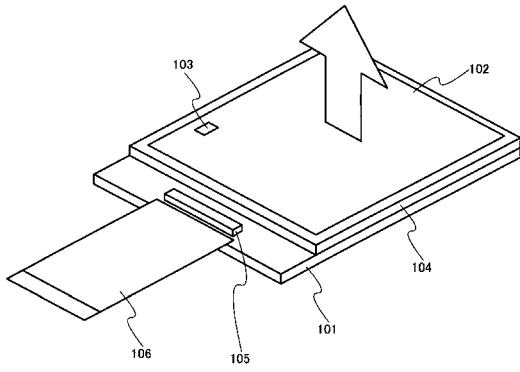
また、上述した実施形態の態様によりもたらされる作用効果とは異なる他の作用効果であっても、本明細書の記載から明らかなもの、又は、当業者において容易に予測し得るものについては、当然に本発明によりもたらされるものと解される。

【符号の説明】

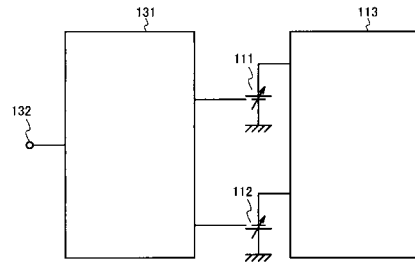
【0073】

100	EL表示装置	20
101	第1基板(素子形成基板)	
102	画素部	
103	画素	
104	第2基板(封止基板)	
105	駆動用IC	
106	FPC(Flexible Print Circuit)	
111	第1可変電源	
112	第2可変電源	
113	表示制御回路	
131	電源制御回路	30
132	外部入力端子	
114	画素回路	
114a	第1トランジスタ	
114b	第2トランジスタ	
114c	容量素子	
114d	EL素子	
115	駆動回路	
115a	ロジックバッファ	
115b	アナログバッファ	
116	第1電源線	40
117	ゲート信号線	
118	データ信号線	
119	第2電源線	

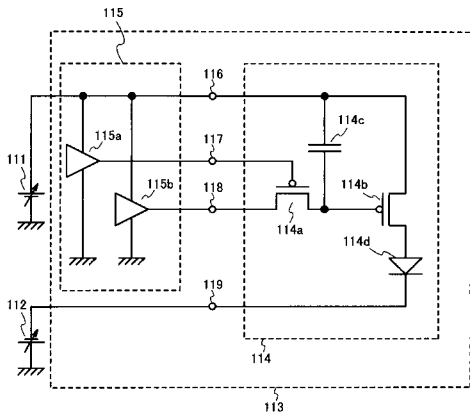
【 図 1 】



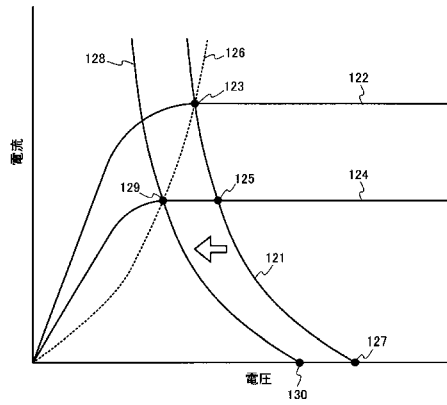
【 図 2 】



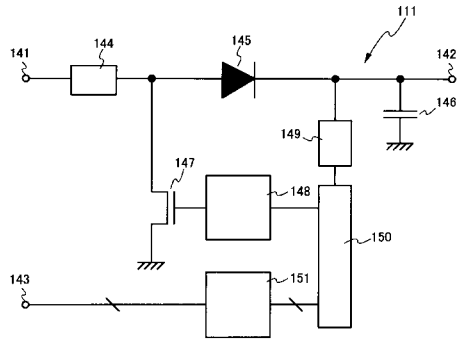
【 図 3 】



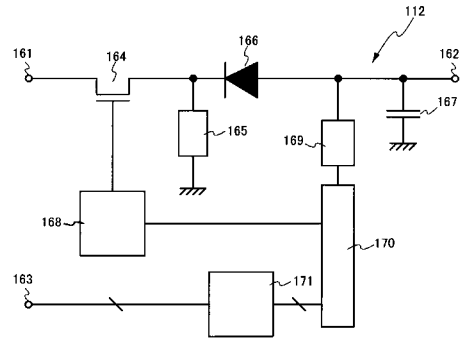
【 図 4 】



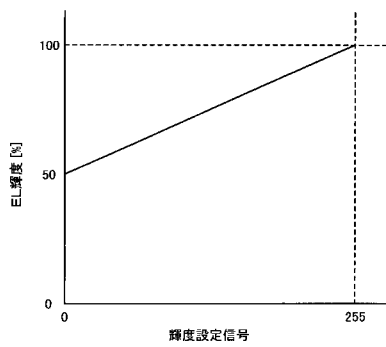
【 図 5 】



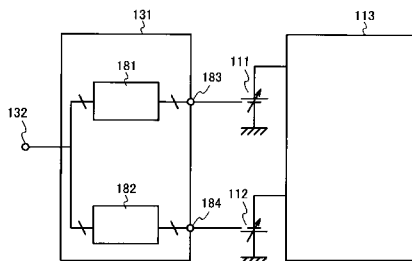
【 図 6 】



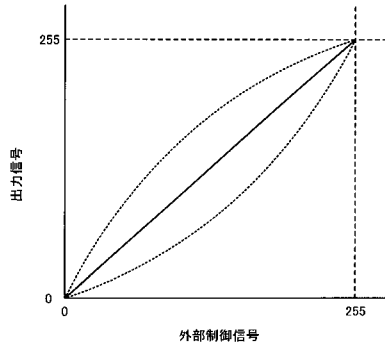
【 図 7 】



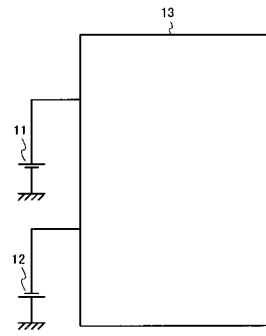
【 図 8 】



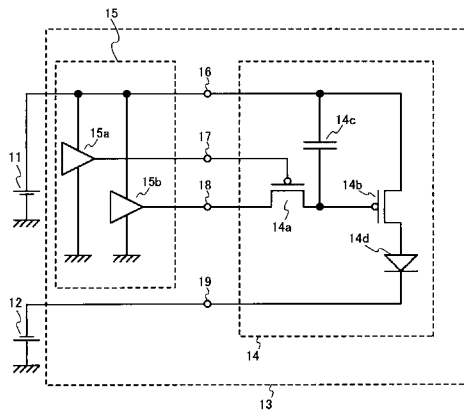
【 図 9 】



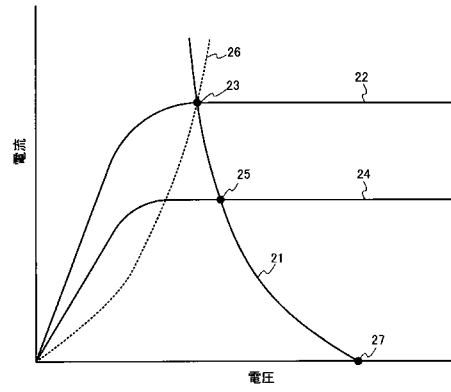
【 図 10 】



【 図 11 】



【 図 12 】



フロントページの続き

F ターム(参考) 5C380 AA01 AB06 AB11 AB18 BA01 BA45 BA48 CA12 CA17 CB14
CC02 CC26 CC27 CC30 CC33 CC62 CD012 CE03 CE07 CE08
CF13 CF22 CF36 CF41 CF42 CF43 CF45 CF46 CF48 DA02
DA06 DA19 FA11

专利名称(译)	EL显示装置及其控制方法		
公开(公告)号	JP2016090922A	公开(公告)日	2016-05-23
申请号	JP2014227925	申请日	2014-11-10
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	有限公司日本显示器		
[标]发明人	富谷央		
发明人	富谷 央		
IPC分类号	G09G3/30 G09G3/20		
CPC分类号	G09G3/3233 G09G2320/0233 G09G2330/021		
FI分类号	G09G3/30.Z G09G3/20.612.E G09G3/20.612.U G09G3/20.611.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/DD26 5C080/EE28 5C080/FF03 5C080/GG01 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB18 5C380/BA01 5C380/BA45 5C380/BA48 5C380/CA12 5C380/CA17 5C380/CB14 5C380/CC02 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE03 5C380/CE07 5C380/CE08 5C380/CF13 5C380/CF22 5C380/CF36 5C380/CF41 5C380/CF42 5C380/CF43 5C380/CF45 5C380/CF46 5C380/CF48 5C380/DA02 5C380/DA06 5C380/DA19 5C380/FA11		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种减少EL显示设备功耗的技术。本发明涉及一种EL显示装置，该EL显示装置根据提供给发光元件的电流值来控制亮度，并且包括将电流提供给发光元件的电源和使该电源的输出电势可变的控制单元。并且电源包括第一可变电源和第二可变电源，第二可变电源输出低于第一可变电源的电势的电位，根据获取的最大亮度信息的控制单元，第一可变电源。可变电源的输出电势和第二可变电源的输出电势被改变。此外，它具有栅极信号输出部分和数据信号输出部分，并且控制部分是根据最大亮度信息的栅极信号输出部分的电源电位或数据信号输出部分的电源电位。可能会改变。[选择图]图2

