



**【特許請求の範囲】****【請求項 1】**

OLED駆動回路の特性の変化を補償する方法であって、

- a. 第一の電極、第二の電極及びゲート電極を備えた駆動トランジスタを提供すること、
- b. 第一の電圧源、及び該第一の電圧源を前記駆動トランジスタの第一の電極に選択的に接続するための第一のスイッチを提供すること、
- c. 前記駆動トランジスタの第二の電極に接続されたOLEDデバイス、ならびに、第二の電圧源、及び該OLEDデバイスを該第二の電圧源に選択的に接続するための第二のスイッチを提供すること、
- d. リードアウトトランジスタの第一の電極を前記駆動トランジスタの第二の電極に接続すること、
- e. 電流源、及び該電流源を前記リードアウトトランジスタの第二の電極に選択的に接続するための第三のスイッチを提供すること、
- f. 電流シンク、及び該電流シンクを前記リードアウトトランジスタの第二の電極に選択的に接続するための第四のスイッチを提供すること、
- g. 前記駆動トランジスタのゲート電極に試験電圧を提供し、前記リードアウトトランジスタの第二の電極に接続された電圧測定回路を提供すること、
- h. 前記第一のスイッチ及び第四のスイッチを閉止し、前記第二のスイッチ及び第三のスイッチを開放し、前記電圧測定回路を用いて前記リードアウトトランジスタの第二の電極での電圧を測定し、前記駆動トランジスタの特性の第一の信号を提供すること、
- i. 前記第一のスイッチ及び第四のスイッチを開放し、前記第二のスイッチ及び第三のスイッチを閉止し、前記電圧測定回路を用いて前記リードアウトトランジスタの第二の電極での電圧を測定し、前記OLEDデバイスの特性の第二の信号を提供すること、及び、
- j. 前記第一の信号及び第二の信号を用いてOLED駆動回路の特性の変化を補償すること、を含む方法。

10

20

**【請求項 2】**

工程jは前記第一の信号及び第二の信号を個々の試験測定の間記憶させ、対応する記憶された信号の変化を比較してOLED駆動回路の特性の変化を補償することを含む、請求項1記載の方法。

30

**【請求項 3】**

前記電圧測定回路はアナログ - デジタルコンバータを含む、請求項1記載の方法。

**【請求項 4】**

前記電圧測定回路は低パスフィルタをさらに含む、請求項3記載の方法。

**【請求項 5】**

ディスプレイ中に組み込まれた複数のOLED駆動回路を提供することをさらに含み、工程h及びiが予め決められた数のこのようなOLED駆動回路に対して、該予め決められた数の駆動回路が同時に駆動されている間に行われる、請求項1記載の方法。

**【請求項 6】**

工程jは前記複数のOLED駆動回路の各々について測定された第一の信号及び第二の信号を第一の目標信号及び第二の目標信号と比較し、OLED駆動回路の特性の空間的変動を補償することを含む、請求項5記載の方法。

40

**【請求項 7】**

前記OLEDデバイス回路は横列及び縦列に配置されており、さらに、それぞれの選択トランジスタのゲート電極に接続された複数の横列選択ライン、及び、それぞれのリードアウトトランジスタの第二の電極に接続された複数のリードアウトラインをさらに含む、請求項5記載の方法。

**【請求項 8】**

前記複数のリードアウトラインに接続されたマルチプレクサーを用いて、前記予め決められた数のOLED駆動回路についての前記第一の信号及び第二の信号を順次に読み出すことをさらに含む、請求項7記載の方法。

50

## 【請求項 9】

前記駆動トランジスタのゲート電極に接続された選択トランジスタをさらに含み、前記選択トランジスタのゲート電極は前記リードアウトトランジスタのゲート電極に接続される、請求項 1 記載の方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

## 発明の分野

本発明は、固体OLEDフラット-パネル・ディスプレイに関するものであり、より詳細には、有機発光ディスプレイ部品の劣化を補償する手段を備えるそのようなディスプレイに関する。

10

## 【背景技術】

## 【0002】

## 発明の背景

固体有機発光ダイオード（OLED）ディスプレイは、優れたフラット-パネル・ディスプレイ技術として非常に注目されている。このディスプレイでは、有機材料からなる薄膜を通過する電流を利用して光を発生させる。発生する光の色と、電流から光へのエネルギー変換効率は、有機薄膜材料の組成によって決まる。異なる有機材料は異なる色の光を出す。しかし、ディスプレイを使用しているうちにそのディスプレイ中の有機材料が劣化し、発光時の効率が低下する。これによりディスプレイの寿命が短くなる。異なる有機材料は異なる速度で劣化する可能性があり、色の劣化には差が生じ、ディスプレイを使用しているうちにそのディスプレイの白色点が変化する。また、個々の各画素は他の画素とは異なる速度で劣化することがあり、ディスプレイの不均一性を生じさせることがある。さらに、ある回路素子、たとえば、アモルファスシリコントランジスタでも劣化効果を示すことが知られている。

20

## 【0003】

材料が劣化する速度は、ディスプレイ中を通過する電流の量、したがってディスプレイから出る光の量に関係している。ポリマー発光ダイオード中でのこの劣化効果を補償する 1 つの技術は Sundahl らの米国特許第 6,456,016 号に記載されている。このアプローチは使用の初期段階、次いで、ディスプレイ出力が徐々に減少する第二段階での電流低下を制御することによる。この解決方法では、電流の補償量をその後に提供する、コントローラ内のタイマーがディスプレイの操作時間を追跡することが要求される。さらに、いったん、ディスプレイが使用されると、ディスプレイ操作時間の誤差を避けるためにコントローラをそのディスプレイに接続し続けなければならない。この技術では小分子有機発光ダイオードディスプレイが良好に性能を発揮しないという欠点がある。さらに、ディスプレイが使用された時間を累積しなければならず、コントローラ中においてタイミング、計算及び記憶回路が必要になる。また、この技術はさまざまなレベルの輝度及び温度でのディスプレイの挙動の差異を許容することができず、そして、異なる有機材料の異なる劣化速度を許容することができない。

30

## 【0004】

40

Shen による米国特許第 6,414,661 号には、各画素に印加される累積駆動電流に基づいてその画素の光出力効率の減衰を計算しそして予測することにより、OLEDディスプレイの個々の有機発光ダイオード（OLED）の発光効率の長期的な変動を補償する方法とその方法に関係したシステムが記載されている。この方法は各画素についての次の駆動電流に適用される補正係数に基づいている。この技術では、各画素に印加される駆動電流を測定しそして積算する必要があるため記憶メモリが必要とされ、ディスプレイを使用している間を通じてその記憶メモリを連続的に更新せねばならない。したがって複雑で大きな回路が必要になる。

## 【0005】

Everitt による米国特許出願公開第 2002/0167474 号は OLED ディスプレイ用のパルス幅調

50

整ドライバを記載している。ビデオディスプレイの1つの実施形態はビデオディスプレイ中の有機発光ダイオードを駆動させるための選択電圧を提供するための電圧ドライバを含む。この電圧ドライバは劣化、縦列抵抗、横列抵抗及びその他のダイオード特性を表す補正テーブルから電圧情報を受け取ることができる。その発明の1つの実施形態では、その補正テーブルは通常回路操作の前又はその間に計算される。OLED出力光レベルはOLED電流に対して線形関係にあると仮定されるので、補正スキームは、過渡状況が沈静化するのに十分に長い時間、OLEDダイオードに既知の電流を送り、その後、縦列ドライバにあるアナログ-デジタルコンバータ(A/D)を用いて対応する電圧を測定することに基づく。較正電流源及びA/Dはスイッチングマトリックスをとおしてどの縦列にスイッチすることもできる。

10

#### 【0006】

Naritaらによる米国特許第6,504,565号には、複数の発光素子を配置することによって形成された発光素子アレイと、その発光素子アレイを駆動してそれぞれの発光素子から光を発生させる駆動ユニットと、発光素子アレイの各発光素子の発光回数を記憶するメモリ・ユニットと、このメモリ・ユニットに記憶されている情報に基づいて駆動ユニットを制御して各発光素子から出る光の量を一定にする制御ユニットとを備える発光ディスプレイが記載されている。発光ディスプレイを利用した露光ディスプレイと、この露光ディスプレイを利用した画像形成装置も開示されている。この設計では各画素に送られる各信号に応答する計算ユニットを用いて使用を記録する必要がある、回路設計の複雑さが非常に増す。

20

#### 【0007】

Numeo Kojiによる日本国特開2002-278514号公報には、電流測定回路によって有機EL素子に所定の電圧を印加して流れる電流を測定し、温度測定回路によって有機EL素子の温度を推定する方法が記載されている。素子に印加される電圧値と、流れる電流値と、推定温度とを、同じ構成の素子についてあらかじめ求めた経時変化と、電流-輝度特性の経時変化と、特性測定時の温度と比較し、素子の電流-輝度特性を推定する。次に、電流-輝度特性の推定値と、素子を流れる電流の値と、表示データとに基づき、本来表示されるはずの輝度を得られるよう、表示データが表示されている間に素子に供給される電流の合計値を変化させる。この設計では、画素の予測可能な相対的使用量を想定しているため、画素群又は個々の画素の実際の使用量の違いに対応することはできない。したがって色のグループ又は空間的なグループの補正は時間が経過すると不正確になる傾向がある。さらに、ディスプレイ内の温度及び多重電流検知回路の統合も必要である。この統合は複雑で、生産収量を減らし、ディスプレイ内の空間を取る。

30

#### 【0008】

Ishizukiらによる米国特許出願公開第2003/0122813号には長期の使用の後にも不規則な輝度を生じない高品質画像を提供するディスプレイパネル駆動デバイスと、そのための駆動方法が開示されている。各画素が連続的及び個々に発光している間に流れる発光駆動電流を測定する。その後、測定した駆動電流値に基づいて、各入力画素データについて輝度を補正する。別の態様によると、1つの駆動電流値が予め決められた参照電流と等しくなるように駆動電圧を調節する。さらなる態様において、ディスプレイパネルのリーク電流に対応するオフセット電流を、駆動電圧発生回路から電流出力に加えながら電流を測定し、得られた電流を各画素部分に供給する。この測定技術は反復操作を行うので、それ故、遅い。

40

#### 【0009】

Arnoldらは、米国特許第6,995,519号において、OLEDデバイスの劣化を補償する方法を教示している。この方法ではデバイス輝度の全体としての変化がOLEDエミッタの変化を原因とするものと仮定している。しかし回路内の駆動トランジスタがアモルファスシリコン(a-Si)から形成される場合には、使用とともにトランジスタのしきい電圧も変化するので、この仮定は有効でない。Arnoldの方法はトランジスタが劣化効果を示す回路でのOLED効率損失を完全に補償することはないであろう。さらに、リバースバイアスなどの方法を用

50

いてa-Siトランジスタのしきい電圧シフトを軽減する場合には、OLED効率損失の補償はリバースバイアス効果の適切な追跡及び予測や、又は、OLED電圧変化又はトランジスタしきい電圧変化の直接的な測定なしには信頼性がなくなるであろう。

それゆえ、有機発光ダイオードディスプレイについてのより完全な補償が必要である。

#### 【発明の概要】

#### 【0010】

##### 発明の要旨

それゆえ、本発明の目的はトランジスタ劣化の存在下でのOLEDエミッタの劣化及び効率変化を補償することである。この目的は、

OLED駆動回路の特性の変化を補償するための方法であって、

- a. 第一の電極、第二の電極及びゲート電極を備えた駆動トランジスタを提供すること、
- b. 第一の電圧源、及び該第一の電圧源を駆動トランジスタの第一の電極に選択的に接続するための第一のスイッチを提供すること、
- c. 駆動トランジスタの第二の電極に接続されたOLEDデバイス、ならびに、第二の電圧源、及び、該第二の電圧源にOLEDデバイスを選択的に接続するための第二のスイッチを提供すること、
- d. リードアウトトランジスタの第一の電極を駆動トランジスタの第二の電極に接続すること、
- e. 電流源、及び該電流源をリードアウトトランジスタの第二の電極に選択的に接続するための第三のスイッチを提供すること、
- f. 電流シンク、及び該電流シンクをリードアウトトランジスタの第二の電極に選択的に接続するための第四のスイッチを提供すること、
- g. 試験電圧を駆動トランジスタのゲート電極に提供し、リードアウトトランジスタの第二電極に接続された電圧測定回路を提供すること、
- h. 第一のスイッチ及び第四のスイッチを閉止し、第二のスイッチ及び第三のスイッチを開放し、電圧測定回路を用いてリードアウトトランジスタの第二の電極での電圧を測定し、駆動トランジスタの特性の第一の信号を提供すること、
- i. 第一のスイッチ及び第四のスイッチを開放し、第二のスイッチ及び第三のスイッチを閉止し、電圧測定回路を用いてリードアウトトランジスタの第二の電極での電圧を測定し、OLEDデバイスの特性の第二の信号を提供すること、及び、
- j. 第一の信号及び第二の信号を用いてOLED駆動回路の特性の変化を補償すること、を含む方法によって達成される。

#### 【0011】

##### 利点

本発明の利点は回路劣化も生じるディスプレイ中の有機材料の劣化を補償するOLEDディスプレイであって、発光素子の使用又は操作時間の連続測定を累積するための大きな又は複雑な回路を必要としないOLEDディスプレイである。本発明のさらなる利点はそのディスプレイが単純な電圧測定回路を使用することである。本発明のさらなる利点は、すべて電圧測定を行うことで、電流測定を行う方法よりも変化に対してより敏感であることである。本発明のさらなる利点は、駆動トランジスタ特性の変化で混乱されることなく、OLEDの変化に基づいて補償が行われることである。本発明のさらなる利点は駆動トランジスタ特性の変化の補償を、OLEDの変化の補償とともに行うことができ、それゆえ、完全な補償法を提供することができる。本発明のさらなる利点は測定及び補償（OLED及び駆動トランジスタ）の両方を急速に行うことができることである。本発明のさらなる利点は単一の選択ラインを用いてデータ入力及びデータ読み出しが可能であることである。本発明のさらなる利点は駆動トランジスタ及びOLEDの変化の特性化及び補償が特定の素子に特異的であり、開回路され又は短絡されうる他の素子によって影響されないことである。

#### 【図面の簡単な説明】

#### 【0012】

【図1】本発明の実施に使用できるOLEDディスプレイの一実施形態の模式図である。

【図 2】本発明の実施に使用できるOLED駆動回路の一実施形態の模式図である。

【図 3 A】OLEDデバイスの劣化が発光効率に与える影響を示す図である。

【図 3 B】OLEDデバイス又は駆動トランジスタの劣化がデバイス電流に与える影響を示す図である。

【図 4】本発明の方法の一実施形態のブロック図である。

【図 5】OLED効率と、OLED電圧の変化との関係を示すグラフである。

【図 6】本発明に有用な従来技術のOLEDデバイスの構造を示す断面図である。

【発明を実施するための形態】

【0013】

発明の詳細な説明

10

図 1 を参照すると、本発明の実施に使用されうるOLEDディスプレイの一実施形態の模式図が示されている。OLEDディスプレイ10は横列及び縦列に配置された予め決められた数のOLEDデバイス50のアレイを備え、各OLEDデバイス50はOLEDディスプレイ10の画素である。各OLEDデバイスは対応するOLED駆動回路に結合されており、その特質は明らかになるであろう。OLEDディスプレイ10は複数の横列選択ライン20を含み、OLEDデバイス50の各横列は選択ライン20を有する。OLEDディスプレイ10は複数のリードアウトライン30を含み、OLEDデバイス50の各縦列はリードアウトライン30を有する。各リードアウトライン30はスイッチブロック130に接続されており、そのスイッチブロック130は較正プロセスの間に電流源160又は電流シンク165のいずれかにリードアウトライン30を接続している。例示を明確化するために図示していないが、OLEDデバイス50の各縦列は、また、当業界に周知のようなデータラインも有する。複数のリードアウトライン30は1つ以上のマルチプレクサー40に接続されており、そのマルチプレクサー40はOLED駆動回路からの信号の並列/順次の読み出しを可能にし、そのことは下記で明らかになる。マルチプレクサー40はOLEDディスプレイ10と同一の構造の一部であっても、又は、OLEDディスプレイ10に接続され又は接続を絶たれうる別個の構造体であってもよい。

20

【0014】

図 2 を参照すると、本発明の実施に使用されうるOLED駆動回路の一実施形態の模式図が示されている。OLED駆動回路60はOLEDデバイス50、駆動トランジスタ70、キャパシタ75、リードアウトトランジスタ80及び選択トランジスタ90を含む。各トランジスタは第一の電極、第二の電極及びゲート電極を有する。第一の電圧源140は第一のスイッチ110によって駆動トランジスタ70の第一の電極に選択的に接続されることができ、そのスイッチ110はOLEDディスプレイ基板の上にあるか又は別個の基板上にあることができる。接続とは、素子が直接的に接続されるか、又は、別の部品、たとえば、スイッチ、ダイオード、又は別のトランジスタを介して接続されることを意味する。駆動トランジスタ70の第二の電極はOLEDデバイス50に接続され、第二の電圧源150は第二のスイッチ120によってOLEDデバイス50に選択的に接続されることができ、そのスイッチ120もOLEDディスプレイ基板から離れていてもよい。少なくとも1つの第一のスイッチ110及び第二のスイッチ120はOLEDディスプレイに提供される。もしOLEDディスプレイが多重電源駆動の画素のサブグループを有するならば、さらなる第一のスイッチ及び第二のスイッチが提供されてもよい。通常が表示モードでは、第一のスイッチ及び第二のスイッチは閉止されており、他のスイッチ（下記に示す）は開放されている。当業界に周知のとおり、駆動トランジスタ70のゲート電極は選択トランジスタ90に接続し、駆動トランジスタ70にデータライン35からデータを選択的に提供する。横列選択ライン20はOLED駆動回路60の横列にある選択トランジスタ90のゲート電極に接続される。選択トランジスタ90のゲート電極はリードアウトトランジスタ80のゲート電極に接続される。

30

40

【0015】

リードアウトトランジスタ80の第一の電極は駆動トランジスタ70の第二電極及びOLEDデバイス50に接続される。リードアウトライン30は画素回路60の縦列にあるリードアウトトランジスタ80の第二の電極に接続される。リードアウトライン30はスイッチブロック130に接続される。1つのスイッチブロック130はOLED駆動回路60の各縦列に提供される。ス

50

スイッチブロック130は第三のスイッチS 3、第四のスイッチS 4 及び非接続状態NCを含む。第三のスイッチ及び第四のスイッチは個別の要素であることができるが、この方法においてそれらは決して同時に閉止されることはなく、スイッチブロック130は2つのスイッチの便利な実施形態を提供する。第三のスイッチは、電流源160をリードアウトトランジスタ80の第二の電極に選択的に接続させることができる。電流源160は、第三のスイッチによって接続されるときに、予め決められた一定の電流をOLED駆動回路60に流させる。第四のスイッチは電流シンク165をリードアウトトランジスタ80の第二の電極に選択的に接続させる。電流シンク165は、第四のスイッチによって接続されるときに、予め決められたデータ値がデータライン35に適用される際には、OLED駆動回路60から予め決められた一定の電流を流させる。スイッチブロック130、電流源160及び電流シンク165はOLEDディスプレイ基板の上に提供されても又はそれから離れた位置に提供されてもよい。

10

**【0016】**

リードアウトトランジスタ80の第二の電極は、電圧測定回路170にも接続され、その電圧測定回路170は電圧を測定し、OLED駆動回路60の特性の信号を提供する。電圧測定回路170は電圧測定値をデジタル信号に変換するための少なくとも1つのアナログ-デジタルコンバータ185、及びプロセッサ190を備える。アナログ-デジタルコンバータ185からの信号はプロセッサ190に送られる。電圧測定回路170は電圧測定値を記憶するためのメモリ195、及び必要ならば低パスフィルタ180をも含むことができる。電圧測定回路170はリードアウトライン45及びマルチプレクサ40を介して複数のリードアウトライン30及びリードアウトトランジスタ80に接続されることができ、リードアウトトランジスタ80は予め決められた数のOLED駆動回路60からの電圧を順次に読み出すためのものである。もし複数のマルチプレクサ40が存在するならば、各々はそれ独自のリードアウトライン45を有することができる。このように、予め決められた数のOLED駆動回路は同時に駆動されうる。複数のマルチプレクサは種々のマルチプレクサ40から電圧を平行して読み出すことができるが、各マルチプレクサはそれに取り付けられたリードアウトライン30から順次に読み出すことができる。このことを本明細書中において平行/順次プロセスと呼ぶ。

20

**【0017】**

プロセッサ190は、また、制御ライン95及びデジタル-アナログコンバータ155を介してデータライン35に接続されることができる。このため、プロセッサ190は、本明細書中に記載される測定プロセスの間に、予め決められたデータ値をデータライン35に提供することができる。プロセッサ190は、また、データイン85を介してディスプレイデータを受け入れ、本明細書中に記載されるように、変化の補償を行い、それにより、表示プロセスの間に補償データをデータライン35に提供することができる。

30

**【0018】**

OLED駆動回路60の駆動トランジスタ70などのトランジスタは特徴的なしきい電圧( $V_{th}$ )を有する。駆動トランジスタ70のゲート電極での電圧は第一の電極と第二の電極との間で電流を流すことができるようにしきい電圧よりも大きくなければならない。駆動トランジスタ70がアモルファスシリコントランジスタである場合には、しきい電圧は劣化条件下で変化することが知られている。このような条件は実際の使用条件下に駆動トランジスタ70を配置することを含み、それにより、しきい電圧が増加する。それゆえ、ゲート電極での一定の信号ではOLEDデバイス50により発光される光の強度が徐々に減少するであろう。このような減少の量は駆動トランジスタ70の使用によって決まり、このため、ディスプレイ中の異なる駆動トランジスタごとに減少が異なることがあり、本明細書中でOLED駆動回路60の特性の空間的変動と呼ぶ。このような空間的変動はディスプレイの異なる部分での輝度及び色バランスの差異を含み、また、頻繁に表示される画像(たとえば、ネットワークロゴ)がその画像自体のゴーストをアクティブディスプレイに常に表示させる「バーンイン(burn-in)」画像を含む。しきい電圧のこのような変化を補償し、このような問題を防止することが望ましい。また、OLEDデバイス50には劣化に関連した変化もありえ、たとえば、発光効率の損失及びOLEDデバイス50の抵抗の増加がある。

40

**【0019】**

50

図3Aを参照すると、OLEDデバイスを通して電流が流れる際の発光効率に対してOLEDデバイスの劣化が与える影響を表す図を示している。3本の曲線は、異なる色の光を出す別々の発光素子（たとえば、R、G、Bは赤色発光素子、緑色発光素子、青色発光素子をそれぞれ表わす）の典型的な性能を、時間又は累積電流の関数としての輝度出力によって示したものである。色の異なる発光素子では輝度の減衰が異なる可能性がある。違いは、色の異なる発光素子で使用されている材料の劣化特性が異なること、又は色の異なる発光素子の使われ方が異なることに起因する可能性がある。したがって従来の使用法では、劣化補正がなされていないと、ディスプレイの明るさがより低くなり、色が変化し、特にディスプレイの白色点がシフトすることがある。

【0020】

10

図3Bを参照すると、OLEDデバイス、駆動トランジスタ、又はその両方の劣化がデバイス電流に対して与える影響を表す図を示している。OLED駆動回路の変化を記載するに際し、図3Bの水平軸は駆動トランジスタ70でのゲート電圧を表す。回路が劣化するにつれて、所望の電流を得るためにより大きな電圧が必要になり、すなわち、曲線はVの量だけ移動する。Vはしきい電圧（ $V_{th}$ , 210）の変化の合計であり、示されるとおり、OLEDデバイスの抵抗の変化からOLED電圧の変化が生じる（ $V_{oled}$ , 220）。この変化は性能の低下をもたらす。所望の電流を得るために、より大きなゲート電圧が要求される。OLED電流（これは駆動トランジスタを通してのドレイン・ソース電流でもある）と、OLED電圧と、しきい電圧との飽和時の関係は以下の通りである。

【0021】

20

【数1】

$$I_{oled} = \frac{W\mu C_0}{2L} (V_{gs} - V_{th})^2 = \frac{K}{2} (V_g - V_{oled} - V_{th})^2 \quad (式1)$$

【0022】

30

式中、WはTFTチャンネル幅であり、LはTFTチャンネル長さであり、 $\mu$ はTFT易動度であり、 $C_0$ は単位面積あたりのオキサイド静電容量であり、 $V_g$ はゲート電圧であり、 $V_{gs}$ は駆動トランジスタのゲートとソースとの間の電位差である。単純化のために、 $V_{gs}$ に対する $\mu$ の依存性を無視する。このため、電流を一定に維持するために、 $V_{th}$ 及び $V_{oled}$ の変化の補正を行わなければならない。それゆえ、その両方の変化を測定することが望ましい。

【0023】

図4を参照し、また、図2も参照すると、本発明の方法の一実施形態のブロック図が示されている。予め決められた試験電圧（ $V_{data}$ ）をデータライン35に提供する（工程310）。第一のスイッチ110を閉止し、第二のスイッチ120を開放する。第四のスイッチを閉止し、第三のスイッチを開放し、すなわち、スイッチブロック130をS4にスイッチする（工程315）。選択された横列について選択ライン20をアクティブにし、試験電圧を駆動トランジスタ70のゲート電極に提供し、リードアウトトランジスタ80をオンにする（工程320）。このようにして、電流は第一の電圧源140から駆動トランジスタ70をとおして電流シンク165に流れる。電流シンク165を通る電流値（ $I_{testsk}$ ）は $V_{data}$ の印加によって駆動トランジスタ70を通る電流よりも小さいように選択され、その典型的な値は1～5マイクロアンペアであり、OLED駆動回路の寿命までの間すべての測定で一定であろう。 $V_{data}$ の選択値は回路の寿命までの間すべての測定で一定であり、それゆえ、ディスプレイの寿命までの間に予測される劣化の後にも電流シンク165での電流よりも大きい、駆動トランジスタ70を通る電流を提供するのに十分でなければならない。このように、駆

40

50



動トランジスタ70を通る電流の制限値は電流シンク165によって完全に制御され、それは駆動トランジスタ70を通るのと同じであろう。 $V_{data}$ の値は既知の又は予め決められた電流 - 電圧の関係及び駆動トランジスタ70の劣化特性に基づいて選択されることができ、1つより多くの測定値をこのプロセスで使用することができ、たとえば、OLED駆動回路の寿命までの間の最大の電流値に対して一定に維持するのに十分である $V_{data}$ の値を用いて1、2及び3マイクロアンペアで測定を行うように選択することができる。電圧測定回路170を用いてリードアウトライン30での電圧を測定し、その電圧はリードアウトトランジスタ80の第二の電極での電圧 $V_{out}$ であり、駆動トランジスタ70のしきい電圧 $V_{th}$ を含む、駆動トランジスタ70の特性値である第一の信号 $V_1$ を提供する(工程325)。もしOLEDディスプレイが複数のOLED駆動回路を含みかつ測定される横列にさらなるOLED駆動回路が存在するならば、複数のリードアウトライン30に接続されたマルチプレクサー40を用いて、電圧測定回路170に、予め決められた数のOLED駆動回路、たとえば、横列のすべての駆動回路からの第一の信号 $V_1$ を順次に読み出させることができる(工程330)。もしディスプレイが十分に大きければ、第一の信号が平行/順次プロセスで提供される複数のマルチプレクサーを必要とすることがある。測定されるべきさらなる横列の回路が存在するならば(工程335)、異なる横列を異なる選択ラインによって選択し、測定を繰り返す。回路中の部品の電圧は以下の通りの関係であることができる。

10

【0024】

【数2】

20

$$V_1 = V_{data} - V_{gs(I_{testsk})} - V_{read}$$

(式2)

【0025】

式中、 $V_{gs}(I_{testsk})$ はゲートからソースへの電圧であり、それはドレインからソースへの電流 $I_{ds}$ が $I_{testsk}$ と同じになるように駆動トランジスタ70に印加されなければならない。

30

【0026】

これらの電圧の値はリードアウトトランジスタ80の第二の電極での電圧( $V_{out}$ )を等式2を実現するように調節させるであろう。上記の条件下で、 $V_{data}$ は設定値であり、 $V_{read}$ は一定値と仮定することができる。 $V_{gs}$ は電流シンク165によって設定された電流値及び駆動トランジスタ70の電流 - 電圧特性によって制御されうるのである。そして駆動トランジスタのしきい電圧の劣化に関係した変化とともに変化するのである。駆動トランジスタ70のしきい電圧の変化を決定するために、2つの別個の試験測定を行う。駆動トランジスタ70が経時によって劣化されていないときに、たとえば、OLED駆動回路60をディスプレイ目的で使用する前に、第一の測定を行い、その電圧 $V_1$ を第一のレベルでの電圧とし、測定及び記憶させる。これはゼロ劣化なので、理想的な第一の信号とすることができ、それを第一の目標信号と呼ぶことにする。駆動トランジスタ70が劣化した後に、たとえば、予め決められた時間、画像を表示することで劣化した後に、測定を繰り返し、記憶させる。記憶させた結果を比較することができる。駆動トランジスタ70のしきい電圧の変化は電流を維持するための $V_{gs}$ に変化をもたらす。この変化は等式2中の $V_1$ に対する変化によって反映され、それにより、第二のレベルでの $V_1$ を生じさせ、それを測定し、記憶させることができる。対応している記憶させた信号の変化を比較し、リードアウト電圧 $V_1$ の変化を計算することができ、そのリードアウト電圧 $V_1$ は駆動トランジスタ70の変化と以下の通りに関係している。

40

【0027】

【数 3】

$$\Delta V_1 = -\Delta V_{gs} = -\Delta V_{th} \quad (\text{式 3})$$

【0028】

上記の方法では、各駆動回路についての $V_1$ についての第一のレベルをメモリ内に記憶させることが後の比較のために要求される。初期の測定を必要とせず、しきい電圧の空間的変動を補償することができる、比較的メモリ集約的でない方法は使用できる。劣化の後に、上述のとおり電流シンク165についての選択値とともに、 $V_1$ の値を各駆動回路について記録することができる。その後、最小 $V_{th}$ シフト（すなわち、最大測定値の $V_1$ ）の駆動回路を、測定した駆動回路群から第一の目標信号 $V_{1target}$ として選択する。他の駆動回路のしきい電圧の差異は以下の通りに表現できる。

10

【0029】

【数 4】

$$\Delta V_1 = -\Delta V_{th} = V_1 - V_{1target} \quad (\text{式 4})$$

20

【0030】

その後、第一のスイッチ110を開放し、第二のスイッチ120を閉止する。スイッチブロック130をS3にスイッチし、それにより、第四のスイッチを開放し、第三のスイッチを閉止する（工程340）。選択ライン20を選択された横列についてアクティブにすることで、リードアウトトランジスタ70をオンにする（工程345）。このように、電流 $I_{test_u}$ は電流源160からOLEDデバイス50を通して第二の電圧源150に流れる。電流源160を通しての電流値はOLEDデバイス50を通して可能な最大の電流よりも低いように選択され、典型的な値は1～5マイクロアンペアであり、OLED駆動回路の寿命までの間にすべての測定で一定であろう。この方法で1つより多くの測定値を用いることができ、たとえば、1、2及び3マイクロアンペアで測定を行うように選択することができる。電圧測定回路170を用いてリードアウトライン30上での電圧を測定し、その電圧はリードアウトトランジスタ80の第二の電極での電圧 $V_{out}$ であり、OLEDデバイス50の抵抗を含む、OLEDデバイス50の特性値である第二の信号 $V_2$ を提供する（工程350）。もし測定される横列のさらなるOLED駆動回路が存在するならば、複数のリードアウトライン30に接続されたマルチプレクサ40を用いて、電圧測定回路170に、予め決められた数のOLED駆動回路、たとえば、横列のすべての駆動回路についての第二の信号 $V_2$ を順次に読み出させることができる（工程355）。もし、ディスプレイが十分に大きければ、第二の信号が平行/順次プロセスで提供されうる複数のマルチプレクサを必要とすることがある。もしOLEDディスプレイ10中に測定されるべきさらなる横列の回路が存在するならば、工程345～工程355を各横列について繰り返す（工程360）。回路中の部品の電圧は以下の通りの関係であることができる。

30

40

【0031】

【数 5】

$$V_2 = CV + V_{\text{OLED}} + V_{\text{read}} \quad (\text{式 5})$$

【0032】

これらの電圧の値はリードアウトトランジスタ80の第二の電極での電圧 ( $V_{\text{out}}$ ) を  
 10 等式 4 を実現するように調節させるであろう。上記の条件下で、 $CV$  は設定値であり、  
 $V_{\text{read}}$  は一定値と仮定することができる。 $V_{\text{OLED}}$  は電流源160によって設定された電  
 流値及びOLEDデバイス50の電流-電圧特性によって制御されるであろう。 $V_{\text{OLED}}$  はOLEDデ  
 バイス50の劣化に関連した変化とともに変化するのである。 $V_{\text{OLED}}$  の変化を決定するた  
 めに、2つの別個の試験測定を行う。OLEDデバイス50が経時によって劣化されていないとき  
 に、たとえば、OLED駆動回路60をディスプレイ目的で使用する前に、第一の測定を行い、  
 電圧  $V_2$  を第一のレベルでの電圧とし、測定及び記憶させる。これはゼロ劣化なので、理  
 想的な第二の信号値とすることができ、それを第二の目標信号と呼ぶことにする。OLEDデ  
 バイス50が劣化した後に、たとえば、予め決められた時間、画像を表示することで劣化し  
 た後に、測定を繰り返し、記憶させる。記憶させた結果を比較することができる。OLEDデ  
 20 バイス50の変化は電流を維持するための  $V_{\text{OLED}}$  を変化させることがある。この変化は等式  
 4中の  $V_2$  に対する変化によって反映され、それにより、第二のレベルでの  $V_2$  を生じさ  
 せ、それを測定し、記憶させることができる。対応している記憶させた信号の変化を比較  
 し、リードアウト電圧の変化を計算することができ、そのリードアウト電圧はOLEDデバイ  
 ス50の変化と以下の通りに関係している。

【0033】

【数 6】

$$\Delta V_2 = \Delta V_{\text{OLED}} \quad (\text{式 6})$$

【0034】

上記の方法では、各駆動回路についての  $V_2$  についての第一のレベルをメモリ内に記憶  
 させることが後の比較のために要求される。初期測定を要求せず、 $V_{\text{OLED}}$  の空間的変動を  
 補償することができる、比較的メモリ集約的でない方法を使用することができる。劣化  
 後に、 $V_2$  の値は上述の通り、電流源160についての選択値とともに各駆動回路について  
 40 記録されうる。その後、最小  $V_{\text{OLED}}$  シフト (すなわち、最小測定値の  $V_2$ ) の駆動回路を  
 、測定した駆動回路群から第二の目標信号  $V_{2 \text{ target}}$  として選択する。他の駆動回路のし  
 くい電圧の差異は以下の通りに表現できる。

【0035】

【数 7】

$$\Delta V_2 = \Delta V_{\text{OLED}} = V_2 - V_{2\text{target}} \quad (\text{式 7})$$

【0036】

その後、第一の信号及び第二の信号の変化を用いてOLED駆動回路60の特性の変化を補償することができる（工程370）。電流の変化を補償するために、 $V_{th}$ （ $V_1$ に関連）及び  $V_{\text{OLED}}$ （ $V_2$ に関連）についての補正を行う必要がある。しかし、OLEDデバイスの輝度に影響を及ぼす第三の要因もあり、経時又は使用に伴う変化、すなわち、OLEDデバイスの効率は低下し、それにより、所与の電流で発せられる光を低減する（図3Aに示す）。上記の関係に加えて、OLEDデバイスの輝度効率の減少と  $V_{\text{OLED}}$ 、との関係を発見した。すなわち、所与の電流についてのOLED輝度は  $V_{\text{OLED}}$  の変化の関数である。

【0037】

【数 8】

$$\frac{L_{\text{OLED}}}{I_{\text{OLED}}} = f(\Delta V_{\text{OLED}}) \quad (\text{式 8})$$

【0038】

あるデバイスについて輝度効率と  $V_{\text{OLED}}$  との関係の例を図5中のグラフに示す。輝度の減少と、所与の電流での  $V_{\text{OLED}}$  に対する輝度の減少との関係を測定することで、OLEDデバイス50が公称輝度を出力するのに必要な補正信号の変化を決定することができる。この測定はモデルシステムで行うことができ、その後、参照テーブル中に記憶させ又はアルゴリズムとして使用できる。

【0039】

OLED駆動回路60の上記の特性値の変化を補償するために、等式中で第一の信号及び第二の信号を使用することができる。

【0040】

【数 9】

$$\Delta V_{\text{data}} = f_1(\Delta V_1) + f_2(\Delta V_2) + f_3(\Delta V_2) \quad (\text{式 9})$$

【0041】

式中、 $V_{\text{data}}$  は所望の輝度を維持するために必要な、駆動トランジスタ70のゲート電極でのオフセット電圧であり、 $f_1(V_1)$  はしきい電圧の変化についての補正であり、 $f_2(V_2)$  はOLED抵抗の変化についての補正であり、 $f_3(V_2)$  はOLED効率の変化についての補正である。たとえば、OLEDディスプレイはコントローラを含むことができ、そのコントローラは参照テーブル又はアルゴリズムを含んで、各OLEDデバイスについてのオフセット電圧

を算出することができる。オフセット電圧が算出されて、駆動トランジスタ70のしきい電圧の変化及びOLED デバイス50の劣化による電流の変化についての補正を提供し、さらに、OLEDデバイス50の劣化による効率損失を補償するために電流増加を提供し、それにより、完全な補償解決法が提供される。これらの変化はコントローラによって適用され、所望の公称輝度へと光出力を補正することができる。OLEDデバイスに適用される信号を制御することで、一定の輝度出力を備えかつ所与の輝度での寿命が長くなったOLEDデバイスが得られる。この方法はディスプレイ中の各OLEDデバイスについての補正を提供するので、複数のOLED駆動回路の特性の空間的変動を補償するであろう。

#### 【0042】

好ましい実施形態において、本発明は、限定するわけではないが、Tangらによる米国特許第4,769,292号及びVanSlykeらによる米国特許第5,061,569号に開示されるような、小分子又はポリマーOLEDからなる有機発光ダイオード(OLED)を含むディスプレイにおいて使用されているとおりである。多くの組み合わせ及び種類の有機発光ディスプレイを用いてこのようなディスプレイを構築することができる。

#### 【0043】

本発明をうまく実現できるOLEDデバイス中の有機層の構成は多数ある。典型的な従来技術の構造は図6に示すOLEDデバイス50であり、この構造は、基板401と、アノード403と、正孔注入層405と、正孔輸送層407と、発光層409と、電子輸送層411と、カソード413とを含む。これらの層について以下に詳細に説明する。基板はカソードに隣接する位置でも、基板が実際にアノード又はカソードを構成していてもよいことに注意されたい。アノードとカソードに挟まれた有機層を便宜上有機EL素子と呼ぶ。有機層を合わせた合計の厚さは500nm未満であることが好ましい。デバイスはトップ発光型(カソード413を通して発光する)であっても、ボトム発光型(アノード403及び基板401を通して発光する)であってもよい。

#### 【0044】

OLEDのアノードとカソードは、導電体460を通じて電圧/電流源450に接続されている。OLEDは、アノードとカソードの間に、アノードがカソードと比べて正の電位となるように電圧を印加することによって動作する。正孔はアノードから有機EL素子に注入され、電子はカソードで有機EL素子に注入される。ACモードでOLEDを動作させるときに、ポテンシャル・バイアスが逆転して電流が流れないわずかな時間がACサイクル中にあるため、デバイスの安定性向上を実現できることがときにある。AC駆動のOLEDの一例が、米国特許第5,552,678号に記載されている。

#### 【0045】

本発明のOLEDディスプレイは、支持用基板の上に形成されて、カソード又はアノードが基板と接触できるようになっているのが一般的である。基板と接触する電極は、通常、底部電極と呼ばれる。底部電極はアノードであることが一般的だが、本発明はこの構成に限定されることはない。基板は、透光性又は不透明にすることができる。基板が透光性であるが、デバイスがトップ発光型である場合には、反射性又は光吸収性の層を用いて光を反射させたり吸収したりすることで、ディスプレイのコントラストを改善することができる。基板としては、限定するわけではないが、ガラス、プラスチック、半導体材料、シリコン、セラミック及び回路板材料などが挙げられる。本発明は基板がアモルファスシリコン部分を含み、それを用いて駆動回路を形成している場合に特に有用である。

#### 【0046】

EL光をアノード403を通して見る場合には、アノードは、その注目の光に対して透明であるか、又は、実質的に透明である必要がある。本発明で使用される一般的な透明アノード材料はインジウムスズオキサイド(ITO)、インジウム亜鉛オキサイド(IZO)及び酸化スズであるが、他の金属酸化物材料も使用でき、限定するわけではないが、アルミニウム又はインジウムでドーブした酸化亜鉛、マグネシウムインジウムオキไซด์及びニッケルタンゲステンオキไซด์が挙げられる。これらの酸化物に加えて、窒化ガリウムなどの金属窒化物、セレン化亜鉛などの金属セレン化物、硫化亜鉛などの金属硫化物もアノ

10

20

30

40

50

ードとして使用してよい。EL光をカソード電極だけを通して見るような用途では、アノードの透光特性は重要でなく、あらゆる導電性材料（透明なもの、不透明なもの、反射性のもの）を使用することができる。この用途での導電性材料の例としては、金、イリジウム、モリブデン、パラジウム、白金などがあるが、それらに限定されない。典型的なアノード用材料は、透光性であろうとそうでなかろうと、仕事関数が4.1eV以上である。望ましいアノード用材料は、一般に適切な任意の手段、たとえば、蒸着、スパッタリング、化学蒸着、電気化学的技術で堆積させる。アノードは、よく知られているフォトリソグラフィ法を利用してパターンニングすることができる。場合によっては、アノードを研磨した後、他の層を付着させて表面の粗さを小さくすることで、短絡を最少にすること、又は反射性を大きくすることができる。

10

#### 【0047】

必ずしも必要ではないが、正孔注入層405をアノード403と正孔輸送層407の間に設けると有用であることがしばしばある。正孔注入材料は、後に続く有機層の膜形成能力を向上させ、正孔を正孔輸送層に容易に注入できるようにする機能を持つ。正孔注入層での使用に適切な材料は、限定するわけではないが、米国特許第4,720,432号に記載されるようなポルフィリン系化合物、米国特許第6,208,075号に記載されるようなプラズマ堆積されたフルオロカーボンポリマー、ある種の芳香族アミン、たとえば、*m*-MTDA TA (4,4',4''-トリス[(3-メチルフェニル)フェニルアミノ]トリフェニルアミン)が挙げられる。有機ELディスプレイにおいて有用であることが報告されている別の正孔注入材料は、欧州特許出願公開第0 891 121号及び第1 029 909号に記載されている。

20

#### 【0048】

正孔輸送層407は、少なくとも1種類の正孔輸送化合物、たとえば、芳香族第三級アミンを含んでいる。芳香族第三級アミンは、炭素原子（そのうちの少なくとも1つは芳香族環のメンバーである）だけに結合する少なくとも1つの3価窒素原子を含んでいる化合物であると理解されている。芳香族第三級アミンの1つの形態は、アリアルアミン、たとえば、モノアリアルアミン、ジアリアルアミン、トリアリアルアミン、ポリマー・アリアルアミンである。米国特許第3,180,730号において、Klupfelらは例示のモノマートリアリアルアミンを示している。1個以上のビニル基で置換された又は少なくとも1つの活性水素含有基を含む、他の適切なトリアリアルアミンはBrantleyらによって米国特許第3,567,450号と第3,658,520号に開示されている。

30

#### 【0049】

芳香族第三級アミンのより好ましいクラスは、米国特許第4,720,432号及び第5,061,569号に記載されているように少なくとも2つの芳香族第三級アミン部分を有するものである。正孔輸送層は、単一の芳香族第三級アミン化合物で形成すること、又は芳香族第三級アミンの混合物で形成することができる。有用な芳香族第三級アミンの代表例としては、以下のものがある。

1,1-ビス(4-ジ-*p*-トリルアミノフェニル)シクロヘキサン、  
1,1-ビス(4-ジ-*p*-トリルアミノフェニル)-4-フェニルシクロヘキサン、  
4,4'-ビス(ジフェニルアミノ)クアドリフェニル、  
ビス(4-ジメチルアミノ-2-メチルフェニル)フェニルメタン、  
N,N,N'-トリ(*p*-トリル)アミン、  
4-(ジ-*p*-トリルアミノ)-4'-[4-(ジ-*p*-トリルアミノ)-スチリル]スチルベン、  
N,N,N',N'-テトラ-*p*-トリル-4,4'-ジアミノビフェニル、  
N,N,N',N'-テトラフェニル-4,4'-ジアミノビフェニル、  
N,N,N',N'-テトラ-1-ナフチル-4,4'-ジアミノビフェニル、  
N,N,N',N'-テトラ-2-ナフチル-4,4'-ジアミノビフェニル、  
N-フェニルカルバゾール、  
4,4'-ビス[N-(1-ナフチル)-N-フェニルアミノ]ビフェニル、  
4,4'-ビス[N-(1-ナフチル)-N-(2-ナフチル)アミノ]ビフェニル、  
4,4''-ビス[N-(1-ナフチル)-N-フェニルアミノ]*p*-テルフェニル、

40

50

4,4'-ビス[N-(2-ナフチル)-N-フェニルアミノ]ビフェニル、  
 4,4'-ビス[N-(3-アセナフテニル)-N-フェニルアミノ]ビフェニル、  
 1,5-ビス[N-(1-ナフチル)-N-フェニルアミノ]ナフタレン、  
 4,4'-ビス[N-(9-アントリル)-N-フェニルアミノ]ビフェニル、  
 4,4"-ビス[N-(1-アントリル)-N-フェニルアミノ]-p-テルフェニル、  
 4,4'-ビス[N-(2-フェナントリル)-N-フェニルアミノ]ビフェニル、  
 4,4'-ビス[N-(8-フルオランテニル)-N-フェニルアミノ]ビフェニル、  
 4,4'-ビス[N-(2-ピレニル)-N-フェニルアミノ]ビフェニル、  
 4,4'-ビス[N-(2-ナフタセニル)-N-フェニルアミノ]ビフェニル、  
 4,4'-ビス[N-(2-ペリレニル)-N-フェニルアミノ]ビフェニル、  
 4,4'-ビス[N-(1-コロネリル)-N-フェニルアミノ]ビフェニル、  
 2,6-ビス(ジ-p-トリルアミノ)ナフタレン、  
 2,6-ビス[ジ-(1-ナフチル)アミノ]ナフタレン、  
 2,6-ビス[N-(1-ナフチル)-N-(2-ナフチル)アミノ]ナフタレン、  
 N,N,N',N'-テトラ(2-ナフチル)-4,4"-ジアミノ-p-テルフェニル、  
 4,4'-ビス {N-フェニル-N-[4-(1-ナフチル)-フェニル]アミノ} ビフェニル、  
 4,4'-ビス[N-フェニル-N-(2-ピレニル)アミノ]ビフェニル、  
 2,6-ビス[N,N-ジ(2-ナフチル)アミノ]フルオレン、  
 1,5-ビス[N-(1-ナフチル)-N-フェニルアミノ]ナフタレン、  
 4,4',4"-トリス[(3-メチルフェニル)フェニルアミノ]トリフェニルアミン。

10

20

#### 【0050】

有用な正孔輸送材料の別のクラスとして、欧州特許公開第1 009 041号に記載されているような多環式芳香族化合物が挙げられる。2つより多くのアミン基を有する第三級芳香族アミン（オリゴマー材料を含む）を使用できる。さらに、ポリマー正孔輸送材料を使用することができる。それは、例えば、ポリ(N-ビニルカルバゾール)（PVK）、ポリチオフェン、ポリピロール、ポリアニリン及び、ポリ(3,4-エチレンジオキシチオフェン)/ポリ(4-スチレンスルホネート)（PEDOT/PSSとも呼ばれる）などのコポリマーなどである。

#### 【0051】

米国特許第4,769,292号、第5,935,721号により詳しく説明されているように、有機EL素子の発光層（LEL）409は、ルミネッセンス材料又は蛍光材料を含んでおり、この領域で電子-正孔対の再結合が起こる結果としてエレクトロルミネッセンスが生じる。発光層は単一の材料で構成できるが、より一般的には、1種類又は複数のゲスト化合物をドープしたホスト材料からなる。光は主としてドーパントから発生し、任意の色が可能である。発光層内のホスト材料は、以下に示すような電子輸送材料、又は上記のような正孔輸送材料、又は正孔-電子再結合をサポートする別の単一の材料又は組み合わせた材料であることができる。ドーパントは、通常は強い蛍光染料の中から選択されるが、リン光化合物（例えばWO98/55561、WO00/18851、WO00/57676及びWO00/70655に記載されている遷移金属錯体）も有用である。ドーパントは、一般に、0.01～10質量%の割合でホスト材料に組み込まれる。ポリフルオレン及びポリビニルアリーレン（たとえばポリ(p-フェニレンビニレン)、PPV）などのポリマー材料もホスト材料として使用することができる。その場合には、小分子ドーパントをポリマーホスト中に分子として分散させることができ、又はドーパントを少量成分と共重合させてホスト・ポリマーに添加することができる。

30

40

#### 【0052】

ドーパントとして染料を選択する際の重要な1つの関係は、その分子の最高被占軌道と最低空軌道のエネルギー差として定義されるバンドギャップ電位の比較である。ホストからドーパント分子に効率的にエネルギーが移動するための必要条件は、ドーパントのバンドギャップがホスト材料のバンドギャップよりも小さいことである。リン光発光体の場合には、ホストの三重項エネルギーレベルが十分に高くホストからドーパントにエネルギーが移動できることも重要である。

50

## 【 0 0 5 3 】

有用であることが知られているホスト及び発光性分子は、限定するわけではないが、米国特許第4,768,292号、第5,141,671号、第5,150,006号、第5,151,629号、第5,405,709号、第5,484,922号、第5,593,788号、第5,645,948号、第5,683,823号、第5,755,999号、第5,928,802号、第5,935,720号、第5,935,721号及び第6,020,078号に開示されたものが挙げられる。

## 【 0 0 5 4 】

8-ヒドロキシキノリン（オキシシ）の金属錯体と、それと同様の誘導体は、エレクトロルミネッセンスをサポートすることのできる有用なホスト材料の1つのクラスを構成する。有用なキレート化オキシノイド化合物の代表例としては以下のものがある。

CO-1: アルミニウムトリスオキシシ [別名、トリス(8-キノリノラト)アルミニウム(III)]、

CO-2: マグネシウムビスオキシシ [別名、ビス(8-キノリノラト)マグネシウム(II)]、

CO-3: ビス[ベンゾ {f} -8-キノリノラト]亜鉛(II)、

CO-4: ビス(2-メチル-8-キノリノラト)アルミニウム(III)- $\mu$ -オキシシ-ビス(2-メチル-8-キノリノラト)アルミニウム(III)、

CO-5: インジウムトリスオキシシ [別名、トリス(8-キノリノラト)インジウム]、

CO-6: アルミニウムトリス(5-メチルオキシシ) [別名、トリス(5-メチル-8-キノリノラト)アルミニウム(III)]、

CO-7: リチウムオキシシ [別名、(8-キノリノラト)リチウム(I)]、

CO-8: ガリウムオキシシ [別名、トリス(8-キノリノラト)ガリウム(III)]、

CO-9: ジルコニウムオキシシ [別名、テトラ(8-キノリノラト)ジルコニウム(IV)]。

## 【 0 0 5 5 】

有用なホスト用材料の他のクラスは、限定するわけではないが、アントラセンの誘導体、たとえば、米国特許第5,935,721号に記載されるような9,10-ジ-(2-ナフチル)アントラセン及びその誘導体、米国特許第5,121,029号に記載されるようなジスチルルアリーレン誘導体、及び、ベンゾアゾール誘導体、たとえば、2,2',2''-(1,3,5-フェニレン)トリス[1-フェニル-1H-ベンゾイミダゾール]が挙げられる。カルバゾール誘導体はリン光発光体にとって特に有用なホストである。

## 【 0 0 5 6 】

有用な蛍光ドーパントとしては、限定するわけではないが、アントラセン、テトラセン、キサントゲン、ペリレン、ルブレン、クマリン、ローダミン、キナクリドンの誘導体や、ジシアノメチレンピラン化合物、チオピラン化合物、ポリメチン化合物、ピリリウム化合物及びチアピリリウム化合物、フルオレン誘導体、ペリフランテン誘導体、インデノペリレン誘導体、ビス(アジニル)アミンホウ素化合物、ビス(アジニル)メタン化合物及びカルボスチルル化合物などが挙げられる。

## 【 0 0 5 7 】

本発明の有機EL素子の電子輸送層411を形成するのに用いられる好ましい薄膜形成材料は、金属キレート化オキシノイド化合物であり、その中にはオキシシそのもの（一般に8-キノリノール又は8-ヒドロキシキノリンとも呼ばれる）のキレートも含まれる。このような化合物は電子を注入して輸送するのを助け、高性能を示し、容易に薄膜の形態になる。オキシノイド系化合物の例は、すでにリストにして示した。

## 【 0 0 5 8 】

他の電子輸送材料としては種々のブタジエン誘導体が挙げられ、米国特許第4,356,429号に開示されている。種々の複素環式光学的輝度増強剤が米国特許第4,539,507号に記載されている。ベンゾアゾール及びトリアジンも有用な電子輸送材料である。

## 【 0 0 5 9 】

アノードだけを通して発光を見る場合には、本発明で使用するカソード413は、ほぼ任意の導電性材料を含むことができる。望ましい材料は優れた膜形成特性を有するため、下にある有機層との接触がよくなり、低電圧で電子の注入が促進され、優れた安定性を得る



ことができる。有用なカソード材料は、仕事関数が小さな(4.0eV未満)金属又は合金を含んでいることがしばしばある。好ましい1つのカソード材料は米国特許第4,885,221号に記載されているように、銀が1~20%の割合で含まれたMg:Ag合金を含んでなる。適切なカソード材料の別のクラスとして、有機層(たとえば電子輸送層(ETL))に接する薄い電子注入層(EIL)を備えていて、その上により厚い導電性金属層を被せた構成の二層が挙げられる。その場合、EILは、仕事関数が小さな金属又は金属塩を含んでいることが好ましく、そうなっている場合には、より厚い被覆層は仕事関数が小さい必要がない。このような1つのカソードは、米国特許第5,677,572号に記載されているように、LiFの薄い層と、その上にあるより厚いAl層を含む。他の有用なカソード材料の組み合わせとしては、米国特許第5,059,861号、第5,059,862号及び第6,140,763号に開示されているものが挙げられるが、これだけに限定されるわけではない。

10

#### 【0060】

カソードを通して発光を見る場合、カソードは透明であるか、又はほぼ透明である必要がある。このような用途のためには、金属が薄い、透明な導電性酸化物を使用するか、このような材料の組み合わせを使用する必要がある。光学的に透明なカソードは米国特許第4,885,211号、第5,247,190号、日本国特許第3,234,963号、米国特許第5,703,436号、第5,608,287号、第5,837,391号、第5,677,572号、第5,776,622号、第5,776,623号、第5,714,838号、第5,969,474号、第5,739,545号、第5,981,306号、第6,137,223号、第6,140,763号、第6,172,459号、欧州特許出願公開第1 076 368号、米国特許第6,278,236号及び第6,284,393号により詳細に記載されている。蒸着、スパッタリング又は化学蒸着は、一般にカソード材料を堆積させる。必要な場合には、多くの周知の方法によってパターニングを行ってもよく、その方法としては、限定するわけではないが、スルーマスク堆積及びインテグラルシャドーマスキング挙げられる。米国特許第5,276,380号及び欧州特許出願公開第0 732 868号にはレーザーアブレーション及び選択的化学蒸着を開示している。

20

#### 【0061】

層409と411を場合によってはまとめて単一の層にし、発光と電子輸送の両方をサポートする機能を担わせることができる場合がある。発光ドーパントを正孔輸送層に添加することも当業界で知られている。その場合、正孔輸送層がホストとして機能することができる。多数のドーパントを1つ以上の層に添加し、たとえば青色発光材料と黄色発光材料、又はシアン色発光材料と赤色発光材料、又は赤色発光材料と緑色発光材料と青色発光材料を組み合わせ白色発光OLEDを作ることができる。白色発光デバイスは、たとえば、欧州特許出願公開第1 187 235号、米国特許出願公開第2002/0025419号、欧州特許出願公開第1 182 244号、米国特許第5,683,823号、第5,503,910号、第5,405,709号及び第5,283,182号に記載されている。

30

#### 【0062】

追加の層(たとえば従来技術で教示されている電子阻止層又は正孔阻止層)も本発明のディスプレイで用いることができる。正孔阻止層は、たとえば米国特許公開第2002/001 5859号に記載されているように、リン光発光デバイスの効率を向上させるのに一般に使用される。

#### 【0063】

本発明は、たとえば米国特許第5,703,436号及び第6,337,492号に教示されているようないわゆる積層ディスプレイ構造で使うことができる。

40

#### 【0064】

上記の有機材料は、気相法、たとえば昇華によってうまく堆積するが、流体、たとえば溶媒から堆積させることもでき、場合によっては結合剤も用いて膜の形成を改善することができる。材料がポリマーである場合には溶媒堆積が有用だが、他の方法も使用でき、たとえばスパッタリング、又はドナー・シートからの熱転写も利用できる。昇華によって堆積される材料は、たとえば、米国特許第6,237,529号に記載されるように、しばしばタンタル材料を含む昇華用「ポート」から蒸発されてよく、又は、ドナーシート上に最初に被覆させ、その後、より近傍で基材に対して昇華させることもできる。材料の混合物を含む

50

層では、別々の昇華用ポートを用いること、又は材料をあらかじめ混合し、単一のポート又はドナー・シートからコーティングすることができる。パターン化堆積はシャドーマスク、インテグラルシャドーマスク（米国特許第5,294,870号）、ドナーシートからの空間規定染料熱転写（米国特許第5,688,551号、第5,851,709号及び第6,066,357号）、及びインクジェット法（米国特許第6,066,357号）を用いて行える。

#### 【0065】

たいていのOLEDディスプレイは水分と酸素の一方又は両方に敏感であるため、一般に不活性雰囲気、たとえば窒素やアルゴン中で、乾燥剤、たとえばアルミナ、ボーキサイト、硫酸カルシウム、粘土、シリカゲル、ゼオライト、アルカリ金属酸化物、アルカリ土類金属酸化物、硫酸塩、ハロゲン化金属及び過塩素酸塩とともに密封される。封止と乾燥のための方法としては、限定するわけではないが、米国特許第6,226,890号に記載されている方法などが挙げられる。さらに、障壁層、たとえばSiO<sub>x</sub>、テフロン（登録商標）、及び交互に積層された無機層/ポリマー層が封止法として当業界で知られている。

#### 【0066】

本発明のOLEDディスプレイでは、発光特性の向上を望むのであれば、さまざまな周知の光学的効果を利用することが可能である。これには、層の厚さを選択して光の透過性を改善すること、誘電体ミラー構造を設けること、反射性電極の代わりに光吸収性電極にすること、グレア防止又は反射防止のコーティングをディスプレイ上に設けること、偏光媒体をディスプレイ上に設けること、又は、カラー・フィルタ、中性フィルタ、色変換フィルタをディスプレイ上に設けることなどがある。フィルタ、偏光装置、グレア防止用又は反射防止用コーティングは、特にカバーの上に、又はカバーの下にある電極保護層に設けることができる。

#### 【0067】

本発明は、その特定の好ましい実施形態を特に参照して記載してきたが、変更及び修正が本発明の精神及び範囲内で行われてよいことは理解されるであろう。

#### 【符号の説明】

#### 【0068】

- 10 OLEDディスプレイ
- 20 選択ライン
- 30 リードアウトライン
- 35 データライン
- 40 マルチプレクサー
- 50 画素又はOLEDデバイス
- 60 OLED駆動回路
- 70 駆動トランジスタ
- 75 キャパシタ
- 80 リードアウトトランジスタ
- 85 データイン
- 90 選択トランジスタ
- 95 制御ライン
- 110 第一のスイッチ
- 120 第二のスイッチ
- 130 スイッチブロック
- 140 第一の電圧源
- 150 第二の電圧源
- 155 デジタル-アナログコンバータ
- 160 電流源
- 165 電流シンク
- 170 電圧測定回路
- 180 低パスフィルタ

10

20

30

40

50

185 アナログ-デジタルコンバータ  
190 プロセッサ  
195 メモリ  
210  $V_{th}$   
220  $V_{OLED}$   
310 工程  
315 工程  
320 工程  
325 工程  
330 決定工程  
335 決定工程  
340 工程  
345 工程  
350 工程  
355 決定工程  
360 決定工程  
370 工程  
401 基板  
403 アノード  
405 正孔注入層  
407 正孔輸送層  
409 発光層  
411 電子輸送層  
413 カソード  
450 電圧 / 電流源  
460 導電体

10

20

【図 1】

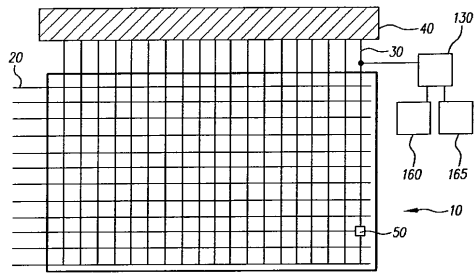


FIG. 1

【図 2】

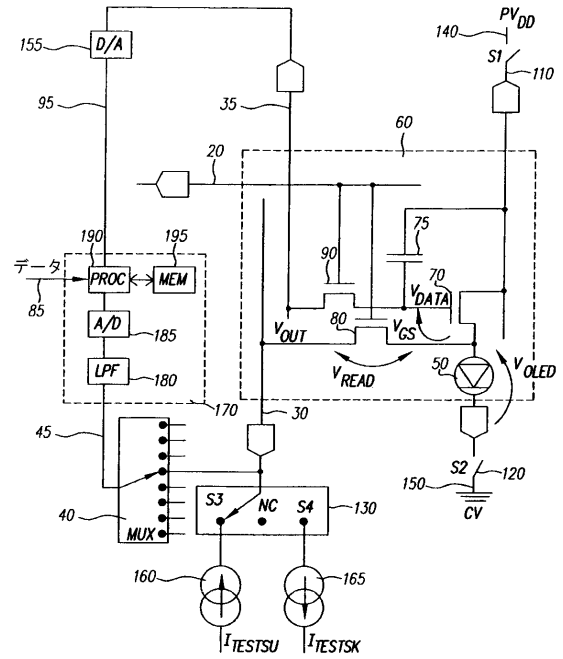


FIG. 2

【図 3 A】

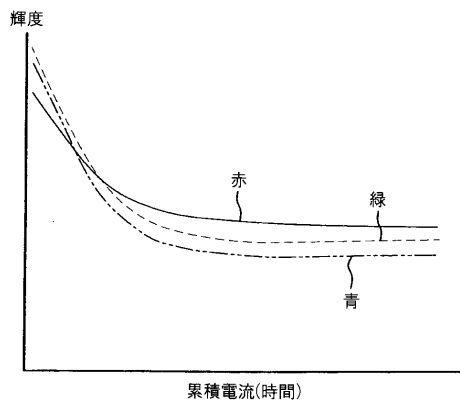


FIG. 3A

【図 3 B】

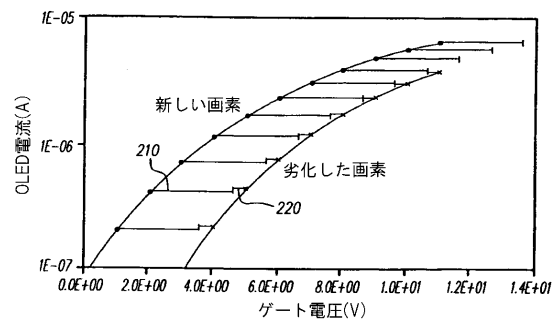


FIG. 3B

【 図 4 】

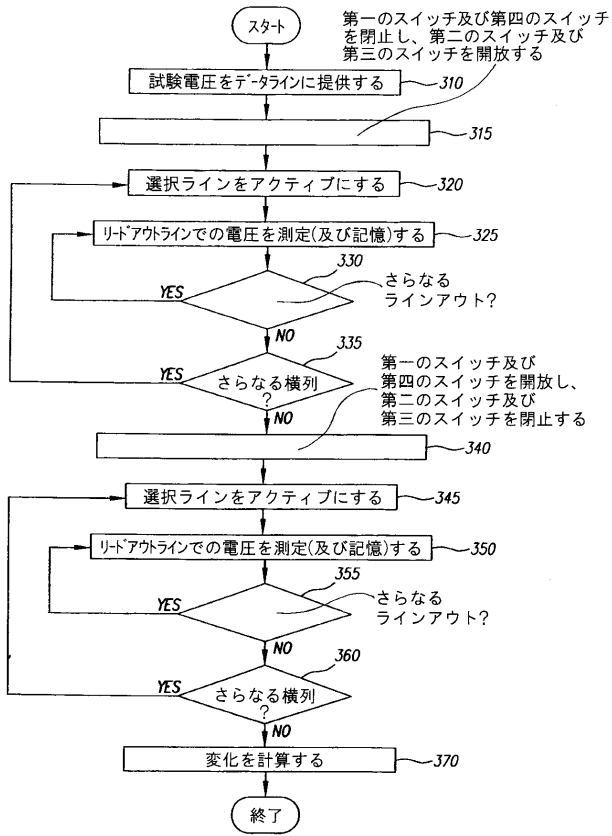


FIG. 4

【 図 5 】

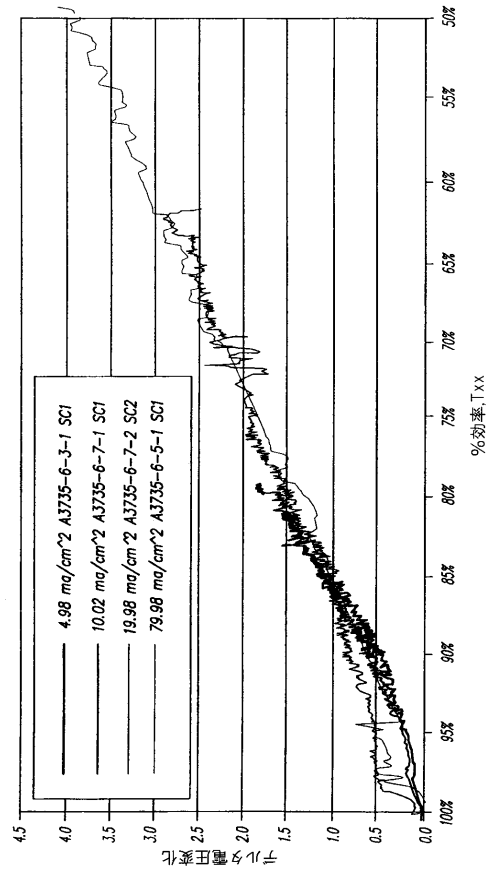


FIG. 5

【 図 6 】

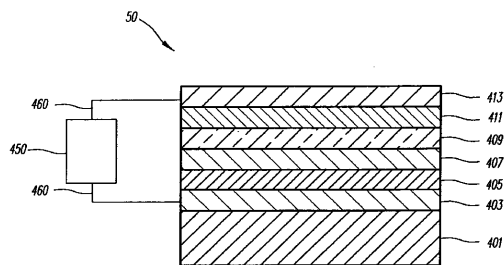


FIG. 6

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

A. CLASSIFICATION OF SUBJECT MATTER INV. G09G3/32		International application No PCT/US2008/007388
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G09G H05B		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2005/109389 A (THOMSON LICENSING SA; MARX THILO [DE]; SCHEMMANN HEINRICH [DE]) 17 November 2005 (2005-11-17) the whole document	1-9
A	WO 2005/022498 A (KONINKL PHILIPS ELECTRONICS NV [NL]; FISH DAVID A [GB]; HECTOR JASON R) 10 March 2005 (2005-03-10) page 3, line 23 - page 6, line 27; figures 4,7,9	1-9
----- -/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or, which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *G* document member of the same patent family		
Date of the actual completion of the international search  26 September 2008		Date of mailing of the international search report  07/10/2008
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer  Taron, Laurent

## INTERNATIONAL SEARCH REPORT

International application No

PCT/US2008/007388

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JAE-HOON LEE ET AL: "P-12: A New a-Si:H TFT Pixel Design Compensating Threshold Voltage Degradation of TFT and OLED", 2004 SID INTERNATIONAL SYMPOSIUM, SEATTLE, WA, MAY 25 - 27, 2004; [SID INTERNATIONAL SYMPOSIUM], SAN JOSE, CA : SID, US, vol. XXXV, 25 May 2004 (2004-05-25), pages 264-267, XP007012052 the whole document	1-9
A	WO 2006/063448 A (IGNIS INNOVATION INC [CA]; NATHAN AROKIA [CA]; CHAJI GHOLAMREZA REZA []) 22 June 2006 (2006-06-22) paragraphs [0007], [0008], [0045], [0046], [0069], [0078], [0092], [0104], [0106], [0174] - [0184]; figures 8, 14	1-9

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No

PCT/US2008/007388

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2005109389 A	17-11-2005	BR PI0509950 A	25-09-2007
		CN 1977302 A	06-06-2007
		DE 102004022424 A1	01-12-2005
		EP 1743314 A1	17-01-2007
		JP 2007536585 T	13-12-2007
		US 2008030438 A1	07-02-2008
WO 2005022498 A	10-03-2005	CN 1846243 A	11-10-2006
		EP 1665207 A2	07-06-2006
		JP 2007504501 T	01-03-2007
		KR 20060132795 A	22-12-2006
		US 2006256048 A1	16-11-2006
WO 2006063448 A	22-06-2006	EP 1836697 A1	26-09-2007
		JP 2008523448 T	03-07-2008
		KR 20070101275 A	16-10-2007
		US 2006158402 A1	20-07-2006



## フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 7 0 Q
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/20	6 3 1 U
G 0 9 G	3/20	6 1 2 E
G 0 9 G	3/20	6 2 3 N
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 4 2 L
G 0 9 G	3/20	6 3 1 R
G 0 9 G	3/20	6 7 0 J

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),  
EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MT,NL,NO,PL,PT,RO,SE,SI,SK,T  
R),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,  
BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,K  
G,KM,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT  
,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(74)代理人 100093665

弁理士 蛸谷 厚志

(72)発明者 レビー, チャールズ イセリン

アメリカ合衆国, ニューヨーク 1 4 6 5 0, ロチェスター, ステイト ストリート 3 4 3

(72)発明者 バレット, ゲイリー

アメリカ合衆国, ニューヨーク 1 4 6 5 0, ロチェスター, ステイト ストリート 3 4 3

F ターム(参考) 3K107 AA01 BB01 CC21 EE03 HH04

5C080	AA06	BB05	CC03	DD05	DD08	DD09	DD12	DD13	DD15	DD18
	DD25	DD29	EE29	EE30	FF03	FF11	GG10	GG11	GG12	GG15
	GG17	HH09	JJ02	JJ03	JJ05	JJ07				
5C380	AA01	AB06	AB11	AB12	AB23	AB34	AB45	BA08	BA12	BA15
	BA38	BA39	BB03	BB04	BB06	BB12	BB13	BB14	BB15	BB21
	BB22	BC20	BD04	BD11	CA12	CC26	CC33	CC48	CC52	CC62
	CC77	CD013	CE04	CF48	CF49	CF52	CF57	CF61	CF70	DA06
	DA32	DA33	DA34	DA50	EA02	FA02	FA07	FA18	FA19	FA21
	FA26	FA28	GA17	HA02	HA05	HA06				

专利名称(译)	OLED显示器具有劣化和效率补偿		
公开(公告)号	<a href="#">JP2010530993A</a>	公开(公告)日	2010-09-16
申请号	JP2010513199	申请日	2008-06-13
[标]申请(专利权)人(译)	伊斯曼柯达公司		
申请(专利权)人(译)	伊士曼柯达公司		
[标]发明人	レビーチャールズイセリン パレットゲイリー		
发明人	レビー,チャールズ イセリン パレット,ゲイリー		
IPC分类号	G09G3/30 H01L51/50 G09G3/20		
CPC分类号	G09G3/3233 G09G2300/0417 G09G2300/0842 G09G2320/0233 G09G2320/0285 G09G2320/0295 G09G2320/043 G09G2320/045 G09G2320/0693		
FI分类号	G09G3/30.K H05B33/14.A G09G3/30.J G09G3/20.624.B G09G3/20.641.D G09G3/20.670.Q G09G3/20.670.K G09G3/20.642.P G09G3/20.631.U G09G3/20.612.E G09G3/20.623.N G09G3/20.642.A G09G3/20.642.L G09G3/20.631.R G09G3/20.670.J		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC21 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD08 5C080/DD09 5C080/DD12 5C080/DD13 5C080/DD15 5C080/DD18 5C080/DD25 5C080/DD29 5C080/EE29 5C080/EE30 5C080/FF03 5C080/FF11 5C080/GG10 5C080/GG11 5C080/GG12 5C080/GG15 5C080/GG17 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ07 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB23 5C380/AB34 5C380/AB45 5C380/BA08 5C380/BA12 5C380/BA15 5C380/BA38 5C380/BA39 5C380/BB03 5C380/BB04 5C380/BB06 5C380/BB12 5C380/BB13 5C380/BB14 5C380/BB15 5C380/BB21 5C380/BB22 5C380/BC20 5C380/BD04 5C380/BD11 5C380/CA12 5C380/CC26 5C380/CC33 5C380/CC48 5C380/CC52 5C380/CC62 5C380/CC77 5C380/CD013 5C380/CE04 5C380/CF48 5C380/CF49 5C380/CF52 5C380/CF57 5C380/CF61 5C380/CF70 5C380/DA06 5C380/DA32 5C380/DA33 5C380/DA34 5C380/DA50 5C380/EA02 5C380/FA02 5C380/FA07 5C380/FA18 5C380/FA19 5C380/FA21 5C380/FA26 5C380/FA28 5C380/GA17 5C380/HA02 5C380/HA05 5C380/HA06		
代理人(译)	青木 笃 石田 敬		
优先权	11/766823 2007-06-22 US		
其他公开文献	JP2010530993A5 JP5209709B2		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

一种补偿OLED驱动电路中的变化的方法，包括提供驱动晶体管，提供第一电压源和第一开关，以及提供连接到驱动晶体管的OLED器件。测量电压并用于补偿OLED驱动晶体管的变化。

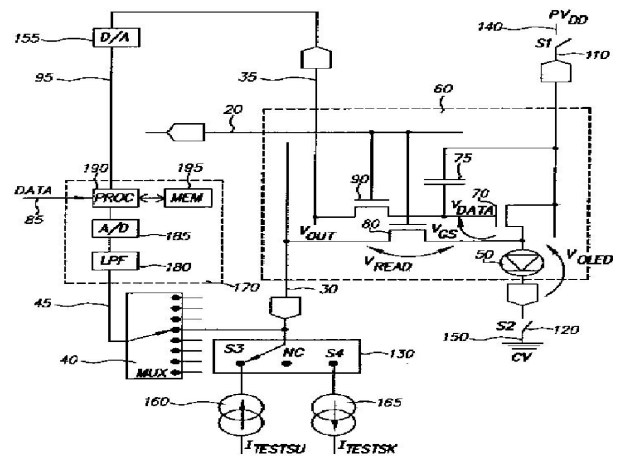


FIG. 2