

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-145579

(P2010-145579A)

(43) 公開日 平成22年7月1日(2010.7.1)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 J	3K107
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 611H	5C080
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 624B	
	G09G 3/20 641D	
	G09G 3/20 642A	
審査請求 未請求 請求項の数 13 O L (全 32 頁) 最終頁に続く		

(21) 出願番号 特願2008-320598 (P2008-320598)  
 (22) 出願日 平成20年12月17日 (2008.12.17)

(71) 出願人 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100086298  
 弁理士 船橋 國則  
 (72) 発明者 山本 哲郎  
 東京都港区港南1丁目7番1号 ソニー株式会社内  
 (72) 発明者 内野 勝秀  
 東京都港区港南1丁目7番1号 ソニー株式会社内  
 (72) 発明者 山下 淳一  
 東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

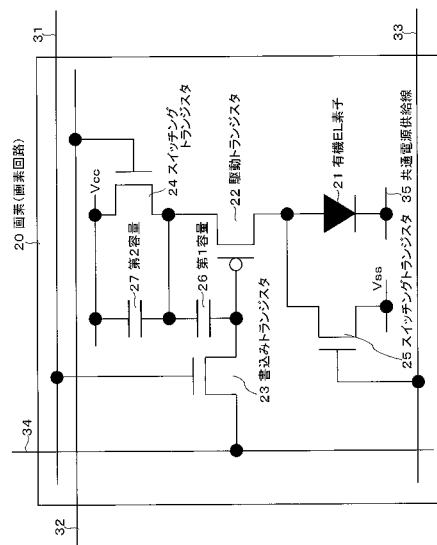
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】 駆動トランジスタがPチャネルトランジスタからなる画素構成において、駆動トランジスタの特性ばらつきに起因する画質不良の発生を抑える。

【解決手段】 駆動トランジスタ22をPチャネルトランジスタで構成した画素20を有する有機EL表示装置において、駆動トランジスタ22と電源電位Vccとの間にスイッチングトランジスタ24を接続し、駆動トランジスタ22のゲート-ソース間に第1容量素子26を接続するとともに、当該第1容量素子26と電源電位Vccとの間に第2容量素子27を接続することで、駆動トランジスタ22の閾値電圧Vthの画素ごとのばらつきを補正する閾値補正処理と、駆動トランジスタ22の移動度μの画素ごとのばらつきを補正する移動度補正処理とを実現する。

【選択図】 図2



**【特許請求の範囲】****【請求項 1】**

電気光学素子と、  
映像信号を書き込む書込みトランジスタと、  
前記電気光学素子のアノード電極にドレイン電極が接続され、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する P チャンネル型の駆動トランジスタと、

前記駆動トランジスタのソース電極と当該駆動トランジスタに駆動電流を供給する第 1 電源との間に接続された第 1 スイッチングトランジスタと、

前記駆動トランジスタのゲート電極とソース電極との間に接続された第 1 容量素子と、  
前記駆動トランジスタのソース電極と前記第 1 電源との間に接続された第 2 容量素子とを有する画素が行列状に配置された表示装置。

**【請求項 2】**

前記画素は、前記第 1 電源よりも電源電位が低い第 2 電源と前記電気光学素子のアノード電極との間に接続された第 2 スイッチングトランジスタを有する

請求項 1 記載の表示装置。

**【請求項 3】**

前記第 2 電源の電源電位は、前記電気光学素子のカソード電位と当該電気光学素子の閾値電圧との和よりも小さい

請求項 2 記載の表示装置。

**【請求項 4】**

前記第 2 電源の電源電位は、前記電気光学素子のカソード電位と同じである

請求項 3 記載の表示装置。

**【請求項 5】**

前記画素は、前記駆動トランジスタのゲート電圧を基準電位で初期化したときの初期化電位を基準として、当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向けてソース電圧を変化させる閾値補正処理の機能を持つ

請求項 1 記載の表示装置。

**【請求項 6】**

前記映像信号を供給する信号線は、前記映像信号の信号電圧と前記基準電位との 2 値をとる

請求項 5 記載の表示装置。

**【請求項 7】**

前記基準電位と前記第 1 電源の電源電位との差分は、前記駆動トランジスタの閾値電圧よりも大きい

請求項 5 記載の表示装置。

**【請求項 8】**

前記画素は、前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート - ソース間の電位差に負帰還をかける移動度補正処理の機能を持つ

請求項 5 記載の表示装置。

**【請求項 9】**

前記移動度補正処理は、前記駆動トランジスタのゲート電極に前記映像信号の信号電圧を書き込んで行う

請求項 8 記載の表示装置。

**【請求項 10】**

前記書込みトランジスタと前記第 2 スイッチングトランジスタの各ゲート電極が同一の走査線に接続されている

請求項 2 記載の表示装置。

**【請求項 11】**

請求項 2 記載の表示装置。

10

20

30

40

50

前記書込みトランジスタおよび前記第 1 , 第 2 スイッチングトランジスタは、前記駆動トランジスタと同導電型のトランジスタによって構成される請求項 2 記載の表示装置。

【請求項 1 2】

電気光学素子と、

映像信号を書き込む書込みトランジスタと、

前記電気光学素子のアノード電極にドレイン電極が接続され、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する P チャネル型の駆動トランジスタと、

前記駆動トランジスタのソース電極と当該駆動トランジスタに駆動電流を供給する第 1 電源との間に接続された第 1 スイッチングトランジスタと、

前記駆動トランジスタのゲート電極とソース電極との間に接続された第 1 容量素子と、

前記駆動トランジスタのソース電極と前記第 1 電源との間に接続された第 2 容量素子とを有する画素が行列状に配置された

表示装置の駆動に当たって、

前記駆動トランジスタのゲート電圧を初期化したときの初期化電位を基準として、当該初期化電位から前記駆動トランジスタの閾値電圧を減じた電位に向けてソース電圧を変化させる閾値補正処理を行い、

しかる後、前記駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート - ソース間の電位差に負帰還をかける移動度補正処理を行う

表示装置の駆動方法。

【請求項 1 3】

電気光学素子と、

映像信号を書き込む書込みトランジスタと、

前記電気光学素子のアノード電極にドレイン電極が接続され、前記書込みトランジスタによって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する P チャネル型の駆動トランジスタと、

前記駆動トランジスタのソース電極と当該駆動トランジスタに駆動電流を供給する第 1 電源との間に接続された第 1 スイッチングトランジスタと、

前記駆動トランジスタのゲート電極とソース電極との間に接続された第 1 容量素子と、

前記駆動トランジスタのソース電極と前記第 1 電源との間に接続された第 2 容量素子とを有する画素が行列状に配置された

表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に 2 次元配置された平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（以下、「画素回路」と記述する場合もある）が行列状に 2 次元配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子を画素の発光素子として用いた表示装置がある。電流駆動型の電気光学素子としては、有機薄膜に電界をかけると発光する現象を利用した有機 EL (Electro Luminescence) 素子が知られている。

【0003】

この有機 EL 素子を画素の発光素子として用いた有機 EL 表示装置は次のような特長を持っている。すなわち、有機 EL 素子は、10V 以下の印加電圧で駆動できるために低消

10

20

30

40

50

費電力である。有機EL素子は、自発光素子であるために、画素ごとに液晶にて光源からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の光源を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 $\mu$ s程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様に、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

10

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。絶縁ゲート型電界効果トランジスタとしては、一般には、TFT (Thin Film Transistor; 薄膜トランジスタ) が用いられる。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

有機EL表示装置の最も単純な画素回路として、図21に示す2Tr（トランジスタ）の画素回路が挙げられる（例えば、特許文献1, 2参照）。

20

【0007】

図21に示すように、2Trの画素回路は、有機EL素子201に加えて、Pチャネルの駆動トランジスタ202、Pチャネルの書込みトランジスタ203および保持容量204を有する構成となっている。有機EL素子201は、カソード電極が接地電位GNDに接続されている。

【0008】

駆動トランジスタ202は、ドレイン電極が有機EL素子201のアノード電極に、ソース電極が正側の電源電位Vccにそれぞれ接続されている。書込みトランジスタ203は、信号線211と駆動トランジスタ202のゲート電極との間に接続され、ゲート電極が走査線212に接続されている。保持容量204は、正側電源電位Vccと駆動トランジスタ202のゲート電極との間に接続されている。

30

【0009】

続いて、上記構成の画素回路の動作について説明する。まず、走査線212の電位を選択状態（ここでは、低レベル状態）とし、信号線211に映像信号の信号電圧Vsigを印加すると、書込みトランジスタ203が導通状態となる。これにより、駆動トランジスタ202のゲート電圧が信号電圧Vsigになり、また当該信号電圧Vsigが保持容量204に保持される。

【0010】

次に、走査線212の電位を非選択状態（ここでは、高レベル状態）とすると、書込みトランジスタ203が非導通状態になるため、駆動トランジスタ202のゲート電極は信号線211から切り離される。このとき、駆動トランジスタ202のゲート電圧は、保持容量204によって安定に保持される。

40

【0011】

そして、駆動トランジスタ202および有機EL素子201に流れる電流は、駆動トランジスタ202のゲート・ソース間電圧Vgsに応じた電流値となる。すると、有機EL素子201は、その電流値に応じた輝度で発光し続ける。ここで、信号線211を通して供給される輝度情報に応じた信号電圧Vsigを、書込みトランジスタ203によってサンプリングして画素内部に伝える動作を、以下、「書込み」と呼ぶこととする。

【0012】

50

上述したように、上記構成の画素回路では、一度信号電圧  $V_{sig}$  の書込みを行えば、次に信号電圧  $V_{sig}$  の書込みが行われるまでの間、有機 EL 素子 201 は一定の輝度で発光を継続する。また、駆動トランジスタ 202 ゲート電圧を変化させることで、有機 EL 素子 201 に流れる電流値を制御している。このとき、駆動トランジスタ 202 は、ソース電極が電源電位  $V_{cc}$  に接続されており、常に飽和領域で動作しているために、次式 (1) に示した電流値  $I_{ds}$  を持つ定電流源となっている。

【0013】

$$I_{ds} = 1/2 \cdot \mu (W/L) C_{ox} (V_{gs} - |V_{th}|)^2 \dots (1)$$

ここで、 $V_{th}$  は駆動トランジスタ 202 の閾値電圧、 $\mu$  はチャネルを構成する半導体薄膜のキャリア移動度 (以下、単に「移動度」と記述する)、 $W$  はチャネル幅、 $L$  はチャネル長、 $C_{ox}$  は単位面積当たりのゲート容量、 $V_{gs}$  はゲート・ソース間電圧である。

10

【0014】

単純マトリクス型表示装置では、各発光素子は、選択された瞬間にのみ発光する。これに対して、アクティブマトリクス型表示装置では、書込み終了後も発光素子が発光を継続する。したがって、アクティブマトリクス型表示装置は、単純マトリクス型表示装置に比べて発光素子のピーク輝度、ピーク電流を下げる可以降低などの点で、とりわけ大型・高精細の表示装置では有利となる。

【0015】

図 22 に、有機 EL 素子の電流 - 電圧特性 ( $I - V$  特性) の経時変化を示す。図 22 において、実線で示す曲線が初期状態の特性を示し、破線で示す曲線が経時変化後の特性を示している。

20

【0016】

一般的に、有機 EL 素子の  $I - V$  特性は、図 22 に示すように、時間が経過するにつれて劣化してしまう。ところが、図 21 に示す 2Tr の画素回路では、先述したように、駆動トランジスタ 202 による定電流駆動であることから、有機 EL 素子 201 には定電流が流れ続けるために、有機 EL 素子 201 の  $I - V$  特性が経時的に劣化してもその発光輝度が低下することはない。

【0017】

【特許文献 1】米国特許第 5684365 号明細書

【特許文献 2】特開平 8 - 234683 号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0018】

ところで、先述した式 (1) から明らかなように、有機 EL 素子 201 に流れる電流  $I_{ds}$  は、駆動トランジスタ 202 の閾値電圧  $V_{th}$  や移動度  $\mu$  等のトランジスタ特性に依存する。また、有機 EL 素子 201 の発光輝度は、流れる電流によって決定される。したがって、駆動トランジスタ 202 の閾値電圧  $V_{th}$  および移動度  $\mu$  がばらつくと、有機 EL 素子 201 の発光輝度もばらついてしまう。その結果、従来技術で挙げた 2Tr の画素回路では、画素構成素子が少ないという利点はあるものの、駆動トランジスタの特性のばらつきに起因して表示画像にスジや輝度ムラといった画質不良が現れてしまう。

40

【0019】

そこで、本発明は、Pチャネルの駆動トランジスタを用いた画素構成において、駆動トランジスタの特性ばらつきに起因する画質不良の発生を抑えることが可能な表示装置、表示装置の駆動方法および当該表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【0020】

本発明による表示装置は、

電気光学素子と、

映像信号を書き込む書込みトランジスタと、

前記電気光学素子のアノード電極にドレイン電極が接続され、前記書込みトランジスタ

50

によって書き込まれた前記映像信号に応じて前記電気光学素子を駆動する P チャンネル型の駆動トランジスタと、

前記駆動トランジスタのソース電極と当該駆動トランジスタに駆動電流を供給する第 1 電源との間に接続された第 1 スイッチングトランジスタと、

前記駆動トランジスタのゲート電極とソース電極との間に接続された第 1 容量素子と、  
前記駆動トランジスタのソース電極と前記第 1 電源との間に接続された第 2 容量素子とを有する画素が行列状に配置されている。

#### 【 0 0 2 1 】

上記構成の表示装置において、第 1 スイッチングトランジスタが導通状態にあり、駆動トランジスタに第 1 電源から電流が供給されているときに、駆動トランジスタのゲート電極に基準電位を書き込むことによって当該駆動トランジスタのゲート電位の初期化が行われる。この初期化後、第 1 スイッチングトランジスタを非導通状態にすると、駆動トランジスタのゲート電圧の初期化電位を基準として、当該初期化電位から駆動トランジスタの閾値電圧を減じた電位に向けてソース電圧を変化させる閾値補正処理が行われる。閾値補正処理により、最終的に、駆動トランジスタのゲート - ソース間電圧が駆動トランジスタの閾値電圧に収束し、第 1 容量素子に保持される。

10

#### 【 0 0 2 2 】

その後、書込みトランジスタによるサンプリングによって映像信号の信号電圧を駆動トランジスタのゲート電極に書き込む。この信号書込み時に、駆動トランジスタの閾値電圧が第 1 容量素子に保持されている閾値電圧とキャンセルされる。その結果、駆動トランジスタの閾値電圧の画素ごとのばらつきが補正される。書込みトランジスタによって書き込まれた映像信号の信号電圧は第 1 容量素子に保持される。この信号電圧に対する第 1 容量素子の保持電圧の比率が書込みゲインとなる。この書込みゲインは、第 1 , 第 2 容量素子の各容量値によって決まる。

20

#### 【 0 0 2 3 】

信号電圧の書込みにより、駆動トランジスタのゲート電圧が基準電位から信号電圧へ変化するために、駆動トランジスタのゲート - ソース間電圧は、当該駆動トランジスタの閾値電圧よりも大きくなる。したがって、駆動トランジスタの電流が流れる。この電流は駆動トランジスタの移動度を反映したものとなる。そして、駆動トランジスタに流れる電流に応じた補正量で当該駆動トランジスタのゲート - ソース間の電位差に負帰還をかける移動度補正処理が行われる。この移動度補正処理により、駆動トランジスタの移動度の画素ごとのばらつきが補正される。

30

#### 【 発明の効果 】

#### 【 0 0 2 4 】

本発明によれば、駆動トランジスタが P チャンネルトランジスタからなる画素構成において、駆動トランジスタの閾値電圧および移動度の画素ごとのばらつきを補正することができる。よって、駆動トランジスタの閾値電圧および移動度のばらつきに起因するムラやスジといった輝度ばらつきのない均一な画質を得ることができる。

#### 【 発明を実施するための最良の形態 】

#### 【 0 0 2 5 】

以下、発明を実施するための最良の形態（以下、「実施形態」と記述する）について図面を用いて詳細に説明する。なお、説明は以下の順序で行う。

40

- 1 . 第 1 実施形態（ P チャンネルの駆動トランジスタ）
  - 1 - 1 . システム構成
  - 1 - 2 . 回路動作
- 2 . 第 2 実施形態（走査線の共通化）
  - 2 - 1 . システム構成
  - 2 - 2 . 回路動作
- 3 . 変形例

50

3 - 1 . 変形例 1

3 - 2 . 変形例 2

4 . 適用例 ( 電子機器 )

【 0 0 2 6 】

< 1 . 第 1 実施形態 >

[ 1 - 1 . システム構成 ]

図 1 は、本発明の第 1 実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子を画素 ( 画素回路 ) の発光素子として用いたアクティブマトリクス型有機 EL 表示装置の場合を例に挙げて説明するものとする。

10

【 0 0 2 7 】

図 1 に示すように、本実施形態に係る有機 EL 表示装置 10 A は、発光素子を含む複数の画素 20 と、当該画素 20 が行列状に 2 次元配置された画素アレイ部 30 と、当該画素アレイ部 30 の周辺に配置された駆動部とを有する構成となっている。駆動部は、画素アレイ部 30 の各画素 20 を発光駆動する。

【 0 0 2 8 】

画素 20 の駆動部としては、例えば、書込み走査回路 40、発光駆動走査回路 50 および補正制御走査回路 60 からなる走査駆動系と、信号出力回路 70 からなる信号供給系とが設けられている。本実施形態に係る有機 EL 表示装置 10 A の場合には、画素アレイ部 30 が形成された表示パネル 80 ( 基板 ) 上に信号出力回路 70 が設けられている。

20

【 0 0 2 9 】

これに対して、走査駆動系である書込み走査回路 40、発光駆動走査回路 50 および補正制御走査回路 60 は、表示パネル 80 の外部に設けられている。ここでは、表示パネル 80 の右側に書込み走査回路 40 および補正制御走査回路 60 を配置し、表示パネル 80 の左側に発光駆動走査回路 50 を配置するレイアウト構成を採っているが、このレイアウト構成に限られるものではない。

【 0 0 3 0 】

すなわち、書込み走査回路 40 および補正制御走査回路 60 と発光駆動走査回路 50 との左右の配置関係が逆であっても良いし、書込み走査回路 40、発光駆動走査回路 50 および補正制御走査回路 60 の全てを表示パネル 80 の一方側に配置してもよい。また、書込み走査回路 40、発光駆動走査回路 50 および補正制御走査回路 60 をそれぞれ左右両側に一対ずつ配置するレイアウト構成を採ることも可能である。

30

【 0 0 3 1 】

ここで、有機 EL 表示装置 10 A が白黒表示対応の場合は、白黒画像を形成する単位となる 1 つの画素が画素 20 に相当する。一方、有機 EL 表示装置 10 A がカラー表示対応の場合は、カラー画像を形成する単位となる 1 つの画素は複数の副画素 ( サブピクセル ) から構成され、この副画素が画素 20 に相当する。より具体的には、カラー表示用の表示装置では、1 つの画素は、例えば、赤色 ( R ) 光を発光する副画素、緑色 ( G ) 光を発光する副画素、青色 ( B ) 光を発光する副画素の 3 つの副画素から構成される。

40

【 0 0 3 2 】

ただし、1 つの画素としては、RGB の 3 原色の副画素の組み合わせに限られるものではない。すなわち、3 原色の副画素にさらに 1 色あるいは複数色の副画素を加えて 1 つの画素を構成するようにすることも可能である。より具体的には、例えば、輝度向上のために白色 ( W ) 光を発光する副画素を加えて 1 つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも 1 つの副画素を加えて 1 つの画素を構成したりすることも可能である。

【 0 0 3 3 】

画素アレイ部 30 には、m 行 n 列の画素 20 の配列に対して、行方向 ( 画素行の画素の配列方向 ) に沿って第 1 走査線 ( 書込み走査線 ) 31 - 1 ~ 31 - m、第 2 走査線 32 -

50

1 ~ 3 2 - m、第3走査線 3 3 - 1 ~ 3 3 - m が画素行ごとに配線されている。また、列方向（画素列の画素の配列方向）に沿って信号線 3 4 - 1 ~ 3 4 - n が画素列ごとに配線されている。

【0034】

第1走査線 3 1 - 1 ~ 3 1 - m は、書込み走査回路 4 0 の対応する行の出力端にそれぞれ接続されている。第2走査線 3 2 - 1 ~ 3 2 - m のは、発光制御走査回路 5 0 の対応する行の出力端にそれぞれ接続されている。第3走査線 3 3 - 1 ~ 3 3 - m は、補正制御走査回路 6 0 の対応する行の出力端にそれぞれ接続されている。信号線 3 4 - 1 ~ 3 4 - n は、信号出力回路 7 0 の対応する列の出力端にそれぞれ接続されている。

【0035】

画素アレイ部 3 0 は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機 EL 表示装置 1 0 A は、平面型（フラット型）のパネル構造となっている。画素アレイ部 3 0 の各画素 2 0 の駆動回路は、例えば低温ポリシリコンプロセスを用いて形成することができる。低温ポリシリコンプロセスを用いると、書込み走査回路 4 0、発光駆動走査回路 5 0 および補正制御走査回路 6 0 についても、表示パネル 8 0 上に実装することができる。

【0036】

書込み走査回路 4 0 は、クロックパルス c k に同期してスタートパルス s p を順にシフト（転送）するシフトレジスタ等によって構成されている。この書込み走査回路 4 0 は、画素アレイ部 3 0 の各画素 2 0 への映像信号の書込みに際して、第1走査線 3 1 - 1 ~ 3 1 - m に順次書込み走査信号 W S ( W S 1 ~ W S m ) を供給することによって画素アレイ部 3 0 の各画素 2 0 を行単位で順番に走査する（線順次走査）。

【0037】

発光駆動走査回路 5 0 は、クロックパルス c k に同期してスタートパルス s p を順にシフトするシフトレジスタ等によって構成されている。この発光駆動走査回路 5 0 は、書込み走査回路 4 0 による線順次走査に同期して、画素 2 0 の発光駆動を行なう発光駆動信号 D S ( D S 1 ~ D S m ) を第2走査線 3 2 - 1 ~ 3 2 - m に供給する。この発光駆動信号 D S は、画素 2 0 の発光 / 非発光の制御を行なう。

【0038】

補正制御走査回路 6 0 は、クロックパルス c k に同期してスタートパルス s p を順にシフトするシフトレジスタ等によって構成されている。この補正制御走査回路 6 0 は、書込み走査回路 4 0 による線順次走査に同期して、後述する補正処理を行う補正制御信号 A Z ( A Z 1 ~ A Z m ) を第3走査線 3 3 - 1 ~ 3 3 - m に供給する。この補正制御信号 A Z による補正処理については、後で詳細に説明する。

【0039】

信号出力回路 7 0 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧（以下、単に「信号電圧」と記述する場合もある）V s i g と基準電位 V o f s のいずれか一方を適宜選択して出力する。ここで、信号出力回路 7 0 から選択的に出力される基準電位 V o f s は、映像信号の信号電圧 V s i g の基準となる電位（例えば、映像信号の黒レベルに相当する電位）である。

【0040】

信号出力回路 7 0 としては、例えば、周知の時分割駆動方式の回路構成を用いることができる。時分割駆動方式は、セクタ方式とも呼ばれ、信号供給源であるドライバ（図示せず）の1つの出力端に対して複数の信号線を単位（組）として割り当てる。そして、この複数の信号線を時分割にて順次選択する一方、その選択した信号線に対してドライバの各出力端ごとに時系列で出力される映像信号を時分割で振り分けて供給することによって各信号線を駆動する方式である。

【0041】

一例として、カラー表示対応の場合を例に挙げると、隣り合う R , G , B の3つの画素列を単位とし、ドライバからは1水平期間内に R , G , B の各映像信号が時系列で信号出

10

20

30

40

50

力回路 70 に入力するようにする。信号出力回路 70 は、R, G, B の 3 つの画素列に対応して設けられたセクタ（選択スイッチ）によって構成され、当該セクタが時分割にて順次オン動作を行うことで、R, G, B の各映像信号を対応する信号線に対して時分割で書き込む。

【0042】

ここでは、R, G, B の 3 つの画素列（信号線）を単位としたが、これに限られるものではない。そして、この時分割駆動方式（セクタ方式）を採用することで、時分割数を  $x$ （ $x$  は 2 以上の整数）とすると、ドライバの出力数および当該ドライバと信号出力回路 70、ひいては表示パネル 80 との間の配線数を、信号線の本数の  $1/x$  に削減できる利点がある。

10

【0043】

信号出力回路 70 から選択的に出力される信号電圧  $V_{sig}$  / 基準電位  $V_{ofs}$  は、信号線 34 - 1 ~ 34 - n を介して画素アレイ部 30 の各画素 20 に対して行単位で書き込まれる（線順次書込み）。これにより、信号線 34（34 - 1 ~ 34 - n）は、1 水平走査期間内に信号電圧  $V_{sig}$  と基準電位  $V_{ofs}$  との 2 値をとる。

【0044】

（画素回路）

図 2 は、本実施形態に係る有機 EL 表示装置 10 A に用いられる画素（画素回路）20 の具体的な構成例を示す回路図である。

20

【0045】

図 2 に示すように、画素 20 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子 21 と、当該有機 EL 素子 21 を駆動する駆動回路とによって構成されている。有機 EL 素子 21 は、全ての画素 20 に対して共通に配線（いわゆる、ベタ配線）された共通電源供給線 35 にカソード電極が接続されている。

【0046】

有機 EL 素子 21 を駆動する駆動回路は、駆動トランジスタ 22、書込みトランジスタ（サンプリングトランジスタ）23、スイッチングトランジスタ 24, 25 および第 1, 第 2 容量素子 26, 27 を有する構成となっている。駆動トランジスタ 22 としては、Pチャネル型の TFT が用いられている。

30

【0047】

ここでは、Pチャネル型の駆動トランジスタ 22 に対して、書込みトランジスタ 23 およびスイッチングトランジスタ 24, 25 として Nチャネル型の TFT を用いている。ただし、書込みトランジスタ 23 およびスイッチングトランジスタ 24, 25 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0048】

駆動トランジスタ 22 は、有機 EL 素子 21 に直列に接続されることで、当該有機 EL 素子 21 に対して駆動電流を供給する。具体的には、駆動トランジスタ 22 のドレイン電極が有機 EL 素子 21 のアノード電極に接続されている。

40

【0049】

書込みトランジスタ 23 は、ゲート電極が第 1 走査線 31（31 - 1 ~ 31 - m）に接続され、ソース電極が信号線 34（34 - 1 ~ 34 - n）に接続され、ドレイン電極が駆動トランジスタ 22 のゲート電極に接続されている。書込みトランジスタ 23 のゲート電極には、書込み走査回路 40 から第 1 走査線 31（31 - 1 ~ 31 - m）を通して書き込み走査信号  $W_S$  が印加される。

【0050】

一方のスイッチングトランジスタ 24 は、ゲート電極が第 2 走査線 32（32 - 1 ~ 32 - m）に接続され、ドレイン電極が第 1 電源である正側の電源電位  $V_{cc}$  に接続され、ソース電極が駆動トランジスタ 22 のソース電極に接続されている。スイッチングトランジスタ 24 のゲート電極には、発光駆動走査回路 50 から第 2 走査線 32（32 - 1 ~ 3

50

2 - m) を通して High アクティブの発光駆動信号 DS が印加される。

【0051】

他方のスイッチングトランジスタ 25 は、ゲート電極が第 3 走査線 33 (33 - 1 ~ 33 - m) に接続され、ドレイン電極が有機 EL 素子 21 のアノード電極に接続され、ソース電極が第 2 電源である負側の電源電位  $V_{ss}$  に接続されている。スイッチングトランジスタ 25 のゲート電極には、補正制御走査回路 60 から第 3 走査線 33 (33 - 1 ~ 33 - m) を通して High アクティブの補正制御信号 AZ が印加される。

【0052】

第 1 容量素子 26 は、駆動トランジスタ 22 のゲート電極とソース電極 (スイッチングトランジスタ 24 のソース電極) との間に接続されている。第 2 容量素子 27 は、駆動トランジスタ 22 のソース電極 (スイッチングトランジスタ 24 のソース電極) と正側の電源電位  $V_{cc}$  との間に接続されている。

【0053】

なお、駆動回路としては、駆動トランジスタ 22、書込みトランジスタ 23 およびスイッチングトランジスタ 24、25 の 4 つのトランジスタと容量素子 27、26 の 2 つの容量素子とからなる 4Tr / 2C 回路構成のものに限られるものではない。

【0054】

例えば、一方の電極が有機 EL 素子 21 のアノード電極に、他方の電極が固定電位にそれぞれ接続されることで、有機 EL 素子 21 の容量不足分を補う補助容量を必要に応じて設けた回路構成を採ることも可能である。また、例えば、スイッチングトランジスタ 25 を省略する回路構成を採ることも可能である。

【0055】

上記構成の画素 20 において、書込みトランジスタ 23 は、書込み走査回路 40 から第 1 走査線 31 (31 - 1 ~ 31 - m) を通してゲート電極に印加される書込み走査信号 WS に応答して導通状態となる。これにより、書込みトランジスタ 23 は、信号線 34 を通して信号出力回路 70 から供給される輝度情報に応じた映像信号の信号電圧  $V_{sig}$  または基準電位  $V_{ofs}$  をサンプリングして画素 20 内に書き込む。この書き込まれた信号電圧  $V_{sig}$  または基準電位  $V_{ofs}$  は、駆動トランジスタ 22 のゲート電極に印加されるとともに第 1 容量素子 26 に保持される。

【0056】

駆動トランジスタ 22 は、飽和領域で動作するように設計されている。これにより、駆動トランジスタ 22 は、電源電位  $V_{cc}$  からスイッチングトランジスタ 24 を介して電流の供給を受けて有機 EL 素子 21 を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ 22 は、飽和領域で動作することにより、第 1 容量素子 26 に保持されている信号電圧  $V_{sig}$  の電圧値に応じた電流値の駆動電流を有機 EL 素子 21 に供給し、当該有機 EL 素子 21 を電流駆動することによって発光させる。

【0057】

スイッチングトランジスタ 24 は、発光駆動走査回路 50 から第 2 走査線 32 (32 - 1 ~ 32 - m) を通してゲート電極に印加される発光駆動信号 DS に応答して導通状態になることで、電源電位  $V_{cc}$  から駆動トランジスタ 22 への電流の供給を許容する。これにより、上述したように、駆動トランジスタ 22 による有機 EL 素子 21 の発光駆動が可能になる。すなわち、スイッチングトランジスタ 24 は、有機 EL 素子 21 の発光 / 非発光を制御するトランジスタとしての機能を持っている。

【0058】

このようにして、スイッチングトランジスタ 24 のスイッチング動作により、有機 EL 素子 21 が非発光状態となる期間 (非発光期間) を設け、有機 EL 素子 21 の発光期間と非発光期間との割合を制御することができる (いわゆる、デューティ制御)。このデューティ制御により、1 フレーム期間に亘って画素 20 が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとすることができる。

【0059】

スイッチングトランジスタ 25 は、補正制御走査回路 60 から第 3 走査線 33 (33 - 1 ~ 33 - m) を通してゲート電極に印加される補正制御駆動信号 AZ に応答して導通状態になることで、有機 EL 素子 21 のアノード電極に負側の電源電位  $V_{ss}$  を選択的に供給する。

【0060】

ここで、有機 EL 素子 21 の閾値電圧を  $V_{thel}$ 、有機 EL 素子 21 のカソード電位 (共通電源供給線 35 の電位) を  $V_{cath}$  とするとき、電源電位  $V_{ss}$  は、 $V_{ss} < V_{thel} + V_{cath}$  の条件を満足するように設定される。これにより、電源電位  $V_{ss}$  は、スイッチングトランジスタ 25 が導通状態のときに、有機 EL 素子 21 に逆バイアスをかけることになる。

10

【0061】

ここでは、電源電位  $V_{ss}$  を有機 EL 素子 21 のカソード電位  $V_{cath}$  と異なる値とする場合を想定しているが、同じ値とすること可能である。因みに、電源電位  $V_{ss}$  をカソード電位  $V_{cath}$  と同じ値に設定する構成を採った方が、画素行ごとに設けられる電源電位  $V_{ss}$  の電源配線が不要になるために、配線数を削減できる観点から好ましいと言える。

【0062】

(画素構造)

図 3 は、画素 20 の断面構造の一例を示す断面図である。図 3 に示すように、画素 20 は、駆動トランジスタ 22、書込みトランジスタ 23、スイッチングトランジスタ 24、25 等を含む駆動回路が形成されたガラス基板 201 上に形成されている。具体的には、ガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 がその順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。ここでは、駆動回路の各構成素子のうち、駆動トランジスタ 22 のみを図示し、他の構成素子については省略している。

20

【0063】

有機 EL 素子 21 は、金属等からなるアノード電極 205 と、当該アノード電極 205 上に形成された有機層 206 と、当該有機層 206 上に全画素共通に形成された透明導電膜等からなるカソード電極 207 とから構成されている。アノード電極 205 は、上記ウインド絶縁膜 204 の凹部 204A の底部に形成されている。

30

【0064】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層/ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層 (図示せず) が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

【0065】

駆動トランジスタ 22 は、ゲート電極 221 と、半導体層 222 のゲート電極 221 と対向する部分のチャネル形成領域 225 と、半導体層 222 のチャネル形成領域 225 の両側のドレイン/ソース領域 223, 224 とから構成されている。ドレイン領域 223 は、コンタクトホールを介して有機 EL 素子 21 のアノード電極 205 と電気的に接続されている。

40

【0066】

そして、図 3 に示すように、駆動トランジスタ 22 を含む駆動回路が形成されたガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 が画素単位で形成される。そして、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合され、当該封止基板 209 によって有機 EL 素子 21 が封止されることによって表示パネル 70 が形成される。

【0067】

50

[ 1 - 2 . 回路動作 ]

続いて、上記構成の画素 20 が行列状に 2 次元配置されてなる第 1 実施形態に係る有機 EL 表示装置 10A の回路動作について、図 4 のタイミング波形図を基に図 5 および図 6 の動作説明図を用いて説明する。

【 0068 】

なお、図 4 のタイミング波形図には、書込み走査信号  $W S$ 、発光駆動信号  $D S$ 、補正制御信号  $A Z$  の各波形、信号線 34 の電位 ( $V s i g / V o f s$ ) の変化、駆動トランジスタ 22 のソース電圧  $V s$  およびゲート電圧  $V g$  の変化を示している。また、図 5 および図 6 の動作説明図では、図面の簡略化のために、書込みトランジスタ 23 およびスイッチングトランジスタ 24, 25 をスイッチのシンボルで図示している。

10

【 0069 】

[ 前フレームの発光期間 ]

図 4 のタイミング波形図において、時刻  $t_1$  以前は、前のフレーム (フィールド) における有機 EL 素子 21 の発光期間となる。この前フレームの発光期間では、発光駆動信号  $D S$  がアクティブ状態 (高電位状態) にあることで、スイッチングトランジスタ 24 がオン (導通) 状態にある。このとき、書込み走査信号  $W S$  が非アクティブ状態 (低電位状態) にあることで書込みトランジスタ 23 がオフ (非導通) 状態にあり、補正制御信号  $A Z$  が非アクティブ状態にあることでスイッチングトランジスタ 25 がオフ状態にある。

【 0070 】

先述したように、駆動トランジスタ 22 は飽和領域で動作するように設計されている。これにより、図 5 (A) に示すように、駆動トランジスタ 22 のゲート - ソース間電圧  $V g s$  に応じて先述した式 (1) に与えられる値をとる駆動電流  $I d s$  が、電源供給線 32 から駆動トランジスタ 22 を通して有機 EL 素子 21 に供給される。よって、有機 EL 素子 21 が駆動電流  $I d s$  の電流値に応じた輝度で発光する。

20

【 0071 】

[ 現フレームの非発光期間 ]

時刻  $t_1$  になると、線順次走査の新しいフレーム (現フレーム) に入る。そして、発光駆動信号  $D S$  が非アクティブ状態になることで、図 5 (B) に示すように、スイッチングトランジスタ 24 がオフ状態になる。すると、電源電位  $V c c$  から駆動トランジスタ 22 を通して有機 EL 素子 21 に電流が供給されなくなる。これにより、有機 EL 素子 21 が消光し、現フレームの非発光期間に入る。

30

【 0072 】

また、有機 EL 素子 21 に電流が供給されなくなることで、有機 EL 素子 21 のアノード電圧は、有機 EL 素子 21 の閾値電圧  $V t h e l$  とカソード電圧  $V c a t h$  との和である  $V t h e l + V c a t h$  という電位に収束する。そして、駆動トランジスタ 22 のソース電圧  $V s$  も、有機 EL 素子 21 のアノード電圧と同一の値となる。このとき、書込みトランジスタ 23 およびスイッチングトランジスタ 25 はオフ状態のままである。

【 0073 】

時刻  $t_1$  から一定時間経過後の時刻 2 で補正制御信号  $A Z$  がアクティブ状態になることで、スイッチングトランジスタ 25 がオン状態になる。これにより、有機 EL 素子 21 のアノード電極にスイッチングトランジスタ 25 を通して電源電位  $V s s$  が供給される。その後、時刻  $t_3$  で信号線 34 に対して信号出力回路 70 から基準電位  $V o f s$  が供給される。この基準電位  $V o f s$  が供給される周期が 1 H 期間 (H は水平走査期間) となる。

40

【 0074 】

次に、スイッチングトランジスタ 25 がオン状態にある時刻  $t_4$  に発光駆動信号  $D S$  がアクティブ状態になることで、図 5 (C) に示すように、スイッチングトランジスタ 24 がオン状態になる。スイッチングトランジスタ 24 がオンすることで、電源電位  $V c c$  から駆動トランジスタ 22 への電流の供給が許容されるために、駆動トランジスタ 22 のゲート - ソース間電圧  $V g s$  に応じて式 (1) で与えられる値の電流  $I d s$  が再び駆動トランジスタ 22 に流れることになる。

50

## 【 0 0 7 5 】

ただし、このとき、スイッチングトランジスタ 2 5 がオン状態となっているために、有機 EL 素子 2 1 のアノード電位は電源電位  $V_{ss}$  になっている。ここで、電源電位  $V_{ss}$  は、先述したように、 $V_{ss} < V_{thel} + V_{cath}$  の条件を満足するように設定されている。したがって、有機 EL 素子 2 1 には逆バイアスがかかり、当該有機 EL 素子 2 1 が非発光状態のままであり、駆動トランジスタ 2 2 に流れる電流  $I_{ds}$  は、スイッチングトランジスタ 2 5 を通して電源電位  $V_{ss}$  に流れ込む。

## 【 0 0 7 6 】

( 閾値補正準備 )

次に、信号線 3 4 の電位が基準電位  $V_{ofs}$  の状態にある時刻  $t_5$  において、書込み走査信号  $WS$  がアクティブ状態になることで、書込みトランジスタ 2 3 がオン状態になる。これにより、信号線 3 4 の基準電位  $V_{ofs}$  が書込みトランジスタ 2 3 を通して駆動トランジスタ 2 2 のゲート電極に書き込まれる。すなわち、駆動トランジスタ 2 2 のゲート電圧  $V_g$  が基準電位  $V_{ofs}$  に初期化される。

10

## 【 0 0 7 7 】

このとき、図 5 ( D ) に示すように、駆動トランジスタ 2 2 のゲート電圧  $V_g$  が基準電位  $V_{ofs}$ 、ソース電圧  $V_s$  が電源電位  $V_{cc}$ 、ドレイン電位  $V_d$  が電源電位  $V_{ss}$  という値となる。ここで、後述する閾値補正処理を正常に行うためには、駆動トランジスタ 2 2 のゲート - ソース間電圧  $|V_{ofs} - V_{cc}|$  は、当該駆動トランジスタ 2 2 の閾値電圧  $|V_{th}|$  よりも大きい必要がある。換言すれば、駆動トランジスタ 2 2 のゲート - ソース間電圧  $|V_{ofs} - V_{cc}|$  が閾値電圧  $|V_{th}|$  よりも大きくなるように、電源電位  $V_{cc}$  に対して基準電位  $V_{ofs}$  の値を設定しておく必要がある。

20

## 【 0 0 7 8 】

このように、駆動トランジスタ 2 2 のゲート電圧  $V_g$  を基準電位  $V_{ofs}$  に固定して初期化する処理が、後述する閾値補正処理を行う前段階の準備 ( 閾値補正準備 ) の処理である。したがって、基準電位  $V_{ofs}$  は、駆動トランジスタ 2 2 のゲート電圧  $V_g$  を初期化する初期化電位となる。

## 【 0 0 7 9 】

( 閾値補正 )

駆動トランジスタ 2 2 のゲート電圧  $V_g$  の基準電位  $V_{ofs}$  への初期化後、時刻  $t_6$  で発光駆動信号  $DS$  がアクティブ状態から非アクティブ状態に遷移することで、スイッチングトランジスタ 2 4 がオフ状態になる。このとき、図 6 ( A ) に示すように、第 1 容量素子 2 6 駆動トランジスタ 2 2 スwitchングトランジスタ 2 5 電源電位  $V_{ss}$  の経路で電流が流れる。

30

## 【 0 0 8 0 】

これにより、駆動トランジスタ 2 2 のゲート電圧  $V_g$  の初期化電位  $V_{ofs}$  を基準として、当該初期化電位  $V_{ofs}$  から駆動トランジスタ 2 2 の閾値電圧  $V_{th}$  を減じた電位に向けてソース電圧  $V_s$  を変化させる閾値補正処理が行われる。駆動トランジスタ 2 2 のソース電圧  $V_s$  およびゲート電圧  $V_g$  の変化は、図 4 のタイミング波形図に示すような変化となる。この閾値補正処理が進むと、やがて、駆動トランジスタ 2 2 のゲート - ソース間電圧  $V_{gs}$  が駆動トランジスタ 2 2 の閾値電圧  $V_{th}$  に収束する。この閾値電圧  $V_{th}$  に相当する電圧は第 1 容量素子 2 6 に保持される。

40

## 【 0 0 8 1 】

この閾値補正処理は、時刻  $t_7$  で書込み走査信号  $WS$  がアクティブ状態から非アクティブ状態に遷移し、書込みトランジスタ 2 3 がオフ状態になることによって終了する。換言すれば、書込みトランジスタ 2 3 による基準電位  $V_{ofs}$  の書込みにより、駆動トランジスタ 2 2 のゲート電位  $V_g$  が基準電位  $V_{ofs}$  に固定されている期間に亘って閾値補正処理が実行される。

## 【 0 0 8 2 】

閾値補正処理の終了後時刻  $t_8$  で、信号出力回路から信号線 2 4 に対して基準電位  $V_o$

50

f s に代えて、階調を反映した電圧である映像信号の信号電圧  $V_{sig}$  が供給される。すなわち、信号線 24 の電位が基準電位  $V_{ofs}$  から映像信号の信号電圧  $V_{sig}$  に切り替わる。

【0083】

(信号書込み & 移動度補正)

その後、スイッチングトランジスタ 25 がオン状態にある時刻  $t_9$  で書込み走査信号  $W_S$  が再び非アクティブ状態からアクティブ状態に遷移する。これにより、書込みトランジスタ 23 がオン状態となって映像信号の信号電圧  $V_{sig}$  をサンプリングし、当該信号電圧  $V_{sig}$  を画素 20 内に書き込む。

【0084】

この書込みトランジスタ 23 による信号電圧  $V_{sig}$  の書込みにより、駆動トランジスタ 22 のゲート電圧  $V_g$  は、基準電位  $V_{ofs}$  から信号電圧  $V_{sig}$  へと変化する。そして、この書き込まれた信号電圧  $V_{sig}$  による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧  $V_{th}$  が、先述した閾値補正処理によって第 1 容量素子 26 に保持された閾値電圧  $V_{th}$  に相当する電圧とキャンセルされる。この閾値キャンセルの原理の詳細については後述する。

【0085】

駆動トランジスタ 22 のゲート電圧  $V_g$  が基準電位  $V_{ofs}$  から信号電圧  $V_{sig}$  へ変化することで、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  は、当該駆動トランジスタ 22 の閾値電圧  $V_{th}$  よりも大きくなる。したがって、図 6 (B) に示すように、第 1 容量素子 26 駆動トランジスタ 22 スwitchingトランジスタ 25 電源電位  $V_{ss}$  の経路で電流が流れる。これにより、駆動トランジスタ 22 のソース電圧  $V_s$  は、図 7 に示すように、時間の経過とともに下降してゆく。

【0086】

このとき既に、閾値キャンセル処理が終了し、駆動トランジスタ 22 の閾値電圧  $V_{th}$  の画素ごとのばらつきがキャンセルされているために、駆動トランジスタ 22 に流れる電流は当該駆動トランジスタ 22 の移動度  $\mu$  を反映したものとなる。そして、一定時間経過後に、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  は、移動度  $\mu$  の画素ごとのばらつきを補正した  $V_{gs0}$  という値になる。

【0087】

駆動トランジスタ 22 の移動度  $\mu$  を反映したものということは、駆動トランジスタ 22 に流れる電流が移動度  $\mu$  に依存したものであるということである。具体的には、移動度  $\mu$  が大きい駆動トランジスタ 22 の方がソース電圧  $V_s$  が小さく、逆に、移動度  $\mu$  が小さい駆動トランジスタ 22 の方がソース電圧  $V_s$  が大きくなる。

【0088】

ここで、映像信号の信号電圧  $V_{sig}$  に対する第 1 容量素子 26 の保持電圧  $V_{gs}$  の比率が 1 (理想値) であると仮定する。この信号電圧  $V_{sig}$  に対する保持電圧  $V_{gs}$  の比率を書込みゲイン  $G$  と呼ぶ場合もある。この書込みゲイン  $G$  が 1 であると仮定すると、駆動トランジスタ 22 のソース電圧  $V_s$  が  $V_{ofs} + |V_{th}| - V$  の電位まで下降することで、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  は  $V_{sig} + V_{ofs} + |V_{th}| - V$  となる。

【0089】

すなわち、駆動トランジスタ 22 のソース電圧  $V_s$  の下降分  $V$  は、第 1 容量素子 26 に保持されている電圧 ( $V_{sig} + V_{ofs} + |V_{th}|$ ) から差し引かれるように作用する。換言すれば、ソース電圧  $V_s$  の下降分  $V$  は、第 1 容量素子 26 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、駆動トランジスタ 22 のソース電圧  $V_s$  の下降分  $V$  は負帰還の帰還量となる。

【0090】

因みに、書込みゲイン  $G$  は、第 1 容量素子 26 の容量値を  $C_1$ 、第 2 容量素子 27 の容量値を  $C_2$ 、駆動トランジスタ 22 のゲート - ソース間の寄生容量の容量値を  $C_{gs}$  とす

10

20

30

40

50

ると、次式(2)で与えられる。

$$G = V_{gs} / V_{sig} \\ = 1 - \{ (C_1 + C_{gs}) / (C_1 + C_{gs} + C_2) \} \quad \dots \dots (2)$$

上記式(2)から明らかなように、書込みゲインGは、第1, 第2容量素子26, 27の各容量値C1, C2によって決まる。

【0091】

このように、駆動トランジスタ22に流れるドレイン-ソース間電流 $I_{ds}$ に応じた帰還量Vでゲート-ソース間電圧 $V_{gs}$ に負帰還をかけることで、駆動トランジスタ22のドレイン-ソース間電流 $I_{ds}$ の移動度 $\mu$ に対する依存性を打ち消すことができる。この移動度 $\mu$ に対する依存性を打ち消す処理が、駆動トランジスタ22の移動度 $\mu$ の画素ごとのばらつきを補正する移動度補正処理である。

10

【0092】

より具体的には、駆動トランジスタ22のゲート電極に書き込まれる映像信号の信号振幅 $V_{in} (= V_{sig} - V_{ofs})$ が高いほどドレイン-ソース間電流 $I_{ds}$ が大きくなるために、負帰還の帰還量Vの絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正処理が行われる。

【0093】

また、映像信号の信号振幅 $V_{in}$ を一定とした場合、駆動トランジスタ22の移動度 $\mu$ が大きいほど負帰還の帰還量Vの絶対値も大きくなるために、画素ごとの移動度 $\mu$ のばらつきを取り除くことができる。したがって、負帰還の帰還量Vは移動度補正の補正量とも言える。移動度補正の原理の詳細については後述する。

20

【0094】

映像信号の信号電圧 $V_{sig}$ の書込み処理と並行して行われる移動度補正処理は、時刻 $t_9$ から書込み走査信号WSが非アクティブ状態に遷移する時刻 $t_{10}$ までの期間に亘って実行される。この移動度補正処理を施す移動度補正時間をTとすると、負帰還における帰還量Vは、次式(3)で与えられる。

$$V = I_{ds} \cdot T / (C_1 + C_2 + C_{gs}) \quad \dots \dots (3)$$

【0095】

上記式(3)から明らかなように、帰還量Vは、駆動トランジスタ22のゲート電極に書き込まれる映像信号の信号振幅 $V_{in}$ に応じて流れるドレイン-ソース間電流 $I_{ds}$ に依存しているのに加えて、移動度補正時間Tにも依存している。そして、移動度補正時間Tを長く設定するほど帰還量Vが大きくなる。

30

【0096】

この移動度補正時間Tについては、必ずしも一定である必要はなく、逆に、ドレイン-ソース間電流 $I_{ds}$ を決める映像信号の信号振幅 $V_{in}$ に応じて調整することが好ましい場合がある。例えば、白レベルのように信号振幅 $V_{in}$ が大きい場合には短めに設定し、黒レベルのように信号振幅 $V_{in}$ が小さい場合には長めに設定する、という具合に信号振幅 $V_{in}$ に応じて移動度補正時間Tを調整するようにするとよい。

【0097】

このように、移動度補正時間Tを調整することにより、負帰還の帰還量Vを最適化することができる。ここで、「負帰還量を最適化する」とは、映像信号の信号電圧 $V_{sig}$ の黒レベルから白レベルまでの範囲で、どのレベルにおいても適切に移動度補正を行なうことができるようにすることを意味する。

40

【0098】

時刻 $t_{10}$ で書込み走査信号WSがアクティブ状態から非アクティブ状態に遷移することにより、書込みトランジスタ23がオフ状態になる。この状態では、図6(C)に示すように、スイッチングトランジスタ25がオンしているために、駆動トランジスタ22のソース電圧 $V_s$ は電源電位 $V_{ss}$ となり、ゲート電圧 $V_g$ は $V_{ss} + V_{gs0}$ という値となる。すなわち、駆動トランジスタ22のゲート電圧 $V_g$ およびソース電圧 $V_s$ は変化するが、ゲート-ソース間電圧 $V_{gs}$ は変化しない。

50

## 【 0 0 9 9 】

〔現フレームの発光期間〕

時刻  $t_{10}$  から一定時間が経過した時刻  $t_{11}$  で補正制御信号  $AZ$  がアクティブ状態から非アクティブ状態に遷移することで、スイッチングトランジスタ 25 がオフする。次いで、時刻  $t_{12}$  で発光駆動信号  $DS$  が再度非アクティブ状態からアクティブ状態に遷移することで、スイッチングトランジスタ 24 がオンする。スイッチングトランジスタ 24 がオン状態になることで、電源電位  $V_{cc}$  から駆動トランジスタ 22 の電流の供給が許容される。

## 【 0 1 0 0 】

電源電位  $V_{cc}$  からの電流の供給が許容されることで、駆動トランジスタ 22 は、図 6 (D) に示すように、そのゲート - ソース間電圧  $V_{gs0}$  に応じた電流  $I_{ds}$  を有機 EL 素子 21 に供給する。これにより、有機 EL 素子 21 は発光し、現フレームの発光期間に入る。

10

## 【 0 1 0 1 】

上述した一連の回路動作において、閾値補正準備、閾値補正、信号電圧  $V_{sig}$  の書込み（信号書込み）および移動度補正の各処理動作は、1 水平走査期間（1H）において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻  $t_9 - t_{10}$  の期間において並行して実行される。

## 【 0 1 0 2 】

なお、ここでは、閾値補正処理を 1 回だけ実行する駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではない。例えば、閾値補正処理を移動度補正および信号書込み処理と共に行う 1H 期間に加えて、当該 1H 期間に先行する複数の水平走査期間に亘って分割して複数回実行する、いわゆる分割  $V_{th}$  補正を行う駆動法を採ることも可能である。

20

## 【 0 1 0 3 】

この分割  $V_{th}$  補正の駆動法を採用することにより、高精細化に伴う多画素化によって 1 水平走査期間に割り当てられる時間が短くなったとしても、閾値補正期間として複数の水平走査期間に亘って十分な時間を確保することができるために、閾値補正処理を確実に行うことができる。

## 【 0 1 0 4 】

（閾値キャンセルの原理）

ここで、駆動トランジスタ 22 の閾値補正（即ち、閾値キャンセル）の原理について説明する。閾値補正処理は、先述したように、駆動トランジスタ 22 のゲート電圧  $V_g$  の初期化電位  $V_{ofs}$  を基準として当該電位  $V_{ofs}$  から駆動トランジスタ 22 の閾値電圧  $V_{th}$  を減じた電位に向かって、駆動トランジスタ 22 のソース電圧  $V_s$  を変化させる処理である。

30

## 【 0 1 0 5 】

駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。定電流源として動作することで、有機 EL 素子 21 に対して駆動トランジスタ 22 から、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  に応じて先述した式 (1) で与えられる一定のドレイン - ソース間電流（駆動電流） $I_{ds}$  が供給される。

40

## 【 0 1 0 6 】

図 7 に、駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  対ゲート - ソース間電圧  $V_{gs}$  の特性を示す。

## 【 0 1 0 7 】

この特性図に示すように、駆動トランジスタ 22 の閾値電圧  $V_{th}$  の画素ごとのばらつきに対する補正を行わないと、閾値電圧  $V_{th}$  が  $V_{th1}$  のとき、ゲート - ソース間電圧  $V_{gs}$  に対応するドレイン - ソース間電流  $I_{ds}$  が  $I_{ds1}$  になる。

## 【 0 1 0 8 】

これに対して、閾値電圧  $V_{th}$  が  $V_{th2}$  ( $V_{th2} > V_{th1}$ ) のとき、同じゲート

50

- ソース間電圧  $V_{gs}$  に対応するドレイン - ソース間電流  $I_{ds}$  が  $I_{ds2}$  ( $I_{ds2} < I_{ds}$ ) になる。すなわち、駆動トランジスタ 22 の閾値電圧  $V_{th}$  が変動すると、当該駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  が一定であってもドレイン - ソース間電流  $I_{ds}$  が変動する。

【0109】

一方、上記構成の画素（画素回路）20では、先述したように、発光時の駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  が  $V_{sig} - V_{ofs} + V_{th} - V$  であるために、これを式（1）に代入すると、ドレイン - ソース間電流  $I_{ds}$  は、次式（4）で表される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - V)^2 \quad \dots \dots (4)$$

10

【0110】

すなわち、駆動トランジスタ 22 の閾値電圧  $V_{th}$  の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレイン - ソース間電流  $I_{ds}$  は、駆動トランジスタ 22 の閾値電圧  $V_{th}$  に依存しない。その結果、駆動トランジスタ 22 の製造プロセスのばらつきや経時変化により、駆動トランジスタ 22 の閾値電圧  $V_{th}$  が画素ごとに変動したとしても、ドレイン - ソース間電流  $I_{ds}$  が変動しないために、有機 EL 素子 21 の発光輝度を一定に保つことができる。

【0111】

（移動度補正の原理）

20

続いて、駆動トランジスタ 22 の移動度補正の原理について説明する。移動度補正処理は、先述したように、駆動トランジスタ 22 に流れるドレイン - ソース間電流  $I_{ds}$  に応じた補正量  $V$  で駆動トランジスタ 22 のゲート - ソース間の電位差に負帰還をかける処理である。この移動度補正処理により、駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  の移動度  $\mu$  に対する依存性を打ち消すことができる。すなわち、駆動トランジスタ 22 の移動度  $\mu$  の画素ごとのばらつきを補正することができる。

【0112】

図 8 に、駆動トランジスタ 22 の移動度  $\mu$  が相対的に大きい画素 A と、駆動トランジスタ 22 の移動度  $\mu$  が相対的に小さい画素 B とを比較した状態で特性カーブを示す。駆動トランジスタ 22 をポリシリコン薄膜トランジスタなどで構成した場合、画素 A や画素 B のように、画素間で移動度  $\mu$  がばらつくことは避けられない。

30

【0113】

画素 A と画素 B で移動度  $\mu$  にばらつきがある状態で、駆動トランジスタ 22 のゲート電極に例えば両画素 A, B に対して同レベルの信号振幅  $V_{in}$  ( $= V_{sig} - V_{ofs}$ ) を書き込んだ場合を考える。この場合、移動度  $\mu$  の補正を何ら行わないと、移動度  $\mu$  の大きい画素 A に流れるドレイン - ソース間電流  $I_{ds1}$  と移動度  $\mu$  の小さい画素 B に流れるドレイン - ソース間電流  $I_{ds2}$  との間には大きな差が生じてしまう。このように、移動度  $\mu$  の画素ごとのばらつきに起因してドレイン - ソース間電流  $I_{ds}$  に画素間で大きな差が生じると、画面のユニフォームリティが損なわれる。

【0114】

40

ここで、先述した式（1）のトランジスタ特性式から明らかなように、移動度  $\mu$  が大きいとドレイン - ソース間電流  $I_{ds}$  が大きくなる。したがって、負帰還における帰還量  $V$  は移動度  $\mu$  が大きくなるほど大きくなる。図 8 に示すように、移動度  $\mu$  の大きな画素 A の帰還量  $V_1$  は、移動度の小さな画素 B の帰還量  $V_2$  に比べて大きい。

【0115】

そこで、移動度補正処理によって駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  に応じた帰還量  $V$  でゲート - ソース間電圧  $V_{gs}$  に負帰還をかけることにより、移動度  $\mu$  が大きいほど負帰還が大きくなることになる。その結果、移動度  $\mu$  の画素ごとのばらつきを抑制することができる。

【0116】

50

具体的には、移動度  $\mu$  の大きな画素 A で帰還量  $V_1$  の補正をかけると、ドレイン - ソース間電流  $I_{ds}$  は  $I_{ds1}$  から  $I_{ds1}$  まで大きく下降する。一方、移動度  $\mu$  の小さな画素 B の帰還量  $V_2$  は小さいために、ドレイン - ソース間電流  $I_{ds}$  は  $I_{ds2}$  から  $I_{ds2}$  までの下降となり、それ程大きく下降しない。結果的に、画素 A のドレイン - ソース間電流  $I_{ds1}$  と画素 B のドレイン - ソース間電流  $I_{ds2}$  とはほぼ等しくなるために、移動度  $\mu$  の画素ごとのばらつきが補正される。

【0117】

以上をまとめると、移動度  $\mu$  の異なる画素 A と画素 B があつた場合、移動度  $\mu$  の大きい画素 A の帰還量  $V_1$  は移動度  $\mu$  の小さい画素 B の帰還量  $V_2$  に比べて大きくなる。つまり、移動度  $\mu$  が大きい画素ほど帰還量  $V$  が大きく、ドレイン - ソース間電流  $I_{ds}$  の減少量が大きくなる。

10

【0118】

したがって、駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  に応じた帰還量  $V$  で、ゲート - ソース間電圧  $V_{gs}$  に負帰還をかけることで、移動度  $\mu$  の異なる画素のドレイン - ソース間電流  $I_{ds}$  の電流値が均一化される。その結果、移動度  $\mu$  の画素ごとのばらつきを補正することができる。すなわち、駆動トランジスタ 22 に流れる電流（ドレイン - ソース間電流  $I_{ds}$ ）に応じた帰還量  $V$  で、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  に負帰還をかける処理が移動度補正処理となる。

【0119】

ここで、図 2 に示した画素（画素回路）20 において、閾値補正、移動度補正の有無による映像信号の信号電位（サンプリング電位） $V_{sig}$  と駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  との関係について図 9 を用いて説明する。

20

【0120】

図 9 において、(A) は閾値補正処理および移動度補正処理を共に行わない場合、(B) は移動度補正処理を行わず、閾値補正処理のみを行った場合、(C) は閾値補正処理および移動度補正処理を共に行った場合をそれぞれ示している。図 9 (A) に示すように、閾値補正処理および移動度補正処理を共に行わない場合には、閾値電圧  $V_{th}$  および移動度  $\mu$  の画素 A, B ごときのばらつきに起因してドレイン - ソース間電流  $I_{ds}$  に画素 A, B 間で大きな差が生じることになる。

【0121】

これに対して、閾値補正処理のみを行った場合は、図 9 (B) に示すように、ドレイン - ソース間電流  $I_{ds}$  のばらつきをある程度低減できるものの、移動度  $\mu$  の画素 A, B ごときのばらつきに起因する画素 A, B 間でのドレイン - ソース間電流  $I_{ds}$  の差は残る。そして、閾値補正処理および移動度補正処理を共に行うことで、図 9 (C) に示すように、閾値電圧  $V_{th}$  および移動度  $\mu$  の画素 A, B ごときのばらつきに起因する画素 A, B 間でのドレイン - ソース間電流  $I_{ds}$  の差をほぼ無くすることができる。したがって、どの階調においても有機 EL 素子 21 の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

30

【0122】

以上説明したように、第 1 実施形態に係る有機 EL 表示装置 10A によれば、駆動トランジスタ 22 が P チャネルトランジスタからなる画素構成において、駆動トランジスタ 22 の閾値電圧  $V_{th}$  および移動度  $\mu$  の画素ごとのばらつきを補正することができる。よって、閾値電圧  $V_{th}$  および移動度  $\mu$  のばらつきに起因するムラやスジといった輝度ばらつきのない均一な画質を得ることができる。

40

【0123】

また、補正制御走査信号 AZ によって制御されるスイッチングトランジスタ 25 の作用により、閾値補正処理時および移動度補正処理時に有機 EL 素子 21 が発光しないようにすることができるために、コントラストの高い表示パネル 80 を得ることができる。

【0124】

< 2 . 第 2 実施形態 >

50

## [ 2 - 1 . システム構成 ]

図 10 は、本発明の第 2 実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図であり、図中、図 1 および図 2 と同等部分には同一符号を付して示している。

### 【 0 1 2 5 】

ここでも、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 EL 素子を画素（画素回路）の発光素子として用いたアクティブマトリクス型有機 EL 表示装置の場合を例に挙げて説明するものとする。

### 【 0 1 2 6 】

本実施形態では、書込み走査信号 WS を書込みトランジスタ 23 に伝送する走査線と、補正制御走査信号 AZ をスイッチングトランジスタ 25 に伝送する走査線とを共通化したことを特徴としている。すなわち、書込み走査信号 WS を補正制御走査信号 AZ として兼用している。

### 【 0 1 2 7 】

したがって、第 1 実施形態で用いていた補正制御走査信号 AZ を発生する補正制御走査回路 60 が不要となる。故に、図 10 から明らかなように、画素 20 の駆動部、特に走査駆動系として、書込み走査回路 40 および発光駆動走査回路 50 が設けられている。信号供給系の信号出力回路 70 が表示パネル 80 上に設けられているのに対して、書込み走査回路 40 および発光駆動走査回路 50 は表示パネル 80 の外部に設けられている。

### 【 0 1 2 8 】

ここでは、表示パネル 80 の右側に書込み走査回路 40 を配置し、表示パネル 80 の左側に発光駆動走査回路 50 を配置するレイアウト構成を採っているが、このレイアウト構成に限られるものではない。

### 【 0 1 2 9 】

すなわち、書込み走査回路 40 と発光駆動走査回路 50 との左右の配置関係が逆であっても良いし、書込み走査回路 40 および発光駆動走査回路 50 を表示パネル 80 の一方側に配置してもよい。また、書込み走査回路 40 および発光駆動走査回路 50 をそれぞれ左右両側に一対ずつ配置するレイアウト構成を採ることも可能である。

### 【 0 1 3 0 】

書込み走査回路 40 は、クロックパルス ck に同期してスタートパルス sp を順にシフト（転送）するシフトレジスタ等によって構成されている。この書込み走査回路 40 は、画素アレイ部 30 の各画素 20 への映像信号の書込みに際して、第 1 走査線 31 - 1 ~ 31 - m に順次書込み走査信号 WS ( WS 1 ~ WS m ) を供給することによって線順次走査を行う。この書込み走査信号 WS ( WS 1 ~ WS m ) は、先述した補正制御走査信号 AZ ( AZ 1 ~ AZ m ) としても用いられる。

### 【 0 1 3 1 】

発光駆動走査回路 50 は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ等によって構成されている。この発光駆動走査回路 50 は、書込み走査回路 40 による線順次走査に同期して、画素 20 の発光駆動を行なう発光駆動信号 DS ( DS 1 ~ DS m ) を第 2 走査線 32 - 1 ~ 32 - m に供給する。この発光駆動信号 DS は、画素 20 の発光 / 非発光の制御を行なう。

### 【 0 1 3 2 】

信号出力回路 70 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧 Vsig と、当該映像信号の信号電圧 Vsig の基準となる基準電位 Vofs のいずれか一方を適宜選択して出力する。信号出力回路 70 としては、例えば、先述したセレクト方式とも呼称される時分割駆動方式の回路構成を用いることができる。

### 【 0 1 3 3 】

書込み走査信号 WS を伝送する走査線と、補正制御走査信号 AZ を伝送する走査線とを共通化していることで、画素アレイ部 30 には、行方向に沿って第 1 走査線 31 - 1 ~ 31 - m、第 2 走査線 32 - 1 ~ 32 - m が画素行ごとに配線されている。また、列方向に

10

20

30

40

50

沿って信号線 34 - 1 ~ 34 - n が画素列ごとに配線されている。すなわち、第 1 実施形態では画素行ごとに 3 本の走査線 31, 32, 33 が配線されているのに対して、本実施形態では画素行ごとに 2 本の走査線 31, 32 が配線されている。

【0134】

画素 20 の回路構成および構造については、第 1 実施形態の場合と何ら異なるところはない。すなわち、有機 EL 素子 21 を駆動する駆動回路は、駆動トランジスタ 22、書込みトランジスタ 23、スイッチングトランジスタ 24, 25 および第 1, 第 2 容量素子 26, 27 を有する構成となっている。P チャネル型の駆動トランジスタ 22 に対して、書込みトランジスタ 23 およびスイッチングトランジスタ 24, 25 が N チャネルトランジスタである点でも同じである。

10

【0135】

ただし、書込み走査信号 WS を伝送する走査線と、補正制御走査信号 AZ を伝送する走査線とを共通化していることで、図 10 から明らかなように、スイッチングトランジスタ 25 のゲート電極は第 1 走査線 31 に接続されている点で、第 1 実施形態の場合と相違している。すなわち、書込みトランジスタ 23 のゲート電極とスイッチングトランジスタ 25 のゲート電極とが第 1 走査線 31 に共通に接続されている。

【0136】

[2-2. 回路動作]

続いて、上記システム構成の第 2 実施形態に係る有機 EL 表示装置 10B の回路動作について、図 11 のタイミング波形図を基に図 12 および図 13 の動作説明図を用いて説明する。

20

【0137】

なお、図 11 のタイミング波形図には、書込み走査信号 WS、発光駆動信号 DS の各波形、信号線 34 の電位 (Vsig / Vofs) の変化、駆動トランジスタ 22 のソース電圧 Vs およびゲート電圧 Vg の変化を示している。また、図 12 および図 13 の動作説明図では、図面の簡略化のために、書込みトランジスタ 23 およびスイッチングトランジスタ 24, 25 をスイッチのシンボルで図示している。

【0138】

[前フレームの発光期間]

図 11 のタイミング波形図において、時刻 t11 以前は、前のフレームにおける有機 EL 素子 21 の発光期間となる。この前フレームの発光期間では、発光駆動信号 DS がアクティブ状態にあることで、スイッチングトランジスタ 24 がオン状態にある。このとき、書込み走査信号 WS が非アクティブ状態にあることで、書込みトランジスタ 23 およびスイッチングトランジスタ 25 が共にオフ状態にある。

30

【0139】

駆動トランジスタ 22 は飽和領域で動作するように設計されている。したがって、図 12 (A) に示すように、駆動トランジスタ 22 のゲート - ソース間電圧 Vgs に応じて先述した式 (1) に与えられる値をとる駆動電流 Ids が、電源供給線 32 から駆動トランジスタ 22 を通じて有機 EL 素子 21 に供給される。よって、有機 EL 素子 21 が駆動電流 Ids の電流値に応じた輝度で発光する。

40

【0140】

[現フレームの非発光期間]

時刻 t11 になると、線順次走査の新しいフレーム (現フレーム) に入る。そして、発光駆動信号 DS が非アクティブ状態になることで、図 12 (B) に示すように、スイッチングトランジスタ 24 がオフ状態になる。すると、電源電位 Vcc から駆動トランジスタ 22 を通じて有機 EL 素子 21 に電流が供給されなくなる。これにより、有機 EL 素子 21 が消光し、現フレームの非発光期間に入る。

【0141】

また、有機 EL 素子 21 に電流が供給されなくなることで、有機 EL 素子 21 のアノード電圧は、有機 EL 素子 21 の閾値電圧 Vthel とカソード電圧 Vcath との和であ

50

る  $V_{thel} + V_{cath}$  という電位に収束する。そして、駆動トランジスタ 22 のソース電圧  $V_s$  も、有機 EL 素子 21 のアノード電圧と同一の値となる。このとき、書込みトランジスタ 23 およびスイッチングトランジスタ 25 はオフ状態のままである。

【0142】

時刻  $t_{11}$  から一定時間経過後の時刻  $t_{12}$  で信号線 34 に対して信号出力回路 70 から基準電位  $V_{ofs}$  が供給される。この基準電位  $V_{ofs}$  が供給される周期が 1 H 期間となる。次いで、時刻  $t_{13}$  で発光駆動信号  $DS$  がアクティブ状態になることで、図 12 (C) に示すように、スイッチングトランジスタ 24 がオン状態になる。スイッチングトランジスタ 24 がオンすることで、電源電位  $V_{cc}$  から駆動トランジスタ 22 への電流の供給が許容されるために、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  に応じて式 (1) で与えられる値の電流  $I_{ds}$  が再び駆動トランジスタ 22 に流れることになる。

10

【0143】

( 閾値補正準備 )

次に、信号線 34 の電位が基準電位  $V_{ofs}$  の状態にある時刻  $t_{14}$  において、書込み走査信号  $WS$  がアクティブ状態になることで、書込みトランジスタ 23 およびスイッチングトランジスタ 25 が共にオン状態になる。スイッチングトランジスタ 25 がオンすることで、有機 EL 素子 21 のアノード電位が電源電位  $V_{ss}$  になる。

【0144】

ここで、電源電位  $V_{ss}$  は、先述したように、 $V_{ss} < V_{thel} + V_{cath}$  の条件を満足するように設定されている。したがって、有機 EL 素子 21 には逆バイアスがかかり、当該有機 EL 素子 21 が非発光状態となる。また、駆動トランジスタ 22 に流れる電流  $I_{ds}$  は、スイッチングトランジスタ 25 を通して電源電位  $V_{ss}$  に流れ込む。

20

【0145】

また、書込みトランジスタ 23 がオンすることで、信号線 34 の基準電位  $V_{ofs}$  が書込みトランジスタ 23 を通して駆動トランジスタ 22 のゲート電極に書き込まれる。すなわち、駆動トランジスタ 22 のゲート電圧  $V_g$  が基準電位  $V_{ofs}$  に初期化される。このとき、図 12 (D) に示すように、駆動トランジスタ 22 のゲート電圧  $V_g$  が基準電位  $V_{ofs}$ 、ソース電圧  $V_s$  が電源電位  $V_{cc}$ 、ドレイン電位  $V_d$  が電源電位  $V_{ss}$  という値となる。

【0146】

ここで、閾値補正処理を正常に行うためには、駆動トランジスタ 22 のゲート - ソース間電圧  $|V_{ofs} - V_{cc}|$  は、当該駆動トランジスタ 22 の閾値電圧  $|V_{th}|$  よりも大きい必要がある。換言すれば、駆動トランジスタ 22 のゲート - ソース間電圧  $|V_{ofs} - V_{cc}|$  が閾値電圧  $|V_{th}|$  よりも大きくなるように、電源電位  $V_{cc}$  に対して基準電位  $V_{ofs}$  の値を設定しておく必要がある。

30

【0147】

( 閾値補正 )

駆動トランジスタ 22 のゲート電圧  $V_g$  の基準電位  $V_{ofs}$  への初期化後、時刻  $t_{15}$  で発光駆動信号  $DS$  がアクティブ状態から非アクティブ状態に遷移することで、スイッチングトランジスタ 24 がオフ状態になる。このとき、図 13 (A) に示すように、第 1 容量素子 26 駆動トランジスタ 22 スwitchングトランジスタ 25 電源電位  $V_{ss}$  の経路で電流が流れる。

40

【0148】

これにより、駆動トランジスタ 22 のゲート電圧  $V_g$  の初期化電位  $V_{ofs}$  を基準として、当該初期化電位  $V_{ofs}$  から駆動トランジスタ 22 の閾値電圧  $V_{th}$  を減じた電位に向けてソース電圧  $V_s$  を変化させる閾値補正処理が行われる。この閾値補正処理が進むと、やがて、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  が駆動トランジスタ 22 の閾値電圧  $V_{th}$  に収束する。この閾値電圧  $V_{th}$  に相当する電圧は第 1 容量素子 26 に保持される。

【0149】

50

この閾値補正処理は、時刻  $t_{16}$  で書込み走査信号  $WS$  がアクティブ状態から非アクティブ状態に遷移し、書込みトランジスタ 23 がオフ状態になることによって終了する。換言すれば、書込みトランジスタ 23 による基準電位  $V_{ofs}$  の書込みにより、駆動トランジスタ 22 のゲート電位  $V_g$  が基準電位  $V_{ofs}$  に固定されている期間に亘って閾値補正処理が実行される。書込み走査信号  $WS$  が非アクティブ状態に遷移することで、スイッチングトランジスタ 25 もオフ状態になる。

【0150】

閾値補正処理の終了後時刻  $t_{17}$  で、信号出力回路から信号線 24 に対して基準電位  $V_{ofs}$  に代えて、階調を反映した電圧である映像信号の信号電圧  $V_{sig}$  が供給される。すなわち、信号線 24 の電位が基準電位  $V_{ofs}$  から映像信号の信号電圧  $V_{sig}$  に切り替わる。

10

【0151】

(信号書込み & 移動度補正)

その後、時刻  $t_{18}$  で書込み走査信号  $WS$  が再び非アクティブ状態からアクティブ状態に遷移する。これにより、スイッチングトランジスタ 25 がオン状態になるために、有機 EL 素子 21 のアノード電位 (駆動トランジスタ 22 のドレイン電位) が電源電位  $V_{ss}$  になる。また同時に、書込みトランジスタ 23 がオン状態となることで、映像信号の信号電圧  $V_{sig}$  が画素 20 内に書き込まれる。

【0152】

書込みトランジスタ 23 による信号電圧  $V_{sig}$  の書込みにより、駆動トランジスタ 22 のゲート電圧  $V_g$  は、基準電位  $V_{ofs}$  から信号電圧  $V_{sig}$  へと変化する。そして、この書き込まれた信号電圧  $V_{sig}$  による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧  $V_{th}$  が、先述した閾値補正処理によって第 1 容量素子 26 に保持された閾値電圧  $V_{th}$  に相当する電圧とキャンセルされる。

20

【0153】

駆動トランジスタ 22 のゲート電圧  $V_g$  が基準電位  $V_{ofs}$  から信号電圧  $V_{sig}$  へ変化することで、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  は、当該駆動トランジスタ 22 の閾値電圧  $V_{th}$  よりも大きくなる。したがって、図 13 (B) に示すように、第 1 容量素子 26 駆動トランジスタ 22 スwitchングトランジスタ 25 電源電位  $V_{ss}$  の経路で電流が流れる。これにより、駆動トランジスタ 22 のソース電圧  $V_s$  は、時間の経過とともに下降してゆく (図 7 参照)。

30

【0154】

このとき既に、閾値キャンセル処理が終了し、駆動トランジスタ 22 の閾値電圧  $V_{th}$  の画素ごとのばらつきがキャンセルされているために、駆動トランジスタ 22 に流れる電流は当該駆動トランジスタ 22 の移動度  $\mu$  を反映したものとなる。そして、一定時間経過後に、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  は、移動度  $\mu$  の画素ごとのばらつきを補正した  $V_{gs0}$  という値になる。

【0155】

ここで、映像信号の信号電圧  $V_{sig}$  の書込みゲインが 1 (理想値) であると仮定すると、駆動トランジスタ 22 のソース電圧  $V_s$  が  $V_{ofs} + |V_{th}| - V$  の電位まで下降することで、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  は  $V_{sig} + V_{ofs} + |V_{th}| - V$  となる。この駆動トランジスタ 22 のソース電圧  $V_s$  の下降分  $V$  は、負帰還の帰還量、換言すれば移動度補正の補正量である。

40

【0156】

映像信号の信号電圧  $V_{sig}$  の書込み処理と並行して行われる移動度補正処理は、時刻  $t_{18}$  から書込み走査信号  $WS$  がアクティブ状態から非アクティブ状態に遷移する時刻  $t_{19}$  までの期間に亘って実行される。時刻  $t_{19}$  で書込み走査信号  $WS$  が非アクティブ状態に遷移することで、図 13 (C) に示すように、書込みトランジスタ 23 およびスイッチングトランジスタ 25 が共にオフ状態になる。

【0157】

50

〔現フレームの発光期間〕

時刻  $t_{19}$  から一定時間が経過した時刻  $t_{20}$  で発光駆動信号  $DS$  が再度非アクティブ状態からアクティブ状態に遷移することで、スイッチングトランジスタ  $24$  がオンする。スイッチングトランジスタ  $24$  がオン状態になることで、電源電位  $V_{cc}$  から駆動トランジスタ  $22$  の電流の供給が許容される。

【0158】

電源電位  $V_{cc}$  からの電流の供給が許容されることで、駆動トランジスタ  $22$  は、図  $13(D)$  に示すように、そのゲート - ソース間電圧  $V_{gs0}$  に応じた電流  $I_{ds}$  を有機  $EL$  素子  $21$  に供給する。これにより、有機  $EL$  素子  $21$  は発光し、現フレームの発光期間に入る。

10

【0159】

上述した一連の回路動作において、閾値補正準備、閾値補正、信号電圧  $V_{sig}$  の書込み（信号書込み）および移動度補正の各処理動作は、1 水平走査期間（ $1H$ ）において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻  $t_{18} - t_{19}$  の期間において並行して実行される。

【0160】

なお、ここでは、閾値補正処理を 1 回だけ実行する駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではなく、先述した分割  $V_{th}$  補正を行う駆動法を採ることも可能である。

【0161】

以上説明したように、第 2 実施形態に係る有機  $EL$  表示装置  $10B$  によれば、閾値補正および移動度補正の各処理機能を持つことで、第 1 実施形態に係る有機  $EL$  表示装置  $10A$  の場合と同様の作用効果を得ることができる。すなわち、駆動トランジスタ  $22$  が  $P$  チャネルトランジスタであっても、当該駆動トランジスタ  $22$  の閾値電圧  $V_{th}$  および移動度  $\mu$  の画素ごとのばらつきを補正することができるために、ムラやスジといった輝度ばらつきのない均一な画質を得ることができる。

20

【0162】

加えて、第 2 実施形態に係る有機  $EL$  表示装置  $10B$  では、書込み走査信号  $WS$  を伝送する走査線と補正制御走査信号  $AZ$  を伝送する走査線とを共通化したことで、走査駆動系の走査回路を 1 つ削減できるために、システム全体の回路構成を簡略化できる。さらに、表示パネル  $80$  内において画素行ごとに配線される走査線の本数を 1 本削減できる。走査線の本数が減ることで、走査線相互間のショート等の不具合の発生率を低減できるために、表示パネル  $80$  の高歩留まり化を図ることができる。

30

【0163】

なお、スイッチングトランジスタ  $25$  が書込みトランジスタ  $23$  と同期してオン/オフ動作を行うことで、スイッチングトランジスタ  $24$  がオンする閾値補正期間の前で有機  $EL$  素子  $21$  に電流が流れ、当該有機  $EL$  素子  $21$  が発光することになる。しかし、有機  $EL$  素子  $21$  が発光するのは時刻  $t_{13} - t_{14}$  の期間であり、この期間  $t_{13} - t_{14}$  は  $1H$  期間に比べて極めて短い期間であることから視認上問題になることはない。

【0164】

閾値補正処理時および移動度補正処理時には、書込み走査信号  $WS$  によって制御されるスイッチングトランジスタ  $25$  の作用により、有機  $EL$  素子  $21$  が発光しないようにすることができるために、コントラストの高い表示パネル  $80$  を得ることができる。

40

【0165】

< 3 . 変形例 >

[ 3 - 1 . 変形例 1 ]

第 1 , 第 2 実施形態では、 $P$  チャネルの駆動トランジスタ  $22$  に対して、書込みトランジスタ  $23$  およびスイッチングトランジスタ  $24$  ,  $25$  として  $N$  チャネルのトランジスタを用いるとしたが、これらの導電型の組み合わせは任意である。

【0166】

50

図14は、変形例1に係る画素の構成例を示す回路図であり、図中、図2および図10と同等部分には同一符号を付して示している。

【0167】

有機EL素子21を駆動する駆動回路が、駆動トランジスタ22、書込みトランジスタ23、スイッチングトランジスタ24、25および第1、第2容量素子26、27によって構成されている点では、第1、第2実施形態に係る画素20と同じである。ただし、本変形例1に係る画素20Aは、書込みトランジスタ23およびスイッチングトランジスタ24、25として、駆動トランジスタ22と同じ導電型、即ちPチャンネルのトランジスタを用いている。

【0168】

このように、画素20Aの全てのトランジスタ22～25をPチャンネルトランジスタで構成することで、Pチャンネル、Nチャンネル混在の場合に比べて、トランジスタを作成するプロセスを削減できるために、表示装置の低コスト化を図ることができる。

[3-2. 変形例2]

第1、第2実施形態では、閾値補正処理に先立って駆動トランジスタ22のゲート電位 $V_g$ を初期化する基準電位 $V_{ofs}$ を、信号線34を經由して書込みトランジスタ23によって書き込む構成を採ったが、これに限られるものではない。

【0169】

図15は、変形例2に係る画素の構成例を示す回路図であり、図中、図14と同等部分には同一符号を付して示している。

【0170】

本変形例2に係る画素20Bは、駆動トランジスタ22、書込みトランジスタ23、スイッチングトランジスタ24、25および第1、第2容量素子26、27に加えて、スイッチングトランジスタ28を有する構成となっている。

【0171】

スイッチングトランジスタ28は、基準電位 $V_{ofs}$ と駆動トランジスタ22のゲート電極（書込みトランジスタ23のドレイン電極）との間に接続されている。このスイッチングトランジスタ28は、駆動トランジスタ22のゲート電位 $V_g$ の初期化時に、第4走査線36を介して供給される制御走査信号に応答してオン状態になることで、基準電位 $V_{ofs}$ を駆動トランジスタ22のゲート電極に書き込む。

【0172】

上記画素構成の場合にも、トランジスタが1つ増え、それに付随して走査線が1本、走査回路が1個それぞれ増えるものの、第1、第2実施形態の場合と同様に、閾値補正および移動度補正の各処理機能を持つことによる作用効果を得ることができる。

【0173】

ここで、書込みトランジスタ23およびスイッチングトランジスタ24、25、28としてPチャンネルトランジスタを用いるとしたが、全てNチャンネルトランジスタによって構成することも可能であり、またそれらの導電型の組み合わせは任意である。

【0174】

ただし、書込みトランジスタ23およびスイッチングトランジスタ24、25、28の全てを、駆動トランジスタ22と同じ導電型のPチャンネルトランジスタで構成した方が、トランジスタを作成するプロセスを削減できるために、表示装置の低コスト化を図る上で有利である。

【0175】

なお、第1、第2実施形態およびその変形例では、画素の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。具体的には、本発明は、無機EL素子、LED素子、半導体レーザ素子等、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

【0176】

10

20

30

40

50

## &lt; 4 . 適用例 &gt;

以上説明した本発明による表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

## 【 0 1 7 7 】

本発明による表示装置によれば、Pチャネルの駆動トランジスタからなる画素構成であっても、当該駆動トランジスタの閾値補正および移動度補正の各処理を行うことによってムラやスジといった輝度ばらつきのない均一な画素を得ることができる。したがって、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることで、当該電子機器の表示装置の表示品質の向上を図ることができる。

10

## 【 0 1 7 8 】

本発明による表示装置は、封止された構成のモジュール形状のものをも含む。このモジュール形状のものとしては、例えば、画素アレイ部に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、さらには、上記した遮光膜が設けられてもよい。なお、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やFPC（フレキシブルプリントサーキット）等が設けられていてもよい。

## 【 0 1 7 9 】

以下に、本発明が適用される電子機器の具体例について説明する。一例として、図16～図20に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話機等の携帯端末装置、ビデオカメラなどの表示装置に本発明を適用することが可能である。

20

## 【 0 1 8 0 】

図16は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含んでいる。そして、映像表示画面部101として本発明による表示装置を用いることにより、本適用例に係るテレビジョンセットが作製される。

## 【 0 1 8 1 】

図17は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含んでいる。そして、表示部112として本発明による表示装置を用いることにより、本適用例に係るデジタルカメラが作製される。

30

## 【 0 1 8 2 】

図18は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体121に、文字等を入力するときに操作されるキーボード122、画像を表示する表示部123等を含んでいる。そして、表示部123として本発明による表示装置を用いることにより、本適用例に係るノート型パーソナルコンピュータが作製される。

40

## 【 0 1 8 3 】

図19は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部131、前方を向いた側面に被写体撮影用のレンズ132、撮影時のスタート/ストップスイッチ133、表示部134等を含んでいる。そして、表示部134として本発明による表示装置を用いることにより、本適用例に係るビデオカメラが作製される。

## 【 0 1 8 4 】

図20は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。

50

## 【 0 1 8 5 】

本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部（ここではヒンジ部）1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含んでいる。そして、ディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による表示装置を用いることにより、本適用例に係る携帯電話機が作製される。

## 【 図面の簡単な説明 】

## 【 0 1 8 6 】

【 図 1 】本発明の第 1 実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

10

【 図 2 】 P チャンネルの駆動トランジスタを用いた画素の構成例を示す回路図である。

【 図 3 】画素の断面構造の一例を示す断面図である。

【 図 4 】第 1 実施形態に係る有機 E L 表示装置の回路動作の説明に供するタイミング波形図である。

【 図 5 】第 1 実施形態に係る有機 E L 表示装置の回路動作の説明に供する動作説明図（その 1）である。

【 図 6 】第 1 実施形態に係る有機 E L 表示装置の回路動作の説明に供する動作説明図（その 2）である。

【 図 7 】移動度補正処理時の駆動トランジスタのソース電圧  $V_s$  の変化を示す図である。

【 図 8 】駆動トランジスタの移動度  $\mu$  のばらつきに起因する課題の説明に供する特性図である。

20

【 図 9 】閾値補正、移動度補正の有無による映像信号の信号電圧  $V_{sig}$  と駆動トランジスタのドレイン・ソース間電流  $I_{ds}$  との関係の説明に供する特性図である。

【 図 10 】本発明の第 2 実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

【 図 11 】第 2 実施形態に係る有機 E L 表示装置の回路動作の説明に供するタイミング波形図である。

【 図 12 】第 2 実施形態に係る有機 E L 表示装置の回路動作の説明に供する動作説明図（その 1）である。

【 図 13 】第 2 実施形態に係る有機 E L 表示装置の回路動作の説明に供する動作説明図（その 2）である。

30

【 図 14 】変形例 1 に係る画素の構成例を示す回路図である。

【 図 15 】変形例 2 に係る画素の構成例を示す回路図である。

【 図 16 】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【 図 17 】本発明が適用されるデジタルカメラの外観を示す斜視図であり、( A ) は表側から見た斜視図、( B ) は裏側から見た斜視図である。

【 図 18 】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【 図 19 】本発明が適用されるビデオカメラの外観を示す斜視図である。

【 図 20 】本発明が適用される携帯電話機を示す外観図であり、( A ) は開いた状態での正面図、( B ) はその側面図、( C ) は閉じた状態での正面図、( D ) は左側面図、( E ) は右側面図、( F ) は上面図、( G ) は下面図である。

40

【 図 21 】 2 Tr の画素回路の回路構成を示す回路図である。

【 図 22 】有機 E L 素子の電流 - 電圧特性の経時変化を示す特性図である。

## 【 符号の説明 】

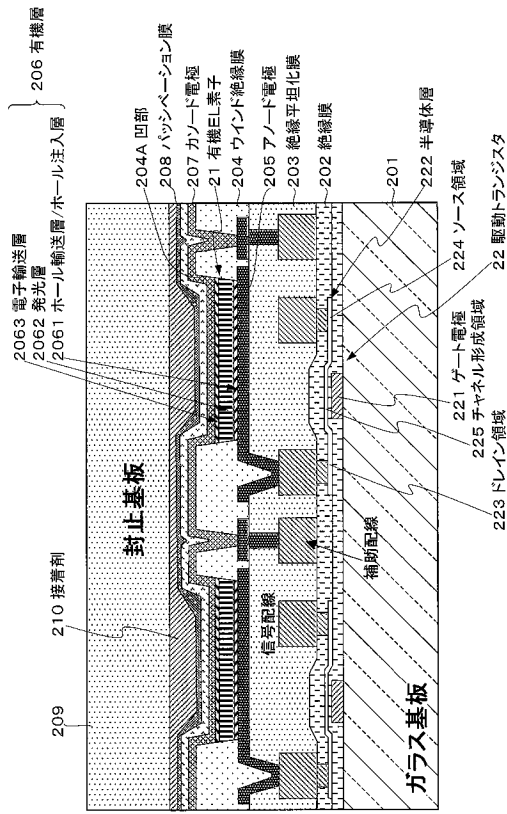
## 【 0 1 8 7 】

1 0 A , 1 0 B ... 有機 E L 表示装置、 2 0 , 2 0 A , 2 0 B ... 画素（画素回路）、 2 1 ... 有機 E L 素子、 2 2 ... 駆動トランジスタ、 2 3 ... 書込みトランジスタ、 2 4 , 2 5 , 2 8 ... スwitchングトランジスタ、 2 6 ... 第 1 容量素子、 2 7 ... 第 2 容量素子、 3 0 ... 画素アレイ部、 3 1 ( 3 1 - 1 ~ 3 1 - m ) ... 第 1 走査線、 3 2 ( 3 2 - 1 ~ 3 2 - m ) ... 第

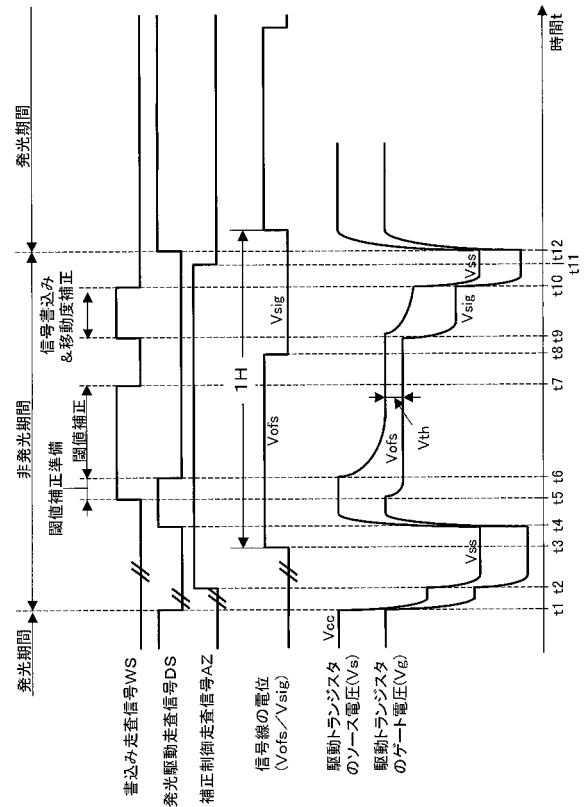
50



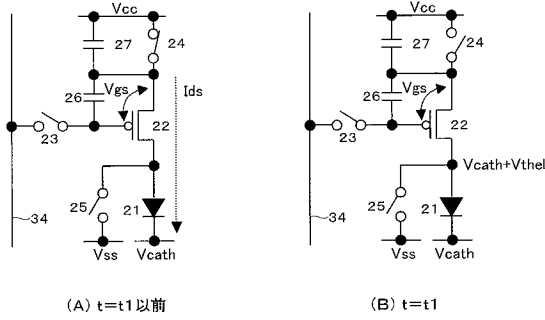
【 図 3 】



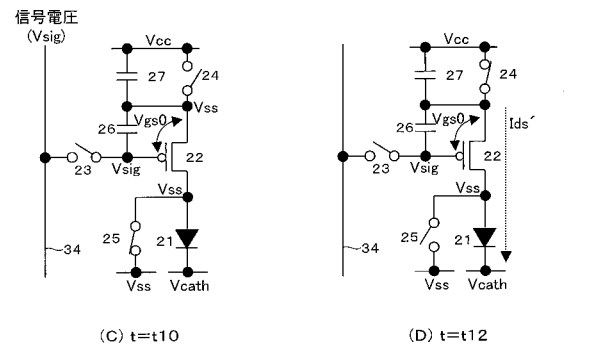
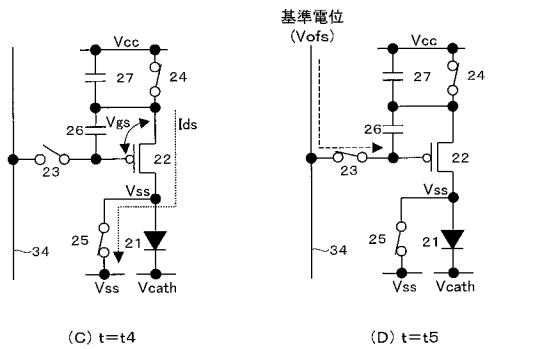
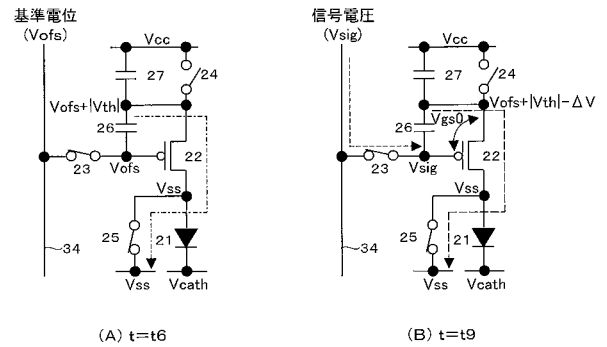
【 図 4 】



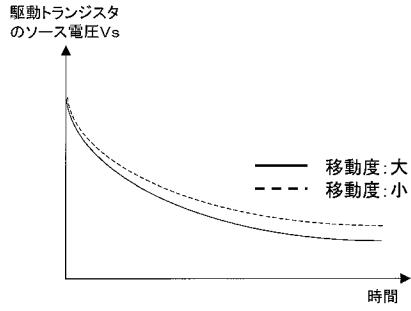
【 図 5 】



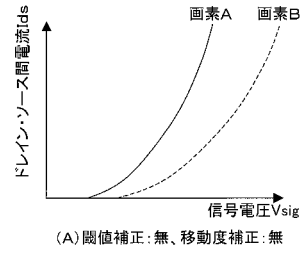
【 図 6 】



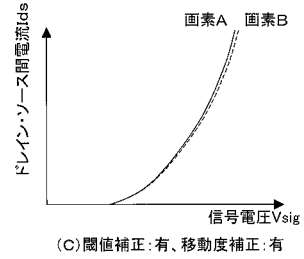
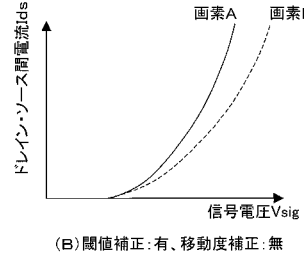
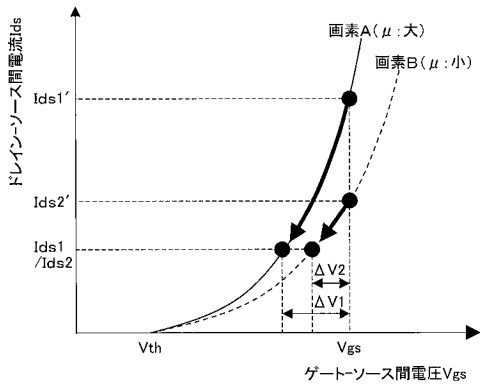
【 図 7 】



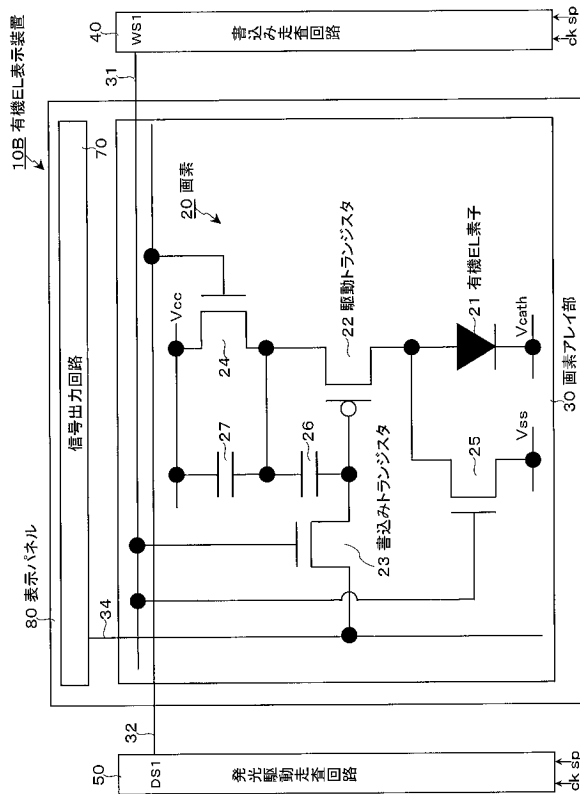
【 図 9 】



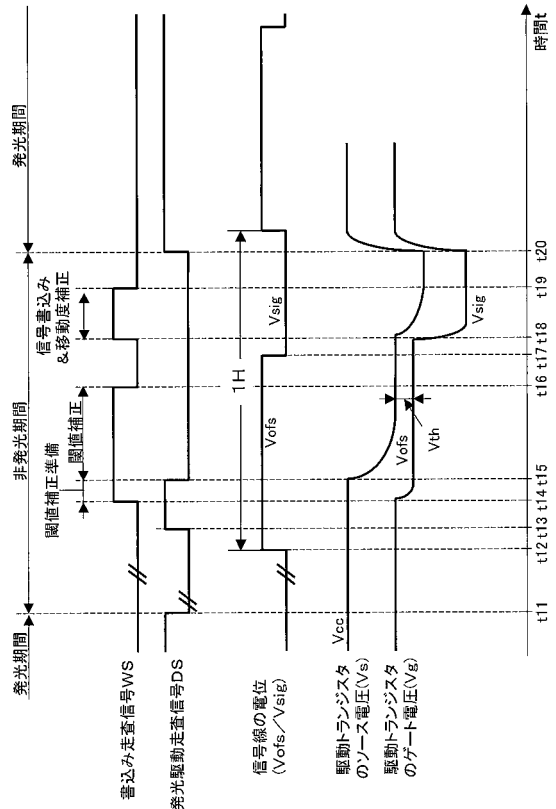
【 図 8 】



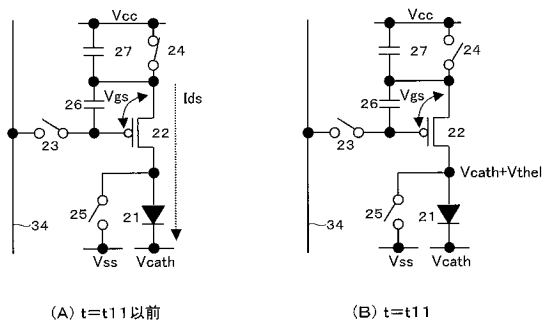
【 図 10 】



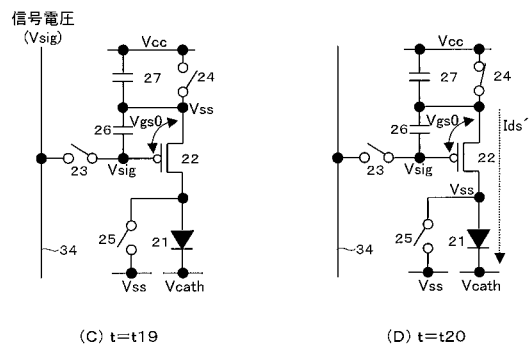
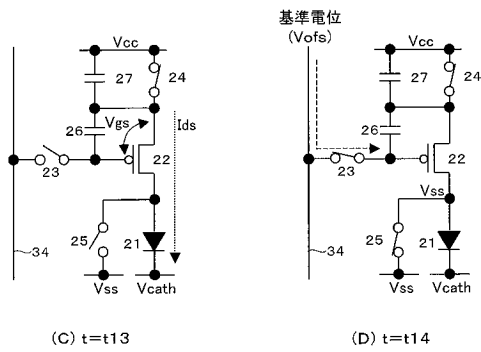
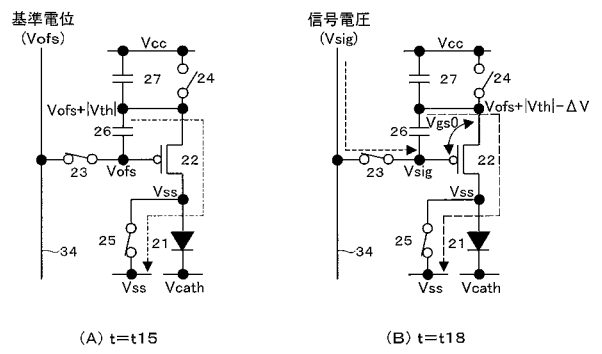
【 図 11 】



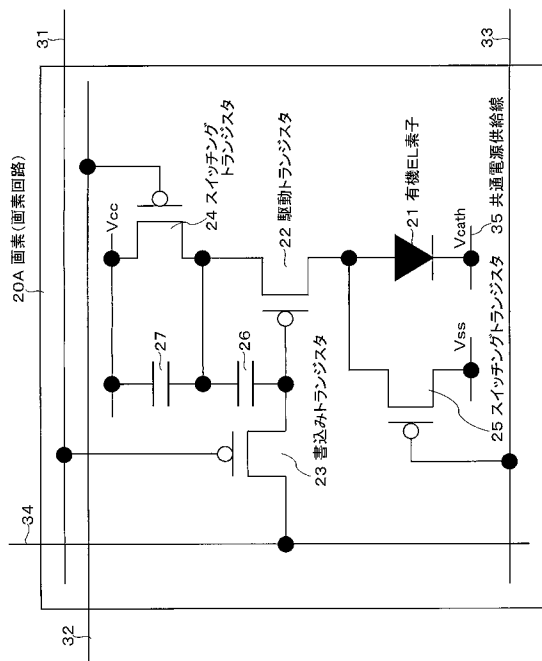
【 図 1 2 】



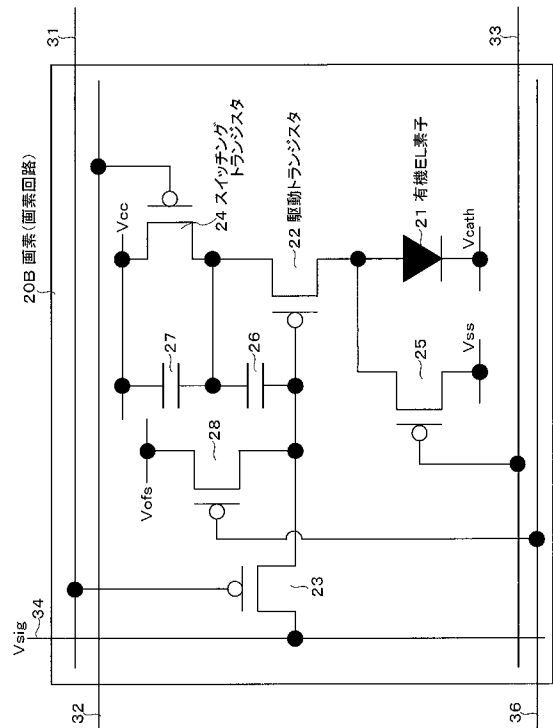
【 図 1 3 】



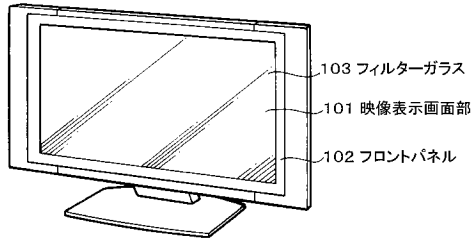
【 図 1 4 】



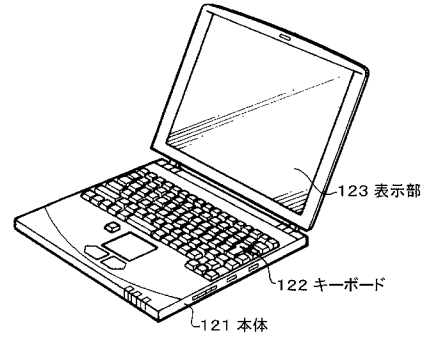
【 図 1 5 】



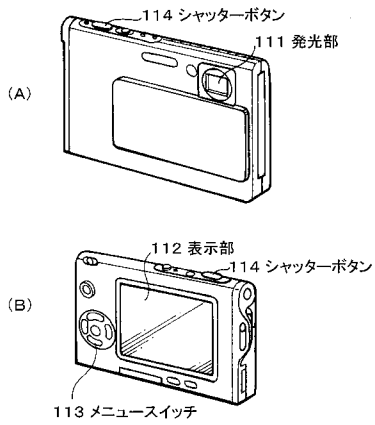
【図16】



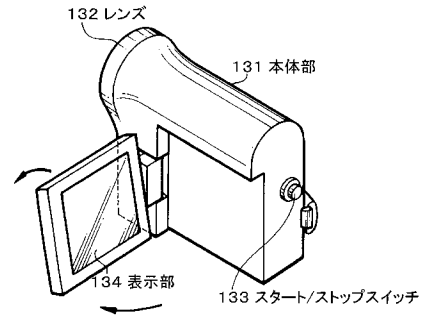
【図18】



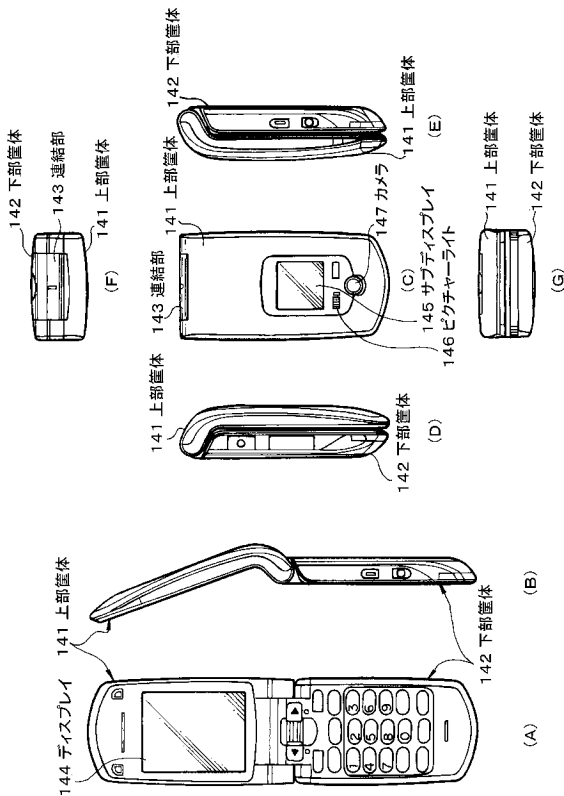
【図17】



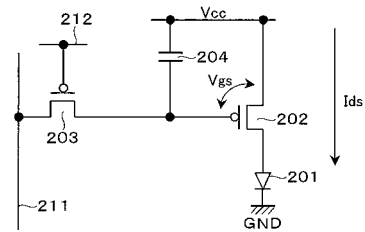
【図19】



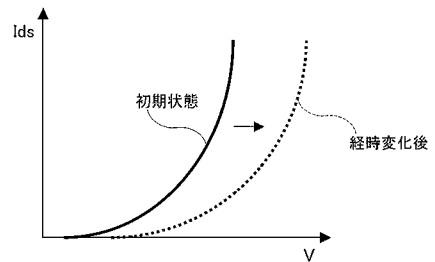
【図20】



【図21】



【図22】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 4 2 C  
H 0 5 B 33/14 A

Fターム(参考) 3K107 AA01 BB01 CC33 EE03 HH04 HH05  
5C080 AA06 BB05 DD05 EE29 FF11 JJ02 JJ03 JJ04 JJ05 JJ06

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	<a href="#">JP2010145579A</a>	公开(公告)日	2010-07-01
申请号	JP2008320598	申请日	2008-12-17
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀 山下淳一		
发明人	山本 哲郎 内野 勝秀 山下 淳一		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D G09G3/20.642.A G09G3/20.642.C H05B33/14.A G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB24 5C380/AB31 5C380/AB34 5C380/AB36 5C380/AB37 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/BA12 5C380/BA28 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB23 5C380/BE03 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB18 5C380/CC03 5C380/CC04 5C380/CC07 5C380/CC26 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC63 5C380/CC64 5C380/CD024 5C380/CD025 5C380/CF07 5C380/CF53 5C380/DA06 5C380/DA35 5C380/DA77		
代理人(译)	船桥 国则		
其他公开文献	JP5287210B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：为了抑制由于像素配置中的驱动晶体管的特性变化导致的图像质量缺陷，其中驱动晶体管由P沟道晶体管组成。Z SOLUTION：在具有像素20的有机EL显示装置中，每个像素20具有由P沟道晶体管组成的驱动晶体管22，开关晶体管24连接在驱动晶体管22和电源电位Vcc之间，并且第一电容元件26连接在一起。连接在驱动晶体管22的栅极和源极之间，第二电容元件27连接在第一电容元件26和电源电位Vcc之间，以实现用于校正驱动晶体管22的阈值电压Vth的变化的阈值校正处理。像素和迁移率校正处理用于校正像素中的驱动晶体管22的迁移率 $\mu$ 的变化。Z

