

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-78911

(P2006-78911A)

(43) 公開日 平成18年3月23日(2006.3.23)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 J	3K007
<b>G09G 3/20 (2006.01)</b>	G09G 3/30 K	5C080
<b>HO1L 51/50 (2006.01)</b>	G09G 3/20 611A	
	G09G 3/20 621A	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 9 O L (全 21 頁) 最終頁に続く		

(21) 出願番号	特願2004-264673 (P2004-264673)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成16年9月10日 (2004.9.10)	(74) 代理人	100080034 弁理士 原 謙三
		(74) 代理人	100113701 弁理士 木島 隆一
		(74) 代理人	100116241 弁理士 金子 一郎
		(72) 発明者	庄司 和雄 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		Fターム(参考)	3K007 AB17 BA06 DB03 GA00 5C080 AA06 BB05 DD01 DD26 EE28 FF11 JJ03 JJ04 JJ05

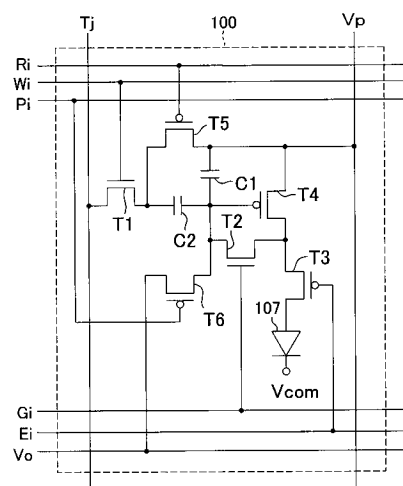
(54) 【発明の名称】 アクティブ駆動型表示装置及びその駆動方法

(57) 【要約】 (修正有)

【課題】 アクティブ駆動型表示装置の低消費電力化及び表示画像のコントラスト向上を実現する。

【解決手段】 ソースが電源線Vpに接続されており、ドレインが電気光学素子である有機EL素子107に接続されているダイオード動作可能なトランジスタT4と、ソースがトランジスタT4のドレインに接続されており、ドレインが電源線Voに接続されているトランジスタT6とを備え、トランジスタT4の閾値補正の際の電流を電源線Vpから電源線Voに流す様にした。これにより、閾値補正の際の電流が有機EL素子107に流れることを防止する。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

それぞれがゲートと2つの端子とを有している第1～第4及び第6のトランジスタを含む複数のトランジスタと、第1及び第2のコンデンサと、電気光学素子と、データ線と、第1～3の電源線とを備えて成る画素を備えたアクティブ駆動型表示装置において、

第1のトランジスタの一方の端子がデータ線に接続され、他方の端子が第2のコンデンサの一端に接続されており、

第2のコンデンサの残り一端は、第1のコンデンサの一端、第2のトランジスタの一方の端子、第4のトランジスタのゲート及び第6のトランジスタの一方の端子に接続されており、

10

第1のコンデンサの残りの一端は、第4のトランジスタの一方の端子に接続されており、

第4のトランジスタの一方の端子は、第1の電源線に接続されており、

第2のトランジスタの他方の端子は、第3のトランジスタの一方の端子及び第4のトランジスタの他方の端子に接続されており、

第3のトランジスタの他方の端子は、電気光学素子の一端に接続されており、電気光学素子の残り一端は第3の電源線に接続されており、

第6のトランジスタの他方の端子は第2の電源線に接続されていることを特徴とするアクティブ駆動型表示装置。

## 【請求項 2】

20

ゲートと2つの端子とを有している第5のトランジスタをさらに備えており、

第5のトランジスタの一方の端子は、前記第1のトランジスタの他方の端子、第2のコンデンサの一方の端子と接続されており、

第5のトランジスタの他方の端子は、前記第4のトランジスタの一方の端子、前記第1のコンデンサの第2のコンデンサと接続されていない側の一端、及び前記第1の電源線と接続されていることを特徴とする請求項1に記載のアクティブ駆動型表示装置。

## 【請求項 3】

それぞれがゲートと2つの端子とを有している第1～第4及び第6のトランジスタを含む複数のトランジスタと、第1及び第2のコンデンサと、電気光学素子と、データ線と、第1～3の電源線とを備えて成る画素を備えたアクティブ駆動型表示装置において、

30

第1のトランジスタの一方の端子がデータ線に接続され、他方の端子が第2のコンデンサの一端に接続されており、

第2のコンデンサの残り一端は、第1のコンデンサの一端、第2のトランジスタの一方の端子及び第4のトランジスタのゲートに接続されており、

第1のコンデンサの残りの一端は、第4のトランジスタの一方の端子、第3のトランジスタの一方の端子、第6のトランジスタの一方の端子に接続されており、

第4のトランジスタの一方の端子は、第1の電源線、第2のトランジスタの他方の端子に接続されており、

第3のトランジスタの他方の端子は、電気光学素子の一端に接続されており、電気光学素子の残り一端は第3の電源線に接続されており、

40

第6のトランジスタの他方の端子は第2の電源線に接続されていることを特徴とするアクティブ駆動型表示装置。

## 【請求項 4】

ゲートと2つの端子とを有している第5のトランジスタをさらに備えており、

第5のトランジスタの一方の端子は、前記第1のトランジスタの他方の端子、第2のコンデンサの一方の端子と接続されており、

第5のトランジスタの他方の端子は、第2のトランジスタの他方の端子、第4のトランジスタの一方の端子、及び前記第1の電源線と接続されていることを特徴とする請求項3に記載のアクティブ駆動型表示装置。

## 【請求項 5】

50

前記複数のトランジスタが、全てNチャンネル型又は全てPチャンネル型のトランジスタであることを特徴とする請求項1～4の何れか1項に記載のアクティブ駆動型表示装置。

【請求項6】

前記第2のトランジスタ及び前記第3のトランジスタのゲートが、同じ制御線に接続されていることを特徴とする請求項1～4の何れか1項に記載のアクティブ駆動型表示装置。

【請求項7】

前記電気光学素子は、有機EL素子であることを特徴とする請求項1～6のいずれか1項に記載のアクティブ駆動型表示装置。

【請求項8】

請求項1～7の何れか1項に記載のアクティブ駆動型表示装置の駆動方法であって、第6のトランジスタ及び第2のトランジスタをオンして第4のトランジスタに電流を流した後に、第6のトランジスタをオフして第4のトランジスタのゲートに閾値電圧を書き込むことを特徴とするアクティブ駆動型表示装置の駆動方法。

10

【請求項9】

請求項1～7の何れか1項に記載のアクティブ駆動型表示装置の駆動方法であって、第6のトランジスタ及び第2のトランジスタをオンして第4のトランジスタに電流を流した後に、第6のトランジスタをオフして第4のトランジスタのゲートに閾値電圧を書き込み、その後に、第3のトランジスタをオンすることで電気光学素子を動作させることを特徴とするアクティブ駆動型表示装置の駆動方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電気光学素子を駆動するアクティブ駆動型表示装置及び駆動方法に関し、例えばアクティブ駆動型有機EL表示装置及びその駆動方法として好適なものである。

【背景技術】

【0002】

近年、自発光型素子として、有機EL(Electro Luminescence)素子を用いた表示装置が研究開発されている。これら表示装置のなかでも、アクティブ駆動型有機EL表示装置は、高輝度化、低消費電力化、大画面化等に適しているという利点があるため、その開発が盛んに行われている。

30

【0003】

上述したアクティブ駆動型有機EL表示装置(以下、適宜「有機EL表示装置」という。)としては、例えば、有機EL素子を定電流で駆動する駆動トランジスタの閾値ばらつきを補正し、画素間の輝度差が小さい、均一な表示を可能にすることを目的とした回路構成を備えたものが提案されている(特許文献1参照)。当該特許文献1に開示されている画素回路構成について、図12と図13とに基づき、以下、簡単に説明する。

【0004】

図12は、特許文献1に開示されている、従来のアクティブ駆動型有機EL表示装置の回路構成図である。同回路構成図に記載されている符号のうち、500はアクティブ駆動型有機EL表示装置の画素部分を、501～504はトランジスタを、505～506はコンデンサを、507は有機EL素子を、508は電源電圧線を、509は表示データを入力する表示データ入力線を、510はトランジスタ505のオンオフを制御する制御線を、511はトランジスタ503のオンオフを制御する制御線を、512はトランジスタ501のオンオフを制御する制御線を、それぞれ示している。

40

【0005】

図13は、図12のアクティブ駆動型有機EL表示装置の動作を示すタイミングチャートを示している。同タイミングチャートにおいて、Dataと示しているData信号は表示データ入力線509に入力する信号であり、AZと示しているAZ信号は制御線510に入力する信号であり、AZBと示しているAZB信号は制御線511に入力する信号

50

であり、Selectと示しているSelect信号は制御線512に入力する信号である。同図に示すように、画素500の駆動においては、オートゼロ期間とロードデータ期間とを含むアドレス期間と、発光期間とがある。

#### 【0006】

上記3つの期間のうちオートゼロ期間について先ず説明する。オートゼロ期間は、ハイレベルのSelect信号をローレベルにすることによって開始する。セレクト信号をローレベルにしてトランジスタ501をオンにし、その後にAZ信号をローレベルにしてトランジスタ504をオンにする。トランジスタ504をオンにすることにより、トランジスタ502のゲートとドレインとが接続される。このときData信号には、「最高データ電圧」より大きい任意の基準電圧がセットされている。なお、ここで「最高データ電圧」とは、ロードデータ期間中にData信号が出力する最大のレベルの電圧であり、有機EL素子が発光する輝度が一番暗い状態のData信号のことをいう。

10

#### 【0007】

上記のようにAZ信号をローレベルにした次に、AZB信号をハイレベルにすることでトランジスタ503をオフにする。これにより、トランジスタ502のゲート電圧は、トランジスタ502の閾値電圧にセットされ、また、コンデンサ505には基準電圧と閾値電圧との差分の電圧が保持されることとなる。次にAZ信号をハイレベルにすることでトランジスタ504をオフにし、オートゼロ期間を終了する。

#### 【0008】

続いて、ロードデータ期間について、以下に説明する。ロードデータ期間は、基準電圧のData信号をデータ電圧に切り替えた時点から開始し、ローレベルのSelect信号をハイレベルにした時点で終了する。このように、ロードデータ期間中においては、Select信号がローレベルとなっているから、トランジスタ501はオンの状態である。したがって、ロードデータ期間中においては、トランジスタ501及びコンデンサ505を通して、トランジスタ502のゲートにデータ電圧が送られる。そして、その後、Select信号をハイレベルにしてトランジスタ501をオフにし、ロードデータ期間を終了する。アクティブ駆動型有機EL表示装置500の上記動作により、ロードデータ期間中において、トランジスタ502のゲート-ソース間及びコンデンサ506の両端には、有機EL素子に一定電流を流すための電圧がセットされることとなる。

20

#### 【0009】

続いて、発光期間について、以下に説明する。発光期間は、AZB信号をローレベルにしてトランジスタ503をオンにすることによって開始する。また、この時点で、アドレス期間が終了する。トランジスタ503をオンにすることによって、トランジスタ502のゲート-ソース間にセットされた電圧に応じた一定の電流が有機EL素子507に流れ、有機EL素子507が発光する。この有機EL素子507の発光は、次のアドレス期間の開始まで保持される。

30

#### 【0010】

図13に示すように、ローレベルのSelect信号をハイレベルにしてからAZB信号をローレベルにする迄の間に、データ電圧のData信号を基準電圧に切り替える。すなわち、Data信号の基準電圧への切替えは、ロードデータ期間終了後のアドレス期間においてなされる。

40

#### 【0011】

続いて、特許文献2で提案されている他の画素回路構成例について図14に示す。同図では、図12と同じ接続関係にある部分に同じ符号を付し、説明を省略することとする。図14の画素回路は、図12に示す画素回路の構成にトランジスタ513が追加されており、この構成において相異している。特許文献2の当該構成は、表示ムラの改善に対して有効なものである。

#### 【0012】

すなわち、図12の画素回路の構成では、トランジスタ501をオンして、基準電圧をData線からコンデンサ505へ出力するのに対し、図14の画素回路構成では、トラ

50

ンジスタ501をオフしておく一方トランジスタ513をオンして、基準電圧をVDD線からコンデンサ505へ出力している。このように、一つの供給経路であるData線を用いて、基準電圧とデータ電圧とを供給するのではなく、これら電圧を別々の供給経路(Dat a線とVDD線)から供給する構成となっている。このため、図14の画素回路構成により、例えば、大画面化による配線負荷増大や高精細化によるアドレス期間の短縮に際しても、駆動トランジスタの閾値ばらつきを補正するのに十分な補正期間を確保することができる。よって、図14の画素回路の構成は、スレッシュホールド電圧に依存した表示ムラ、すなわち、画素回路内のトランジスタ502の特性ばらつきにより有機EL素子507の輝度ムラが発生することの抑制に有効なものである。

【特許文献1】特表2002-514320(2002年5月14日公表)

10

【特許文献2】特開2003-173165(2003年6月20日公開)

【発明の開示】

【発明が解決しようとする課題】

【0013】

しかしながら、上記特許文献2に記載されている従来の技術は、次の問題点を有している。すなわち、図14に示す画素回路の構成は、有機EL素子507を駆動するトランジスタ502の閾値電圧を画素回路ごとに補正するものである。このため、アドレス期間内すなわち有機EL素子507に表示を行わない期間内に、トランジスタ503をオンさせて、表示データとは関係のない電流を有機EL素子507に流す必要がある。このような電流を流すことによって有機ELが発光する結果、表示のコントラストを落とすという問題点が生じる。本発明は、この問題点を解決することを目的としている。

20

【課題を解決するための手段】

【0014】

本発明は、上記の課題を解決するために、それぞれがゲートと2つの端子とを有している第1～第4及び第6のトランジスタを含む複数のトランジスタと、第1及び第2のコンデンサと、電気光学素子と、データ線と、第1～3の電源線とを備えて成る画素を備えたアクティブ駆動型表示装置において、第1のトランジスタの一方の端子がデータ線に接続され、他方の端子が第2のコンデンサの一端に接続されており、第2のコンデンサの残り一端は、第1のコンデンサの一端、第2のトランジスタの一方の端子、第4のトランジスタのゲート及び第6のトランジスタの一方の端子に接続されており、第1のコンデンサの残りの一端は、第4のトランジスタの一方の端子に接続されており、第4のトランジスタの一方の端子は、第1の電源線に接続されており、第2のトランジスタの他方の端子は、第3のトランジスタの一方の端子及び第4のトランジスタの他方の端子に接続されており、第3のトランジスタの他方の端子は、電気光学素子の一端に接続されており、電気光学素子の残り一端は第3の電源線に接続されており、第6のトランジスタの他方の端子は第2の電源線に接続されている構成である。

30

【0015】

上記の構成により、電気光学素子に電流を流すことなく、第4のトランジスタの閾値を補正することができるから、アクティブ駆動型表示装置の低消費電力化を実現することが可能である。また、第4のトランジスタの閾値を補正する際に、表示とは関係のない電流が電気光学素子に流れて不必要に発光することを防止できるから、アクティブ駆動型表示装置のコントラストの向上をも実現することができる。

40

【0016】

すなわち、上記の構成により、第4のトランジスタの閾値を補正する場合に、第1の電源線から、第4及び第6のトランジスタを介して第2の電源線に電流を流すことができるから、当該閾値補正の際に不要な電流が電気光学素子に流れることを防止できる。

【0017】

また、本発明のアクティブ駆動型表示装置は、第1のトランジスタと第2のコンデンサとを備えているから、上記のようにして第4のトランジスタの閾値補正をおこなった後に、第4のトランジスタのソース・ゲート間にデータ電圧を書き込むことができる。なお、

50

第1のコンデンサは、第4のトランジスタのソース・ゲート間に書き込んだデータ電圧をホールドするためのものである。

【0018】

また、各トランジスタにおけるゲートと、ゲート以外の2つの端子(ソース又はドレイン)の一方との間に第2のトランジスタが設けられており、第2のトランジスタのゲート以外の2つの端子が第4のトランジスタのゲートと、ソース又はドレインとの間に接続されているから。第4のトランジスタはダイオード動作をすることができる。なお、ダイオード動作ができるとは、2端子のダイオードと同等の動作を行うことをいう。また、本発明において「接続されている」とは、電氣的に接続されていることをいう。

【0019】

また、本発明のアクティブ駆動型表示装置は、一方の端子が第2のトランジスタの他方の端子に接続されており、他方の端子が電気光学素子の一端に接続されている第3のトランジスタを備えているから、当該第3のトランジスタを制御することによって、前記電気光学素子の発光を制御することができる。

【0020】

上記本発明のアクティブ駆動型表示装置は、ゲートと2つの端子とを有している第5のトランジスタをさらに備えており、第5のトランジスタの一方の端子は、前記第1のトランジスタの他方の端子、第2のコンデンサの一方の端子と接続されており、第5のトランジスタの他方の端子は、前記第4のトランジスタの一方の端子、前記第1のコンデンサの第2のコンデンサと接続されていない側の一端、及び前記第1の電源線と接続されている

10

20

【0021】

上記の構成により、第2及び第6のトランジスタをオンすることによって、第4のトランジスタに電流を流し、その後、第6のトランジスタをオフして第4のトランジスタのゲートに閾値電圧を書き込むことができる。同時に第5のトランジスタをオンすることでC2の両端には第1の電源線からの電圧と閾値電圧との差分が充電される。第4のトランジスタのゲートに閾値電圧を書き込んだ後、第2及び第5のトランジスタをオフすると共に第1のトランジスタをオンして、第4のトランジスタのゲートにデータ線が出力した表示データに対応するデータ信号電圧を書き込む。そして、上記のようにして、第4のトランジスタのゲートにデータ信号電圧を書き込んだ後、第1のトランジスタをオフすると共に第3のトランジスタをオンすることにより、電気光学素子を動作させることができる。

30

【0022】

本発明のアクティブ駆動型表示装置は、それぞれがゲートと2つの端子とを有している第1～第4及び第6のトランジスタを含む複数のトランジスタと、第1及び第2のコンデンサと、電気光学素子と、データ線と、第1～3の電源線とを備えて成る画素を備えたアクティブ駆動型表示装置において、第1のトランジスタの一方の端子がデータ線に接続され、他方の端子が第2のコンデンサの一端に接続されており、第2のコンデンサの残りの一端は、第1のコンデンサの一端、第2のトランジスタの一方の端子及び第4のトランジスタのゲートに接続されており、第1のコンデンサの残りの一端は、第4のトランジスタの一方の端子、第3のトランジスタの一方の端子、第6のトランジスタの一方の端子に接続されており、第4のトランジスタの一方の端子は、第1の電源線、第2のトランジスタの他方の端子に接続されており、第3のトランジスタの他方の端子は、電気光学素子の一端に接続されており、電気光学素子の残りの一端は第3の電源線に接続されており、第6のトランジスタの他方の端子は第2の電源線に接続されていることを特徴としている。

40

【0023】

上記の構成によれば、上記説明した本発明のアクティブ駆動型表示装置と同じ理由により、電気光学素子に電流を流すことなく、第4のトランジスタの閾値を補正することができるから、低消費電力化の実現及びコントラストの向上を実現することができる。

【0024】

上記本発明のアクティブ駆動型表示装置は、ゲートと2つの端子とを有している第5の

50

トランジスタをさらに備えており、第5のトランジスタの一方の端子は、前記第1のトランジスタの他方の端子、第2のコンデンサの一方の端子と接続されており、第5のトランジスタの他方の端子は、第2のトランジスタの他方の端子、第4のトランジスタの一方の端子、及び前記第1の電源線と接続されている構成であっても良い。

【0025】

上記の構成によれば、本発明のアクティブ駆動型表示装置であって第5のトランジスタを備えるものと同様に、電気光学素子を動作させることができる。

【0026】

本発明のアクティブ駆動型表示装置は、前記複数のトランジスタが、全てNチャンネル型又は全てPチャンネル型のトランジスタである構成としてもよい。この場合、アモルファスシリコン技術を使ったTFT形成プロセスを用いて、複数のトランジスタの全てを形成することができるから、低コストで製造できるアクティブ駆動型表示装置を実現することができる。

10

【0027】

本発明のアクティブ駆動型表示装置は、前記第2のトランジスタ及び前記第3のトランジスタのゲートが、同じ制御線に接続されている構成としてもよい。これにより、アクティブ駆動型表示装置において、第2、第3のトランジスタのゲートが異なる制御線に接続されている場合に比べて、制御線の数を少なくすることができるから、アクティブ駆動型表示装置の信頼性を向上させることが可能になる。

【0028】

本発明のアクティブ駆動型表示装置の前記電気光学素子は、有機EL素子により構成することができる。

20

【0029】

本発明のアクティブ駆動型表示装置の駆動方法は、上記した本発明のアクティブ駆動型表示装置の駆動方法であって、第6のトランジスタ及び第2のトランジスタをオンして第4のトランジスタに電流を流した後に、第6のトランジスタをオフして第4のトランジスタのゲートに閾値電圧を書き込む方法である。

【0030】

上記の方法によれば、第6のトランジスタ及び第2のトランジスタをオンすることによって、第4のトランジスタに閾値電圧を書き込む電流を電気光学素子に流さないで、第6のトランジスタに流すことができる。これによって、アクティブ駆動型表示装置の低消費電力化及びその表示のコントラストの向上が実現できる。

30

【0031】

本発明の、アクティブ駆動型表示装置の駆動方法は、上記した本発明のアクティブ駆動型表示装置の駆動方法であって、第6のトランジスタ及び第2のトランジスタをオンして第4のトランジスタに電流を流した後に、第6のトランジスタをオフして第4のトランジスタのゲートに閾値電圧を書き込み、その後、第3のトランジスタをオンすることで電気光学素子を動作させる方法である。

【0032】

上記の駆動方法によれば、第6のトランジスタ及び第2のトランジスタをオンすることによって、第4のトランジスタに閾値電圧を書き込む電流を電気光学素子に流さないで、第6のトランジスタに流すことができる。また、第3のトランジスタをオンすることによって、閾値電圧の補正された後の第4のトランジスタによって、電気光学素子の発光を制御することができる。これにより、第4のトランジスタの閾値ムラによる表示ムラの発生を抑制しつつ、アクティブ駆動型表示装置の低消費電力化及びその表示のコントラストを向上させることができる。

40

【0033】

なお、電気光学素子の発光を制御するための第4のトランジスタへのデータ信号電圧の書込みは、上記のようにして第4のトランジスタのゲートに閾値電圧を書き込んだ後、第1のトランジスタをオンして、第4のトランジスタのゲートにデータ線が出力した表示デ

50

ータに対応するデータ信号電圧を書き込むこととすればよい。

【発明の効果】

【0034】

本発明に係るアクティブ駆動型表示装置は、以上のように、第1のトランジスタの一方の端子がデータ線に接続され、他方の端子が第2のコンデンサの一端に接続されており、第2のコンデンサの残り一端は、第1のコンデンサの一端、第2のトランジスタの一方の端子、第4のトランジスタのゲート及び第6のトランジスタの一方の端子に接続されており、第1のコンデンサの残りの一端は、第4のトランジスタの一方の端子に接続されており、第4のトランジスタの一方の端子は、第1の電源線に接続されており、第2のトランジスタの他方の端子は、第3のトランジスタの一方の端子及び第4のトランジスタの他方の端子に接続されており、第3のトランジスタの他方の端子は、電気光学素子の一端に接続されており、電気光学素子の残り一端は第3の電源線に接続されており、第6のトランジスタの他方の端子は第2の電源線に接続された構成、又は、第1のトランジスタの一方の端子がデータ線に接続され、他方の端子が第2のコンデンサの一端に接続されており、第2のコンデンサの残り一端は、第1のコンデンサの一端、第2のトランジスタの一方の端子及び第4のトランジスタのゲートに接続されており、第1のコンデンサの残りの一端は、第4のトランジスタの一方の端子、第3のトランジスタの一方の端子、第6のトランジスタの一方の端子に接続されており、第4のトランジスタの一方の端子は、第1の電源線、第2のトランジスタの他方の端子に接続されており、第3のトランジスタの他方の端子は、電気光学素子の一端に接続されており、電気光学素子の残り一端は第3の電源線に接続されており、第6のトランジスタの他方の端子は第2の電源線に接続された構成である。

10

20

【0035】

このため、第4のトランジスタにおける閾値電圧ばらつきを補正するアドレス期間に、不必要な電流を電気光学素子に直接流す必要がなく、また、アドレス期間における第4のトランジスタには、外部電源である第1及び第2の電源により決められた電流を流すこととなる。これにより、アクティブ駆動型表示装置の低消費電流化を実現することができる。また、上記アドレス期間において、電気光学素子が表示とは関係なく発光することがないため、表示のコントラストを従来よりも向上させることができるという効果を奏する。

【発明を実施するための最良の形態】

30

【0036】

〔実施の形態1〕

本発明の一実施形態について図1、図2に基づいて説明すると以下の通りである。図1は、本発明に係るアクティブ駆動型表示装置を構成する、一つの画素回路の一実施形態を示す回路構成図であり、図2は図1の画素回路の動作を示すタイミングチャートである。本実施の形態においては、アクティブ駆動型表示装置の例として、アクティブ駆動型有機EL表示装置について説明することとする。

【0037】

図1に示している回路構成の各部分に付されている符号のうち、100はアクティブ駆動型有機EL表示装置の画素部分を、T1～T6はトランジスタを、C1、C2はコンデンサを、107は有機EL素子を、それぞれ示している。また、同図において、Vpは電源線を、Tjは画素回路にデータ線駆動回路に接続されたデータ信号(Data信号)を入力する表示データ入力線を、VoはトランジスタT6のドレインに接続された電源線を、EiはトランジスタT3のゲートに接続された制御線を、GiはトランジスタT2のゲートに接続された制御線を、PiはトランジスタT6のゲートに接続された制御線を、WiはトランジスタT1のゲートに接続された制御線を、RiはトランジスタT5のゲートに接続された制御線を、それぞれ示している。

40

【0038】

本実施の形態のアクティブ駆動型表示装置は複数の画素を含んでなっており、各画素の構成は図1に示すとおりである。具体的には、トランジスタT1のゲートは制御線Wiに

50

接続されており、トランジスタT1のソースは表示データ入力線Tjに接続されており、トランジスタT1のドレインは、トランジスタT5のドレイン、及びコンデンサC2の一端と接続されている。コンデンサC2の残りの一端、すなわちトランジスタT1のドレインと接続されていない一端は、コンデンサC1の一端、トランジスタT2のドレイン、トランジスタT4のゲート及びトランジスタT6のソースと接続されている。コンデンサC1の残りの一端は、トランジスタT4のソース及びトランジスタT5のソースに接続されている。トランジスタT5のゲートは制御線Riに接続されており、トランジスタT5のソースは、コンデンサC1の残りの一端すなわちコンデンサC2と接続されていない一端、トランジスタT4のソース及び電源線(第1の電源線)Vpに接続されている。トランジスタT2のゲートは、制御線Giに接続されており、トランジスタT2のソースは、トランジスタT4のドレイン、及びトランジスタT3のソースに接続されている。トランジスタT6のゲートは制御線Piに接続されており、トランジスタT6のソースはトランジスタT2のドレインに接続されており、トランジスタT6のドレインは電源線(第2の電源線)Voに接続されている。トランジスタT3のゲートは制御線Eiに接続されており、トランジスタT3のソースはトランジスタT4のドレインに接続されており、トランジスタT3のドレインは有機EL素子(電気光学素子)107の一端に接続されており、有機EL素子107の残りの一端は、第3の電源線である電源線Vcomに接続されている。

10

#### 【0039】

本実施の形態のアクティブ駆動型表示装置の駆動方法、すなわち、図1に示した画素100の画素回路を動作させる方法を、以下に説明する。

20

#### 【0040】

まず、表示データ入力線Tjには表示データを出力しつつ、トランジスタT2、T5、及びT6をオンすることによってトランジスタT4に電流を流し、その後トランジスタT6をオフしてトランジスタT4のゲートに閾値電圧を書き込む。このようにしてトランジスタT4のゲートに閾値電圧を書き込んだ後、トランジスタT2及びT5をオフすると共にトランジスタT1をオンして、トランジスタT4のゲートに表示データ入力線Tjが出力した表示データに対応するデータ信号電圧を書き込む。そして、上記のようにして、トランジスタT4のゲートにデータ信号電圧を書き込んだ後、トランジスタT1をオフすると共にトランジスタT3をオンする。本実施形態の駆動方法は、以上のようにして、画素100の画素回路を駆動し、有機EL素子107を動作させるものである。

30

#### 【0041】

図2は、図1に示した本実施の形態のアクティブ駆動型表示装置の画素回路の駆動方法を示すタイミングチャートである。同図に示すように、タイミングチャートは、Vth書込期間とデータ書込期間とから成るアドレス期間、及び発光期間から成っている。

#### 【0042】

同図にxで示すように、表示データ入力線Tjは、アドレス期間の開始から終了までの間に、画素100に書き込むデータ信号電圧を出力する。なお、同図のxは、ローレベル、ハイレベル、中間レベル等を特に特定しないデータ信号の切り換わりを示している。また、後に説明する図5及び図7についても同様である。

#### 【0043】

アドレス期間の開始時に、制御線Eiがハイレベルの制御信号を出力することにより、トランジスタT3がオフになり、有機EL素子107に電流を流す経路が閉じられる結果、有機EL素子107が非発光状態になる。また、アドレス期間の開始時において、制御線Giではハイレベルに、制御線Riではローレベルに、制御線Piではローレベルに、各々の制御信号を変化させることによってトランジスタT2、T5、及びT6をオンする。

40

#### 【0044】

ここで、電源線Voの電圧を、電源線Vpの電圧からトランジスタT4の閾値分を減じたものより小さな電圧に設定しておけば、電源線VpからトランジスタT4・T6を通じて電源線Voへ電流が流れることとなる。すなわち、電源線Vpの電圧 > (電源線Voの

50

電圧 + トランジスタ T 4 の閾値電圧) の関係を満足するようにすれば、オンの状態のトランジスタ T 2 によりトランジスタ T 4 のゲートとドレインがショートされているから、トランジスタ T 4 がダイオード動作となって、電源線 V p の電源からトランジスタ T 4 及び T 6 を通じて電源線 V o へ電流が流れる。このとき、制御線 W i の制御信号はローレベルでありトランジスタ T 1 はオンされていないから、表示データ入力線 T j のデータ信号電圧は画素 1 0 0 の回路内部へ伝達されない。

【 0 0 4 5 】

次に、V t h 書込み期間中において、制御線 P i をハイレベルにしてトランジスタ T 6 をオフとすることにより、電源線 V p からトランジスタ T 4 及びトランジスタ T 6 を介して電源線 V o に流れていた電流を止める。

10

【 0 0 4 6 】

図 3 は、本実施の形態のトランジスタ T 4 をダイオード動作した場合における、ドレイン・ソース間電圧 ( V d s ) - ドレイン電流 ( I d ) 特性を示すグラフである。同図に示すように、ドレインに電流が流れている A 点から、ドレインの電流がゼロになる B 点にトランジスタ T 4 の動作点を移動させることにより、トランジスタ T 4 のゲート - ドレイン間に、閾値電圧 V t h が発生することとなる。

【 0 0 4 7 】

すなわち、本実施の形態においては、トランジスタ T 6 をオンさせて、トランジスタ T 4 を動作点 A ( 図 3 ) でダイオード動作させている。そして、このようにダイオード動作させた後に、トランジスタ T 6 をオフにすることによって、トランジスタ T 4 を動作点 B に移動させて、トランジスタ T 4 の閾値補正を終了する。

20

【 0 0 4 8 】

ここで、トランジスタ T 6 を備えてない従来の場合 ( 図 1 2 、 図 1 4 参照 ) は、トランジスタ T 4 の閾値補正を行うために、トランジスタ T 3 を通じて、有機 E L 素子 5 0 7 に電流を一旦流す必要がある。これに対して、本実施の形態のアクティブ駆動型表示装置のように、トランジスタ T 6 を備えた構成とすることで、有機 E L 素子 1 0 7 に電流を流さないでトランジスタ T 4 の閾値電圧 V t h を補正できる。この結果、有機 E L 素子 1 0 7 に不必要な電流が流れることを抑えて、その消費電力を低くできると共に、有機 E L 素子 1 0 7 による、表示とは関係のない不必要な発光を抑えて、表示画面 ( 表示画像 ) のコントラストの向上 ( ハイコントラスト化 ) を実現することができる。

30

【 0 0 4 9 】

本実施の形態のアクティブ駆動型表示装置は、上記のようにして、トランジスタ T 4 の閾値電圧 V t h を補正することができる。上記の補正後の V t h 書込み期間における、コンデンサ C 1 及び C 2 の両端電圧は、共に電源線 V p の電圧値 V p 及び V p から T 4 の閾値電圧 V t h の値を差し引いた値 V t ( = V p - V t h ) となる。

【 0 0 5 0 】

次に、制御線 G i の制御信号をローレベルに、制御線 R i の制御信号をハイレベルにすることにより、トランジスタ T 2 及びトランジスタ T 5 をオフにする。この時点で、V t h 書込み期間が終了する。

【 0 0 5 1 】

40

V t h 書込み期間の終了と同時に、制御線 W i の制御信号をハイレベルにして、トランジスタ T 1 をオンすることで、コンデンサ C 2 を通じて D a t a 信号を画素 1 0 0 の回路に入力する。この時点からデータ書込み期間が開始する。トランジスタ T 1 をオンすることによって、トランジスタ T 4 のゲート信号として、以下の式 ( 1 ) で示される電圧 V g s が、画素 1 0 0 の回路に入力される。

$$V g s = ( V p - V t ) + ( V o - V d a t a ) B \quad \cdot \cdot \cdot ( 1 )$$

ここで、

$$B = C 2 / ( C 1 + C 2 )$$

ここで、C 1 : コンデンサ C 1 の容量値、C 2 : コンデンサ C 2 の容量値である。

また、トランジスタ T 4 を流れる電流 I d は、

50

$I_d = (1/2) u (C_{in}) (W/L) (V_{gs} - V_{th})^2$  のように表されるが、この式中の  $(V_{gs} - V_{th})$  に、上記式 (1) 及び  $V_{th} = V_p - V_t$  を代入することにより、以下の式 (2) が得られる。

$I_d = (1/2) u (C_{in}) (W/L) [(V_o - V_{data}) B]^2 \dots (2)$   
ここで、

$u$  : 移動度、 $C_{in}$  : トランジスタ T4 のゲート入力容量、 $W$  : トランジスタ T4 のゲート幅、 $L$  : トランジスタ T4 のゲート長、 $V_{data}$  : 表示データ入力線 Tj からのデータ信号電圧の値

上記の式 (2) から、トランジスタ T4 を流れる電流  $I_d$  は、 $V_{th}$  を用いないで表すことができること、すなわち  $I_d$  はトランジスタ T4 の閾値電圧  $V_{th}$  に依存しないことが分かる。 10

【0052】

アドレス期間の最後に、制御線  $W_i$  の制御信号をローレベルにしてトランジスタ T1 をオフし、これと同時に制御線  $E_i$  の制御信号をローレベルにすることでトランジスタ T3 がオンする。これにより、電源線  $V_p$  の電源より、上記 (2) 式で示された電流  $I_d$  が流れて、有機 EL 素子 107 が発光する。すなわち、アドレス期間が終わると同時に、発光期間が開始する。

【0053】

上述したアドレス期間中における、アクティブ駆動型表示装置の動作により、トランジスタ T4 のゲート - ソース間及びコンデンサ  $C_1$  の両端には、有機 EL 素子 107 に一定電流を流すための電圧がセットされる。 20

【0054】

続いて、発光期間について説明する。上記したとおり、トランジスタ T1 をオフすると同時にトランジスタ T3 がオンすることによって発光期間が開始する。トランジスタ T3 をオンにすることによって、トランジスタ T4 のゲート - ソース間にセットされた電圧に応じた一定の電流が有機 EL 素子 107 に流れて、有機 EL 素子 107 が発光する。この有機 EL 素子 107 の発光は、次のアドレス期間が開始するまで保持される。

【0055】

以上のように、本実施の形態のアクティブ駆動型表示装置は、トランジスタ T2、トランジスタ T3 及びトランジスタ T6 を備えているから、有機 EL 素子 107 を駆動するトランジスタ T4 の閾値電圧  $V_{th}$  のばらつき補正を行うアドレス期間において、有機 EL 素子 107 に不必要な電流が流れることがない。これに対し、従来のアクティブ駆動型表示装置 (図 14 参照) では、有機 EL 素子 507 を駆動する画素回路内のトランジスタ 502 の閾値特性のばらつきによって、有機 EL 素子 507 に輝度ムラが発生することを防止するための十分な補正期間を確保できるものの、トランジスタ 502 の閾値電圧を補正する際に、必然的に表示とは関係の無い電流が有機 EL 素子 507 に流れる。このため、従来のアクティブ駆動型表示装置では、消費電力が増加し、表示コントラストが低下するという問題点あったが、本実施の形態のアクティブ駆動型表示装置では、当該問題点が生じることはない。 30

【0056】

すなわち、本実施の形態のアクティブ駆動型表示装置は、トランジスタの閾値電圧のばらつきを補正する際に、表示と関係の無い電流を有機 EL 素子を直接流す必要がなく、電源線  $V_p$ 、 $V_o$  の電圧値により決まる電流を画素回路に流すものである。このため、本実施の形態のアクティブ駆動型表示装置は、従来のものよりも低消費電流となる。また、本実施の形態のアクティブ駆動型表示装置は、アドレス期間において、表示データとは関係なく有機 EL 素子が発光することが防止されるから、表示画像のコントラストを従来に比して向上させることができる。 40

【0057】

なお、本実施の形態では、トランジスタ T5 のソースには電源線  $V_p$  を接続しているが、これ以外の電源線に接続する構成としてもよい。また、トランジスタ T4 を除く、トラ 50

ンジスタT1, T2, T3, T5, 及びT6は、何れもスイッチ動作を目的とするものであるため、Nチャンネル型(Nch型)もしくはPチャンネル型(Pch型)のどちらでもよく、制御信号は用いたトランジスタの極性にあわせて変更すればよい。なお、トランジスタT4を除くトランジスタT1, T2, T3, T5, 及びT6を全てPチャンネル型とする場合、アモルファスシリコン技術を使ったTFT形成プロセスを用いることができるから、低コストでアクティブ駆動型表示装置を提供することができる。

**【0058】****〔実施の形態2〕**

本発明の他の一実施形態について図4及び図5に基づいて説明すると以下の通りである。図4は、本実施の形態のアクティブ駆動型表示装置を構成する画素回路について、他の実施形態を示す回路構成図であり、図5は、図4の画素回路の動作を示すタイミングチャートである。本実施の形態のアクティブ駆動型表示装置を構成する画素120は、トランジスタT1~T6の全てをNチャンネル型としている点、トランジスタT2及びT5のゲートを制御線Giに接続して共通の制御信号により制御している点において、上述の実施の形態で説明した画素100(図1参照)とは異なっている。また、図4及び図5では、上記実施形態で説明した部材と作用が同じ部材には同じ符号を付して、説明を省略することとする。

10

**【0059】**

本実施の形態のアクティブ駆動型表示装置における画素120の回路構成は、図4に示すとおりである。具体的には、トランジスタT1のゲートは制御線Wiに接続されており、トランジスタT1のソースは表示データ入力線Tjに接続されており、トランジスタT1のドレインは、トランジスタT5のソース及びコンデンサC2の一端に接続されている。コンデンサC2の残りの一端、すなわちトランジスタT1のドレインと接続されていない一端は、コンデンサC1の一端、トランジスタT2のソース及びトランジスタT4のゲートと接続されている。コンデンサC1の残りの一端は、トランジスタT4のソース及びトランジスタT3のドレインに接続されている。トランジスタT5のゲートは制御線Giに接続されており、トランジスタT5のドレインは、トランジスタT2のドレイン、トランジスタT4のドレイン及び電源線Vpに接続されている。トランジスタT2のゲートは、制御線Giに接続されており、トランジスタT2のドレインは、トランジスタT4のドレイン、及びトランジスタT5のドレインに接続されている。トランジスタT6のゲートは制御線Piに接続されており、トランジスタT6のドレインはトランジスタT4のソースに接続されており、トランジスタT6のソースは電源線Voに接続されている。トランジスタT3のゲートは制御線Eiに接続されており、トランジスタT3のドレインはトランジスタT4のソースに接続されており、トランジスタT3のドレインは有機EL素子107の一端に接続されており、有機EL素子107の残りの一端は、第3の電源線Vcomに接続されている。

20

30

**【0060】**

図4に示す画素120を動作させる場合における、画素回路の駆動方法を示すタイミングチャートを図5に示す。本実施の形態では、トランジスタT1~T6の全てをNチャンネル型としている点以外、画素120の動作は画素100と同じであるため、本実施の形態においては画素回路の駆動方法の説明を省略する。

40

**【0061】**

画素120のようにトランジスタT1~T6の全てをNチャンネル型とすることにより、アモルファスシリコン技術を使ったTFT形成プロセスを用いることができるから、低コストで製造することができるアクティブ駆動型表示装置を提供することが可能となる。

**【0062】****〔実施の形態3〕**

本発明の他の一実施形態について図6, 図7に基づいて説明すると以下の通りである。図6は、本発明に係るアクティブ駆動型表示装置を構成する画素回路について、他の実施形態を示す回路構成図であり、図7は、図6の画素回路の動作を示すタイミングチャート

50

である。本実施の形態のアクティブ駆動型表示装置を構成する画素140は、トランジスタT2, T3, 及びT5のゲートを共通の制御線Giに接続し、これらの制御信号を共通化している点において、画素100(図1参照)とは異なっている。また、図6及び図7では、上記実施形態で説明した部材と作用が同じ部材には同じ符号を付して、説明を省略することとする。

#### 【0063】

本実施の形態のアクティブ駆動型表示装置における画素140の回路構成は、図6に示すとおりであり、トランジスタT2, T3, 及びT5のゲートが何れも制御線Giに接続されている点、及びトランジスタT5及びT6がn型である点において、図1に示す画素100の構成と異なっている。

10

#### 【0064】

図6に示す画素140を動作させる場合の、画素回路の駆動方法を示すタイミングチャートを図7に示す。以下では、トランジスタT2, T3, 及びT5を共通の制御信号により制御するという構成に起因する、画素100の動作(図2)との相違点についてのみ説明し、同じ説明は省略することとする。

#### 【0065】

図7に示すように、アドレス期間の開始時に制御線Giの制御信号をハイレベルに変化させることによって、トランジスタT2及びT5をオンし、トランジスタT3をオフする。これによって、電源線VpからトランジスタT4及びT6を通じて電源線Voへ電流が流れる。なお、トランジスタT4の閾値電圧の補正については、図2に基づいて上記実施の形態で説明したとおりである。

20

#### 【0066】

続いて、制御線Giの制御信号をローレベルにすることにより、トランジスタT2およびT5をオフにし、トランジスタT3をオンにする。この時点でVth書込み期間が終了する。次に、制御線Wiの制御信号をハイレベルにして、トランジスタT1をオンすることで、コンデンサC2を通じてデータ信号を画素140の回路に入力して、データ書込み期間を開始する。本実施の形態のアクティブ駆動型表示装置の画素140では、データ書込み期間においてトランジスタT3がオンとなっているため、トランジスタT4にデータ信号が書き込まれると同時に、有機EL素子107に電流が流れて、データ書込み期間内において有機EL素子107が発光する。制御線Wiの制御信号をローレベルにしてトランジスタT1をオフすることにより、アドレス期間が終了し、データ信号が書き込まれることなく、発光状態を保持する発光期間を開始する。

30

#### 【0067】

以上のように、本実施の形態のアクティブ駆動型表示装置は、画素のトランジスタを制御する制御線の数が、図1に示す画素100よりも少ないから、低コストで製造することができるアクティブ駆動型表示装置の提供が可能となる。また、制御線の数を少なくすることにより、画素の開口率が上がり、有機EL素子の発光輝度を下げることができるため、アクティブ駆動型表示装置の信頼性が向上することになる。

#### 【0068】

##### 〔実施の形態4〕

本発明の他の一実施形態について図8及び図9に基づいて説明すると以下の通りである。図8は、本実施の形態に係るアクティブ駆動型表示装置の画素回路について、他の実施形態を示す回路構成図であり、図9は、図8の画素回路の動作を示すタイミングチャートである。

40

#### 【0069】

本実施の形態の画素160は、トランジスタT5を備えていない点、トランジスタT2がPチャンネル型である点において、上述した実施の形態において説明した画素100(図1参照)とは異なっている、従来技術との比較においては、画素160は、図12にトランジスタT6を追加した構成に相当する。また、図8及び図9では、上記実施形態で説明した部材と作用が同じ部材には同じ符号を付して、説明を省略することとする。

50

## 【 0 0 7 0 】

図 8 に示す画素 1 6 0 を動作させる場合の、画素回路の駆動方法を示すタイミングチャートを図 9 に示す。画素 1 6 0 の動作は、図 1 2 に示した従来のアクティブ駆動型表示装置とほぼ同じであるが、トランジスタ T 3 をアドレス期間においてオンさせる代わりにトランジスタ T 6 をオンさせることにより、有機 E L 素子 1 0 7 に電流を流さないようにしている点が異なっている。

## 【 0 0 7 1 】

図 9 に示すタイミングチャートは、V t h 書込期間とデータ書込期間とからなるアドレス期間、及び発光期間から成っている。先ず、V t h 書込期間について、以下に説明する。制御線 P i、制御線 G i 及び制御線 W i の制御信号により、トランジスタ T 6、トランジスタ T 2、及びトランジスタ T 1 をオンすることにより、V t h 書込期間（アドレス期間）を開始する。その後、制御線 P i の制御信号をハイレベルにして、トランジスタ T 6 をオフにする。トランジスタ T 2 をオンすることにより、トランジスタ T 4 のゲートとドレインとが接続されることとなる。このとき表示データ入力線 T j には、最高データ電圧より大きい任意の基準電圧がセットされている。なお、ここで「最高データ電圧」とは、データ書込期間中にデータ信号が出力する最大のレベルのことをいい、有機 E L 素子 1 0 7 が発光する輝度が一番暗い（最も暗い）状態となるデータ信号のことをいう。

## 【 0 0 7 2 】

上記のように制御線 P i の制御信号をハイレベルにした次に、制御線 G i をハイレベルにすることで、トランジスタ T 2 をオフにし、トランジスタ T 4 のゲートとドレインとの接続を終えて、トランジスタ T 4 の閾値電圧 V t h を書き込み、V t h 書込期間を終了する。また、トランジスタ T 2 をオフにしてから、制御線 W i をローレベルにしてトランジスタ T 1 をオフ、トランジスタ T 3 をオンとする迄の期間（データ書込期間）に、表示データ入力線 T j は、画素 1 6 0 にデータ信号電圧を出力する。これにより、トランジスタ T 4 のゲート - ソース間及びコンデンサ C 1 には、有機 E L 素子 1 0 7 に一定電流を流すための電圧がセットされる。

## 【 0 0 7 3 】

発光期間は、制御線 W i をローレベルにしてトランジスタ T 1 をオフ、トランジスタ T 3 をオンとした時点から開始し、トランジスタ T 4 のゲート - ソース間にセットされた電圧に応じた一定の電流が有機 E L 素子 1 0 7 に流れ、有機 E L 素子 1 0 7 が発光する。この有機 E L 素子 1 0 7 の発光は、次のアドレス期間の開始まで保持される。

## 【 0 0 7 4 】

以上のように、本実施の形態のアクティブ駆動型表示装置は、トランジスタ T 6 を備えているから、アドレス期間を通じてトランジスタ T 3 をオフとすることができる。このため、有機 E L 素子 1 0 7 に表示とは関係の電流が流れることを防止して、従来のアクティブ駆動型表示装置と比較して、低消費電力化、及び表示コントラストの向上を実現することができる。

## 【 0 0 7 5 】

また、上述した図 1 に示す画素 1 0 0 の回路と比較して、トランジスタ数が少ないので、アクティブ駆動型表示装置のパネル製造時の不良が低減し、低コストのアクティブ駆動型表示装置を提供することができる。また、少ない数のトランジスタ数で回路を構成することによって各画素の開口率が上がるから、有機 E L 素子の発光輝度を下げることができ、アクティブ駆動型表示装置の信頼性が向上する。

## 【 0 0 7 6 】

## 〔 実施の形態 5 〕

本発明の他の一実施形態について図 1 0 及び図 1 1 に基づいて説明すると以下の通りである。図 1 0 は、本実施の形態のアクティブ駆動型表示装置を構成する画素回路の他の実施形態を示す回路構成図であり、図 1 1 は、図 1 0 の画素回路の動作を示すタイミングチャートである。本実施の形態の画素 1 8 0 は、トランジスタ T 1 ~ 4、及び T 6 の全てを N チャネル型としている点、トランジスタ T 3 をトランジスタ T 1 とは別の制御線 W i に

10

20

30

40

50

接続している点において、画素 160 (図 8 参照) と異なっている。また、図 10 及び図 11 では、上記実施形態で説明した部材と作用が同じ部材には同じ符号を付して、説明を省略することとする。

【0077】

本実施の形態のアクティブ駆動型表示装置における画素 180 の回路構成は、図 10 に示すとおりである。具体的には、トランジスタ T1 のゲートは制御線 W<sub>i</sub> に接続されており、トランジスタ T1 のソースは表示データ入力線 T<sub>j</sub> に接続されており、トランジスタ T1 のドレインは、コンデンサ C2 の一端に接続されている。コンデンサ C2 の残りの一端、すなわちトランジスタ T1 のドレインと接続されていない一端は、コンデンサ C1 の一端、トランジスタ T2 のソース、及びトランジスタ T4 のゲートと接続されている。コンデンサ C1 の残りの一端は、トランジスタ T4 のソースに接続されている。トランジスタ T2 のゲートは、制御線 G<sub>i</sub> に接続されており、トランジスタ T2 のドレインは、トランジスタ T4 のドレインに接続されている。トランジスタ T6 のゲートは制御線 P<sub>i</sub> に接続されており、トランジスタ T6 のドレインはトランジスタ T4 のソースに接続されており、トランジスタ T6 のソースは電源線 V<sub>o</sub> に接続されている。トランジスタ T3 のゲートは制御線 E<sub>i</sub> に接続されており、トランジスタ T3 のドレインはトランジスタ T4 のソースに接続されており、トランジスタ T3 のソースは有機 EL 素子 107 の一端に接続されており、有機 EL 素子 107 の残りの一端は、第 3 の電源線 V<sub>com</sub> に接続されている。

10

【0078】

図 10 に示す画素 180 を動作させる場合における、画素回路の駆動方法を示すタイミングチャートを図 11 に示す。本実施の形態では、トランジスタ T1 ~ T6 の全てを N チャンネル型としている点以外、画素 180 の動作は画素 160 と同じであるため、本実施の形態においては画素回路の駆動方法の説明を省略する。

20

【0079】

画素 180 のように、トランジスタ T1 ~ T6 として全て N チャンネル型のものを用いることにより、アモルファスシリコン技術を使った TFT 形成プロセスを用いることができるから、低コストで製造することができるアクティブ駆動型表示装置を提供することが可能となる。

【0080】

また、トランジスタ T1 ~ T6 として全て P チャンネル型のものを用いることとしてもよく、この場合も、同様に、アモルファスシリコン技術を使った TFT 形成プロセスを用いることができるから、低コストで製造することができるアクティブ駆動型表示装置を提供することが可能となる。

30

【0081】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

【0082】

本発明は、低消費電力化及びコントラストの向上を実現することができる、アクティブ駆動型表示装置及び駆動方法に関するものであり、例えばアクティブ駆動型有機 EL 表示装置及びその駆動方法に用いることができる。

40

【図面の簡単な説明】

【0083】

【図 1】本発明に係るアクティブ駆動型表示装置における 1 画素回路の一実施形態を示す回路構成図である。

【図 2】図 1 の画素回路の駆動方法を示すタイミングチャートである。

【図 3】トランジスタをダイオード動作したときの、ドレイン・ソース間電圧 (V<sub>ds</sub>) とドレイン電流 (I<sub>d</sub>) との関係を示すグラフである。

【図 4】本発明に係るアクティブ駆動型表示装置における 1 画素回路の別の実施形態を

50

示す回路構成図である。

【図 5】図 4 の画素回路の駆動方法を示すタイミングチャートである。

【図 6】本発明に係るアクティブ駆動型表示装置における 1 画素回路の別の実施形態を示す回路構成図である。

【図 7】図 6 の画素回路の駆動方法を示すタイミングチャートである。

【図 8】本発明に係るアクティブ駆動型表示装置における 1 画素回路の別の実施形態を示す回路構成図である。

【図 9】図 8 の画素回路の駆動方法を示すタイミングチャートである。

【図 10】本発明に係るアクティブ駆動型表示装置における 1 画素回路の別の実施形態を示す回路構成図である。

10

【図 11】図 10 の画素回路の駆動方法を示すタイミングチャートである。

【図 12】従来のアクティブ駆動型有機 EL 表示装置の回路構成図である。

【図 13】図 12 のアクティブ駆動型有機 EL 表示装置の動作を示すタイミングチャートである。

【図 14】従来の他のアクティブ駆動型有機 EL 表示装置の回路構成図である。

【符号の説明】

【0084】

T 1 トランジスタ (第 1 のトランジスタ)

T 2 トランジスタ (第 2 のトランジスタ)

T 3 トランジスタ (第 3 のトランジスタ)

20

T 4 トランジスタ (第 4 のトランジスタ)

T 5 トランジスタ (第 5 のトランジスタ)

T 6 トランジスタ (第 6 のトランジスタ)

C 1 コンデンサ (第 1 のコンデンサ)

C 2 コンデンサ (第 2 のコンデンサ)

V p 電源線 (第 1 の電源線)

V o 電源線 (第 2 の電源線)

V c o m 電源線 (第 3 の電源線)

W i、E i、G i、P i、R i 制御線

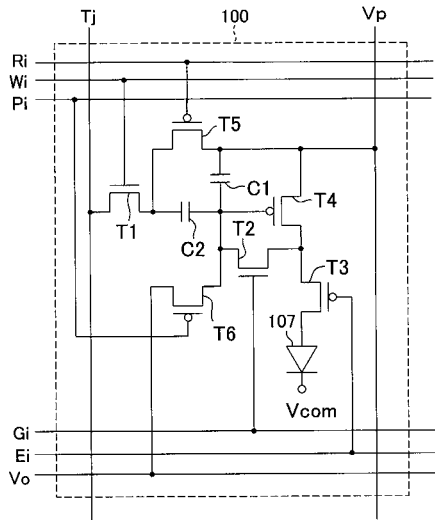
T j 表示データ入力線 (データ線)

30

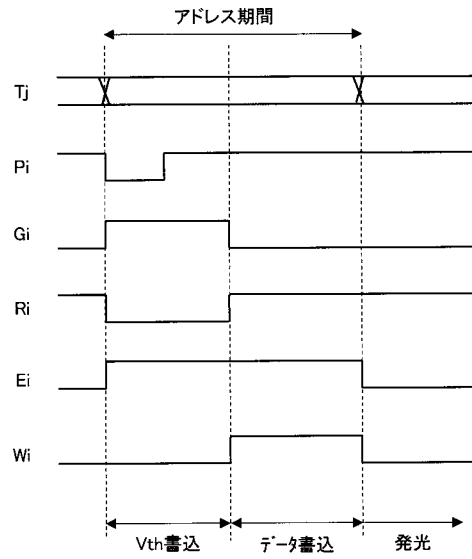
1 0 0 , 1 2 0 , 1 4 0 , 1 6 0 , 1 8 0 , 2 0 0 画素

1 0 7 有機 EL 素子 (電気光学素子)

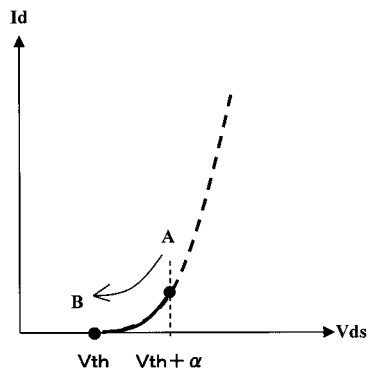
【 図 1 】



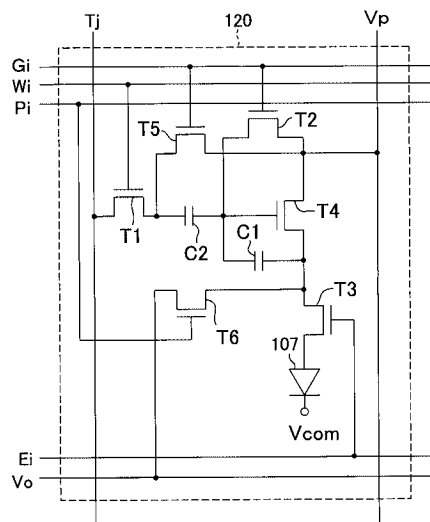
【 図 2 】



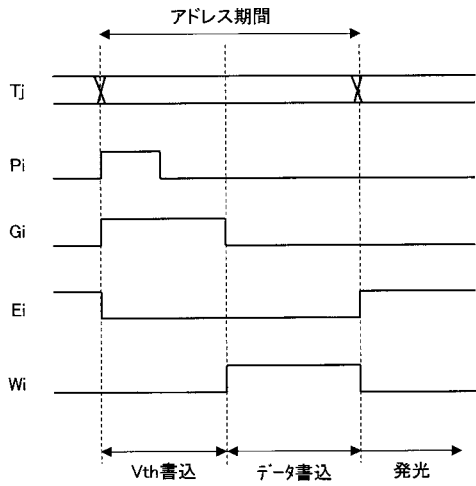
【 図 3 】



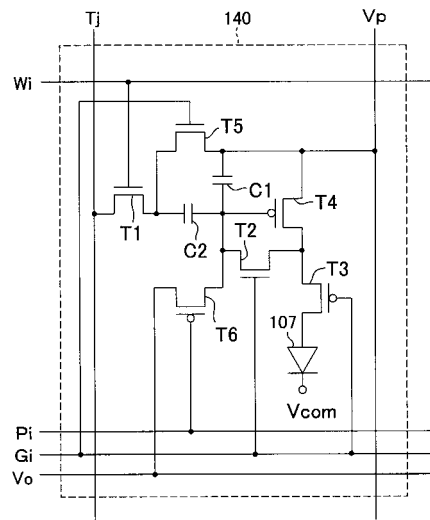
【 図 4 】



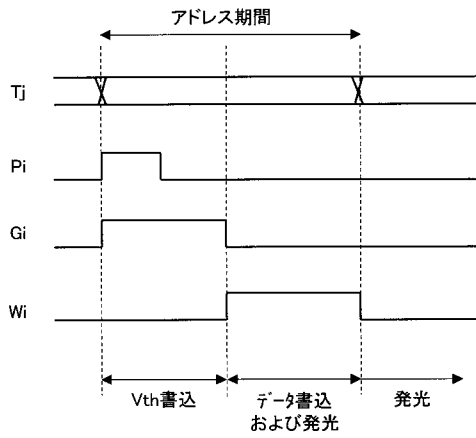
【 図 5 】



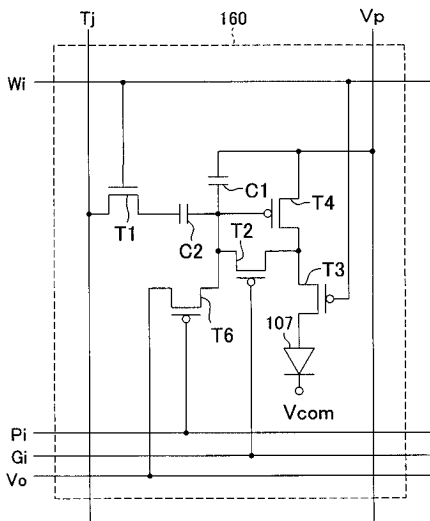
【 図 6 】



【 図 7 】

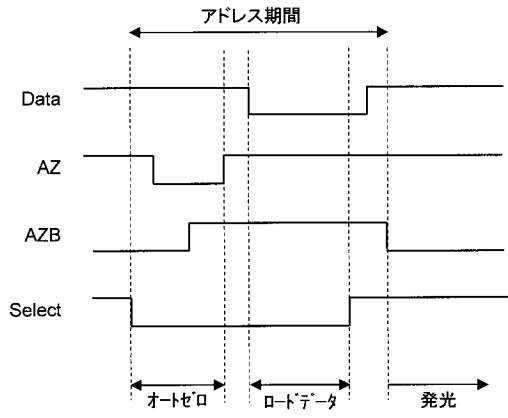


【 図 8 】

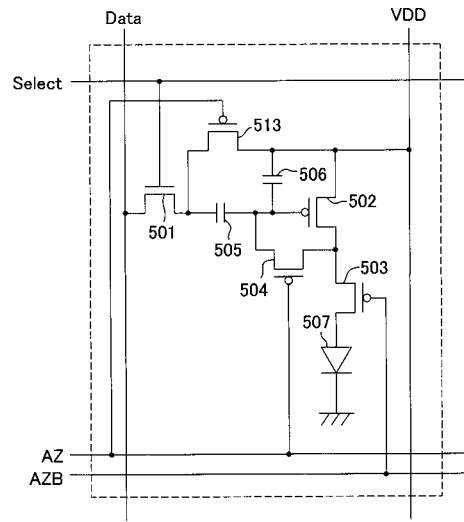




【 図 1 3 】



【 図 1 4 】



---

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 E
H 0 5 B	33/14	A

专利名称(译)	有源驱动型显示装置及其驱动方法		
公开(公告)号	<a href="#">JP2006078911A</a>	公开(公告)日	2006-03-23
申请号	JP2004264673	申请日	2004-09-10
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	庄司和雄		
发明人	庄司 和雄		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/30.K G09G3/20.611.A G09G3/20.621.A G09G3/20.624.B G09G3/20.641.D G09G3/20.642.E H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 5C080/AA06 5C080/BB05 5C080/DD01 5C080/DD26 5C080/EE28 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC32 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/BA01 5C380/BA13 5C380/BA28 5C380/BA29 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB23 5C380/BD16 5C380/CA12 5C380/CA54 5C380/CB16 5C380/CB17 5C380/CC03 5C380/CC07 5C380/CC26 5C380/CC27 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC53 5C380/CC64 5C380/CC65 5C380/CC66 5C380/CD024 5C380/CD025 5C380/CD026 5C380/DA02 5C380/DA06		
代理人(译)	木岛隆一 金子 一郎		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：实现有源驱动型显示装置的低功耗并改善显示图像的对比度。晶体管T4的源极连接到电源线Vp，其漏极连接到作为电光元件的有机EL元件107，并且其源极连接到晶体管T4的漏极。其漏极连接到电源线Vo的晶体管T6，使得在晶体管T4的阈值校正时的电流从电源线Vp流到电源线Vo。这防止了在阈值校正期间电流流过有机EL元件107。

[选型图]图1

