

【特許請求の範囲】

【請求項 1】 昇圧回路により電源電圧から昇圧された昇圧信号に基づいて E L 素子を駆動する回路であって、前記昇圧回路は、

一端に前記電源電圧が供給される昇圧コイルと、
前記昇圧コイルの他端にアノードが接続され、カソードから前記昇圧信号を出力するダイオードと、
ドレイン電極が前記昇圧コイルの他端に接続され、ソース電極が所定の電位に接続され、ゲート電極がパルス信号を受ける昇圧用 MOS F E T と、
前記昇圧コイルと共通のコアに巻かれ、前記昇圧用 MOS F E T のゲート電極に誘起電圧を供給するための補助巻線とを含むことを特徴とする E L 素子の駆動回路。

【請求項 2】 一定の周波数のパルス信号を発生する発振回路と、

前記パルス信号の周波数を分周する分周回路と、
前記発振回路からのパルス信号に応じて、第 1 の電源電圧を昇圧して昇圧信号を生成する昇圧回路と、

前記昇圧回路からの昇圧信号を受けて、前記分周回路で分周されたパルス信号の周波数で、第 1 の出力信号と、
前記第 1 の出力信号とは極性が反転した第 2 の出力信号とを交互に出力するスイッチング回路と、

前記スイッチング回路から前記第 1 および第 2 の出力信号が供給される E L 素子とを備え、

前記昇圧回路は、

一端に前記第 1 の電源電圧が供給される昇圧コイルと、
前記昇圧コイルの他端にアノードが接続され、カソードから前記昇圧信号を前記スイッチング回路に供給するダイオードと、

ドレイン電極が前記昇圧コイルの他端に接続され、ソース電極が所定の電位に接続された昇圧用 MOS F E T と、

前記昇圧コイルと共通のコアに巻かれた補助巻線と、
前記第 1 の電源電圧とともに、前記補助巻線に誘起された電圧が第 2 の電源電圧として供給され、前記発振回路からのパルス信号を受けて、前記昇圧用 MOS F E T のゲート電極を駆動するゲート駆動回路とを含むことを特徴とする E L 表示装置。

【請求項 3】 前記昇圧回路は、前記補助巻線に誘起された電圧を整流して前記ゲート駆動回路に前記第 2 の電源電圧として供給する整流回路を含むことを特徴とする請求項 2 記載の E L 表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エレクトロルミネッセンス（以下、E L と略記する）素子の駆動回路および該駆動回路を用いた E L 表示装置に関し、特に昇圧コイルと半導体集積回路装置とを組み合わせた E L 表示装置に関する。

【0002】

【従来の技術】近年、携帯電話や携帯情報端末の液晶表示装置のバックライトとして、また腕時計の文字盤として E L 素子を用いた E L 表示装置が用いられている。

【0003】以下、従来の E L 表示装置を図面に基づいて説明する。図 3 は、従来の E L 駆動回路を用いた E L 表示装置の構成を示す回路ブロック図である。図 3 において、51 は表示板を発光させる E L 素子、52 は直流電圧源、53 は直流電圧源 52 からの電源電圧を昇圧して E L 素子 51 に印加する印加電圧を生成する昇圧コイル、54 は昇圧コイル 53 に対して逆方向の電圧が印加されるのを阻止するためのダイオードである。

【0004】半導体基板上に集積化される領域 100 において、55 はソース電極が接地された N チャネル型の昇圧用 MOS F E T、56 は昇圧用 MOS F E T 55 のスイッチング周波数を決める発振回路、57 は、E L 素子 51 に対する印加電圧の極性を反転させて交流信号を生成する際の該交流信号の周波数を決める分周回路、58 は発振回路 56 からのパルス信号を受けて、昇圧用 MOS F E T 55 のゲート電極を駆動するインバータ、60 は E L 素子 51 に対する印加電圧の極性を反転させて交流信号を生成するスイッチング回路である。

【0005】以下、このように構成された E L 表示装置の動作について説明する。

【0006】図 3 に示すように、昇圧用 MOS F E T 55 のゲート電極に印加されるゲート電圧の周波数は発振回路 56 により決定される。昇圧用 MOS F E T 55 のゲート電極にかかる電圧はインバータ 58 の出力電圧（ここでは、直流電圧源 52 の電圧 V52）となる。

【0007】昇圧用 MOS F E T 55 のゲート電極に H i g h 信号が印加されると、昇圧用 MOS F E T 55 はオンして電流が流れ、昇圧コイル 53 にはエネルギーが蓄えられる。昇圧用 MOS F E T 55 がオフした瞬間に、昇圧コイル 53 は両端に逆起電力を発生させようとするため、ダイオード 54 のカソード端子側の電位が、逆起電圧より低ければエネルギーはカソード側へ伝えられ、これが昇圧電圧としてスイッチング回路 60 に供給され、スイッチング回路 60 が、分周回路 57 で設定された周波数で、E L 素子 1 に極性反転する昇圧電圧を印加する。

【0008】

【発明が解決しようとする課題】しかしながら、昇圧用 MOS F E T 55 の特性上、ゲート電圧が低いとオン抵抗が高くなり、流れる電流値が少なくなる。したがって、昇圧コイル 53 に蓄えられるエネルギーも小さくなり、昇圧能力も悪くなるため、昇圧後の電圧レベルは低くなる。

【0009】また、大きな E L パネルを駆動する場合は、昇圧コイル 53 として内部抵抗の小さいものを用いるため、特に、昇圧コイル 53 に対する昇圧用 MOS F E T の電流駆動能力の低さが目立ってくる。

【0010】本発明は、かかる従来の問題点に鑑みてなされたものであり、その目的は、低電源電圧駆動時でも昇圧用MOSFETのオン抵抗を下げ、電流値を増大させて、昇圧能力を向上させたEL素子の駆動回路およびEL表示装置を提供することにある。

【0011】

【課題を解決するための手段】前記の目的を達成するため、本発明に係るEL素子の駆動回路は、昇圧回路により電源電圧から昇圧された昇圧信号に基づいてEL素子を駆動する回路であって、昇圧回路は、一端に電源電圧が供給される昇圧コイルと、昇圧コイルの他端にアノードが接続され、カソードから昇圧信号を出力するダイオードと、ドレイン電極が昇圧コイルの他端に接続され、ソース電極が所定の電位に接続され、ゲート電極がパルス信号を受ける昇圧用MOSFETと、昇圧コイルと共通のコアに巻かれ、昇圧用MOSFETのゲート電極に誘起電圧を供給するための補助巻線とを含むことを特徴とする。

【0012】前記の目的を達成するため、本発明に係るEL表示装置は、一定の周波数のパルス信号を発生する発振回路と、パルス信号の周波数を分周する分周回路と、発振回路からのパルス信号に応じて、第1の電源電圧を昇圧して昇圧信号を生成する昇圧回路と、昇圧回路からの昇圧信号を受けて、分周回路で分周されたパルス信号の周波数で、第1の出力信号と、第1の出力信号とは極性が反転した第2の出力信号とを交互に出力するスイッチング回路と、スイッチング回路から第1および第2の出力信号が供給されるEL素子とを備え、昇圧回路は、一端に前記第1の電源電圧が供給される昇圧コイルと、昇圧コイルの他端にアノードが接続され、カソードから昇圧信号をスイッチング回路に供給するダイオードと、ドレイン電極が昇圧コイルの他端に接続され、ソース電極が所定の電位に接続された昇圧用MOSFETと、前記昇圧コイルと共通のコアに巻かれた補助巻線と、第1の電源電圧とともに、補助巻線に誘起された電圧が第2の電源電圧として供給され、発振回路からのパルス信号を受けて、昇圧用MOSFETのゲート電極を駆動するゲート駆動回路とを含むことを特徴とする。

【0013】この場合、昇圧回路は、補助巻線に誘起された電圧を整流してゲート駆動回路に第2の電源電圧として供給する整流回路を含む。

【0014】上記の構成によれば、昇圧コイルと共通のコアに補助巻線を巻き、昇圧用MOSFETのオン/オフによって、昇圧コイルだけでなく補助巻線側にもエネルギーを伝達させ、そのエネルギーを整流回路のキャパシタに蓄え、キャパシタの両端に発生した電圧を昇圧用MOSFETのゲート駆動回路の電源電圧(第2の電源電圧)として用いる。

【0015】これによって、昇圧用MOSFETのゲート電圧を上げることで、オン抵抗を下げ、昇圧用MO

SFETの電流能力を上げて、昇圧能力を向上させることができる。

【0016】

【発明の実施の形態】以下、本発明の好適な実施の形態について、図面を参照しながら説明する。

【0017】図1は、本発明の一実施形態によるEL表示装置の構成を示す回路ブロック図である。

【0018】図1において、1は表示板を発光させるEL素子、2は直流電圧源、3は直流電圧源2からの電源電圧Vccを昇圧してEL素子1に印加する印加電圧を生成する昇圧コイル、4は昇圧コイル3に対して逆方向の電圧が印加されるのを阻止するためのダイオードである。

【0019】また、13は補助巻線であり、昇圧コイル3と共通のコアに巻かれている。磁気結合の向きは、昇圧用MOSFET5がオフした瞬間にD点の電位が跳ね上がるが、このときに、A点の電位が上昇するように設定される。

【0020】半導体基板上に集積化される領域50において、5はソース電極が接地されたNチャネル型の昇圧用MOSFET、6は昇圧用MOSFET5のスイッチング周波数を決める発振回路、7は、EL素子1に対する印加電圧の極性を反転させて交流信号を生成する際の該交流信号の周波数を決める分周回路である。

【0021】また、8はインバータ(ゲート駆動回路)であり、直流電圧源2から逆流防止用ダイオード15を介した電源電圧(第1の電源電圧)と、補助巻線13に誘起された電圧をダイオード14およびキャパシタ16からなる整流回路により整流した電源電圧(第2の電源電圧)とが供給され、発振回路6からのパルス信号を受けて、昇圧用MOSFET5のゲート電極を駆動する。10は、分周回路7からのパルス信号に応じて、EL素子1に対する印加電圧の極性を反転させて交流信号を生成するスイッチング回路である。

【0022】なお、昇圧コイル3、ダイオード4、昇圧用MOSFET5、インバータ8、補助巻線13、ダイオード14、15、およびキャパシタ16で昇圧回路40が構成される。

【0023】以下、このように構成されたEL表示装置の動作について説明する。

【0024】図1に示すように、昇圧用MOSFET5のゲート電極に印加されるゲート電圧の周波数は発振回路6により決定される。発振回路6と昇圧用MOSFET5は、インバータ8を介して接続されており、ゲート電極にかかる電圧はインバータ8の出力電圧となる。

【0025】昇圧用MOSFET5のゲート電極にインバータ8からHigh信号が印加されると、昇圧用MOSFET5はオンして電流が流れ、昇圧コイル3にはエネルギーが蓄えられる。昇圧用MOSFET5がオフした瞬間に、昇圧コイル3は両端に逆起電力を発生させよ

うとするため、ダイオード 4 のアノード端子側 (D 点) の電位が上昇しようとする。ダイオード 4 のカソード端子側 (E 点) の電位が、逆起電圧より低ければエネルギーはカソード側へ伝えられ、これが昇圧電圧としてスイッチング回路 10 に供給され、スイッチング回路 10 により、EL 素子 1 の一方の端子 (例えば、X 端子) が昇圧され、他方の端子 (例えば、Y 端子) は接地電位になる。

【0026】スイッチング回路 10 には、発振回路 6 から出力されるパルス信号の周波数を分周回路 7 で分周した周波数のパルス信号が入力されており、分周回路 7 の分周比は 1 : 8 ~ 1 : 256 程度に設定される。すなわち、発振回路 6 からのパルス信号が 8 周期 ~ 256 周期の間、EL 素子 1 の一方の端子が昇圧されることになる。

【0027】また、このとき、補助巻線 13 は昇圧コイル 3 と共通のコアに巻かれているため、昇圧用 MOSFET 5 がオフした瞬間に A 点の電位も上昇する。ここで、B 点の電位は、直流電圧源 2 の電源電圧 V_{cc} であり、よって C 点の電位は、B 点の電位 V_{cc} からダイオード 15 の順方向電圧だけ降下した一定の電圧であるが (例えば、0.9V ~ 6V)、上昇した A 点の電位が「C 点の電位 + ダイオード 14 の順方向電圧」に比べて高ければ、A 点から C 点にエネルギーが伝達され、キャパシタ 16 が充電される。

【0028】C 点の電位は、昇圧用 MOSFET 5 がオフである期間に昇圧され、次にオンするときには、そのゲート電極にインバータ 8 を介して昇圧されたより高い電圧が印加される。したがって、昇圧用 MOSFET 5 はより多くの電流を流すことができる。

【0029】図 2 に、昇圧用 MOSFET 5 の特性 (電流 I_{ds} - 電圧特性 V_{ds}) におけるゲート電圧 V_{gs} に対する昇圧用コイル 3 の負荷直線の動作点を示す。なお、図 2 において、 r_3 は昇圧コイル 3 の内部抵抗を示す。図 2 に示すように、昇圧用 MOSFET 5 のゲート電圧 V_{gs} を 1V、3V、5V と高くなることにより、動作点が矢印方向に遷移し、昇圧コイル 3 に流すことの

できる電流が I_{L1} 、 I_{L3} 、 I_{L5} と多くなっているのが分かる。

【0030】このように、昇圧用 MOSFET 5 のゲート電圧を昇圧するための昇圧手段を別に設けることにより、昇圧用 MOSFET 5 の電流駆動能力を高め、結果として、低い電源電圧でも昇圧能力を向上させることができる。

【0031】

【発明の効果】以上説明したように、本発明によれば、低電源電圧であっても、EL 素子に対して十分な昇圧能力を有する EL 素子の駆動回路を実現することが可能になる。

【0032】さらに、この駆動回路を用いることで、より低電圧駆動が要求される携帯情報端末などで、より輝度の高い EL 表示装置を実現することが可能になる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態による EL 表示装置の構成を示す回路ブロック図

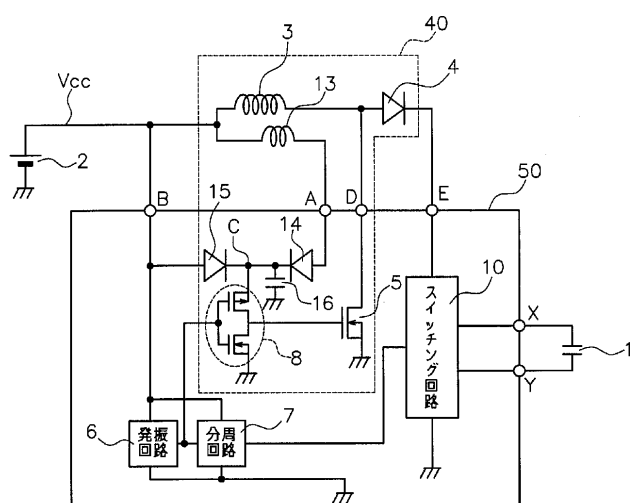
【図 2】 図 1 の昇圧用 MOSFET 5 と昇圧コイル 3 の動作点遷移を示す図

【図 3】 従来の EL 表示装置の構成を示す回路ブロック図

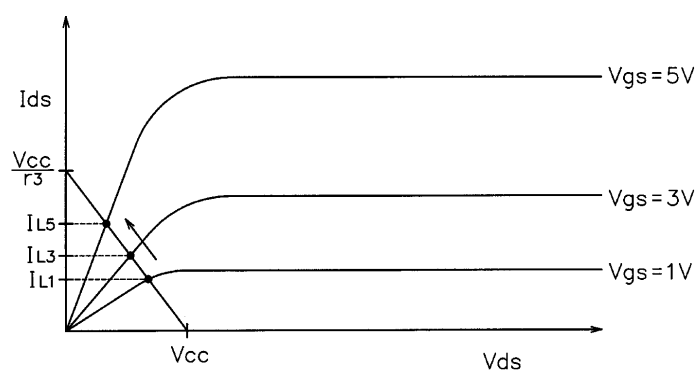
【符号の説明】

- 1 EL 素子
- 2 直流電圧源
- 3 昇圧コイル
- 4 ダイオード
- 5 昇圧用 MOSFET
- 6 発振回路
- 7 分周回路
- 8 インバータ (ゲート駆動回路)
- 10 スwitchング回路
- 13 補助巻線
- 14、15 ダイオード
- 16 キャパシタ
- 40 昇圧回路

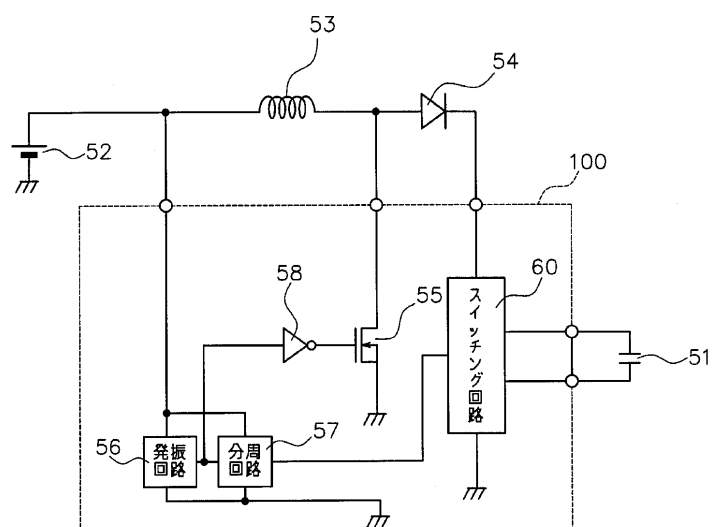
【圖 1】



【圖 2】



【図 3】



フロントページの続き

(72)発明者 諸田 尚彦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 3K007 AB02 AB06 GA01

5H730 AS01 AS04 BB14 BB57 DD04

DD28 FD01 FG08 VV01

专利名称(译)	EL元件驱动电路和EL显示器件		
公开(公告)号	JP2002319486A	公开(公告)日	2002-10-31
申请号	JP2001121236	申请日	2001-04-19
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	山口誠毅 國松崇 諸田尚彦		
发明人	山口 誠毅 國松 崇 諸田 尚彦		
IPC分类号	H05B33/08 H02M3/155		
CPC分类号	Y02B20/346		
FI分类号	H05B33/08 H02M3/155.H		
F-TERM分类号	3K007/AB02 3K007/AB06 3K007/GA01 5H730/AS01 5H730/AS04 5H730/BB14 5H730/BB57 5H730/DD04 5H730/DD28 5H730/FD01 5H730/FG08 5H730/VV01 3K107/AA01 3K107/AA05 3K107/BB01 3K107/BB03 3K107/BB07 3K107/CC12 3K107/HH01		
外部链接	Espacenet		

摘要(译)

要解决的问题：即使在低电源电压下驱动时，也要提高EL元件的升压能力。解决方案：该电路用于基于从电源电压 V_{cc} 升压的信号驱动EL元件，其中升压电路40包括在其一端提供有电源电压的线圈3，二极管4和阳极连接在线圈的另一端并从阴极输出升压信号，MOSFET 5用于升压，漏极连接在线圈的另一端，源极连接在给定电位和栅极电极接收脉冲信号，辅助线圈13缠绕在与线圈共用的芯上，并用于向MOSFET的栅电极提供感应电压以进行升压。

