

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6563311号
(P6563311)

(45) 発行日 令和1年8月21日(2019.8.21)

(24) 登録日 令和1年8月2日(2019.8.2)

(51) Int.Cl.	F I	
H05B 33/10 (2006.01)	H05B 33/10	
H01L 51/50 (2006.01)	H05B 33/14	A
H05B 33/12 (2006.01)	H05B 33/12	B
H05B 33/26 (2006.01)	H05B 33/12	Z
H01L 27/32 (2006.01)	H05B 33/26	Z

請求項の数 6 (全 18 頁) 最終頁に続く

(21) 出願番号	特願2015-216073 (P2015-216073)	(73) 特許権者	514188173 株式会社 J O L E D 東京都千代田区神田錦町三丁目2 3 番地
(22) 出願日	平成27年11月2日 (2015.11.2)	(74) 代理人	100189430 弁理士 吉川 修一
(65) 公開番号	特開2017-91626 (P2017-91626A)	(74) 代理人	100190805 弁理士 傍島 正朗
(43) 公開日	平成29年5月25日 (2017.5.25)	(72) 発明者	鬼丸 俊昭 東京都千代田区神田錦町三丁目2 3 番地 株式会社 J O L E D 内
審査請求日	平成30年7月20日 (2018.7.20)	(72) 発明者	近藤 哲郎 東京都千代田区神田錦町三丁目2 3 番地 株式会社 J O L E D 内
		審査官	大竹 秀紀

最終頁に続く

(54) 【発明の名称】 表示パネルの製造方法および表示パネル

(57) 【特許請求の範囲】

【請求項 1】

有機エレクトロルミネッセンス素子を有する画素を含む表示パネルの製造方法であって、

前記表示パネルは、複数の半導体素子を有し、
前記半導体素子の上方に形成された平坦化膜の上に、前記画素ごとに下部電極を形成する下部電極形成工程と、

前記下部電極形成工程の後に、欠陥を含む前記下部電極を検出する検出工程と、
前記検出工程の後に、前記下部電極の上に発光層を含む有機層を形成する有機層形成工程と、

前記有機層形成工程の後に、前記有機層の上に上部電極を形成する上部電極形成工程と

、
前記検出工程の後であって前記有機層形成工程の前に、欠陥を含む前記下部電極に、前記下部電極と前記上部電極とを接触させるための凹部を形成する凹部形成工程とを含む表示パネルの製造方法。

【請求項 2】

前記凹部形成工程において、突起物を前記下部電極に押圧することにより前記凹部を形成する

請求項 1 に記載の表示パネルの製造方法。

【請求項 3】

有機エレクトロルミネッセンス素子を有する画素を含む表示パネルの製造方法であって

、
前記表示パネルは、複数の半導体素子を有し、
前記半導体素子の上方に形成された平坦化膜の上に、前記画素ごとに下部電極を形成する下部電極形成工程と、
前記下部電極形成工程の前に、欠陥を含む前記半導体素子を検出する検出工程と、
前記下部電極形成工程の後に、前記下部電極の上に発光層を含む有機層を形成する有機層形成工程と、
前記有機層形成工程の後に、前記有機層の上に上部電極を形成する上部電極形成工程と

10

、
前記検出工程の後であって前記有機層形成工程の前に、欠陥を含む前記半導体素子の上方の前記平坦化膜または前記下部電極に、前記下部電極と前記上部電極とを接触させるための凹部を形成する凹部形成工程とを含む
表示パネルの製造方法。

【請求項 4】

前記凹部形成工程において、突起物を前記平坦化膜または前記下部電極に押圧することにより前記凹部を形成する
請求項 3 に記載の表示パネルの製造方法。

【請求項 5】

有機エレクトロルミネッセンス素子を有する画素を含む表示パネルであって、
基板上に形成された複数の半導体素子と、
前記複数の半導体素子の上方に形成された平坦化膜と、
前記平坦化膜の上に前記画素ごとに形成された下部電極と、
前記下部電極の上に形成された発光層を含む有機層と、
前記有機層の上に形成された上部電極と、
前記平坦化膜または前記下部電極に形成され、前記下部電極と前記上部電極とを接触させるための凹部とを備え、
前記画素ごとに形成された前記下部電極の少なくとも 1 つは欠陥を含み、
前記凹部は、欠陥を含む前記下部電極に形成されている
表示パネル。

20

30

【請求項 6】

有機エレクトロルミネッセンス素子を有する画素を含む表示パネルであって、
基板上に形成された複数の半導体素子と、
前記複数の半導体素子の上方に形成された平坦化膜と、
前記平坦化膜の上に前記画素ごとに形成された下部電極と、
前記下部電極の上に形成された発光層を含む有機層と、
前記有機層の上に形成された上部電極と、
前記平坦化膜または前記下部電極に形成され、前記下部電極と前記上部電極とを接触させるための凹部とを備え、
前記複数の半導体素子のうちの少なくとも 1 つは欠陥を含み、
前記凹部は、欠陥を含む前記半導体素子の上方の前記平坦化膜または前記下部電極に形成されている
表示パネル。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示パネルの製造方法および表示パネルに関する。

【背景技術】

【0002】

従来、アノード（陽極）とカソード（陰極）との間に発光層を含む有機層が介在されて

50

なる有機エレクトロルミネッセンス（以下、有機ELと称する）素子を備えた表示パネルが知られている。有機EL素子を備えた表示パネルにおいて、製造工程で表示パネルの有機EL素子に導電性の異物が混入して陽極と陰極とが短絡したり、陽極と陰極との間に形成される発光層の欠落により陽極と陰極とが直接短絡する等の欠陥が生じることがある。この場合、欠陥を含む欠陥画素は、常時点灯しない滅点状態、常時点灯している輝点状態、または、点灯状態が安定しない等の不具合が生じることとなる。このような不具合が生じる場合、当該短絡が有機EL素子の動作に影響しないようにリペア（解消）する技術がある（例えば、特許文献1～4参照）。

【0003】

特許文献1～4に開示された技術では、欠陥画素にレーザーを照射し、例えば、陽極、陰極または陽極と陰極との間に形成された発光層を高抵抗化または破壊することによって欠陥画素をリペアしている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2004-227852号公報

【特許文献2】特開2003-178871号公報

【特許文献3】特開2005-276600号公報

【特許文献4】特開2008-235177号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかし、上述したようにレーザーを照射してリペアする方法では、半導体素子または下部電極など基板表面から深い位置に欠陥がある場合、欠陥箇所にレーザーが届かず、欠陥画素をレーザーによってリペアすることが困難なことがある。

【0006】

そこで、上述の課題に鑑み、本発明は、レーザーを照射することが困難な場合であっても欠陥画素をリペアすることができる表示パネルの製造方法および表示パネルを提供することを目的とする。

【課題を解決するための手段】

【0007】

上述の課題を解決するために、本発明の一形態にかかる表示パネルの製造方法は、有機エレクトロルミネッセンス素子を有する画素を含む表示パネルの製造方法であって、前記表示パネルは、複数の半導体素子を有し、前記半導体素子の上方に形成された平坦化膜の上に、前記画素ごとに下部電極を形成する工程と、前記下部電極の上に発光層を含む有機層を形成する工程と、前記有機層の上に上部電極を形成する工程と、欠陥を含む前記半導体素子または前記下部電極を検出する工程と、前記平坦化膜または前記下部電極に、前記下部電極と前記上部電極とを接続するための凹部を形成する工程とを含む。

【0008】

また、上述の課題を解決するために、本発明の一形態にかかる表示パネルは、有機エレクトロルミネッセンス素子を有する画素を含む表示パネルであって、基板上に形成された複数の半導体素子と、前記複数の半導体素子の上方に形成された平坦化膜と、前記平坦化膜の上に前記画素ごとに形成された下部電極と、前記下部電極の上に形成された発光層を含む有機層と、前記有機層の上に形成された上部電極と、前記平坦化膜または前記下部電極に形成され、前記下部電極と前記上部電極とを接続するための凹部とを備え、前記画素ごとに形成された前記下部電極の少なくとも1つは欠陥を含み、前記凹部は、欠陥を含む前記下部電極に形成されている。

【0009】

また、上述の課題を解決するために、本発明の一形態にかかる表示パネルは、有機エレクトロルミネッセンス素子を有する画素を含む表示パネルであって、基板上に形成された

10

20

30

40

50

複数の半導体素子と、前記複数の半導体素子の上方に形成された平坦化膜と、前記平坦化膜の上に前記画素ごとに形成された下部電極と、前記下部電極の上に形成された発光層を含む有機層と、前記有機層の上に形成された上部電極と、前記平坦化膜または前記下部電極に形成され、前記下部電極と前記上部電極とを接続するための凹部とを備え、前記複数の半導体素子のうちの少なくとも1つは欠陥を含み、前記凹部は、欠陥を含む前記半導体素子の上方の前記平坦化膜または前記下部電極に形成されている。

【発明の効果】

【0010】

本発明にかかる表示パネルの製造方法によれば、レーザーを照射することが困難な場合であっても欠陥画素をリペアすることができる表示パネルの製造方法および表示パネルを提供することができる。

10

【図面の簡単な説明】

【0011】

【図1】下部電極に欠陥を含む表示パネルの断面概略図

【図2】実施の形態1にかかる表示パネルの構成を示す断面概略図

【図3】実施の形態1にかかる表示パネルの製造工程を示すフローチャート

【図4】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図5】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図6】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図7】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

20

【図8】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図9】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図10】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図11】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図12】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図13】実施の形態1にかかる表示パネルの製造工程を示す断面概略図

【図14】半導体素子に欠陥を含む表示パネルの断面概略図

【図15】実施の形態2にかかる表示パネルの構成を示す断面概略図

【図16】実施の形態2にかかる表示パネルの製造工程を示すフローチャート

【図17】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

30

【図18】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図19】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図20】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図21】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図22】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図23】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図24】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図25】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図26】実施の形態2にかかる表示パネルの製造工程を示す断面概略図

【図27】他の実施の形態にかかる表示パネルの構成を示す断面概略図

40

【図28】他の実施の形態にかかる表示パネルの構成を示す断面概略図

【図29】有機EL表示パネルを備えた薄型フラットパネルシステムの概略構成図

【発明を実施するための形態】

【0012】

本発明にかかる有機エレクトロルミネッセンス素子の製造方法は、有機エレクトロルミネッセンス素子を有する画素を含む表示パネルの製造方法であって、前記表示パネルは、複数の半導体素子を有し、前記半導体素子の上方に形成された平坦化膜の上に、前記画素ごとに下部電極を形成する工程と、前記下部電極の上に発光層を含む有機層を形成する工程と、前記有機層の上に上部電極を形成する工程と、欠陥を含む前記半導体素子または前記下部電極を検出する工程と、前記平坦化膜または前記下部電極に、前記下部電極と前記

50

上部電極とを接続するための凹部を形成する工程とを含む。

【0013】

本態様によると、半導体素子または下部電極など基板表面から深い位置に欠陥がありレーザーによってリペアすることが困難な場合であっても、下部電極と上部電極とを短絡して欠陥画素をリペアすることができる。

【0014】

また、前記画素ごとに形成された前記下部電極の少なくとも1つは欠陥を含み、前記凹部を形成する工程において、前記凹部を、欠陥を含む前記下部電極に形成してもよい。

【0015】

本態様によると、下部電極に欠陥がある場合に、下部電極に凹部を形成することにより、当該凹部の一部には、有機層が形成されず下部電極が露出する部分が生じる。これにより、下部電極の上方に形成される上部電極と下部電極とを短絡することができるので、欠陥画素をリペアすることができる。

10

【0016】

また、前記凹部を形成する工程において、突起物を前記下部電極に押圧することにより前記凹部を形成してもよい。

【0017】

本態様によると、突起物を下部電極に押圧することで、容易に凹部を形成することができる。

【0018】

また、前記複数の半導体素子のうちの少なくとも1つは欠陥を含み、前記凹部を形成する工程において、前記凹部を、欠陥を含む前記半導体素子の上方の前記平坦化膜または前記下部電極に形成してもよい。

20

【0019】

本態様によると、平坦化膜に凹部を形成することにより、当該凹部の上に形成された下部電極も凹部の形状に沿って凹状に形成される。そして、凹状に形成された下部電極の一部には、有機層が形成されず下部電極が露出する部分が生じる。これにより、下部電極の上方に形成される上部電極と下部電極とを短絡することができるので、欠陥画素をリペアすることができる。

【0020】

また、前記凹部を形成する工程において、突起物を前記平坦化膜または前記下部電極に押圧することにより前記凹部を形成してもよい。

30

【0021】

本態様によると、突起物を平坦化膜または下部電極に押圧することで、容易に凹部を形成することができる。

【0022】

また、本発明にかかる有機エレクトロルミネッセンス素子は、有機エレクトロルミネッセンス素子を有する画素を含む表示パネルであって、基板上に形成された複数の半導体素子と、前記複数の半導体素子の上方に形成された平坦化膜と、前記平坦化膜の上に前記画素ごとに形成された下部電極と、前記下部電極の上に形成された発光層を含む有機層と、前記有機層の上に形成された上部電極と、前記平坦化膜または前記下部電極に形成され、前記下部電極と前記上部電極とを接続するための凹部とを備え、前記画素ごとに形成された前記下部電極の少なくとも1つは欠陥を含み、前記凹部は、欠陥を含む前記下部電極に形成されている。

40

【0023】

本態様によると、下部電極に形成された凹部の一部には、有機層が形成されず下部電極が露出する部分が生じている。これにより、下部電極の上方に形成された上部電極と下部電極とが短絡しているので、欠陥画素をリペアすることができる。

【0024】

また、本発明にかかる有機エレクトロルミネッセンス素子は、有機エレクトロルミネッセ

50

センス素子を有する画素を含む表示パネルであって、基板上に形成された複数の半導体素子と、前記複数の半導体素子の上方に形成された平坦化膜と、前記平坦化膜の上に前記画素ごとに形成された下部電極と、前記下部電極の上に形成された発光層を含む有機層と、前記有機層の上に形成された上部電極と、前記平坦化膜または前記下部電極に形成され、前記下部電極と前記上部電極とを接続するための凹部とを備え、前記複数の半導体素子のうちの少なくとも1つは欠陥を含み、前記凹部は、欠陥を含む前記半導体素子の上方の前記平坦化膜または前記下部電極に形成されている。

【0025】

本態様によると、平坦化膜に形成された凹部により、当該凹部の上に形成された下部電極は凹部の形状に沿って凹状に形成されている。凹状に形成された下部電極の一部には、有機層が形成されず下部電極が露出する部分が生じている。これにより、下部電極の上方に形成された上部電極と下部電極とが短絡しているため、欠陥画素をリペアすることができる。

10

【0026】

以下、本発明の実施の形態にかかる表示パネルの製造方法および表示パネルについて図面に基づき説明する。なお、以下で説明する実施の形態は、いずれも一具体例を示すものである。以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置位置および接続形態、ステップ、ステップの順序などは、一例であり、本発明を限定する主旨ではない。また、以下の実施の形態における構成要素のうち、最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。なお、以下では、全ての図を通じて同一または相当する要素には同じ符号を付して、その重複する説明を省略する。

20

【0027】

(実施の形態1)

以下に、本発明の実施の形態1について、図面を参照しながら説明する。本実施の形態では、下部電極に欠陥を含む有機EL素子を備えた有機EL表示パネルを例として、本実施の形態にかかる表示パネルの製造方法および表示パネルについて説明する。

【0028】

はじめに、本発明の課題についてより具体的に説明する。図1は、下部電極に欠陥を含む有機EL表示パネル1の断面概略図である。

30

【0029】

図1に示すように、有機EL表示パネル1は、基板10上に半導体層12と、平坦化膜14と、下部電極16と、有機層20と、上部電極22とを備えている。半導体層12には、複数の半導体素子13が形成されている。また、下部電極16は、複数の半導体素子13の少なくとも1つに接続されている。

【0030】

平坦化膜14上には隔壁18が形成され、隔壁18によって囲まれた各領域が画素となる。ここで、有機層20の下に形成された下部電極16は、通常、画素ごとに隔壁18によって分離されている。しかし、下部電極16を形成する際のパターンニング不良等により、有機EL表示パネル2は、隣接する画素の下部電極16同士が導通したショート不良箇所16aを有することとなる。

40

【0031】

下部電極16にショート不良箇所16aが存在すると、隣接する画素は、各画素での発光状態は互いに影響し合うため、それぞれの所望の明るさで点灯することができないこととなる。これを解消するために、本実施の形態にかかる有機EL表示パネル2は以下のような構成をしている。

【0032】

[1-1. 有機EL素子の構成]

以下、本実施の形態にかかる有機EL素子の構成について説明する。図2は、本実施の形態にかかる有機EL表示パネル2の構成を示す断面概略図である。

50

【0033】

図2に示すように、有機EL表示パネル2は、基板10の上に、平坦化膜14と、下部電極16と、有機層20と、隔壁18と、上部電極22とを備えている有機機能デバイスである。なお、本開示において、隔壁18で分離された領域に配置された平坦化膜14、下部電極16、有機層30、上部電極22、薄膜封止層、封止用樹脂層および透明ガラスを、画素と称する。また、下部電極16と、有機層20と、上部電極22とを有機EL素子と称する。

【0034】

基板10は、例えば、サファイアで構成される基板である。

【0035】

基板10の上には、半導体層12が形成されている。半導体層12には、複数の半導体素子13が形成されている。半導体素子13は、例えば駆動用の薄膜トランジスタ(TFT:Thin Film Transistor)である。

10

【0036】

半導体層12の上には、平坦化膜14が形成されている。平坦化膜14は、一例として、絶縁性の有機材料で構成されている。また、平坦化膜14において、半導体素子13の上方には、平坦化膜14の上面から半導体素子13まで貫通する貫通孔に導電性材料が充填されたビア15が形成されている。

【0037】

平坦化膜14の上には、ビア15を覆うように複数の下部電極16が形成されている。複数の下部電極16のそれぞれは、ビア15を介して複数の半導体素子13の少なくとも1つと接続されている。

20

【0038】

下部電極16は、正孔が供給される陽極、つまり、外部回路から電流が流れ込むアノードである。下部電極16は、平坦化膜14の上に画素ごとに形成されている。すなわち、有機EL表示パネル2において、下部電極16は、平坦化膜14の上に複数形成されている。下部電極16は、例えば、Al、あるいは銀合金APC(銀-パラジウム-銅合金)などからなる反射電極が平坦化膜14上に積層された構造となっている。この場合、反射電極の厚みは、一例として500nm以下である。なお、下部電極16は、例えばITO(Indium Tin Oxide)と銀合金APCなどからなる2層構造であってもよい。

30

【0039】

有機層20は、下部電極16および上部電極22間に電圧が印加されることにより発光する発光層を含んでいる。発光層の厚みは、一例として150nm以下である。

【0040】

発光層は、例えば、下層として-NPD(Bis[N-(1-naphthyl)-N-phenyl]benzidine)、上層としてAlq₃(tris-(8-hydroxyquinoline)aluminum)が積層された構造となっている。

【0041】

なお、有機層20は、発光層と下部電極16との間に正孔注入層を、発光層と上部電極22との間に電子注入層を備えていてもよい。この場合、正孔注入層、発光層、電子注入層を合わせて有機層20と称する。さらに、有機層20は、正孔注入層と発光層との間に正孔輸送層を、電子注入層と発光層との間に電子輸送層を備えていてもよい。この場合、正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層を合わせて有機層20と称する。このとき、有機層20の厚さは、一例として、100nm以上200nm以下である。

40

【0042】

正孔注入層は、正孔注入性の材料を主成分とする層である。正孔注入性の材料とは、下部電極16側から注入された正孔を安定的に、または正孔の生成を補助して有機層20へ注入する機能を有する材料であり、例えば、PEDOT(ポリエチレンジオキシチオフェ

50

ン)、アニリンなどの化合物が使用される。

【0043】

電子注入層は、電子注入性の材料を主成分とする層である。電子注入性の材料とは、上部電極22から注入された電子を安定的に、または電子の生成を補助して有機層20へ注入する機能を有する材料であり、例えば、ポリフェニレンビニレン(PPV)が使用される。

【0044】

正孔輸送層とは、正孔輸送性の材料を主成分とする層である。正孔輸送性の材料とは、電子ドナー性を持ち陽イオン(正孔)になりやすい性質と、生じた正孔を分子間の電荷移動反応により伝達する性質を併せ持ち、下部電極16から有機層20までの電荷輸送に対して適性を有する材料のことである。

10

【0045】

電子輸送層とは、電子輸送性の材料を主成分とする層である。電子輸送性の材料とは、電子アクセプター性を有し陰イオンになりやすい性質と、発生した電子を分子間の電荷移動反応により伝達する性質を併せ持ち、上部電極22から有機層20までの電荷輸送に対して適性を有する材料のことである。

【0046】

上部電極22は、電子が供給される陰極、つまり、外部回路へ電流が流れ出すカソードである。上部電極22は、単一の層で構成されてもよいし、複数の層が積層された構成であってもよい。例えば、上部電極22は、透明金属酸化物であるITO層と金属層とが積層された構成であってもよい。この場合、ITO層は、Mg、Ag等の材料により形成される。金属層は、ITO層よりも屈折率の高い材料、例えば銀(Ag)、銀合金APC、マグネシウム(Mg)等の材料により形成される。これにより、金属層において、有機EL表示パネル2から出射される光が集光するように屈折されるので、有機EL表示パネル2の強キャビティ化を実現することができる。なお、ITO層の厚さは、一例として30nm以上90nm以下、金属層の厚さは、一例として15nm以上30nm以下であり、上部電極22の厚さは、一例として45nm以上120nm以下である。

20

【0047】

隔壁18は、有機層20を複数の画素に分離するための壁であり、例えば、感光性の樹脂からなる。

30

【0048】

また、有機EL表示パネル2は、上部電極22の上に、さらに、図示を省略した薄膜封止層と、封止用樹脂層と、透明ガラスとを備えている。

【0049】

薄膜封止層は、例えば、窒化珪素からなり、上述した有機層20や上部電極22を水蒸気や酸素から遮断する機能を有する。薄膜封止層を形成することにより、有機EL表示パネル2は、有機層20そのものや上部電極22が水蒸気や酸素にさらされることにより劣化(酸化)してしまふことを防止することができる。

【0050】

封止用樹脂層は、アクリルまたはエポキシ系の樹脂であり、上述した基板上に形成された平坦化膜14から薄膜封止層までの一体形成された層と、透明ガラスとを接合する機能を有する。

40

【0051】

透明ガラスは、発光パネルの発光表面を保護する基板であり、例えば、厚みが0.5mmである透明の無アルカリガラスである。

【0052】

また、有機EL表示パネル2は、さらに、隔壁18で分離された各画素を覆うように、透明ガラスの下面に、赤、緑および青の色調整を行うカラーフィルターを備える構成であってもよい。

【0053】

50

上述した下部電極 16、有機層 20 および上部電極 22 の構成は有機 EL 表示パネル 2 の基本構成であり、このような構成により、下部電極 16 と上部電極 22 との間に適当な電圧が印加されると、下部電極 16 側から正孔、上部電極 22 側から電子がそれぞれ有機層 20 に注入される。これらの注入された正孔および電子が有機層 20 で再結合して生じるエネルギーにより、有機層 20 の発光材料が励起され発光する。

【0054】

さらに、図 2 に示した有機 EL 表示パネル 2 では、製造工程において、複数の下部電極 16 の少なくとも 1 つに欠陥を含んでいる。具体的には、隣接する画素の下部電極 16 同士が接続され、短絡しているという欠陥を含んでいる。この短絡により、下部電極 16 が短絡されている画素同士が影響し合い、所望の明るさで点灯できない等の発光の不具合を生じる。この不具合を解消するために、有機 EL 表示パネル 2 は、欠陥を含む下部電極 16 に凹部 24 を備えている。

10

【0055】

凹部 24 は、欠陥を含む下部電極 16 の上面から下部電極 16 の層の厚さ方向に凹状に形成された窪みである。凹部 24 には、有機層 20 を形成するとき液状の有機層 20 の材料が滴下される。そのため、凹部 24 内の一部には、凹部 24 内に有機層 20 が塗布されず下部電極 16 が露出した領域が存在することとなる。したがって、下部電極 16 が露出した領域では、その後形成された上部電極 22 と下部電極 16 とが接続する。これにより、下部電極 16 と上部電極 22 とが短絡するので、欠陥を含む下部電極 16 を含む画素では有機層 20 に電流は流れず、滅点となる。したがって、下部電極 16 が短絡されている画素同士が影響し合い、所望の明るさで点灯できない等の発光の不具合を解消することができる。

20

【0056】

[1 - 2 . 有機 EL 素子の製造方法]

以下、有機 EL 表示パネル 2 の製造方法について、図 3 ~ 図 13 を用いて説明する。図 3 は、本実施の形態にかかる有機 EL 素子の製造工程を示すフローチャートである。図 4 ~ 図 13 は、本実施の形態にかかる有機 EL 素子の製造工程を示す断面概略図である。

【0057】

以下、図 3 のフローチャートに沿って説明する。

【0058】

はじめに、図 4 に示すように、基板 10 を用意する。基板 10 は、例えばサファイア基板である。

30

【0059】

次に、図 5 に示すように、基板 10 の上に半導体素子 13 を含む半導体層 12 を形成する (ステップ S10)。半導体素子 13 は、例えば TFT であり、半導体材料を所定の位置および形状に成膜およびパターニングすることにより、半導体素子 13 を形成する。

【0060】

次に、図 6 に示すように、半導体層 12 の上に、絶縁性の有機材料からなる平坦化膜 14 を形成する (ステップ S10)。その後、図 7 に示すように、複数の半導体素子 13 の位置に、平坦化膜 14 の表面から半導体素子 13 まで貫通する貫通孔を形成する。さらに、貫通孔に導電性材料を充填する。これにより、ビア 15 が完成する。

40

【0061】

続けて、図 8 に示すように、平坦化膜 14 上に下部電極 16 を形成する (ステップ S11)。下部電極 16 は、成膜およびパターニングにより形成する。まず、スパッタリング法により平坦化膜 14 上に Al を 300 nm 成膜する。続けて、フォトリソグラフィとウエットエッチングにより、成膜した Al を所定の形状にパターニングする。このとき、複数の半導体素子 13 の少なくとも 1 つと接続する形状に Al をパターニングする。これにより、複数の下部電極 16 が完成する。

【0062】

ここで、図 8 に示すように、上述した下部電極 16 を形成する際に、パターニング不良

50

等により隣接する画素の下部電極 16 同士が導通したショート不良箇所 16 a が生じる場合がある。そこで、下部電極 16 の形成後、欠陥を含む下部電極 16 を検出する（ステップ S 12）。

【0063】

欠陥を含む下部電極 16 は、例えば、顕微鏡付き撮像装置により下部電極 16 の形成が終了した基板の平面を撮像し、撮像した画像から下部電極 16 同士が導通した箇所を目視により検出する。なお、欠陥を含む下部電極 16 は、撮像の目視に限らず、例えば、プローブを当接して電流が流れることを検出する等の電気的な方法であってもよい。

【0064】

次に、図 9 に示すように、平坦化膜 14 および下部電極 16 の上に隔壁 18 を形成する。隔壁 18 は、隣接する下部電極 16 の間に露出した平坦化膜 14 を覆うように表面感光性樹脂を塗布することにより形成する。このとき、下部電極 16 の一部の上にも隔壁 18 が形成される。なお、上述したショート不良箇所 16 a では平坦化膜 14 は露出していないので、ショート不良箇所 16 a の上に隔壁 18 を形成する。

【0065】

続けて、図 10 および図 11 に示すように、ショート不良箇所 16 a を有する下部電極 16 の上に凹部 24 を形成する（ステップ S 13）。凹部 24 は、突起物 26 を下部電極 16 の上面に押圧することにより形成する。これにより、突起物 26 の先端の形状と同一の形状の凹部 24 が完成する。なお、突起物 26 として、例えば、隔壁 18 または有機層 20 を形成する際にこれらの材料を塗布するための塗布針を使用してもよい。

【0066】

さらに、図 12 に示すように、隔壁 18 により、複数の画素に分離された下部電極 16 のそれぞれの上に、有機層 20（20 a、20 b および 20 c）を形成する（ステップ S 14）。なお、凹部 24 が形成された下部電極 16 では、凹部 24 内において、下部電極 16 の一部が露出するように有機層 20 が形成される。ここでは、発光層の他に正孔注入層および電子注入層を有する有機層を例として説明する。

【0067】

まず、下部電極 16 の上に正孔注入層を形成する。正孔注入層を構成する材料として、例えば、キシレンよりなる溶剤に PEDOT を溶かした PEDOT 溶液を生成する。そして、生成した PEDOT 溶液を下部電極 16 の上に滴下し乾燥させることにより、正孔注入層が完成する。

【0068】

次に、正孔注入層の上に発光層を形成する。発光層を構成する材料として、例えば、-NPD および Alq₃ を正孔注入層の上に積層することにより、発光層が完成する。

【0069】

次に、発光層の上に電子注入層を形成する。電子注入層を構成する材料として、例えば、キシレンまたはクロロホルムよりなる溶剤にポリフェニレンビレン（PPV）を溶かした PPV 溶液を生成する。そして、生成した PPV 溶液を発光層の上に滴下し乾燥させることにより、電子注入層が完成する。以上により、有機層 20 が完成する。なお、有機層 20 は、配置される R、G、B のカラーフィルターに合わせて、有機層 20 a、20 b および 20 c ごとに厚さを変更してもよい。

【0070】

なお、上述したように、凹部 24 には液状の有機層 20 の材料が滴下されるため、凹部 24 内の一部、例えば、凹部 24 の縁付近には、凹部 24 内に有機層 20 が塗布されず下部電極 16 が露出した領域が形成される。

【0071】

続けて、図 13 に示すように、有機層 20 の上に上部電極 22 を形成する（ステップ S 15）。上部電極 22 は、例えば、有機層 20 を形成した後、有機層 20 が形成された基板を大気曝露させることなく連続して形成する。ここでは、ITO 層と金属層とが積層された構成の上部電極 22 を例として説明する。

10

20

30

40

50

【 0 0 7 2 】

まず、有機層 2 0 の上に I T O 層を形成する。具体的には、有機層 2 0 を構成する電子注入層の上に、スパッタリング法により I T O を積層する。このときの I T O の厚さは、例えば 7 5 n m である。また、このときの I T O 層は、アモルファス状態になっている。

【 0 0 7 3 】

次に、I T O 層の上に、金属層を形成する。具体的には、I T O 層の上に、スパッタリング法により、金属層を構成する金属、例えば A g を積層する。このときの金属層の厚さは、例えば 2 0 n m である。これにより、上部電極 2 2 が完成する。

【 0 0 7 4 】

なお、上述したように、凹部 2 4 には下部電極 1 6 が露出した領域が形成されているが、この領域において上部電極 2 2 と下部電極 1 6 とが接続する。これにより、下部電極 1 6 と上部電極 2 2 とは短絡している。

10

【 0 0 7 5 】

さらに、上部電極 2 2 の上に、薄膜封止層、封止用樹脂層、カラーフィルタおよび透明ガラスを順に形成する。

【 0 0 7 6 】

上述のような製造工程により、有機 E L 表示パネル 2 が完成する。

【 0 0 7 7 】

なお、下部電極 1 6、正孔注入層、有機層 2 0、電子注入層、上部電極 2 2 の形成工程は、本実施の形態により限定されるものではない。

20

【 0 0 7 8 】

また、上述した実施の形態では、下部電極 1 6 の形成後、欠陥を含む下部電極 1 6 を検出し、続けて隔壁 1 8 を形成し、その後凹部 2 4 を形成する工程としたが、欠陥を含む下部電極 1 6 を検出した後、隔壁 1 8 を形成する前に凹部 2 4 を形成し、その後隔壁 1 8 を形成することとしてもよい。

【 0 0 7 9 】

[1 - 3 . 効果等]

以上、本実施の形態にかかる有機 E L 素子の製造方法によると、下部電極 1 6 に欠陥がある場合に、下部電極 1 6 に凹部 2 4 を形成することにより、当該凹部 2 4 の一部には、有機層 2 0 が形成されず下部電極 1 6 が露出する部分が生じる。これにより、下部電極 1 6 の上方に形成される上部電極 2 2 と下部電極 1 6 とを短絡することができる。これにより、欠陥画素を滅点化することができる。したがって、レーザーを照射することが困難な場合であっても欠陥画素をリペアすることができる。

30

【 0 0 8 0 】

(実施の形態 2)

次に、実施の形態 2 について説明する。上述した実施の形態 1 では、有機 E L 表示パネル 2 は、下部電極 1 6 に欠陥を含んでいたのに対し、本実施の形態にかかる有機 E L 表示パネルは、T F T 1 3 に欠陥を含んでいる点が異なっている。

【 0 0 8 1 】

図 1 4 は、T F T に欠陥を含む有機 E L 表示パネル 3 の断面概略図である。

40

【 0 0 8 2 】

図 1 4 に示すように、有機 E L 表示パネル 3 は、実施の形態 1 に示した有機 E L 表示パネル 1 と同様、基板 1 0 上に半導体層 1 2 と、平坦化膜 1 4 と、下部電極 1 6 と、有機層 2 0 と、上部電極 2 2 とを備えている。半導体層 1 2 には、複数の半導体素子 3 3 が形成されている。下部電極 1 6 は、複数の半導体素子 3 3 の少なくとも 1 つに接続されている。また、平坦化膜 1 4 上には隔壁 1 8 が形成され、隔壁 1 8 によって囲まれた各領域が画素となる。

【 0 0 8 3 】

ここで、複数の半導体素子 3 3 には、製造工程においてパターンニング不良等により所望の半導体素子 3 3 が形成されず、欠陥を含む半導体素子 3 3 a も存在する。したがって、

50

欠陥を含む半導体素子 33a が形成された画素は、所望の明るさで点灯することができないこととなる。これを解消するために、本実施の形態にかかる有機 EL 表示パネル 4 は以下のような構成をしている。

【0084】

[2-1. 有機 EL 素子の構成]

以下、本実施の形態にかかる有機 EL 素子の構成について説明する。図 15 は、本実施の形態にかかる有機 EL 表示パネル 4 の構成を示す断面概略図である。

【0085】

図 15 に示すように、有機 EL 表示パネル 4 は、基板 10 の上に、平坦化膜 34 と、下部電極 36 と、有機層 20 と、隔壁 18 と、上部電極 22 とを備えている有機機能デバイスである。これらの構成は、上述した実施の形態 1 に示した有機 EL 表示パネル 2 と同様であるため、詳細な説明は省略する。有機 EL 表示パネル 4 の構成により、下部電極 36 と上部電極 22 との間に適当な電圧が印加されると、下部電極 36 側から正孔、上部電極 22 側から電子がそれぞれ有機層 20 に注入される。これらの注入された正孔および電子が有機層 20 で再結合して生じるエネルギーにより、有機層 20 の発光材料が励起され発光する。

10

【0086】

ここで、図 15 に示した有機 EL 表示パネル 4 では、製造工程において、複数の半導体素子 33 の少なくとも 1 つに欠陥を生じている。この欠陥は、例えば、半導体素子 33 のゲート電極、ソース電極、ドレイン電極をパターニングにより形成したときのパターニング不良や部材の欠落などである。これにより、半導体素子 33a は正常に動作しないので、この半導体素子 33a を有する画素は、所望の明るさで点灯できない等の発光の不具合を生じる。

20

【0087】

この不具合を解消するために、有機 EL 表示パネル 4 は、欠陥を含む半導体素子 33a が形成された画素における上部電極 22 と下部電極 16 とを短絡させて画素を滅点化する。画素を滅点化するために、有機 EL 表示パネル 4 は、欠陥を含む半導体素子 33a が配置された画素における平坦化膜 34 に凹部 37 を備えている。

【0088】

凹部 37 は、欠陥を含む半導体素子 13 が形成された画素において、平坦化膜 34 の上面から平坦化膜 34 の層の厚さ方向に凹状に形成された窪みである。凹部 37 の上に形成される下部電極 36 は、凹部 37 の形状に沿って凹状に形成される。また、下部電極 36 には、有機層 20 を形成するときに液状の有機層 20 の材料が滴下される。そのため、凹部 37 の形状に沿って凹状に形成された下部電極 36 内の一部には、有機層 20 が塗布されず下部電極 36 が露出した領域が存在することとなる。したがって、下部電極 36 が露出した領域では、その後に形成された上部電極 22 と下部電極 36 とが接続する。これにより、下部電極 36 と上部電極 22 とが短絡するので、欠陥を含む下部電極 36 を含む画素では有機層 20 に電流は流れず、滅点となる。よって、平坦化膜 34 に凹部 37 を形成することにより、欠陥を含む半導体素子 33a が形成された画素の発光の不具合を解消することができる。

30

40

【0089】

[2-2. 有機 EL 素子の製造方法]

以下、有機 EL 表示パネル 4 の製造方法について、図 16 ~ 図 26 を用いて説明する。図 16 は、本実施の形態にかかる有機 EL 表示パネル 4 の製造工程を示すフローチャートである。図 17 ~ 図 26 は、本実施の形態にかかる有機 EL 素子の製造工程を示す断面概略図である。

【0090】

以下、図 16 のフローチャートに沿って説明する。

【0091】

はじめに、実施の形態 1 に示した有機 EL 表示パネル 2 と同様、図 17 に示すように、

50

基板 10 を用意する。続けて、図 18 に示すように、基板 10 の上に半導体素子 33 を含む半導体層 12 を形成する（ステップ S 20）。このとき、パターニング不良等により欠陥を含む半導体素子 33 a が形成される場合がある。

【 0092 】

次に、図 19 に示すように、半導体層 12 の上に、絶縁性の有機材料からなる平坦化膜 34 を形成する（ステップ S 20）。その後、図 20 に示すように、複数の半導体素子 33 の位置に、平坦化膜 34 の表面から半導体素子 33 まで貫通する貫通孔を形成する。さらに、貫通孔に導電性材料を充填する。これにより、ビア 15 が完成する。

【 0093 】

ここで、欠陥を含む半導体素子 33 a を検出する（ステップ S 21）。欠陥を含む半導体素子 33 a は、例えば、顕微鏡付き撮像装置により半導体素子 33 を形成した基板の平面を撮像し、撮像した画像において、パターニング不良により欠陥を含む半導体素子 33 a を目視により検出する。なお、欠陥を含む半導体素子 33 a は、撮像の目視に限らず、例えば、プローブを当接して検出する等の電気的な方法であってもよい。

【 0094 】

続けて、図 21 および図 22 に示すように、欠陥を含む半導体素子 33 a が形成された画素の平坦化膜 34 の上に凹部 37 を形成する（ステップ S 22）。凹部 37 は、突起物 26 を、欠陥を含む半導体素子 33 a が形成された画素における平坦化膜 34 の上面に押圧することにより形成する。これにより、突起物 26 の先端の形状と同一の形状の凹部 37 が完成する。なお、突起物 26 として、例えば、隔壁 18 または有機層 20 を形成する際にこれらの材料を塗布するための塗布針を使用してもよい。

【 0095 】

続けて、図 23 に示すように、平坦化膜 34 上に下部電極 36 を形成する（ステップ S 23）。下部電極 36 は、成膜およびパターニングにより形成する。

【 0096 】

まず、スパッタリング法により平坦化膜 34 および凹部 37 の上に Al を 300 nm 成膜する。続けて、フォトリソグラフィとウエットエッチングにより、成膜した Al を所定の形状にパターニングする。これにより、複数の下部電極 36 が完成する。なお、平坦化膜 34 上に凹部 37 が形成された部分では、下部電極 36 は、凹部 37 の形状に沿って凹状に形成される。

【 0097 】

次に、実施の形態 1 に示した有機 EL 表示パネル 2 と同様、図 24 に示すように、平坦化膜 34 および下部電極 36 の上に隔壁 18 を形成する。さらに、図 25 に示すように、隔壁 18 により、複数の画素に分離された下部電極 36 のそれぞれの上に、有機層 20 a、20 b および 20 c を形成する（ステップ S 24）。このとき、下部電極 36 には、液状の有機層 20 の材料が滴下される。そのため、凹部 37 の形状に沿って凹状に形成された下部電極 36 内の一部には、有機層 20 が塗布されず下部電極 36 が露出した領域が形成される。なお、有機層 20 は、発光層の他に正孔注入層および電子注入層を有する構成であってもよい。

【 0098 】

続けて、図 26 に示すように、有機層 20 の上に上部電極 22 を形成する（ステップ S 25）。このとき、下部電極 36 が露出した領域では、上部電極 22 と下部電極 36 とが接続する。これにより、下部電極 36 と上部電極 22 とが短絡した構成となる。なお、上部電極 22 は、ITO 層と金属層とが積層された構成であってもよい。

【 0099 】

さらに、上部電極 22 の上に、薄膜封止層、封止用樹脂層、カラーフィルターおよび透明ガラスを順に形成する。

【 0100 】

上述のような製造工程により、有機 EL 表示パネル 4 が完成する。

【 0101 】

10

20

30

40

50

なお、下部電極 3 6、正孔注入層、有機層 2 0、電子注入層、上部電極 2 2 の形成工程は、本実施の形態により限定されるものではない。

【 0 1 0 2 】

また、上述した実施の形態では、欠陥を含む半導体素子 3 3 a の検出を半導体素子 3 3 の上に平坦化膜 1 4 を形成しさらにビア 1 5 を形成した後としたが、これに限らず、半導体素子 3 3 の形成直後、または、平坦化膜 3 4 の製造直後としてもよい。

【 0 1 0 3 】

また、上述した実施の形態では、平坦化膜 3 4 の上に凹部 3 7 を形成する構成としたが、凹部 3 7 は平坦化膜 3 4 の上に限らず、下部電極 3 6 と上部電極 2 2 とを短絡することができる構成であればどの位置に形成してもよい。例えば、実施の形態 1 と同様に、下部電極 3 6 の上に形成してもよい。

10

【 0 1 0 4 】

[2 - 3 . 効果等]

以上、本実施の形態にかかる有機 E L 素子の製造方法によると、当該凹部 3 7 の上に形成された下部電極 3 6 も凹部 3 7 の形状に沿って凹状に形成される。そして、凹状に形成された下部電極 3 6 の一部には、有機層 2 0 が形成されず下部電極 3 6 が露出する部分が生じる。これにより、下部電極 3 6 の上方に形成される上部電極 2 2 と下部電極 3 6 とを短絡することができる。したがって、欠陥画素を減点化することができる。よって、レーザーを照射することが困難な場合であっても欠陥画素をリペアすることができる。

【 0 1 0 5 】

20

(その他の実施の形態)

なお、本発明は、上述した実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内で種々の改良、変形を行ってもよい。図 2 7 および図 2 8 は、他の実施の形態にかかる表示パネルの構成を示す断面概略図である。

【 0 1 0 6 】

上述した実施の形態 1 では、有機層 2 0 を形成するときに液状の有機層 2 0 の材料を滴下し、乾燥させることとしたが、液状の有機層 2 0 の材料を滴下した後、スピコートを行ってもよい。これにより、液状の有機層 2 0 の材料は、図 2 7 に示すように、凹部 4 4 の一方向側に塗布され、他方向側に下部電極 1 6 が露出した領域が存在することとなる。したがって、下部電極 1 6 が露出した領域の面積を大きくすることができるので、その後

30

【 0 1 0 7 】

また、上述した実施の形態 1 では、下部電極 1 6 を形成した後、有機層 2 0 を形成する前に、下部電極 1 6 に突起物 2 6 を押圧して凹部 2 4 を形成したが、有機層 2 0 を形成した後に下部電極 1 6 および有機層 2 0 に突起物 2 6 を押圧して凹部 5 4 を形成し、下部電極 1 6 を露出させてもよい。この場合、図 2 8 に示すように、下部電極 1 6 を確実に露出することができるので、その後形成される上部電極 2 2 と下部電極 1 6 とをより確実に接続することができる。

【 0 1 0 8 】

また、上述した実施の形態では、下部電極を陽極、上部電極を陰極とする構成について示したが、下部電極を陰極、上部電極を陽極とする構成であってもよい。また、有機 E L 素子の構成である平坦化膜、陽極、正孔注入層、発光層、隔壁、電子注入層、陰極、薄膜封止層、封止用樹脂層、透明ガラスは、上記した実施の形態に示した構成に限らず、材料や構成、形成方法を変更してもよい。例えば、正孔注入層と発光層との間に正孔輸送層があってもよいし、電子注入層と発光層との間に電子輸送層があってもよい。また、隔壁で分離された各画素を覆うように、透明ガラスの下面に、赤、緑および青の色調整を行うカラーフィルターを備える構成であってもよい。

40

【 0 1 0 9 】

また、本発明の趣旨を逸脱しない限り、当業者が思いつく各種変形を本実施の形態に施したものや、異なる実施の形態における構成要素を組み合わせる形態も、本発

50

明の範囲内に含まれる。例えば、図29に示すような、本発明にかかる有機EL素子を備えた薄型フラットテレビシステムも本発明に含まれる。

【産業上の利用可能性】

【0110】

本発明にかかる有機EL素子の製造方法および有機EL素子は、特に、大画面および高解像度が要望される薄型テレビおよびパーソナルコンピュータのディスプレイなどの技術分野に有用である。

【符号の説明】

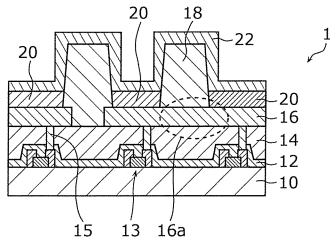
【0111】

- 1、2、3、4 有機EL表示パネル（表示パネル）
- 12 半導体層
- 13、33、33a 半導体素子
- 14、34 平坦化膜
- 15 ピア
- 16、36 下部電極
- 16a ショート不良箇所
- 18 隔壁
- 20、20a、20b、20c 有機層
- 22 上部電極
- 24、37、44、54 凹部
- 26 突起物

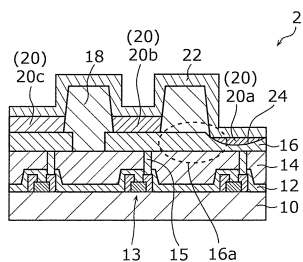
10

20

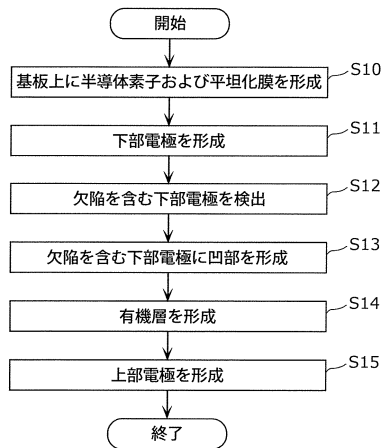
【図1】



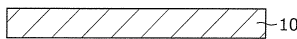
【図2】



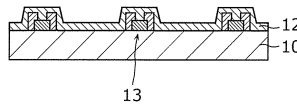
【図3】



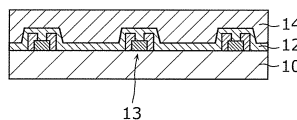
【図4】



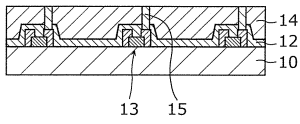
【図5】



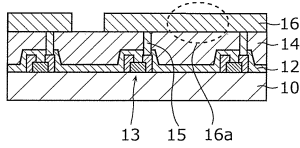
【図6】



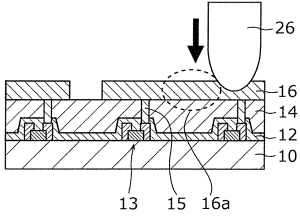
【図7】



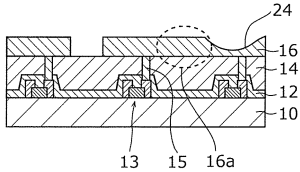
【図8】



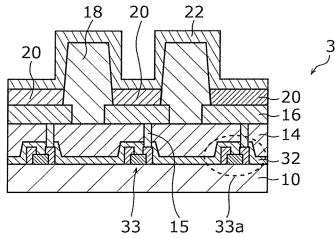
【図9】



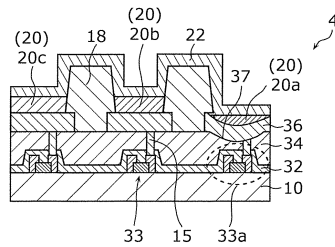
【図10】



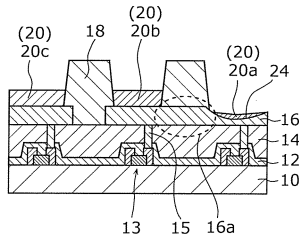
【図14】



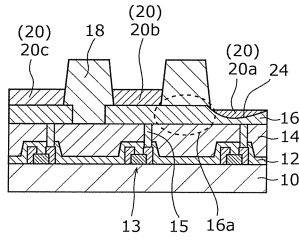
【図15】



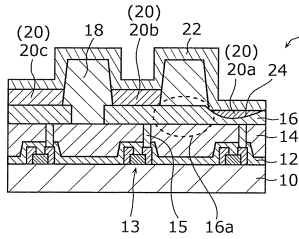
【図11】



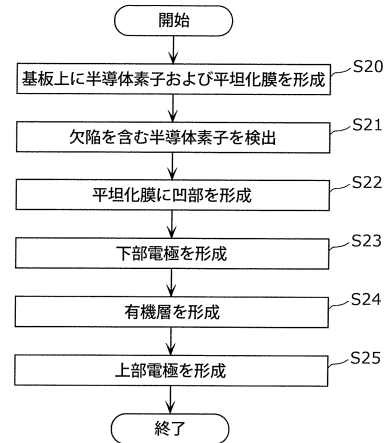
【図12】



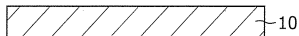
【図13】



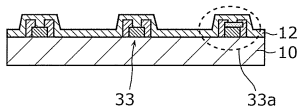
【図16】



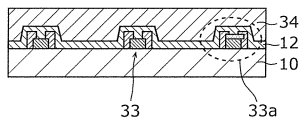
【図17】



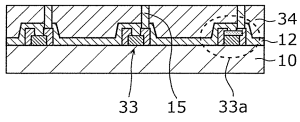
【図18】



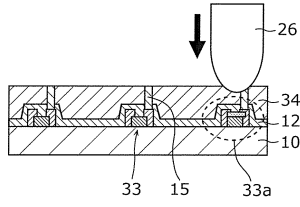
【図19】



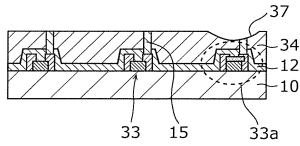
【図 20】



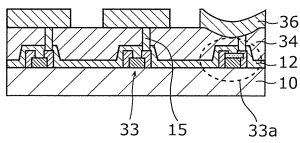
【図 21】



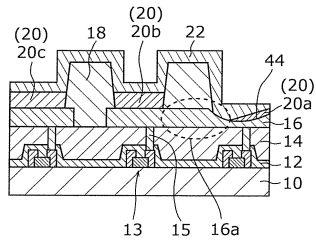
【図 22】



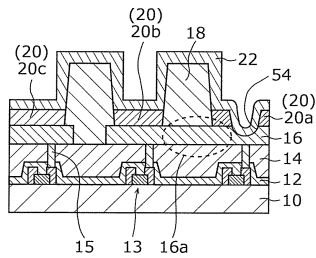
【図 23】



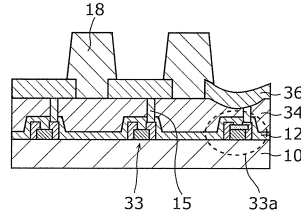
【図 27】



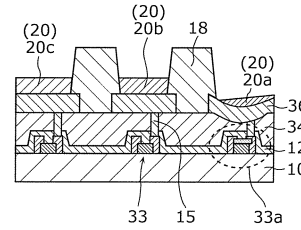
【図 28】



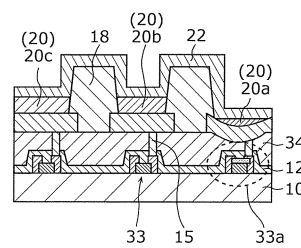
【図 24】



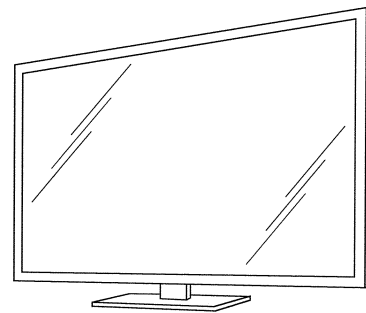
【図 25】



【図 26】



【図 29】



フロントページの続き

(51) Int.Cl. F I
G 0 9 F 9/30 (2006.01) H 0 1 L 27/32
G 0 9 F 9/30 3 6 5

(56) 参考文献 特開 2 0 1 2 - 2 4 3 4 3 2 (J P , A)
特開 2 0 0 9 - 1 3 4 1 1 6 (J P , A)
特開 2 0 0 7 - 2 3 4 2 5 4 (J P , A)

(58) 調査した分野(Int.Cl. , D B 名)
H 0 5 B 3 3 / 1 0
H 0 1 L 5 1 / 5 0

专利名称(译)	显示面板制造方法和显示面板		
公开(公告)号	JP6563311B2	公开(公告)日	2019-08-21
申请号	JP2015216073	申请日	2015-11-02
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司 株式会社日本显示器		
申请(专利权)人(译)	株式会社JOLED 有限公司日本显示器		
当前申请(专利权)人(译)	株式会社JOLED		
[标]发明人	鬼丸俊昭 近藤哲郎		
发明人	鬼丸 俊昭 近藤 哲郎		
IPC分类号	H05B33/10 H01L51/50 H05B33/12 H05B33/26 H01L27/32 G09F9/30		
FI分类号	H05B33/10 H05B33/14.A H05B33/12.B H05B33/12.Z H05B33/26.Z H01L27/32 G09F9/30.365 H05B33/22.Z H05B33/28		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC29 3K107/CC45 3K107/DD03 3K107/DD23 3K107/DD27 3K107/DD89 3K107/DD90 3K107/EE03 3K107/FF15 3K107/GG28 3K107/GG56		
代理人(译)	吉川修 Sobashima正雄		
其他公开文献	JP2017091626A		
外部链接	Espacenet		

摘要(译)
要解决的问题：提供一种制造有机EL显示面板的方法，即使在难以用激光照射缺陷像素时也能够修复缺陷像素。解决方案：制造包括有机EL显示面板2的有机EL显示面板2的方法多个半导体元件13包括以下步骤：在形成在半导体元件13上方的平坦化膜14上的每个像素形成下电极16；在下电极16上形成包括发光层的有机层20；在有机层20上形成上电极22；检测含有缺陷的下电极16；形成凹槽24，用于将下电极16和上电极22连接在平坦化膜14或下电极16上。图3：图3

(19) 日本国特許庁(JP)	(12) 特許公報(B2)	(11) 特許番号 特許第6563311号 (P6563311)
(45) 発行日 令和1年8月21日(2019. 8. 21)	(24) 登録日 令和1年8月2日(2019. 8. 2)	
(51) Int. Cl.	F I	
H05B 33/10 (2006.01)	H05B 33/10	
H01L 51/50 (2006.01)	H05B 33/14	A
H05B 33/12 (2006.01)	H05B 33/12	B
H05B 33/26 (2006.01)	H05B 33/12	Z
H01L 27/32 (2006.01)	H05B 33/26	Z
請求項の数 6 (全 18 頁) 最終頁に続く		
(21) 出願番号 特願2015-216073(P2015-216073)	(73) 特許権者 514188173 株式会社JOLED	
(22) 出願日 平成27年11月2日(2015. 11. 2)	東京都千代田区神田錦町三丁目2-3番地	
(65) 公開番号 特願2017-91626(P2017-91626A)	(74) 代理人 100189430 弁理士 吉川 修一	
(43) 公開日 平成29年5月25日(2017. 5. 25)	(74) 代理人 100189805 弁理士 傍島 正朗	
審査請求日 平成30年7月20日(2018. 7. 20)	(72) 発明者 鬼丸 俊昭 株式会社JOLED内	
	(72) 発明者 近藤 哲郎 東京都千代田区神田錦町三丁目2-3番地 株式会社JOLED内	
	審査官 大竹 秀紀	最終頁に続く

(54) 【発明の名称】 表示パネルの製造方法および表示パネル