

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2004-170787
(P2004-170787A)

(43) 公開日 平成16年6月17日(2004.6.17)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
G09G 3/30	G09G 3/30 K	3K007
G09F 9/30	G09F 9/30 338	5C080
G09G 3/20	G09F 9/30 365Z	5C094
H05B 33/12	G09G 3/20 611H	
H05B 33/14	G09G 3/20 624B	
審査請求 未請求 請求項の数 5 O L (全 15 頁) 最終頁に続く		

(21) 出願番号	特願2002-338040 (P2002-338040)	(71) 出願人	000003078
(22) 出願日	平成14年11月21日 (2002.11.21)		株式会社東芝
			東京都港区芝浦一丁目1番1号
		(74) 代理人	100058479
			弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100068814
			弁理士 坪井 淳
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		最終頁に続く	

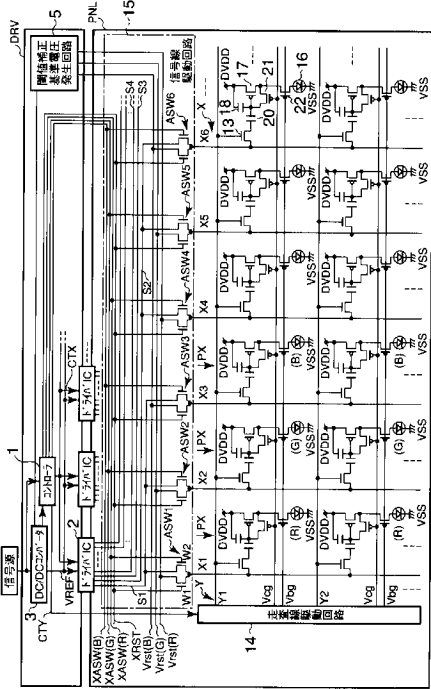
(54) 【発明の名称】 表示装置およびその駆動方法

(57) 【要約】

【課題】複雑な構成を必要とせずにカラー表示品質の劣化を低減する。

【解決手段】表示装置は各々有機EL素子16、有機EL素子16へ映像信号に応じた電流を供給する駆動制御素子17、駆動制御素子17の制御端子に接続され、駆動制御素子17の閾値電圧とリセット信号との電位差を一時的に保持するキャパシタ20、およびキャパシタ20を介して駆動制御素子17の制御端子に接続される画素スイッチ13を含む複数の表示画素PXがマトリクス状に配置される有機ELパネルPNLを備える。特に、この表示装置は有機EL素子16から出力される光の主波長毎に異なる複数のリセット信号を複数の表示画素PXに出力するリセット信号供給部5、W1を備える。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

各々表示素子、前記表示素子へ映像信号に応じた電流を供給する駆動制御素子、前記駆動制御素子の制御端子に接続され、前記駆動制御素子の閾値電圧とリセット信号との電位差を一時的に保持するキャパシタ、および前記キャパシタを介して前記駆動制御素子の前記制御端子に接続される画素スイッチを含む複数の表示画素がマトリクス状に配置される表示アレイと、
前記表示素子から出力される光の主波長毎に異なる複数のリセット信号を前記複数の表示画素に出力するリセット信号供給部と、
を備えることを特徴とする表示装置。

10

【請求項 2】

前記リセット信号供給部は前記複数のリセット信号のうちの少なくとも 1 つの電圧を独立に変更可能であることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記表示画素は前記リセット信号を前記キャパシタに供給するリセットスイッチを含むことを特徴とする請求項 1 に記載の表示装置。

【請求項 4】

前記複数のリセット信号は、前記主波長毎に配線されることを特徴とする請求項 1 に記載の表示装置。

【請求項 5】

各々表示素子、前記表示素子に直列に接続される駆動制御素子、および前記駆動制御素子の制御端子にキャパシタを介して接続される画素スイッチを含む複数の表示画素を備えた表示装置の駆動方法において、
前記キャパシタの一方の電極に前記駆動制御素子の閾値電圧に等しい電位を供給し、他方の電極に前記表示素子から出力される光の主波長毎に設定されるリセット信号を供給し、前記キャパシタがこれらの電位差を保持した状態で、前記画素スイッチを介して前記キャパシタの前記他方の電極に映像信号を供給することを特徴とする表示装置の駆動方法。

20

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は有機 EL (Electro Luminescence) 素子のような自己発光素子を用いて構成される複数の表示画素を備える表示装置に関し、例えば赤、緑、および青で発光する複数の自己発光素子がカラー表示用に組み合わせられる表示装置に関する。

30

【0002】**【従来の技術】**

平面表示装置は、パーソナルコンピュータ、情報携帯端末あるいはテレビジョン等の表示装置として広く利用されている。近年では、有機 EL 素子のような自己発光素子を用いた表示装置が注目され、盛んに研究開発が行われている。この有機 EL 表示装置は、有機 EL 表示装置は薄型軽量化の妨げとなるバックライトを必要とせず、高速な応答性から動画再生に適し、さらに低温で輝度低下しないために寒冷地でも使用できるという特徴を有する。

40

【0003】

この有機 EL 表示装置は、一般に供給電流量に対応する輝度で発光する有機 EL 素子を用いた複数の表示画素のマトリクスアレイ、これら表示画素に複数の画素スイッチを介して接続される駆動回路を備える。デジタル映像信号が外部信号源から駆動回路に供給されると、駆動回路は 1 行分の表示画素に対するデジタル映像信号をそれぞれ所定数の階調基準信号を用いてアナログ映像信号に変換して並列的に出力する。各行の表示画素は駆動回路から並列的に出力され対応行の画素スイッチによりそれぞれ取り込まれるアナログ映像信号に基づいて駆動される。

【0004】

50

各表示画素は、自己発光素子である有機ＥＬ素子、一对の電源端子間でこの有機ＥＬ素子に直列に接続される薄膜トランジスタで構成される駆動制御素子、および駆動制御素子の制御電圧を保持する容量素子を有する。駆動制御素子は画素スイッチから制御電圧として印加されるアナログ映像信号に応じた駆動電流を有機ＥＬ素子に供給する。

【０００５】

ところで、有機ＥＬ表示装置がカラー表示用である場合には、例えば赤（Ｒ）、緑（Ｇ）、および青（Ｂ）用の有機ＥＬ素子がカラー画素を構成するために組み合わされる。これら３種類の有機ＥＬ素子の発光特性、例えば電流－輝度特性は互いに異なることが一般的である。赤、緑、および青の発光輝度を白表示においてバランスさせるため、従来は互いに電圧範囲の異なる所定数の赤用階調基準信号、所定数の緑用階調基準信号、および所定数の青用階調基準信号を用意し、デジタル映像信号をアナログ映像信号に変換するためにこれらを選択的に用いている。

10

【０００６】

【発明が解決しようとする課題】

しかしながら、カラー表示用の場合でも赤、緑、および青用の有機ＥＬ素子に対して共通な所定数の階調基準信号を利用できる方が好ましい。

【０００７】

また、これら有機ＥＬ素子を駆動する駆動制御素子として用いられる薄膜トランジスタはガラス等の絶縁基板上に形成される半導体薄膜を用いて形成されるため、閾値（スレッシュホールド）電圧 V_{th} やキャリア移動度 μ のような特性がシリコン基板上に形成されるトランジスタと比較して劣り、製造プロセスに依存したバラツキも大きい。このような駆動制御素子の閾値電圧 V_{th} にバラツキがあると、これら有機ＥＬ素子をそれぞれ適切な輝度で発光させることが難しい。この場合、これら有機ＥＬ素子間の輝度バランスも崩れ、所望の白色色度を得ることができない。さらに３種類の有機ＥＬ素子の素子特性に製造プロセスに依存したバラツキがある場合にも、これら有機ＥＬ素子間の輝度バランスの崩れにより所望の白色色度を得ることができなくなる。すなわち、従来の有機ＥＬ表示装置では、カラー表示品質が製造プロセスの影響により劣化し易かった。

20

【０００８】

本発明はこのような事情に鑑みてなされたもので、複雑な構成を必要とせずに製造プロセスに依存したカラー表示品質の劣化を低減できる表示装置、およびその駆動方法を提供することを目的とする。

30

【０００９】

【課題を解決するための手段】

本発明の第１観点によれば、各々表示素子、この表示素子へ映像信号に応じた電流を供給する駆動制御素子、前記駆動制御素子の制御端子に接続され、前記駆動制御素子の閾値電圧とリセット信号との電位差を一時的に保持するキャパシタ、および前記キャパシタを介して前記駆動制御素子の前記制御端子に接続される画素スイッチを含む複数の表示画素がマトリクス状に配置される表示アレイと、前記表示素子のから出力される光の主波長毎に異なる複数のリセット信号を前記複数の表示画素に出力するリセット信号供給部とを備える表示装置が提供される。

40

【００１０】

本発明の第２観点によれば、各々表示素子、この表示素子に直列に接続される駆動制御素子、この駆動制御素子の制御端子にキャパシタを介して接続される画素スイッチを含む複数の表示画素を備えた表示装置の駆動方法において、キャパシタの一方の電極に駆動制御素子の閾値電圧に等しい電位を供給し、他方の電極に表示素子から出力される光の主波長に対応するリセット信号を供給し、キャパシタがこれらの電位差を保持した状態で、画素スイッチを介してキャパシタの前記他方の電極に映像信号を供給する表示装置の駆動方法が提供される。

【００１１】

これら表示装置および駆動方法では、表示素子間の輝度バランスは複数のリセット信号の

50

相互関係により規定できるため、映像信号をD/A変換するような場合に、複数の表示画素の表示素子に対して共通に用意される所定数の階調基準電圧を利用することが可能となる。また、駆動制御素子の閾値電圧にバラツキがあっても、駆動制御素子の制御電圧が映像信号の取り込みに先行してこの駆動制御素子固有の閾値電圧に等しいレベルに初期化されるため、この閾値電圧のバラツキに影響されずにこれら表示素子をそれぞれ適切な輝度出力にすることができる。この場合、表示素子間の輝度バランスが崩れないため、所望の白色色度を得ることができる。

【0012】

このような理由から、製造プロセスに依存したカラー表示品質の劣化が複雑な構成を必要とせずに低減可能となる。

10

【0013】

【発明の実施の形態】

以下、本発明の一実施形態に係る有機EL表示装置について図面を参照して説明する。

【0014】

図1は有機EL表示装置の回路構成を示す。この有機EL表示装置は有機ELパネルPNLおよび外部駆動回路DRVを備える。

【0015】

外部駆動回路DRVは、パーソナルコンピュータ等の信号源から供給されるデジタル映像信号およびその他のデータに基づいて有機ELパネルPNLを駆動するためのデジタル処理を行うコントローラ1、デジタル映像信号をアナログ映像信号に変換する複数のドライバIC2、並びにコントローラ1、ドライバIC2および有機ELパネルPNLの動作に用いられる電源電圧を生成するDC/DCコンバータ3により構成される。

20

【0016】

有機ELパネルPNLは、ガラス板等の光透過性絶縁基板上にマトリクス状に配置される $m \times n$ 個の表示画素PX、これら表示画素PXの行に沿って配置される m 本の走査線Y(Y1~Ym)、これら表示画素PXの列方向に走査線Yと略直交して配置される n 本の信号線X(X1~Xn)、これら走査線Yおよび信号線Xの交差位置近傍に配置される $m \times n$ 個の画素スイッチ13、これら走査線Y1~Ymを順次駆動する走査線駆動回路14、および信号線X1~Xnを駆動する信号線駆動回路15を備える。行方向に隣接する3個の表示画素PXは1個のカラー表示画素を構成し、それぞれ赤、緑、および青色に対応する波長の光を発生する。ここでは、第1列、第4列、第7列...の表示画素PXが赤画素であり、第2列、第5列、第8列...の表示画素PXが緑画素であり、第3列、第6列、第9列...の表示画素PXが青画素である。尚、以下の記載においてこれら赤画素、緑画素および青画素用を区別して表す場合には、それぞれ(R)、(G)、(B)を参照符号に添付する。

30

【0017】

図2は図1に示す各表示画素PXの等価回路を示す。表示画素PXは自己発光素子である有機EL素子16、一对の電源線DVDD、VSS間でこの有機EL素子16に直列に接続され例えばPチャネル薄膜トランジスタで構成される駆動制御素子17、および画素スイッチ13により取込まれたアナログ映像信号Vsigを駆動制御素子17の制御電圧として保持する容量素子18を有する。画素スイッチ13は例えばNチャネル薄膜トランジスタにより構成され、走査線Yからの走査信号Vscanにより駆動され、信号線Xに供給されるアナログ映像信号Vsigを対応画素へサンプリングし、ホールドする機能を有する。駆動制御素子17は画素スイッチ13によって取り込まれ制御電圧として印加される映像信号Vsigに応じた駆動電流Idsを有機EL素子16に供給する。有機EL素子16は赤、緑、または青の蛍光性有機化合物を含む薄膜である発光層をカソード電極およびアノード電極間に挟持した構造を有し、発光層に電子および正孔を注入しこれらを再結合させることにより励起子を生成させ、この励起子の失活時に生じる光放出により発光する。

40

【0018】

50

表示画素 P X は、有機 E L 素子 1 6、駆動制御素子 1 7、容量素子 1 8 に加えて閾値キャンセル回路を備える。この閾値キャンセル回路は、画素スイッチ 1 3 のドレインおよび駆動制御素子 1 7 のゲート間に接続されるキャパシタ 2 0、駆動制御素子 1 7 の閾値補正を行う第 1 スイッチ 2 1、駆動制御素子 1 7 のドレイン電流を駆動電流 I_{ds} として有機 E L 素子 1 6 に出力する第 2 スイッチ 2 2 を含む。

【0019】

外部駆動回路 D R V は赤、緑、および青用の表示画素 P X の閾値キャンセル回路で駆動制御素子 1 7 の閾値補正基準電圧としてそれぞれリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、 $V_{rst}(B)$ を発生する閾値補正基準電圧発生回路 5 を備える。信号線駆動回路 1 5 は信号線 $X_1 \sim X_n$ にそれぞれ接続される n 個のスイッチ部 $ASW_1 \sim ASW_n$ を含む。スイッチ部 $ASW_1 \sim ASW_n$ の各々は閾値補正基準電圧発生回路 5 から供給されるリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、 $V_{rst}(B)$ のいずれかを対応信号線 1 1 に出力する第 1 アナログスイッチ W_1 および対応ドライバ I C 2 から供給されるアナログ映像信号 V_{sig} を対応信号線 X に出力する第 2 アナログスイッチ W_2 で構成される。

10

【0020】

コントローラ 1 は、1 水平走査期間毎に供給される 1 行分のデジタル映像信号を赤画素用映像信号、緑画素用映像信号、および青画素用映像信号に区分し、それぞれ 1 水平走査期間のうちの有効映像期間を 3 分割して得られる赤画素、緑画素、および青画素用の映像書込期間にそれぞれ出力するようにデジタル映像信号の並べ替えを行う。また、コントローラ 1 は例えば垂直走査制御信号 C T Y および水平走査制御信号 C T X 等の様々な制御信号を発生する。ここで、垂直走査制御信号 C T Y は 1 垂直走査期間毎に発生されるパルスである垂直スタート信号、各垂直走査期間において走査線数分発生されるパルスである垂直クロック信号を含む。水平走査制御信号 C T X は、1 水平走査期間 (1 H) 毎に発生されるパルスである水平スタート信号 S T H、各水平走査期間において信号線数分発生されるパルスである水平クロック信号 C K H、信号線にリセット信号を供給するよう制御するリセットモード信号 X R S T、および赤画素、緑画素、および青画素用の映像書込期間にそれぞれ信号線に映像信号を供給するよう制御する書込モード信号 $XASW(R)$ 、 $XASW(G)$ 、 $XASW(B)$ を含む。垂直走査制御信号 C T Y はコントローラ 1 から走査線駆動回路 1 4 に供給され、水平走査制御信号 C T X およびデジタル映像信号 V I D E O はコントローラ 1 からドライバ I C 2 に供給され、書込モード信号 $XASW(R)$ 、 $XASW(G)$ 、 $XASW(B)$ およびリセットモード信号 X R S T は信号線駆動回路 1 5 に供給される。

20

30

【0021】

走査線駆動回路 1 4 は垂直スタート信号を垂直クロック信号に同期してシフトすることにより複数の走査線 Y を順次選択し、画素の選択 / 非選択の制御を行う走査信号 V_{scan} を選択走査線 Y に供給する。本実施形態においては、1 水平走査期間に画素が 1 行ずつ順次選択状態となる。リセット制御信号 V_{cg} は 1 水平走査期間のうちのリセット期間、すなわち初期化期間および閾値キャンセル期間だけ駆動制御素子のドレインおよびゲート間を電氣的に接続状態とするよう維持され、リセット制御信号 V_{bg} はリセット期間および発光期間に第 2 スイッチ 2 2 が導通状態となるよう設定される。リセット制御信号 V_{cg} および V_{bg} は走査線 Y と略平行に配置される供給配線を介して一行分の表示画素 P X の第 1 スイッチ 2 1 および第 2 スイッチ 2 2 にそれぞれ供給される。

40

【0022】

信号線駆動回路 1 5 において、スイッチ部 ASW_1 、 ASW_4 、 $ASW_7 \dots$ のアナログスイッチ W_1 は赤画素と接続する信号線 X_1 、 X_4 、 X_7 、... および閾値補正基準電圧発生回路 5 のリセット信号 $V_{rst}(R)$ 用出力端間に接続される。スイッチ部 ASW_2 、 ASW_5 、 $ASW_8 \dots$ のアナログスイッチ W_1 は緑画素と接続する信号線 X_2 、 X_5 、 X_8 、... および閾値補正基準電圧発生回路 5 のリセット信号 $V_{rst}(G)$ 用出力端間に接続される。スイッチ部 ASW_3 、 ASW_6 、 $ASW_9 \dots$ のアナログスイッチ W_1 は青画素と

50

接続する信号線 X 3 , X 6 , X 9 , ... と閾値補正基準電圧発生回路 5 のリセット信号 V r s t (B) 用出力端との間に接続される。また、スイッチ部 A S W 1 , A S W 2 , A S W 3 のアナログスイッチ W 2 はドライバ I C 2 の第 1 出力端 S 1 と信号線 X 1 , X 2 , X 3 との間に接続される。スイッチ部 A S W 4 , A S W 5 , A S W 6 のアナログスイッチ W 2 はドライバ I C 2 の第 2 出力端 S 2 と信号線 X 4 , X 5 , X 6 との間に接続される。スイッチ部 A S W 7 , A S W 8 , A S W 9 のアナログスイッチ W 2 はドライバ I C 2 の第 3 出力端 S 3 と信号線 X 7 , X 8 , X 9 との間に接続される。残りのスイッチ部 A S W 10 ~ A S W n のアナログスイッチ W 2 についても同様に、ドライバ I C の各出力端と 3 本の信号線 X との間に、つまりカラー画素毎 (1 組の赤・緑・青画素毎) に接続される。スイッチ部 A S W 1 ~ A S W n の第 1 アナログスイッチ W 1 はコントローラ 1 からのリセットモード信号 X R S T の制御により導通する。他方、スイッチ部 A S W 1 , A S W 4 , A S W 7 , ... の第 2 アナログスイッチ W 2 は書込モード信号 X A S W (R) の制御により導通し、スイッチ部 A S W 2 , A S W 5 , A S W 8 , ... の第 2 アナログスイッチ W 2 は書込モード信号 X A S W (G) の制御により導通し、スイッチ部 A S W 3 , A S W 6 , A S W 9 , ... の第 2 アナログスイッチ W 2 は書込モード信号 X A S W (B) の制御により導通する。

10

【 0 0 2 3 】

各ドライバ I C 2 は T A B - I C としてフレキシブル配線基板上に実装され、外部駆動回路 D R V の配線基板の端部および有機 E L パネル P N L の端部に接続される。このドライバ I C 2 は図 3 に示すようにコントロール 1 からのデジタル映像信号 V I D E O を受け取るバス配線 D B 、水平スタート信号 S T H を水平クロック信号 C K H に同期してシフトし、デジタル映像信号を順次直並列変換するタイミングを制御するシフトレジスタ 3 0 、シフトレジスタ 3 0 の制御によりバス配線 D B 上のデジタル映像信号 V I D E O を順次ラッチして並列的に出力するサンプリング & ロードラッチ 3 1 、デジタル映像信号 V I D E O をアナログ映像信号 V s i g に変換する D / A 変換回路 3 2 、および D / A 変換回路 3 2 から得られるアナログ映像信号 V s i g を増幅する出力バッファ回路 3 3 を含む。D / A 変換回路 3 2 は、例えば D C / D C コンバータ 3 に組み込まれる階調基準回路 R F から発生される所定数の階調基準信号 V R E F (具体的には階調基準電圧 V 0 ~ V 9) を参照するように構成される。

20

【 0 0 2 4 】

具体的には、D / A 変換回路 3 2 は各々抵抗 D A C として知られるような複数の D / A 変換部で構成されている。各 D / A 変換部はサンプリング & ロードラッチ 3 1 から供給されるデジタル映像信号 V I D E O に基づいて所定数の階調基準信号 V R E F のいずれかを選択しさらにこれを抵抗分圧することによりアナログ映像信号 V s i g を出力する。出力バッファ回路 3 3 は複数の D / A 変換部からのアナログ映像信号 V s i g をそれぞれ出力端 S 1 , S 2 , S 3 , ... から出力する複数のバッファアンプで構成される。

30

【 0 0 2 5 】

階調基準回路 R F は図 4 に示すように互いに直列接続された可変抵抗 R 0 および固定抵抗 R 1 ~ R 10 により構成され、電源線 A V D D および V S S 間の基準電源電圧をこれら抵抗 R 0 ~ R 10 により分圧することにより赤 , 緑 , および青用の表示画素 P X に対して共通な所定数の階調基準信号 V R E F (階調基準電圧 V 0 ~ V 9) を生成する。

40

【 0 0 2 6 】

図 5 はこの有機 E L 表示装置の動作において発生される信号波形を示す。走査信号 V s c a n が 1 走査線 Y に供給されると、この走査線 Y に接続された行の表示画素 P X の画素スイッチ 1 3 が走査信号 V s c a n の立ち上がりによりオン状態に設定される。リセットモード信号 X R S T は走査信号 V s c a n の立ち上がりから所定の長さのリセット期間を設定する。このリセット期間では、スイッチ部 A S W 1 ~ A S W n のアナログスイッチ W 1 がオン状態となり、リセット信号 V r s t (R) が信号線 X 1 , X 4 , X 7 , ... に供給され、リセット信号 V r s t (G) が信号線 X 2 , X 5 , X 8 , ... に供給され、リセット信号 V r s t (B) が信号線 X 3 , X 6 , X 9 , ... に供給される。

【 0 0 2 7 】

50

リセット期間のうちの初期化期間では、リセット制御信号 V_{cg} および V_{bg} が共に低レベルに設定されるため、各表示画素 P_X のスイッチ 21 およびスイッチ 22 がオン状態となる。画素スイッチ 13 のドレインおよびキャパシタ 20 の一方の電極間の電位（ノード P_1 の電位）は画素スイッチ 13 によって取り込まれるリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、または $V_{rst}(B)$ により上昇し、駆動制御素子のゲート電位（ノード P_2 の電位）および駆動制御素子のドレイン電位（ノード P_3 の電位）はスイッチ 21 を介して流れる放電電流により低下する。

【0028】

続く閾値キャンセル期間では、リセット制御信号 V_{bg} が立ち上がり、スイッチ 22 をオフ状態に設定する。これにより、ノード P_2 の電位が電源線 $DVDD$ 、スイッチ 21、ノード P_2 の経路 PT_1 に流れる充電電流により駆動制御素子 17 の閾値（スレッシュホールド）電圧 V_{th} に等しいレベルまで上昇する。一方、キャパシタ 20 のノード P_1 側には、リセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、または $V_{rst}(B)$ が保持される。

10

【0029】

この後、リセットモード信号 X_{RST} が立ち下がり、スイッチ部 $ASW_1 \sim ASW_n$ のアナログスイッチ W_2 をオフ状態すると、リセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、または $V_{rst}(B)$ の供給が遮断される。これに伴い、リセット制御信号 V_{cg} が立ち上がりスイッチ 21 をオフ状態とする。こうして、キャパシタ 20 にリセット信号および駆動制御素子のスレッシュホールド電圧の差分電圧が保持される。

【0030】

次に、書込モード信号 $X_{ASW}(R)$ が立ち上がり、1/3 有効映像期間に相当する長さの赤画素用映像書込期間を設定する。

20

【0031】

この赤画素用映像書込期間では、スイッチ部 ASW_1 、 ASW_4 、 ASW_7 、... の第 2 アナログスイッチ W_2 がドライバ IC 2 の出力端 S_1 、 S_2 、 S_3 、... から得られる赤画素用アナログ映像信号 $V_{sig}(R)$ を信号線 X_1 、 X_4 、 X_7 、... に供給する。これにより、赤画素となる表示画素 P_X において、ノード P_2 の電位がスレッシュホールド電圧 V_{th} に映像信号 $V_{sig}(R)$ を加えたレベルとなる。

【0032】

続いて、書込モード信号 $X_{ASW}(G)$ が書込モード信号 $X_{ASW}(R)$ に代わって立ち上がり、1/3 有効映像期間に相当する長さの緑画素用映像書込期間を設定する。

30

【0033】

この緑画素用映像書込期間では、スイッチ部 ASW_2 、 ASW_5 、 ASW_8 、... の第 2 アナログスイッチ W_2 がドライバ IC 2 の出力端 S_1 、 S_2 、 S_3 、... から得られる緑画素用アナログ映像信号 $V_{sig}(G)$ を信号線 X_2 、 X_5 、 X_8 、... に供給する。これにより、緑画素となる表示画素 P_X において、ノード P_2 の電位がスレッシュホールド電圧 V_{th} に映像信号 $V_{sig}(G)$ を加えたレベルとなる。

【0034】

続いて、書込モード信号 $X_{ASW}(B)$ が書込モード信号 $X_{ASW}(G)$ に代わって立ち上がり、1/3 有効映像期間に相当する長さの青画素用映像書込期間を設定する。

40

【0035】

この青画素用映像書込期間では、スイッチ部 ASW_3 、 ASW_6 、 ASW_9 、... の第 2 アナログスイッチ W_2 がドライバ IC 2 の出力端 S_1 、 S_2 、 S_3 、... から得られる青画素用アナログ映像信号 $V_{sig}(B)$ を信号線 X_3 、 X_6 、 X_9 、... に供給する。これにより、青画素となる表示画素 P_X において、ノード P_2 の電位がスレッシュホールド電圧 V_{th} に映像信号 $V_{sig}(B)$ を加えたレベルとなる。

【0036】

リセット制御信号 V_{bg} は青画素用映像書込期間の終了に伴って立ち下がり、スイッチ 22 をオン状態にする。これにより、電流 I_{eL} が電源線 $DVDD$ 、駆動制御素子 17、スイッチ 22、有機 EL 素子 16、電源線 VSS という経路 PT_2 に流れる。この電流 I_e

50

L はリセット信号 V_{rst} と映像信号 V_{sig} との電位差により決定される駆動制御素子 17 のドレイン出力である駆動電流 I_{ds} に等しい。

より詳細に説明すれば、ノード P2 の電位を V_a とすると、有機 EL 素子 16 に流れる電流 I_{eL} ($= I_{ds}$) は、

$$\begin{aligned} I_{eL} &= I_{ds} = (V_{gs} - V_{th})^2 \\ &= ((V_a - D VDD) - V_{th})^2 \quad \text{--- (式 1)} \end{aligned}$$

と表すことができる。ここで、 V_{gs} は駆動制御素子 17 のゲートソース間電圧であり、 V_{th} は駆動制御素子 17 のスレッシュホールド電圧であり、 $D VDD$ は電源線 V_{SS} に対する電源線 $D VDD$ の電位である。スイッチ 21 がオフ状態であるとき、ノード P2 はフローティング状態であり、ノード P1 の電位変動に従って電位 V_a も変動する。変動後のノード P2 の電位を V_a' とすると、式 1 は

$$\begin{aligned} I_{eL} &= ((V_a' - D VDD) - V_{th})^2 \\ &= ((V_a + (V_{sig} - V_{rst}) - D VDD) - V_{th})^2 \quad \text{--- (式 2)} \end{aligned}$$

と表すことができる。閾値キャンセル動作後 ($I_{ds} = 0$)、電位 V_a は

$$V_a = V_{th} + D VDD \quad \text{--- (式 3)}$$

となるため、 $D VDD$ を一定として式 3 を式 2 に代入すると、

$$I_{eL} = (V_{sig} - V_{rst})^2 \quad \text{--- (式 4)}$$

となり、駆動制御素子 17 のトランジスタ特性によらず映像信号 V_{sig} およびリセット信号 V_{rst} に依存することがわかる。

【0037】

本実施形態の有機 EL 表示装置では、赤、緑、および青用の有機 EL 素子 16 の電流 - 発光輝度特性にそれぞれ対応するリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、および $V_{rst}(B)$ が発生され、これらリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、および $V_{rst}(B)$ の各々が対応表示画素 PX に駆動制御素子 17 の制御電圧の初期化レベルを補正する閾値補正基準電圧として供給される。すなわち、赤、緑、および青用の有機 EL 素子 16 間の輝度バランスはこれらリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、および $V_{rst}(B)$ の相互関係により規定できるため、映像信号を D/A 変換する場合に、赤、緑、および青用の有機 EL 素子 16 に対して共通な階調基準回路 RF から得られる所定数の階調基準電圧を利用することが可能となる。また、駆動制御素子 17 のスレッシュホールド電圧 V_{th} に製造プロセスに依存したバラツキがあっても、駆動制御素子 17 の制御電圧が映像信号 V_{sig} の取り込みに先行してこの駆動制御素子 17 固有のスレッシュホールド電圧 V_{th} に等しいレベルに初期化される。これにより、同一の映像信号 V_{sig} に対して同じ発光強度を得ることが可能な電流を有機 EL 素子 16 に供給することができる。従って、このスレッシュホールド電圧 V_{th} のバラツキに影響されずにカラー画素内の赤、緑、および青用の有機 EL 素子 16 をそれぞれ適切な輝度で発光させることができる。この場合、赤、緑、および青用の有機 EL 素子 16 間の輝度バランスが崩れないため、所望の白色色度を得ることができる。尚、赤、緑、および青用の有機 EL 素子 16 の電流 - 発光輝度特性に対応して駆動制御素子 17 のトランジスタサイズを設定し、これとリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、および $V_{rst}(B)$ とを併用して、同一の映像信号 V_{sig} に対して輝度バランスを維持しながら互いに異なる電流を赤、緑、および青用の有機 EL 素子 16 に供給するようにしても所望の白色色度を得ることができる。

【0038】

次に、本発明の第 2 実施形態に係る有機 EL 表示装置について図 6 を参照して説明する。第 1 実施形態においては、映像信号およびリセット信号を同一の信号線を用いて配線したが、図 6 に示すようにこれらをそれぞれ独立した別の配線により供給してもよい。これに

より、大型化、高精細化に際しても十分なリセット時間を確保することができ、画素数増大に伴う表示ムラを抑制することができる。

【0039】

第2実施形態の有機EL表示装置では、第1実施形態と同様の効果を得ることができる。詳しく説明すると、複数のリセットスイッチ35が表示画素PXの列に沿って配置されるリセット信号線RS(R), RS(G), RS(B)を介して閾値補正基準電圧発生回路5のリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端に接続される。リセット信号Vrst(R), Vrst(G), Vrst(B)はリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端からリセットスイッチ35に供給され、このリセットスイッチ35により取り込まれる。リセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端はリセット信号Vrst(R), Vrst(G), Vrst(B)の電位から変化する必要がなく、リセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端とリセットスイッチ35とを結びリセット信号線RS(R), RS(G), RS(B)についても同様である。このため、リセットスイッチ35がリセット信号線RS(R), RS(G), RS(B)に寄生する配線容量の影響を受けずに短時間でリセット信号Vrst(R), Vrst(G), Vrst(B)を取り込むことが可能である。すなわち、リセット信号Vrst(R), Vrst(G), Vrst(B)の供給に映像信号Vsigを供給する信号線Xを用いた場合に生じる信号遅延時間の不足によって駆動制御素子17の制御電圧を完全に初期化できないような状況になりにくい。従って、配線容量が増大した場合でも駆動制御素子17のスレッシュホールド電圧Vthに依存した表示ムラを確実に防止できる。

【0040】

また、複数のリセットスイッチ35が表示画素PXの列に沿って配置されるリセット信号線RS(R), RS(G), RS(B)を介して閾値補正基準電圧発生回路5のリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端に接続される。リセット信号線RS(R), RS(G), RS(B)は表示画素PXの行に沿って配置されることもできるが、各行毎にリセット信号線を3本づつ設けるか、共通配線にしてリセット期間を時分割する必要がある配線数が増大し回路が複雑になる。これに対して、上述したようにリセット信号線RS(R), RS(G), RS(B)が表示画素PXの列に沿って配置される構成であると、このリセット時の電流がリセット信号線RS(R), RS(G), RS(B)の全てに分散される。すなわち、これらリセット信号線RS(R), RS(G), RS(B)の1本で生じる電圧降下がりセット信号線数分の1に低減され、この電圧降下に依存して1行分の表示画素PX間で発生するクロストークを表示画素PXの行に沿ったリセット信号線RS(R), RS(G), RS(B)場合よりも改善して均一な画像を表示画面に表示させることができる。

【0041】

次に、本発明の第3実施形態に係る有機EL表示装置について図7を参照して説明する。

【0042】

第1乃至第2実施形態における閾値補正基準電圧発生回路5を図7に示すようにリセット信号Vrst(R), Vrst(G), Vrst(B)の電圧を独立に可変する回路構成としてもよい。すなわち、閾値補正基準電圧発生回路5はDC/DCコンバータ3からの電源電圧をそれぞれ分圧する可変抵抗Rr, Rg, Rbを含む。これら可変抵抗Rr, Rg, Rbの中間タップはそれぞれリセット信号Vrst(R)用出力端、リセット信号Vrst(G)用出力端、リセット信号Vrst(B)用出力端として用いられる。

【0043】

リセット信号Vrst(R), Vrst(G), Vrst(B)の電圧が可変できるため、製造プロセスに依存したバラツキが発光色毎の有機EL素子16の電流-発光輝度特性あるいは色度に生じた場合でも、所望の白色色度を得ることができる。より詳細に説明す

れば、上述した式 4 から明らかなように、電流 I_{eL} は映像信号 V_{sig} とリセット信号 V_{rst} との電位差によって増減する。従って、リセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、 $V_{rst}(B)$ が同一の映像信号 V_{sig} に対して異なる電流 I_{eL} を赤、緑、青用の有機 EL 素子 16 に供給して輝度バランスを調整するよう互いに独立に設定される。

【0044】

ここで、輝度バランスの具体的な調整例について図 8 を参照して説明する。図 8 の (A) は赤、緑、青用の有機 EL 素子 16 の電流 - 輝度特性が設計通りであって目標の白色色度を得られた状態を示す。これに対して図 8 の (B) は、緑用の有機 EL 素子 16 の電流 - 輝度特性が設計通りでなく目標の白色色度を得られない状態を示す。図 8 の (B) に示すように、緑用の有機 EL 素子 16 の輝度は図 6 の (A) と同様な駆動電流 I_{ds} に対して低くなる。従って、この輝度を図 6 の (A) と同様なレベルまで増加させるように電圧 V_{gs} が増大される。ここで、この電圧 V_{gs} はノード P2 の電位変動量、すなわち映像信号 V_{sig} とリセット信号 V_{rst} との電位差を大きくすることにより増加するが、映像信号 V_{sig} はドライバ IC2 によって固定的に設定されるため、リセット信号 $V_{rst}(G)$ を増加させることになる。こうして、リセット信号 $V_{rst}(G)$ が図 6 の (C) に示すように緑用の有機 EL 素子 16 の輝度をその電流 - 輝度特性の下で適切に増大させるように設定されると、赤、緑、および青用の有機 EL 素子 16 との輝度バランスが調整され、緑用の有機 EL 素子 16 の電流 - 輝度特性の設計値からのずれによって劣化することなく目標の白色色度を得ることができる。

10

20

【0045】

上述の調整例は、緑用の有機 EL 素子 16 の電流 - 輝度特性だけが設計値からずれた例であるが、閾値補正基準電圧発生回路 5 はリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、 $V_{rst}(B)$ の電圧をそれぞれ独立に可変するものであるため、電流 - 輝度特性の設計値からのずれが赤、緑および青用の有機 EL 素子 16 のいずれか、あるいはこれらの組み合わせにおいて発生した場合でも、これらリセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、 $V_{rst}(B)$ の電圧を適切に可変することにより、目標の白色色度を得ることができる。また、RGB 個々の色度が設計値からずれた場合においても、リセット信号 $V_{rst}(R)$ 、 $V_{rst}(G)$ 、 $V_{rst}(B)$ の電圧を適切に可変することにより、RGB 輝度バランスを修正して目標の白色色度を得ることができる。この場合、目標の白色色度は図 6 の (A) に示す RGB 輝度バランスとは異なるバランスで得られる。

30

【0046】

次に、本発明の第 4 実施形態に係る有機 EL 表示装置について図 9 および図 10 を参照して説明する。

【0047】

第 1 乃至第 2 の実施形態においては、閾値補正基準電圧発生回路が出力する色に対応したリセット信号を固定電位、第 3 の実施形態においてはそれぞれ独立に可変させる場合について説明したが、図 9 に示すように閾値補正基準電圧発生回路 5 がリセット信号 $V_{rst}(R)$ 、 $V_{rst}(B)$ の電圧を固定し、リセット信号 $V_{rst}(G)$ の電圧を独立に可変する回路構成としてもよい。すなわち、閾値補正基準電圧発生回路 5 は DC / DC コンバータ 3 からの電源電圧を分圧する可変抵抗 R_c および可変抵抗 R_g の直列回路を含む。抵抗 R_c および抵抗 R_g を結ぶノードはリセット信号 $V_{rst}(R)$ 用出力端およびリセット信号 $V_{rst}(B)$ 用出力端として用いられ、可変抵抗 R_g の中間タップはリセット信号 $V_{rst}(G)$ 用出力端として用いられる。

40

【0048】

また、階調基準回路 RF が図 11 に示すように構成されることも第 2 実施形態と相違する。すなわち、階調基準回路 RF は図 11 に示すようにラダー抵抗 R_D と、抵抗切替回路 SA、SB とを含む。抵抗切替回路 SA、SB はそれぞれ一端において電源線 AVDD、VSS に接続され、ラダー抵抗 R_D は抵抗切替回路 SA の他端および抵抗切替回路 SB の他端間に接続される。抵抗切替回路 SA、SB の各々は可変抵抗 V_{Rr} と切替スイッチ SW

50

r との直列回路、可変抵抗 $V R g$ と切替スイッチ $S W g$ との直列回路、および可変抵抗 $V R b$ と切替スイッチ $S W b$ との直列回路を含み、これら直列回路は互いに並列に接続される。切替スイッチ $S W r$, $S W g$, $S W b$ はコントローラ 1 から発生される書込モード信号 $X A S W (R)$, $X A S W (G)$, $X A S W (B)$ の制御により 1 つずつ順番に導通する。ラダー抵抗 $R D$ は互いに直列に接続された固定抵抗 $R 1 \sim R 9$ により構成される。

【0049】

切替スイッチ $S W r$ が導通した場合には、電源線 $A V D D$ および $V S S$ 間の基準電源電圧が抵抗切替回路 $S A$, $S B$ の可変抵抗 $V R r$ およびラダー抵抗 $R D$ の固定抵抗 $R 1 \sim R 9$ により分圧され、所定数の赤用階調基準信号 $V R E F$ (階調基準電圧 $V 0 \sim V 9$) を生成する。切替スイッチ $S W g$ が導通した場合には、電源線 $A V D D$ および $V S S$ 間の基準電源電圧が抵抗切替回路 $S A$, $S B$ の可変抵抗 $V R g$ およびラダー抵抗 $R D$ の固定抵抗 $R 1 \sim R 9$ により分圧され、所定数の緑用階調基準信号 $V R E F$ (階調基準電圧 $V 0 \sim V 9$) を生成する。さらに、切替スイッチ $S W b$ が導通した場合には、電源線 $A V D D$ および $V S S$ 間の基準電源電圧が抵抗切替回路 $S A$, $S B$ の可変抵抗 $V R b$ およびラダー抵抗 $R D$ の固定抵抗 $R 1 \sim R 9$ により分圧され、所定数の青用階調基準信号 $V R E F$ (階調基準電圧 $V 0 \sim V 9$) を生成する。

10

【0050】

この有機 $E L$ 表示装置では、階調基準回路 $R F$ で設計上の赤、緑および青画素の輝度バランスを予め設定し、製造プロセスに依存した電流 - 発光輝度特性のバラツキを赤および青用有機 $E L$ 素子 16 と緑用有機 $E L$ 素子 16 との間で相対的に調整することができる。

20

【0051】

尚、本発明は上述の実施形態に限定されず、その要旨を逸脱しない範囲で様々に変形可能である。

【0052】

例えば、上述の実施形態では光透過性絶縁基板上に自己発光素子を形成する場合について説明したが、これに限定されず、少なくとも表示面側となる基板が光透過性を有していればよい。

【0053】

上述の実施形態では、例えば各ドライバ $I C 2$ は $T A B - I C$ としてフレキシブル配線基板上に実装されているが、外部駆動回路 $D R V$ の回路基板上に配置されても良い、さらにドライバ $I C 2$ と同様に機能する回路が有機 $E L$ パネル $P N L$ 上に一体的に形成されても良い。

30

【0054】

【発明の効果】

以上のように本発明によれば、複雑な構成を必要とせずに製造プロセスに依存したカラー表示品質の劣化を低減できる表示装置およびその駆動方法を提供することができる。また、階調電圧設定をより容易にすることが可能となる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施形態に係る有機 $E L$ 表示装置の回路構成を示す図である。

【図 2】図 1 に示す各表示画素 $P X$ の等価回路を示す図である。

40

【図 3】図 1 に示すドライバ $I C$ および信号線駆動回路の構成を示す図である。

【図 4】図 3 に示す階調基準回路の構成例を示す図である。

【図 5】図 1 に示す有機 $E L$ 表示装置の動作において発生される信号波形を示すタイムチャートである。

【図 6】本発明の第 2 実施形態に係る有機 $E L$ 表示装置の回路構成を示す図である。

【図 7】本発明の第 3 実施形態に係る有機 $E L$ 表示装置の回路構成を示す図である。

【図 8】図 7 に示す有機 $E L$ 表示装置を用いた輝度バランスの具体的な調整例を説明するためのグラフである。

【図 9】本発明の第 4 実施形態に係る有機 $E L$ 表示装置の回路構成を示す図である。

【図 10】図 9 に示す $D C / D C$ コンバータに組み込まれた階調基準回路の構成を示す図

50

である。

【符号の説明】

1 ... コントローラ

2 ... ドライバ I C

3 ... D C / D C コンバータ

5 ... 閾値補正基準電圧発生回路

1 3 ... 画素スイッチ

1 4 ... 走査線駆動回路

1 5 ... 信号線驅動回路

1 6 ... 有機 E L 素子

1 7 ... 駆動制御素子

1 8 ... 容量素子

20... キャパシタ

2 1 , 2 2 ... スイッチ

A S W 1 ~ A S W n ... スイッチ部

S 1 , W 2 ... アナログスイッチ

Y ... 走査線

X ... 信号線

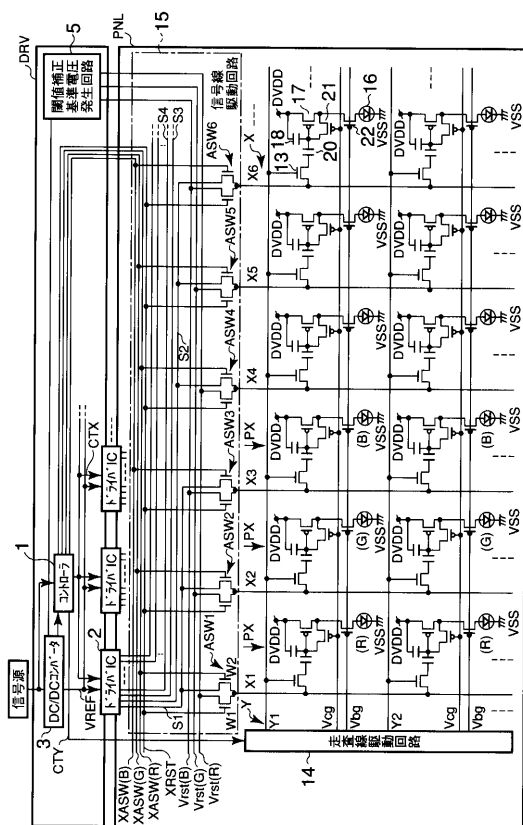
P X ... 表示画素

D V D D , V S S , A V D D ... 電源線

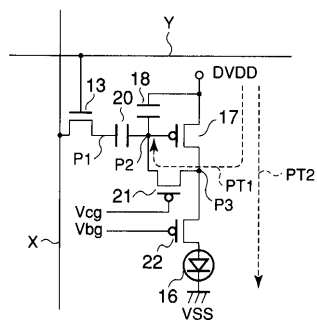
10

20

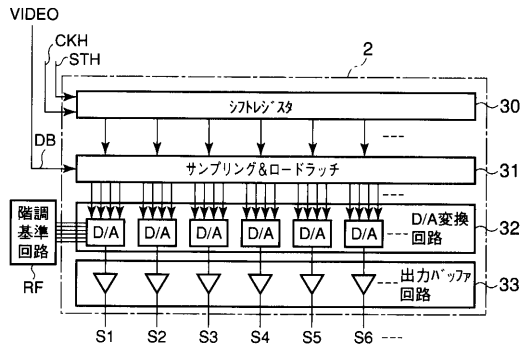
【 図 1 】



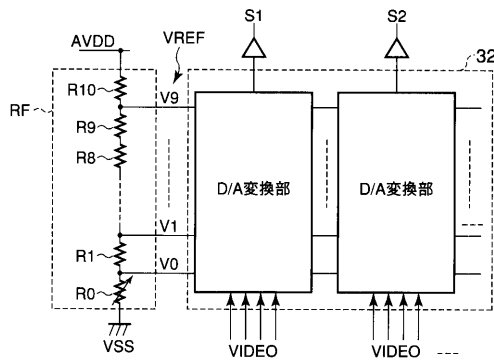
【 図 2 】



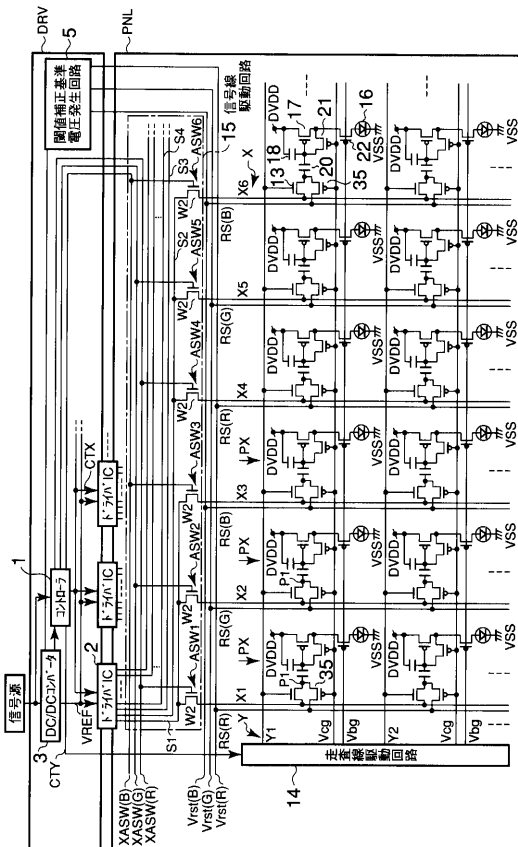
【図 3】



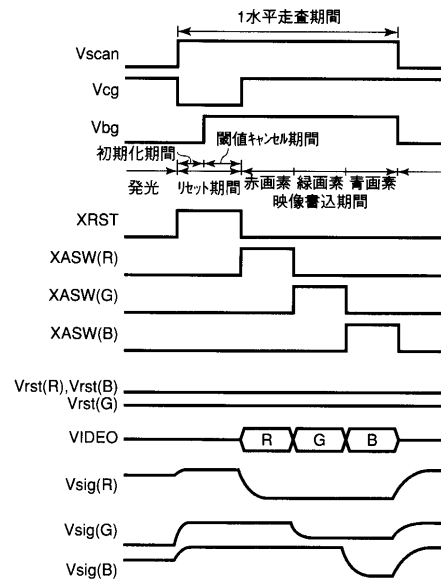
【図 4】



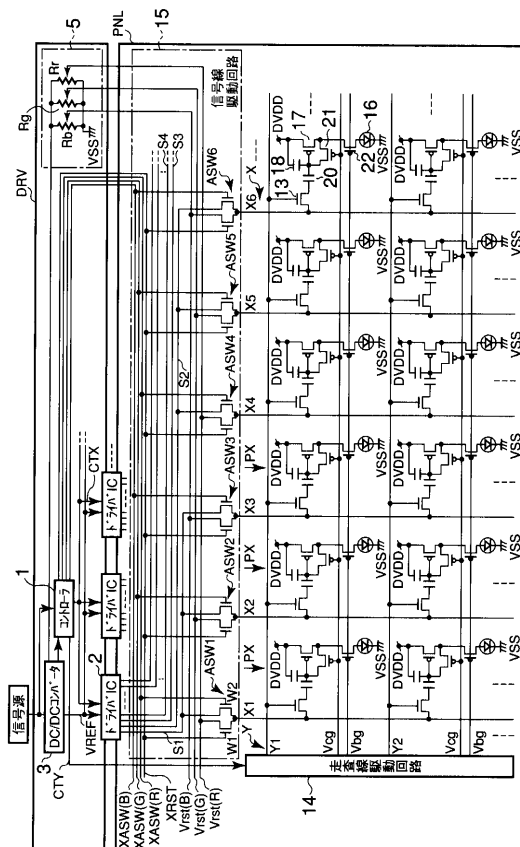
【図 6】



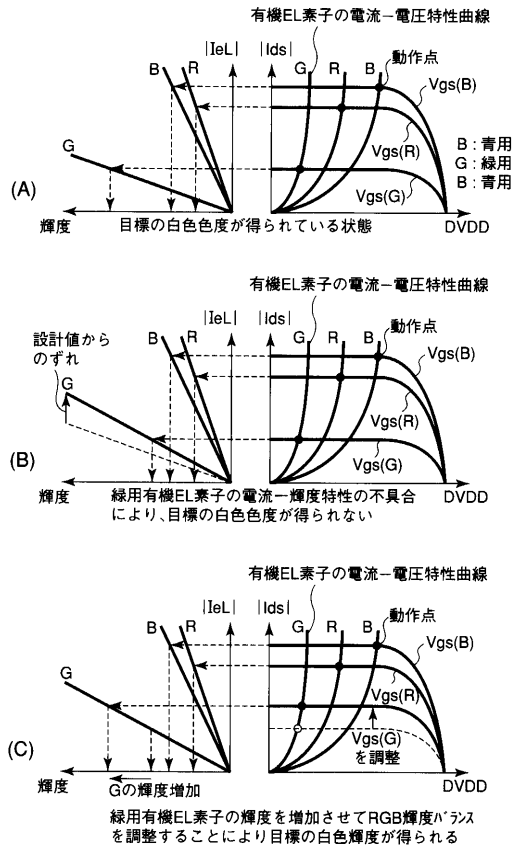
【図 5】



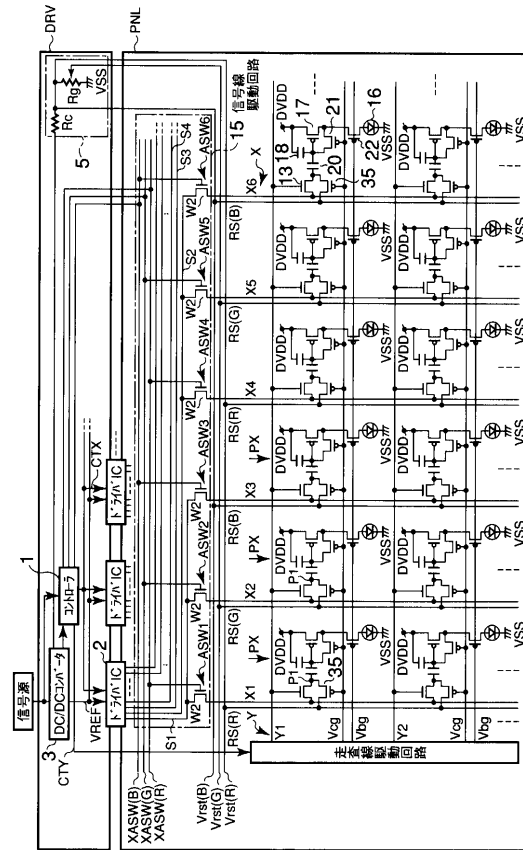
【図 7】



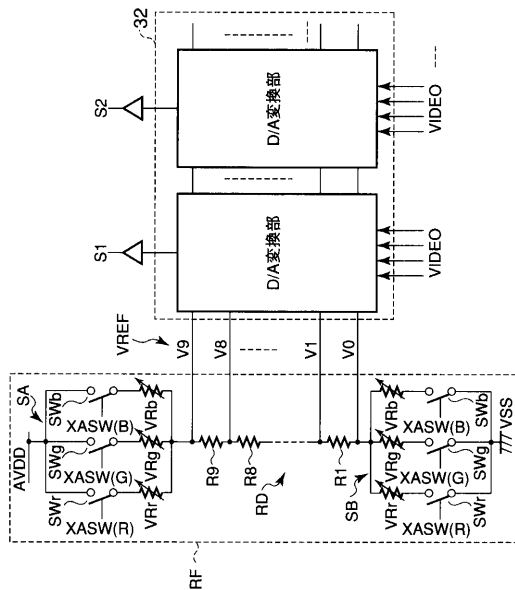
【図 8】



【図 9】



【図 10】



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)

G 0 9 G	3/20	6 4 2 L
H 0 5 B	33/12	B
H 0 5 B	33/14	A

(74)代理人 100070437

弁理士 河井 将次

(72)発明者 豆塚 浩二

埼玉県深谷市幡羅町一丁目 9 番地 2 株式会社東芝深谷工場内

F ターム(参考) 3K007 AB04 AB17 BA06 DB03 GA04

5C080 AA06 BB05 CC03 DD05 EE30 FF11 JJ02 JJ03 JJ04 JJ05

5C094 AA08 AA43 AA55 BA03 BA27 CA19 EA04 EA07 GA10

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP2004170787A	公开(公告)日	2004-06-17
申请号	JP2002338040	申请日	2002-11-21
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
[标]发明人	豆塚浩二		
发明人	豆塚 浩二		
IPC分类号	H05B33/12 G09F9/30 G09G3/20 G09G3/30 G09G3/32 H01L27/32 H01L51/50 H05B33/14		
CPC分类号	G09G3/3291 G09G3/3233 G09G2300/0819 G09G2300/0852 G09G2310/0251 G09G2310/027 G09G2310/061 G09G2320/0209 G09G2320/043 G09G2320/0666 G09G2330/02		
FI分类号	G09G3/30.K G09F9/30.338 G09F9/30.365.Z G09G3/20.611.H G09G3/20.624.B G09G3/20.642.L H05B33/12.B H05B33/14.A G09F9/30.365 G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB04 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C094/AA08 5C094/AA43 5C094/AA55 5C094/BA03 5C094/BA27 5C094/CA19 5C094/EA04 5C094/EA07 5C094/GA10 3K107/AA01 3K107/BB01 3K107/CC08 3K107/CC21 3K107/EE03 3K107/HH02 3K107/HH04 3K107/HH05 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AB34 5C380/AC08 5C380/BA14 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB08 5C380/BB14 5C380/BB15 5C380/CA04 5C380/CA06 5C380/CA09 5C380/CA12 5C380/CA17 5C380/CA26 5C380/CA32 5C380/CA52 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB27 5C380/CC04 5C380/CC07 5C380/CC26 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC64 5C380/CD024 5C380/CE03 5C380/CE04 5C380/CE05 5C380/CE08 5C380/CE13 5C380/CE19 5C380/CF07 5C380/CF09 5C380/CF22 5C380/CF36 5C380/CF41 5C380/CF42 5C380/CF48 5C380/CF51 5C380/DA02 5C380/DA06 5C380/DA32 5C380/DA47		
代理人(译)	坪井淳 河野 哲 中村诚		
外部链接	Espacenet		

摘要(译)

要解决的问题：在不需要复杂配置的情况下减少彩色显示质量的下降。
 解决方案：显示设备连接到有机EL元件16，驱动控制元件17用于将根据视频信号的电流提供给有机EL元件16，并且驱动控制元件17的控制端子连接到驱动控制元件17的阈值电压。多个显示像素PX以矩阵状布置，该多个显示像素PX包括暂时保持复位信号与复位信号之间的电位差的电容器20以及经由电容器20连接至驱动控制元件17的控制端子的像素开关13。配有EL面板PNL。具体地，该显示装置包括复位信号提供单元5和W1，用于将从有机EL元件16输出的光的每个主波长不同的多个复位信号输出到多个显示像素PX。[选型图]图1

