

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003 - 195808

(P2003 - 195808A)

(43)公開日 平成15年7月9日 (2003.7.9)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-ト* (参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
3/20	611	3/20	611 A 5 C 0 8 0
	612		612 G
	621		621 D
	622		622 D

審査請求 未請求 請求項の数 12 O L (全 34数) 最終頁に続く

(21)出願番号 特願2001 - 391436(P2001 - 391436)

(22)出願日 平成13年12月25日 (2001.12.25)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 柘植 仁志

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

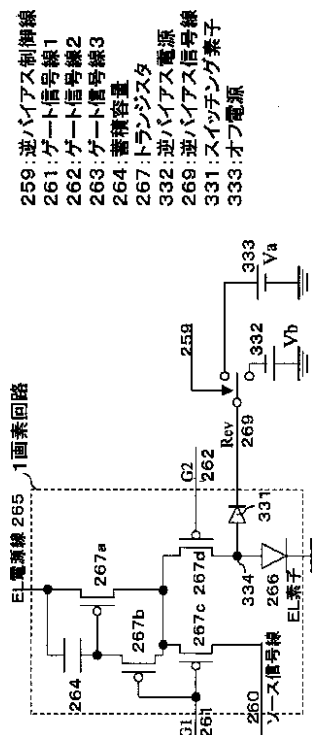
最終頁に続く

(54)【発明の名称】 有機 E L 素子を用いた表示装置及びその駆動方法と携帯情報端末

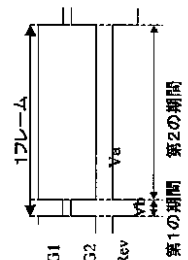
(57)【要約】

【課題】 E L 素子などを用いた表示装置において、長時間駆動を行うと輝度の低下及び E L 素子の端子間電圧の上昇が起きる。

【解決手段】 E L 素子 2 6 6 に逆バイアス電圧を印加するために、E L 素子 2 6 6 と電流値を制御する駆動トランジスタ 2 6 7 a の間にスイッチングトランジスタ 2 6 7 d を設け、逆バイアス印加期間では非導通状態とする。更に逆バイアスを E L 素子 2 6 6 に印加する逆バイアス信号線 2 6 9 に逆バイアス電源 3 3 2 の他に別の電圧値を印加できるようにし、逆バイアス印加の選択はスイッチング素子 3 3 1 を用いて行い、逆バイアス信号線 2 6 9 電圧により逆バイアスを印加するかどうかを決めるようにした。



(a)



(b)

【特許請求の範囲】

【請求項1】 有機EL素子を用いた表示装置であって、

前記有機EL素子に発光する向きとは逆向きの電圧を印加する電圧経路を形成するスイッチング素子と、

前記有機EL素子と前記スイッチング素子を介して接続された逆バイアス信号線と、

複数の電圧源と、

前記複数の電圧源のうち1つを選択し前記逆バイアス信号線に出力する電圧選択部を具備し、

前記電圧選択部の操作により前記スイッチング素子にかかる電圧を変化させることで前記EL素子に発光とは逆向きに電圧を印加できるようにしたことを特徴とする有機EL素子を用いた表示装置。

【請求項2】 有機EL素子を用いた表示装置の駆動方法であって、

前記有機EL素子の一端に階調表示を行う経路とは異なる電圧印加経路がスイッチング素子を介して形成され、前記スイッチング素子の前記有機EL素子とは異なる端子に、

階調表示を行う場合には前記有機EL素子と前記スイッチング素子間の端子電圧以上の電圧を印加し、

非発光の状態では前記有機EL素子と前記スイッチング素子間の端子電圧から前記スイッチング素子のしきい値電圧をひいた電圧以下の電圧を印加することを特徴とする有機EL素子を用いた表示装置の駆動方法。

【請求項3】 前記スイッチング素子がダイオードで形成されたことを特徴とする請求項1記載の有機EL素子を用いた表示装置。

【請求項4】 有機EL素子を用いた表示装置の駆動方法であって、前記有機EL素子の一端に階調表示を行う経路とは異なる電圧印加経路を形成するための逆バイアストランジスタが形成され、

前記逆バイアストランジスタのゲート電極とソースもしくはドレイン電極が逆バイアス信号線に接続され、前記逆バイアス信号線電圧を第1の期間と第2の期間で異ならせ、

前記第1の期間では前記有機EL素子が発光し、

前記第2の期間では前記有機EL素子に発光時とは逆方向に電圧を印加させるようにしたことを特徴とする有機EL素子を用いた表示装置の駆動方法。

【請求項5】 駆動用トランジスタに対し、第1の期間においては、前記駆動用トランジスタを通してソース信号線に電流を流し、逆バイアストランジスタを通じて表示素子に発光する向きとは逆向きに電圧を印加し、

第2の期間においては、前記駆動用トランジスタを通して前記表示素子に電流を流し、第3の期間においては、前記逆バイアストランジスタを通じて表示素子に発光する向きとは逆向きに電圧を印加する表示装置の駆動方法であって、

前記逆バイアストランジスタはゲート電極とソースもしくはドレイン電極が逆バイアス信号線に接続され、前記逆バイアス信号線は前記第1及び第3の期間では、前記発光素子に逆方向に印加する電圧値とし、前記第2の期間では、前記表示素子と前記逆バイアストランジスタが接続された電位よりも高い電圧値を印加することを特徴とする有機EL素子を用いた表示装置の駆動方法。

【請求項6】 有機EL素子を用いた表示装置であって、電源から供給される電流を制御する駆動用トランジスタと、ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、前記駆動用トランジスタの電流を表示素子に供給する経路を形成するEL接続トランジスタと、前記表示素子に発光するときに印加される電圧と逆方向に電圧を印加する経路を形成する逆バイアス用スイッチング素子を具備し、前記逆バイアス用スイッチング素子の前記表示素子と接続された端子とは異なる端子には前記信号線接続トランジスタの制御信号を接続したことを特徴とする有機EL素子を用いた表示装置。

【請求項7】 電源から供給される電流を制御する駆動用トランジスタと、ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、前記駆動用トランジスタの電流を表示素子に供給する経路を形成するEL接続トランジスタと、前記EL接続トランジスタと前記表示素子をつなぐ信号線にソースもしくはドレイン電極を接続した逆バイアストランジスタが形成され、前記逆バイアストランジスタのドレインもしくはソース電極のうち前記表示素子と接続されていない電極とゲート電極が接続され、前記逆バイアストランジスタのゲート電極に負荷を接続し、前記負荷の電流値もしくは電圧値を測定することを特徴とする前記EL接続トランジスタの検査方法。

【請求項8】 電源から供給される電流を制御する駆動用トランジスタと、ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、前記駆動用トランジスタの電流を表示素子に供給する経路を形成するEL接続トランジスタと、前記EL接続トランジスタと前記表示素子をつなぐ信号線にソースもしくはドレイン電極を接続した逆バイアストランジスタとを具備し、前記逆バイアストランジスタのドレインもしくはソース電極のうち前記表示素子と接続されていない電極とゲート電極が接続され、前記逆バイアストランジスタのゲート電極に負荷を接続し、前記負荷の電流値もしくは電圧値を測定することを特徴とする前記EL接続トランジスタの検査装置。

【請求項9】 有機EL素子を用いた表示装置であって、

電源から供給される電流を制御する駆動用トランジスタと、
 ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、
 前記駆動用トランジスタの電流を表示素子に供給する経路を形成するE L接続トランジスタと、
 一端が前記E L接続トランジスタと前記表示素子をつなぐ信号線に接続され、他端が逆バイアス信号線に接続されたスイッチング素子と、
 複数の電圧源と、
 前記複数の電圧源のうちの1つを前記逆バイアス信号線に接続する選択部を具備し、
 前記複数の電圧源のうち1つには前記表示素子に逆方向電圧を印加する電圧値が設定され、
 別の1つには前記E L素子に電流を供給するための電源が接続され、
 前記E L接続トランジスタが導通時には、前記逆バイアス信号線に前記E L素子に電流を供給するための電源が印加され、前記E L接続トランジスタが非導通時には前記逆バイアス信号線に前記逆方向電圧を印加する電圧値が印加されたことを特徴とする有機E L素子を用いた表示装置。

【請求項10】 駆動用トランジスタに対し、第1の期間においては、前記駆動用トランジスタを通してソース信号線に電流を流し、第2の期間においては、前記駆動用トランジスタを通して有機E L素子に電流を流し、第3の期間においては、前記有機E L素子に電流を流さない表示装置の駆動方法であって、
 ゲート電極とソースもしくはドレイン電極が逆バイアス信号線に接続された逆バイアストランジスタは、前記逆バイアス信号線と接続されていない端子が前記有機E L素子に接続され、前記逆バイアス信号線は、さらに複数の前記逆バイアストランジスタと接続され、前記逆バイアス信号線の電圧値は接続された前記複数の逆バイアストランジスタに対応する前記駆動用トランジスタが全て第1の期間もしくは第3の期間である場合に、前記有機E L素子に逆方向電圧をかけるための電圧値を印加し、接続された前記複数の逆バイアストランジスタに対応する前記駆動用トランジスタが全て第1の期間もしくは第3の期間でない場合には、1つの前記逆バイアス信号線に接続された複数の前記逆バイアストランジスタが全て非導通状態となる電圧値を印加することを特徴とする有機E L表示装置の駆動方法。

【請求項11】 電源から供給される電流を制御する複数の駆動用トランジスタと、ソース信号線から前記複数の駆動用トランジスタのうち少なくとも1つの駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、
 前記複数の駆動用トランジスタのうち前記信号線接続トランジスタと接続されていない少なくとも1つの駆動用*

*トランジスタの電流を表示素子に供給する経路を形成するE L接続トランジスタと、
 前記E L接続トランジスタと前記表示素子をつなぐ信号線にソースもしくはドレイン電極を接続した逆バイアストランジスタとを具備し、
 前記逆バイアストランジスタのドレインもしくはソース電極のうち前記表示素子と接続されていない電極とゲート電極が接続され、
 前記逆バイアストランジスタのゲート電極に負荷を接続し、
 前記負荷の電流値もしくは電圧値を測定することを特徴とする前記E L接続トランジスタ及び前記E L接続トランジスタと接続された少なくとも1つの駆動用トランジスタの検査装置。

【請求項12】 請求項1を用いた表示装置にアンテナと、復調装置とボタンを取り付けたことを特徴とする携帯情報端末。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機電界発光素子など、電流量により階調表示を行う表示装置に関する。

【0002】

【従来の技術】有機発光素子は、自発光素子であるため、液晶表示装置で必要とされるバックライトが不要であり、視野角が広いなどの利点から、次世代表示装置として期待されている。

【0003】

【発明が解決しようとする課題】有機発光素子のように、素子の発光強度と素子に印加される電界が比例関係とならず、素子の発光強度と素子を流れる電流密度が比例関係にあるため、素子の膜厚のばらつき及び入力信号値のばらつきに対し、発光強度のばらつきは電流制御により階調表示を行う方が小さくすることができる。

【0004】携帯情報端末などに用いる場合、電源の容量に限られるため低電力駆動が求められる。一般に、キー入力操作、通話などの期間に比べて外部入力がない期間（待ち受け期間）の方が長いことから、待ち受け期間での低電力化の方法を考案することが、駆動時間を延ばすために有効であるといえる。

【0005】そのための方法として、液晶表示装置では画面の一部分のみを表示させる部分表示モードと言われるモードがあり、図5に示すように表示部52のうちの一部の行が常に非点灯状態（非表示領域55b）となり、待ち受け時に最低必要な情報のみを表示領域55a、55cのように表示状態とする方法がある。

【0006】また、折畳式の端末においても、閉じた状態においてメールの受信などがわかるような小さな表示部を設けてある場合がある。そこで図22のように小さな表示部の代わりに穴61を設け、表示部60の表示を穴61を通して見る方法もある。この場合、表示部60

は領域60bのみの部分表示を行えばよい。この様に、携帯情報端末における部分表示は限られた電源を有効に使うための必須条件である。

【0007】有機発光素子を用いた表示装置においても同様に、非表示部を設けることにより低電力化を図ることを考え、有機発光素子の特性を生かし、非表示状態では消費電力がほとんど0という利点を用いたシステム構成にすることを考案する。

【0008】

【課題を解決するための手段】上記課題を解決するため10に本発明のアクティブマトリクス型表示装置は、待ち受け時に表示部、非表示部とも電源電圧もしくは画素に流れる電流を小さくしたことを特徴とする。

【0009】有機発光素子を用いた表示装置において、キャリアの有機層内への注入による有機分子の酸化還元反応ならびに空間電荷形成による輝度劣化及び駆動電圧上昇を防ぐために、有機発光素子に逆バイアスを印加して寿命及び駆動電圧の上昇を抑える構成とした。

【0010】また、透過型液晶表示装置において携帯情報端末を作成したときに、キー操作などを一定期間行わないとバックライトを消して低電力化する方法があるが、有機発光素子を用いた表示装置においても同様に、一定期間後には輝度を低下させ、低電力化させるようにした。

【0011】

【発明の実施の形態】以下、本発明の実施形態について、図面を参照しながら説明を行う。

【0012】(実施の形態1)図2は本発明の第1の実施の形態における表示装置のブロック図である。表示領域記憶手段12を設け、表示部16の表示領域の大きさ及び位置を変更できるようにし、パーシャル切り替え部13により、全画面表示モードか部分表示モードかを選択できるようにした。

【0013】表示領域記憶手段12はコントローラ11により指定された表示領域の大きさ及び開始行を記憶する。パーシャル切り替え部13の出力は表示行の数により水平走査期間を変化させるようにソースドライバ15及びゲートドライバ17に入力され、表示領域の情報が送信される。また、ゲートドライバ17では非表示行と表示行で異なる出力となる。表示部16は例えば図410に示すように、画素がマトリクス状に配置され、画素ごとの構成は例えば図3、7、8、10、13に示すような画素構成のうちの1つが形成されている。

【0014】非表示行において各画素のトランジスタのうち、EL素子に接続されているトランジスタを常に非導通状態とすることで、EL素子に電流が流れず非発光状態とすることができる。以下に5つの画素構成を例にして動作説明を行う。

【0015】図3は1フレームの1水平走査期間でゲート信号線1(22)に導通状態を示す信号を印加し、駆

動トランジスタ27aにソース信号線21を流れる電流と同じ電流を流すようにプログラムする。残りの期間でゲート信号線1(22)を非導通状態とし、ゲート信号線2(23)を導通状態として、駆動トランジスタ27aに流れた電流をEL素子26に流す。このように、ソース信号線に流れる電流値を変化させることで階調制御を行う。

【0016】図4に示すように画面の一部のみを表示させる部分表示時において、上記の走査で非表示部に黒を表す電流を流してもよいが、簡単に非表示部を形成するには非表示領域において1フレームの全ての期間にゲート信号線2(23)を非導通状態として、EL素子26に電流を流さないようにすればよい。ゲート信号線1(22)も同様に非導通状態とする。これにより、ゲート信号線1及び2には常に非導通信号が流れるため、ゲート信号線に存在する浮遊容量の充放電による電力がなくなる。

【0017】また、非表示部に黒を書きこむとした場合、黒書き込みにおいてソース信号線21に流れる電流が少なく駆動トランジスタ27aの見かけの抵抗が大きくなることから、ソース信号線21の寄生する容量と積による波形なまりの影響のために十分に黒を示す電流が書きこめないという問題を回避することができ、黒表示時の輝度が低い表示が可能となる。

【0018】液晶表示装置において発生するトランジスタのオフリーク電流による輝度変化においても、EL素子26にはトランジスタ27dに流れる電流が多くても数nA程度であり、EL素子26が発光する電流値よりも小さいため、オフリーク電流に対して輝度変化しないという利点がある。

【0019】このような表示を行うために本発明のゲートドライバ17は、部分表示時において図5に示すような出力ができるようにしたことが特徴である。この図5ではi+1行目からj行目までが非表示行であり、この期間はゲート信号線1、2とも非導通信号を流し、その他の表示行においては順次走査している。

【0020】なお、この例ではi行目の次の表示行であるj+1行目を選択する間は全行が選択されていないようになっているが、水平走査期間を変化させ、i行目の次にすぐj+1行目を選択するようにしてもよい。

【0021】このようなゲート信号線を発生する一例の回路を図6に示す。図6(a)はトランスファージェートを用いたラッチ部227であり、図6(b)に各ゲート信号線を出力するためのブロック図を示す。

【0022】クロックの周期は1水平走査期間の長さと同じであり、クロックA221aとクロックB221bは互いに反転した出力となる。イネーブル信号222はハイアクティブであり、非表示行にハイレベル、表示行にローレベルが入力される。

【0023】選択部228はゲート信号線出力をラッチ

部の出力が、イネーブル信号に基づく出力をするか選択し、表示行ではラッチ部の出力を、非表示行ではイネーブル信号に基づく出力を選択する。なお、イネーブル信号に基づく出力はゲート信号線1及びゲート信号線2が非導通となるレベルを出力する。図6(b)の構成は1画素に存在するゲート信号線の数だけあれば、図5の波形を実現することが可能となる。図5の波形では、イネーブル信号222が選択部228にのみ入力され、ラッチ部227のイネーブル信号は必要ない。一方、i行目の次の水平走査期間でj+1行目を走査する場合には、

ラッチ部227のイネーブル信号222を用いて、非表示部のラッチ部227をラッチなしでデータを受け渡すようにすればよい。

【0024】なお、図6に示した回路は一例であり、このような波形を出力できる回路であれば本発明を実施することができる。

【0025】図7は駆動トランジスタ47aからEL素子46への電流の接続を制御するスイッチングトランジスタ47dと並列にスイッチングトランジスタ47eを配置し、スイッチングトランジスタ47eを介してEL素子46に逆バイアス電源線48から供給される電圧を印加できるようにした画素構成を示す。

【0026】スイッチングトランジスタ47dがp型トランジスタである場合、スイッチングトランジスタ47eをn型トランジスタとすることでゲート信号線2(43)がローレベルのときには駆動トランジスタ47aを流れる電流をEL素子46に流し、ハイレベルの時には逆バイアス電圧を印加できる。

【0027】図5と同様な波形をゲート信号線に印加した場合、非表示行ではスイッチングトランジスタ47dが非導通、スイッチングトランジスタ47eが導通状態となるため、逆バイアス電源線48にEL素子46のカソード電位よりも低い電圧を印加することで逆方向電圧を印加することができ、寿命を長くすることができる。なお、逆方向電圧を印加することで寿命が伸びることは文献(Applied Physics Letters, Vol. 69, No. 15, P. 2160~2162, 1996)などで知られている。

【0028】従って、図7の構成を用いることは図3の構成の場合における電力低下、非表示部の輝度減少に加え、寿命を長くすることができるという利点がある。

【0029】図8は図3と同様にソース信号線81に流れる電流によって蓄積容量84の電荷を制御し、駆動トランジスタ87a及び87cに流れる電流を制御することで、EL素子86の輝度を変化させ、階調表示を行う回路である。

【0030】表示行においては各ゲート信号線1(82)、2(83)、3(88)は図9(a)のようになり、1水平走査期間でゲート信号線1及び2に導通状態を示す信号を出し、ソース信号線81から電流を蓄積容

量84へ流す(選択期間)。次に、非導通状態として、蓄積容量84に蓄えた電荷を保持し、ゲート信号線3(88)に導通状態を示す信号を出し、トランジスタ87eを介してEL素子86に電流を流す。

【0031】一方で、非表示行においては、3本のゲート信号線に図9(b)に示すように非導通状態を示す信号を出力し、EL素子86に流れる電流をほぼなくし、非表示状態とする。

【0032】この方法においても、非表示部を表示部と同様にゲート信号線に出力しソース信号線に黒表示電流を流す場合、駆動トランジスタ87aの見かけの抵抗が大きく、この抵抗とソース信号線の浮遊容量との積による波形のなまりが白信号よりも大きくなるため、1水平走査期間内に所定の電流値に変化せず蓄積容量84に誤った値の電荷が蓄積されることで、輝度が上昇するという問題がある。

【0033】これに対し、本発明によるゲート信号線3(88)及びトランジスタ87eを付加し、非表示時にはトランジスタ87eを非導通状態とすることが、上記問題点を解消し、黒がしまった表示を可能とする。また、図7と同様に逆バイアス電源をEL素子86のアノード電極に接続できるようにすることで、非表示行では常に逆バイアスを印加でき、寿命を長くすることが出来る効果も得られる。

【0034】図10はソース信号線121の電圧を蓄積容量124に蓄え、蓄えられた電荷量により駆動トランジスタ127aに流れる電流が変化し、EL素子126の輝度を変化させることで階調表示を行う場合の画素構成を示したものである。本発明ではスイッチングトランジスタ127cを設けたことが特徴である。

【0035】従来の構成で非表示行を形成するにはフレームごと、少なくとも10フレームごとに黒を表示する信号電圧を蓄積容量124に記憶させる必要があった。これは例えば一度、蓄積容量124に黒を示す電圧を蓄積させ、トランジスタ127bを非導通状態としたとしても、トランジスタ127bには非導通時にもリーク電流(オフリーク電流)が流れるため、蓄積容量124にかかる電圧(=駆動トランジスタ127aのゲート電圧)がソース信号線121の電圧と等しくなるように変化してしまうためである。従って、ソース信号線121に白を示す電圧が印加された場合、トランジスタ127bのリーク電流により徐々に駆動トランジスタ127aのゲート電位が白を示す電圧値に変化し、EL素子126に白と同一階調の電流が流れることで、非表示部の輝度が表示部の映像信号に合わせて変化してしまう問題が発生する。

【0036】本発明においてはゲート信号線2(123)及びスイッチングトランジスタ127cを駆動トランジスタ127aとEL素子126の電流経路上に挿入し、非表示行において、スイッチングトランジスタ12

7cを非導通状態とすることでトランジスタ127bのオフリーク電流による駆動トランジスタ127aの電流値の変化の影響を受けずに黒表示が可能となる効果がある。図11に表示領域行及び非表示領域の行でのゲート信号線波形を示す。

【0037】また、仮にスイッチングトランジスタ127cにオフリーク電流が発生しても、その値は数nA程度であるため黒表示可能となる。この様に、スイッチングトランジスタ127cを付加することでオフリーク電流による表示品位の低下を防ぐことが可能となる。

【0038】また、この画素構成においても図12に示すように、スイッチングトランジスタ127cが非導通時にEL素子126に逆方向電圧が印加できるようにスイッチングトランジスタ237と逆バイアス電源線238を配置して、EL素子126に逆方向電圧を印加することで寿命を延ばすことが可能である。なお、本構成では簡単にスイッチングトランジスタ237と127cをそれぞれn型とp型で構成したが、逆でもよく、また両方ともn型もしくはp型として、一方のスイッチングトランジスタのゲート入力に他方の反転信号を入れてもよい。

【0039】図13は駆動トランジスタ107aの導通閾値電圧が画素間でばらついたとしても、同一のドレイン電流が流れるように容量108を設けて補正できるようにした構成である。表示行については図14(a)に示す。蓄積容量104に蓄えられた電荷に応じてEL素子106に電流が流れる。

【0040】非表示行では図14(b)に示すように、ゲート信号線3(109)によりトランジスタ107dを非導通状態としてEL素子106に電流を流さないようにすることで非表示部で黒表示させることができる。

【0041】また、この画素構成においてもトランジスタ107dと排他的に動作するトランジスタをEL素子106と逆バイアス電源との間に設けることで非表示行のEL素子106に逆方向電圧を印加することができ、寿命を延ばすことが可能となる。

【0042】(実施の形態2)図15は部分表示時における低電力化を実現する回路構成を示したものである。

【0043】ソースドライバ146及びゲートドライバ147に全画面表示を行わせるか、表示領域記憶手段143で記憶された行を表示させるかを選択するパーソナル切り替え部144の出力をEL電源部145に出力し、全画面表示時と部分表示時でEL電源の電圧値を変化させるようにした。このEL電源部145は各画素に接続されたEL電源線に接続され、EL素子に印加される電圧は駆動トランジスタを介してこのEL電源部145より供給される。駆動トランジスタでの電圧降下を除くと、図16(b)に示すようにEL素子152に電圧が印加され、EL電源部145の出力を変化させることにより電源電圧Vdd151が変化する。

【0044】図16(a)は典型的なEL素子の電流-輝度(153(a))、電流-電圧(154)特性である。必要な輝度が最大Lwまでいるとすると、そのときにEL素子152に流れる電流は153(a)の直線からIwとなり、そのときにEL素子152にかかる電圧はVwとなる。従って、電源電圧Vddに必要な電圧は少なくともVw、EL素子のばらつきなどのマージンを見ればVdd1程度である。

【0045】ここで電源電圧VddをVdd2に下げたとすると、EL素子にかかる電圧がVdd2以上となる輝度は発生せず、153(b)の一点鎖線に示すようにある輝度以上は電流値を上げて上昇しない。つまり、白付近の階調はほとんど同じ輝度となる。

【0046】部分表示時においては必要最低限の情報のみを表示することが多いため、表示階調数は2から8階調であり、最大表示可能階調数64階調に比べて少ないため1階調あたりの輝度変化が大きく、Vdd2を調整することで153(b)の一点鎖線のような電流-輝度特性となっても表示に影響がなくなる。また、部分表示時に必要な階調のとり方を調整することで、表示に影響しないVdd2の範囲を大きくすることが可能である。このように、電源電圧の低下により低電力駆動を実現することができる。

【0047】(実施の形態3)部分表示時において全画面表示時よりも表示階調数が少ない場合、階調間の輝度変化量は大きくなる。これは図16(a)において電源電圧VddをVdd2とした場合でも、一定輝度となる電流値をとる階調数が少なくなる。例えば、表示階調数が4分の1になれば、4分の1の階調のみが同一輝度となる。それゆえ、色数が少なくなるにつれ低くとも153(b)の一点鎖線の特性による表示劣化が少なくなるため、電源電圧を低くすることができる。

【0048】一般に、表示装置の各電源はある基準となる電圧値の数倍昇圧もしくは降下により生成している。EL電源値の値は、基準となる電圧値の整数倍であれば、表示装置全体の電力を有効に使うことができる。そこで、電源電圧Vdd151の電圧値は基準電源の整数倍のうちの一つとし、部分表示時では全画面表示に比べて倍率が小さい電圧を使うようにすれば、電源電圧を生成するために余分に必要となる電力が小さくなり、かつEL素子152で消費される電力も小さくすることができる。

【0049】(実施の形態4)図17は本発明の第4の実施の形態を示すブロック図と1画素回路を示したものである。

【0050】ソース信号線201には入力データに応じてデジタルアナログ変換機(D/Aコンバーター)209及び出力バッファ203を通してデータに応じた電圧値が印加される。この時、ソース信号線に印加される最大電圧値は電圧生成部204で出力されたVrefによ

り決められる。EL電源線208には電圧生成部204で出力されたV_{dd}が印加される。

【0051】部分表示時においては、必要最低限の情報になるべく少ない電力で表示される必要があるため、白表示時の輝度は全画面表示時に比べ低くてもよい。

【0052】輝度を下げる際、EL電源線208の電圧が等しいならば、ソース信号線電圧は高くする必要があり、一方で、EL電源線208とV_{ref}を同じ電圧値だけ低下させても同一輝度を得ることは可能である。輝度が低下すればEL素子206にかかる電圧も小さくなり、表示可能である。全電源の電圧を低下させるには電圧生成部に入力される基準電圧V₁を低下させればよい。基準電圧の制御信号入力として、パーシャル切り替え部200a、データ形式検出手段200bの出力を用いれば、表示領域の大きさ及び色数などで、電源電圧を変化させることができ、部分表示で色数が少ない場合に最も基準電圧V₁を低くするようにできる。これにより、画質優先、電力優先を切り替えて表示できる表示装置を実現できる。

【0053】なお、データ形式検出手段200bでは入力データに対し、制御ビットもしくはパケットを検出し、例えば図18のようにデータが送られてきたとすると、色数の情報が入った183の内容を判定することで色数を識別することが可能である。

【0054】(実施の形態5)図19は本発明の第5の実施の形態におけるブロック図を表したものである。複数の発振器161とその複数の発振器161のうちの1出力を選択する切り替え回路162及び分周回路163を持つことが本発明の特徴である。

【0055】切り替え回路162及び分周回路163はパーシャル切り替え部167により出力を制御され、全画面表示時と部分表示時において発振周波数を変化させることができ、フレーム周波数や水平走査期間を可変させることができる。

【0056】ここでのフレーム周波数を下げるということは各信号線の充放電電力を低下させることができることを示す。また、フレーム周波数を同一とし、表示行数が変化に応じて水平走査期間を長くすることができる。これは特にソース信号線の電流値に応じてEL素子の階調表示を行う場合において、例えば図3の画素構成を持つ表示装置において駆動トランジスタ27aの見かけの抵抗が大きくソース信号線21の容量との積による時定数も大きくなり水平走査期間内に立ち上がりにくいことに対し、本発明により発振周波数を変化させることで水平走査期間を長くすることは、所定の輝度を表示させやすくすることに対し有効となる。図8の画素構成においても、駆動トランジスタ87aの見かけの抵抗値が高いため、同様に本発明の効果を得ることができる。

【0057】一般に、全画面表示時に比べて部分表示時では表示色数が少なくなる。この場合、階調表示方式と

して、フレームレートコントロール法(FRC)を用いた場合において、全画面表示と部分表示時ではフリッカのない表示が可能な最低フレーム周波数が異なり、部分表示時には15Hz、4096色全画面表示においては80Hzである(全画面表示時での表示色が増加すれば当然フレーム周波数も高くなる)。本発明において発振器1(161a)を全画面表示時の発振器とし、発振器2(161b)を部分表示時の発振器とし、最適発振周波数とすることで、部分表示時のフレーム周波数を低下させることができる。

【0058】(実施の形態6)ソース信号線の電流値により階調制御を行う場合、例えば図3のような画素構成が考えられる。ゲート信号線1の操作によりある1水平走査期間にソース信号線に流れる電流と同一電流が駆動トランジスタ27aに流れるように、接点28Aの電位を変化させる。この時、接点28Aの電位を変化させるための電荷は駆動トランジスタ27aを通して供給される。ソース信号線に流れる電流が数 μ A以下の場合、駆動トランジスタ27aの電流-電圧特性から出される見掛けの抵抗値は非常に大きく、浮遊容量との積も大きくなるので変化に要する時間が250 μ 秒以上となる。そのため、220行でフレーム周波数60Hzでは入力データに対し、階調表示ができないという問題点があった。

【0059】これを解決するための方法として、所定階調のX倍(ここでのXは2以上の自然数)の電流を流し、駆動トランジスタ27aの見かけの抵抗値を下げ、ソース信号線電流の変化を速くするようにした。所定輝度への調整はゲート信号線2に印加されるパルス幅を調整し、EL素子26に電流が流れる期間を制御することで行った。この時のソース信号線及びゲート信号線の波形を図20(a)に示す。

【0060】部分表示時に水平走査期間を長くできるようにした実施の形態5においては、ソース信号線の電流値の変化に要する時間が遅くなくてもよい。フレーム周波数を一定とした場合、表示行が半分であれば水平走査期間はおよそ倍となる。

【0061】部分表示行がおよそ全画面の3分の1以下であるなら、仮にフレーム周波数が60Hzであっても、1水平走査期間は230 μ 秒以上あることから、全画面表示時に比べて書き込み電流の倍率を下げるができる。1水平走査期間が250 μ 秒以上あれば、所定電流通り書き込めばよい。この方法を用いれば、書き込み時に必要な電流値が低下すること、ある時間においてEL素子を流れる電流値が少なくなればEL素子にかかる電圧も低下することから、EL電源線25に印加する電圧値も低下させることができ、消費電力を小さくすることができる。例えば、10倍電流で書き込んでいたのを所定電流で書き込んだ場合、EL電源電圧は30%程度減少し、これにより消費電力は30%低下した。

【0062】(実施の形態7)図21は本発明の第7の形態を実施するための入力データ処理部及びソース信号線出力部を示したものである。

【0063】本発明の特徴として、データRAM174から送られてきたデータに対し、ソース信号線へ送る電流値の設定を変換テーブル176で変更できるようにし、変換テーブル176の動作はタイマー175及び、データ形式検出手段173、パシャル切り替え部172の出力により変化できるようにしたことである。

【0064】例えば、タイマー175においては、図4及び図22の情報端末などでボタン操作を行ったときに信号を検知し、ボタン操作後には所定輝度で表示を行うが、一定時間後には変換テーブル176の値を変化させ、所定輝度の10%以上60%以下に絞るように表示データ値に対する電流源177の選択の仕方を変化させることができる。これによりユーザにより操作が行われているときには表示優先で階調表示を行い、一定時間後には輝度を低下させ、電流値の低下により低電力駆動を行えるようにして、限られた電源を有効に使えるようにする。

【0065】なお、この方法は携帯情報機器以外でも、モニターなどに用いて省電力モードとして適用することもでき、消費電力が下がることから地球環境保全にも役立つ。

【0066】また、データ形式検出手段173では入力される表示データを検出し、色数、動画静止画などの判定を行う。これは例えば図18のようにデータが送信されるとすれば、各パケットの開始を示すフラグ部181の検出、更にヘッダ部182、色数183や制御信号184の値を検出することで、判定可能である。

【0067】この様にして判定した結果をデータRAM174及び変換テーブル176へ出力する。データRAM174ではデータ形式検出手段173の出力をもとに、色数などに応じてRAMに格納する方法を選択し、限られた容量を有効に使用することが可能となる。

【0068】一方、変換テーブル176ではデータ形式検出手段173で検出した表示階調数に応じて、階調-輝度特性を変化させることができる。これにより表示階調ごとに最適な階調特性を得ることが可能となる。

【0069】また、タイマー175とデータ形式検出手段173を組み合わせることで、表示階調数が少ない場合には、キー操作時などユーザが表示画面を見る場合と、一定時間後の表示輝度を変化させることが可能である。例えば、図23のように16階調表示可能な表示装置において4階調表示を行う場合、階調0、15の他に2階調をとることが多い。キー操作中やキー操作後の一定期間ではこの様に階調をとり、タイマー175により一定期間後には例えば階調0から3の4階調表示を行うようにする。この操作を行えば、EL素子に流れる最大の電流値がI15からI3まで低下できるため低電力

駆動が可能となる。なお、輝度と電力はトレードオフの関係にあるため、電力と必要輝度に応じて、4階調のとり方を変化させてもよい。

【0070】低電力化の方法として他に、電流源177の各電流値を小さくすることでも実現可能である。電流値を小さくするかの判定手段としてタイマー175、データ形式検出手段173を用いる。この場合、表示階調数に関わらず最大輝度を低下できるので、低電力化できる。

【0071】(実施の形態8)図21の構成において、パシャル切り替え部172の出力を図2のようにソースドライバ、ゲートドライバに送るとともに、データRAM174及び変換テーブル176に送ることで、部分表示時におけるデータRAM174領域の有効活用を図ることができる。例えば、データRAM174には1画面分のデータが格納できるとすると、部分表示時には全画面に対する表示割合に応じて、複数画面分のデータを蓄積できる。これにより外部より表示データをデータRAM174に転送する必要がなくなり、低電力化を図ることができる。

【0072】また、変換テーブル176においても、全画面表示時と部分表示時で表示階調数が同じで同一階調データに対し、選択する電流源177を変化させることができるようになるため、全画面表示時には画質優先、部分表示時には電力優先で表示させるといった設定が可能となる。

【0073】図21には示していないが外部調整手段を設け、タイマー175の時間設定、変換テーブル176の設定を外部から調整できるようにしてもよい。

【0074】(実施の形態9)図24は本発明の第9の実施の形態を示した図である。図3と違う点は図24(a)に示すようにカレントコピアの画素構成のスイッチングトランジスタとEL素子間に逆バイアス電圧印加用のトランジスタ267eを設け、EL素子266に逆方向電圧を印加できるようにした点である。

【0075】図24(a)の回路の動作を説明する。表示領域の行においては、図24(b)に示すように1フレームに1回ゲート信号線1(261)によりトランジスタ267b及び267cを導通状態とする(第1の期間)。この時、ゲート信号線2(262)によりトランジスタ267dを非導通状態とし、ソース信号線260に流れる電流が駆動トランジスタ267aに流れる。蓄積容量264はこの時の駆動トランジスタ267aのゲート電位に対応する電荷を蓄積する。また、EL素子266のアノード電極の電位はカソード電位以上である。そのため、トランジスタ267eが導通状態となるか非導通状態となるかは逆バイアス信号線269の電位により決められる。

【0076】逆バイアス電源Va268はEL素子の長寿命化及び端子電圧の上昇を防ぐ目的があるため、EL

素子266のアノード電位よりも5V以上15V以下の値だけ低い電圧である必要がある。EL素子266の発光時の駆動電圧以上の逆方向電圧がかかることが望ましく、図24ではおよそ-15V以上-5V以下の電圧値をとる。そのため、逆バイアス制御線259により逆バイアス信号線269に逆バイアス電圧Vaが印加された場合、トランジスタ267eは導通状態となり、EL素子266には逆バイアス電圧が印加される。

【0077】一方、ゲートオフ電源Vb258の電圧値にトランジスタ267eのゲート信号線3(263)以上の電圧を印加する。印加する電圧値はトランジスタ267eのしきい値電圧によるが0V以上3V以下の電圧を印加すればよい。特に0Vを印加する場合、電源を新たに作成する必要がなくなるため回路構成が簡単化できる。これにより逆バイアス信号線269にゲートオフ電圧Vbが印加されるとトランジスタ267eは非導通状態となる。

【0078】第1の期間はトランジスタ267dが非導通状態となっていることからEL素子266に電流が流れず発光しない期間であるので、図24(b)に示すように、逆バイアス信号線269の電位はVa、Vbのいずれをとってもよい。長寿命化及び端子電圧の上昇を防ぐためには逆バイアス信号線269には逆バイアス電源268の電位Vaを印加することが望ましい。

【0079】蓄積容量264に所定の電荷が蓄積されて第1の期間が終了すると、ゲート信号線1(261)及びゲート信号線2(262)を図24(b)の第2の期間に示すような電位に変化させ、トランジスタ267b及び267cを非導通状態、トランジスタ267dを導通状態とする。

【0080】これにより、駆動トランジスタ267aのゲート電圧に応じてEL電源線265より電流が供給され、EL素子266が点灯する。

【0081】この時、駆動トランジスタ267aを流れる電流とEL素子266を流れる電流がほぼ等しくならないと輝度低下を引き起こすため、トランジスタ267eは非導通状態でなければならない。EL素子266のアノード電位はトランジスタ267eのゲート電位よりも高いことから逆バイアス信号線269の電位をゲートオフ電源Vb258と等しくすれば、トランジスタ267eを非導通状態とすることが可能である。そのため、第2の期間での逆バイアス信号線269の電位はVbである。

【0082】このように、第1の期間および第2の期間を1フレームとすることで、所定輝度の点灯及び非点灯時のEL素子266に対する逆バイアス電圧印加を実現できる。

【0083】一方、非点灯領域の行においては黒表示を行うため、ゲート信号線2(262)によりトランジスタ267dを常に非導通状態とする。これにより蓄積容

量264に黒表示に対応する電荷を蓄える必要がないため、ソース信号線から黒表示電流をとりこむ必要がなくなりゲート信号線1(261)も常に非導通状態となる。

【0084】また、逆バイアス信号線269に逆バイアス電源Va268を印加することでトランジスタ267eが導通状態となり、逆バイアス電圧VaがEL素子266に印加される。これにより、表示領域のEL素子266の点灯期間のみに所定電流値が流れ、非点灯期間には逆バイアス電圧が印加される。

【0085】図24(a)に示した画素構成の利点としてゲート信号線3(263)の電位が常に一定であるため、ソース信号線などへカップリングによるノイズの影響を出さないこと、またゲート信号線3(263)の電位がEL素子266のカソード電極と同電位であることから、画素ごとにゲート信号線3(263)とEL素子266のカソード電極をスルーホールなどを用いて接続し、図25に示すように画素外部への引き出し線をなくすことで、ゲートドライバ328の出力端子数を削減し、額縁を小さくすることができる。画素内の各トランジスタ267にかかる電圧も最大で10Vから12Vであるため、耐圧の低いトランジスタを用いることも可能である。

【0086】更に、逆バイアス電圧を複数ラインを同時タイミングで印加する場合は、逆バイアス制御線259及び逆バイアス信号線269の数は同時選択ライン数の増加により減らすことができ、ゲートドライバ328部の回路規模を小さくすることが可能となる。例えば、逆バイアス印加を1フレーム内のブランキング期間内に全画素同時に印加する場合、逆バイアス制御線259及び逆バイアス信号線269は1本で済むこととなる。

【0087】トランジスタ267eの導通・非導通状態をゲート信号線3(263)の電圧を変化させて制御するのではなく、ソースもしくはドレイン電極の電位を変化させて制御することで、ゲート信号線1(261)及びゲート信号線2(262)のゲート電圧と異なる電圧が必要であったゲート信号線3(263)の電圧値をオンオフ2値から一定の1値とすることで、ゲートドライバ328に必要な電圧値の数を減らすことができた。また、ゲート信号線3(263)の電位をカソード電位と等しい電圧値とすることで、さらに電圧源の数を減少させることができた。

【0088】なお、カレントコピアを形成するトランジスタ267aから267dの4つのトランジスタのうち、少なくともEL電源線265から供給される電流を制御するトランジスタ267aがn型トランジスタの場合は、逆バイアスを印加するかを決めるトランジスタ267eを図26に示すようにp型トランジスタ267jとすればよい。

【0089】これは駆動トランジスタをp型からn型に

変更することで画素内を流れる電流の向きが変化し、逆バイアス印加を決めるトランジスタが接続されるEL素子266とEL素子266に電流を流すかを決めるトランジスタ間の接点257において、EL素子266の発光時電位と非発光時電位の高低が反転するためである。

【0090】p型駆動トランジスタ267aを用いた場合、接点257の電位は(発光時) > (非発光時)となり、n型駆動トランジスタ267iを用いた場合、接点257の電位は(非発光時) > (発光時)となる。逆バイアス印加を決めるトランジスタは非発光時に導通状態、発光時に非導通状態となる必要がある。ゲート信号線3(263)の電圧値を一定として、ソースもしくはドレイン電圧を変化させることで実現しようとする、p型駆動トランジスタ267aでは発光時には(ソースもしくはドレイン電圧) > (ゲート電圧)で非導通状態、非発光時には(ゲート電圧) > (ソースもしくはドレイン電圧)で導通状態となる必要がある。n型トランジスタ267eを用い、n型駆動トランジスタ267fでは発光時には(ゲート電圧) > (ソースもしくはドレイン電圧)で非導通状態、非発光時には(ソースもしくはドレイン電圧) > (ゲート電圧)で導通状態となる必要がある。p型トランジスタ267jを用いる。

【0091】なお、p型トランジスタ267jのゲート信号線3(263)の電位は逆バイアス電源Vc268よりも低く(6Vから15V程度)、EL電源線265からEL素子266内で低下した電圧値以上であれば、どの値でもよいが、ゲート信号線3(263)をEL電源線265と接続することで画素外部に引き出す信号線数を減らすことが可能であるため、EL電源線265と接続することが望ましい。この時、ゲートオフ電源Vd258はEL電源線265と同電位以下で同電位から3V程度低下した電位以上であればよい。また、逆バイアス電源Vc268はEL電源線265より5V以上15V以下の高い電圧を出力するようにすればよい。望ましくは発光時のEL素子266にかかる電圧値よりも、逆方向に大きな電圧値がかかる値とすればよい。

【0092】表示領域の行における駆動波形を図26(b)に、非表示領域の行における駆動波形を図26(c)に示す。

【0093】このように、逆バイアスを印加するためのスイッチング素子のゲート電位を固定し、逆バイアス電圧を制御することで、スイッチング素子のオンオフを制御し、EL素子266に逆バイアスを印加するかを決める方法は、図24及び図26に示したカレントコピア型の画素構成ばかりでなく、図27(a)に示すようなカレントミラー型の画素構成や、図28(a)に示すようにソース信号線260の電圧値に応じてトランジスタ267aに流れる電流を制御し、階調表示を行う画素構成でも実施可能である。

【0094】図27(a)の画素構成において、表示領

域の行においては図27(b)に示すように1フレームに1回トランジスタ267d及び267bを導通状態としてソース信号線260の電流をトランジスタ267aに流す。トランジスタ267aのゲート電位はドレイン電流値に応じて変化し、これによりゲート電極が共通配線となっているトランジスタ267cのドレインにはソース信号線電流と同一の電流が流れる。

【0095】この時、ゲート信号線3(303)はハイレベル、ローレベルどちらでもよいが、長寿命化及びEL端子電圧の上昇を防ぐにはハイレベルとしてトランジスタ267gを非導通状態とし、EL素子266のカソード電位よりも低い逆バイアス電源Va268を逆バイアス信号線269に印加することで、トランジスタ267eのゲート電位よりもソースもしくはドレイン電位が十分低くなることからトランジスタ267eが導通状態となり、EL素子266に逆バイアス電圧が印加される。

【0096】行選択期間が終了すると、ゲート信号線1(301)及びゲート信号線2(302)を操作し、トランジスタ267b及び267dを非導通状態とする。行選択期間に蓄積容量264に蓄えられた電荷に応じてトランジスタ267cに電流が流れる。この時の電流値はおよそ行選択期間にソース信号線260を流れていた電流値と等しい。トランジスタ267gを導通状態とし、EL素子266に電流を流すことで所定輝度を表示する。この時、トランジスタ267eを非導通状態とするために逆バイアス信号線269にはゲート信号線4(304)以上の電位を印加するようにする。このためには逆バイアス制御線259を操作し、ゲートオフ電源Vb258を選択し、Vbの値を0V以上3V以下の値に設定する。

【0097】これによりトランジスタ267cを流れる電流がトランジスタ267eを介して電流がリークし、EL素子266に流れる電流が減少することで輝度低下問題を回避することができる。

【0098】一方、非表示領域の行では図27(c)に示すように、ゲート信号線3(303)によりトランジスタ267gを非導通状態とし、EL素子266の順方向電流をカットする。同時に逆バイアスを印加するために逆バイアス電源Va268を逆バイアス信号線269に出力しトランジスタ267eを導通状態として逆バイアス電圧をEL素子266に印加する。

【0099】図28(a)はソース信号線の電圧値に応じて駆動トランジスタ267aのドレイン電流を制御し、EL素子266の輝度を制御する画素構成である。

【0100】表示領域の行においては図28(b)に示すように、1フレームに1回ソース信号線の電圧を画素内に取り込む。ゲート信号線2(312)にはトランジスタ267gが導通状態となる信号を印加し、EL素子266に電流が流れることで所定輝度を出力する。この

時、逆バイアス信号線269にはゲートオフ電源Vb258を印加してトランジスタ267eを非導通状態としておく。

【0101】非表示領域の行においては図28(c)に示すようにゲート信号線1(311)及びゲート信号線2(312)にトランジスタが非導通状態となる信号を印加することでEL素子266に順方向電流を流さないようにする。さらに、逆バイアスを印加するために逆バイアス電源Va268を逆バイアス信号線269に印加することでトランジスタ267eが導通状態となり、逆

バイアスがEL素子266に印加される。
【0102】ゲートオフ電源Vb258の電圧はトランジスタ267eのゲート電圧値より高い電位(0V以上3V以下)を印加し、逆バイアス電源Vaの値はEL素子266に印加される順方向電圧よりも絶対値が高いことがよいため、EL素子266のカソード電位よりも5V以上15V以下の範囲で低い電圧を印加するにすればよい。これはp型のトランジスタによりEL素子266に流れる電流値を制御する場合において画素構成によらず共通である。

【0103】また、図27及び図28においてもトランジスタ267a及び267cをn型トランジスタとしても実現可能である。この時は図26と同様に逆バイアス電圧を印加するかを決めるトランジスタ267eをp型トランジスタとし、電流が流れる方向が逆になるのにあわせてEL素子266の接続向き及び電源電圧を変化させることで実現可能である。図26の点線内をカレントミラー型回路及びソース電圧に応じて階調制御を行う回路に変更すればよい。

【0104】以上の発明において、スイッチングトランジスタ267b、267c、267d、267g、267h、267iはp型トランジスタでもn型トランジスタでもどちらの場合でも逆バイアスを印加することが実施可能である。ゲート信号線の極性を反転させること、電圧値の調整を行うという変更が必要となるだけであるため、接点257の電位及びEL電源線265、逆バイアス電源268の値に変化がないため、トランジスタ267eもしくは267jの動作に変更が生じないためである。

【0105】(実施の形態10)図29(a)は本発明の第10の実施の形態を実現するための回路構成を示したものである。第9の実施の形態と異なる点は逆バイアス信号線269がハイインピーダンス状態を取り得ること、ゲート信号線3(263)の電位が逆バイアス印加時と非印加時で変化することである。

【0106】表示領域の行では図29(b)に示すように、1フレームに1回表示階調に対応した電流値をEL素子266に流すためにソース信号線260を流れる電流を画素内に取り込む。この時、トランジスタ267b及び267cを導通状態とし、トランジスタ267dを

非導通状態として駆動トランジスタ267aにソース信号線260を流れる電流と同一電流を流す。この時、EL素子266は非発光状態となるので逆バイアス電圧を印加するようにする。逆バイアス電源Va268を逆バイアス信号線269に印加し、ゲート信号線3(263)を逆バイアス電源Vaに比べて高い電位としてトランジスタ267eを導通状態とし逆バイアスを印加する。逆バイアス電源Vaの値は図24と同様にEL素子に応じて長寿命化及び端子電圧上昇の防止に効果のある値とすればよい。

【0107】トランジスタ267dを導通状態としてEL素子266が所定輝度を出力している期間はトランジスタ267eを非導通状態とする必要がある。そのためにゲート信号線3(263)をソースドレイン電圧に比べて低くする。ここで逆バイアス制御線259を操作し、逆バイアス信号線269を逆バイアス電源268から切り離すことで、ソースドレイン電圧が上昇し、ゲート信号線3(263)に印加する電圧値を高くすることができる。これは逆バイアス信号線269に逆バイアス電源268が印加された場合(-15V程度)に比べ、ハイインピーダンス状態となることで0Vから3V程度にすることができる。そのため、トランジスタの耐圧を低く設計することができる。

【0108】非表示領域の行では図29(c)に示すように、逆バイアス信号線269に逆バイアス電源268を印加し、ゲート信号線3(263)には逆バイアス電圧よりも高い電圧を印加し、トランジスタ267eを導通状態として逆バイアスをEL素子266に印加する。この時、EL電源線265からの電流を遮断するためトランジスタ267dは非導通状態とする必要がある。

【0109】なお、この構成は駆動トランジスタ267aがnチャネルであっても同様に実現可能である。電源電圧を変化させること、電流の向きが変わるのでEL素子266の接続方向を反転させるだけでよい。

【0110】また、このようにゲート信号線3(263)の電位を変化させる方法では逆バイアスを入れるかどうかを選択するトランジスタを駆動トランジスタと同一のキャリア輸送を持つトランジスタとして用いることができる点で、製膜プロセスを簡単にすることができるため有利である。この時の回路構成を図30(a)に示す。

【0111】ゲート信号線1(261)及びゲート信号線2(262)の波形は図29の画素構成と同様である。逆バイアス信号線269と接続させるトランジスタ267fがp型トランジスタとなることでゲート信号線3(263)の信号極性が反転するだけである。また、ゲート信号線3(263)の電位は、トランジスタ267fが非導通時にソースもしくはドレイン電極よりも高い電位(EL素子266の駆動電圧以上駆動電圧+3V以下程度)、トランジスタ267fが導通時にソースも

しくはドレイン電極よりも低い電位（逆バイアス電源268の電圧値V_aから5Vから15V程度低い値）を印加する。このゲート信号線3（263）の信号極性及び電圧値が異なること以外は図29と同様に実現可能である。非表示領域の行は図30（c）でも同様である。

【0112】また、カレントコピアの画素構成ばかりでなく、カレントミラーやソース信号線電圧により階調表示を行う方法などでも同様に実現可能である。

【0113】p型駆動トランジスタばかりでなく、n型駆動トランジスタでも同様に実現できる。

【0114】（実施の形態11）図1、図31から図33は本発明の第11の実施の形態を示した図である。

【0115】電源からEL素子266に流れる電流経路とは別にして、EL素子266の電源と接続される端子とは逆の端子側にスイッチング素子を接続し、スイッチング素子の他端には逆バイアス信号線269を接続する。

【0116】逆バイアス信号線269に印加する電圧値を変化させることでスイッチング素子のオンオフを制御し、オフ期間には駆動トランジスタにより制御された電流がEL素子266に流れ、オン期間には逆バイアス信号線269に印加された電圧値がEL素子に印加され、EL素子266に逆方向電圧を印加することができる。

【0117】例えば、図1（a）に示す画素構成においては図1（b）に示すように、1フレームの間に第1と第2の期間が存在し、第1の期間ではゲート信号線1（261）によりソース信号線260を流れる電流が駆動トランジスタ267aに流れる。このときの駆動トランジスタ267aのゲート電圧を蓄積容量264に蓄積する。EL素子266に電流を供給するトランジスタ267dは非導通状態となるためEL素子266は非発光である。EL素子266に逆方向電圧を印加するために逆バイアス信号線269に逆バイアス電圧を印加する。逆バイアス電圧値の変化は逆バイアス制御線259の制御及び逆バイアス電源332の値を変化させることでできる。この時、スイッチング素子331の両端の電圧が接点334に比べ、逆バイアス信号線269の方が低くなっていることからスイッチング素子331は導通状態となり、逆バイアス電源332の電圧値からスイッチング素子331の閾値電圧分上昇した電圧値が接点334に印加され、EL素子266に逆方向電圧が印加される。

【0118】次に、第2の期間においては、ゲート信号線1（261）及び2（262）により駆動トランジスタ267aを流れる電流がEL素子266に流れる。駆動トランジスタ267aからは階調に応じた電流値をEL素子266に流す必要があるため、スイッチング素子331はオフしておく必要がある。そのために接点334に比べて逆バイアス信号線269に印加する電圧値を高くする。逆バイアス制御線259によりオフ電源33

3の電圧値を逆バイアス信号線269に印加し、オフ電源333の値V_aによりスイッチング素子331をオフとする。なお、オフ電源V_a333の値は接点334よりも高ければよいが、好ましくは電源の数を減らす観点からEL電源線265と同一とし、EL電源を接続する。これによりEL素子266に逆方向電圧を印加することで発光時にEL素子266内部に蓄積された空間電荷を放出することができ、空間電荷による分子の化学劣化のために生じる輝度の低下を低減させることができ、寿命を延ばす効果が得られる。

【0119】なお、図1では画素内のトランジスタが全てp型トランジスタで形成された例で説明を行ったが、図31に示すようにn型トランジスタを用いても同様に実施可能である。

【0120】n型トランジスタを用いると流れる電流の向きが反対となることから、電源及びEL素子、スイッチング素子の向きを反対とする必要がある。逆バイアス電源342ではEL電源線265よりも高い電圧を印加し、オフ電源343ではEL素子266の点灯時に接点344よりも低い電圧を印加すればよい。好ましくはこの回路図においてグランド電位を印加することがよい。回路に必要な電源数が減少するためである。

【0121】このようにすれば、EL素子266が発光しているときには逆バイアス信号線269にオフ電源343の出力を印加することでスイッチング素子341が非導通状態となり、EL素子266が非発光の場合には逆バイアス信号線269に逆バイアス電源342を出力することでスイッチング素子341が導通状態となってEL素子266に逆方向電圧を印加することができ、EL素子266内部に蓄積された空間電荷を放出することにより寿命を延ばすことが可能となる。

【0122】さらに、本発明は図32、図33に示した画素回路を持つ表示素子にも適用可能である。逆バイアス信号線に印加される電圧値と、各トランジスタのゲート信号線の波形をそれぞれ図32（b）及び図33（b）に示す。

【0123】また、各図においてスイッチング素子はダイオードなどの素子を用いて実現することが望ましい。

【0124】図34に示すように、逆バイアス信号線を画素外部に引き出すのではなく、ソース信号線からの電流経路を形成するためのトランジスタの制御線にスイッチング素子392の一端を接続し、ゲート信号線1（391）の電圧値によりEL素子266に逆バイアスを印加するかどうかを設定してもよい。これにより逆バイアス信号線がなくなるため開口率を上昇させることが可能である。

【0125】ゲート信号線2（262）によりトランジスタ267dが導通状態となる期間では、スイッチング素子392がオフとなる必要がある。このとき、ゲート信号線1（391）はソース信号線260からの電流を

遮断するためにトランジスタ 2 6 7 c 及び 2 6 7 b を非導通状態とする電圧値を印加している（第 2 の期間）。このときの電圧値は p 型トランジスタを用いていることからほぼ E L 電源線 2 6 5 と同じ値となり、接点 3 9 7 に比べてゲート信号線 1 (3 9 1) の電位が高くなりスイッチング素子 3 9 2 はオフ状態となる。

【 0 1 2 6 】一方、ゲート信号線 2 (2 6 2) によりトランジスタ 2 6 7 d が非導通状態となる期間では、スイッチング素子 3 9 2 をオンとして E L 素子 2 6 6 に逆バイアス電圧を印加する（これにより E L 素子 2 6 6 の寿命を長くさせることができる）。ゲート信号線 1 (3 9 1) の電位を接点 3 9 7 に比べて充分低い電位とすることでスイッチング素子 3 9 2 がオンとなり、さらに E L 素子 2 6 6 に逆バイアス電圧が印加される。このときにはソース信号線 2 6 0 の電流を駆動トランジスタ 2 6 7 a に流すためにトランジスタ 2 6 7 c 及び 2 6 7 b を導通状態とするためゲート信号線 1 (3 9 1) が低い電位となり、スイッチング素子をオンすることが可能である。

【 0 1 2 7 】（実施の形態 1 2）図 3 5 は本発明の第 1 2 の実施の形態を示す図である。図 1 におけるスイッチング素子 3 3 1 の代わりにトランジスタ 3 7 1 を用いて実現したことが異なる点である。

【 0 1 2 8 】トランジスタ 3 7 1 をオフにするには逆バイアス信号線 2 6 9 にオフ電源 3 3 3 を出力する。オフ電源の電圧値は E L 素子 2 6 6 の発光時での接点 2 5 7 の電圧値に比べて高い電圧を印加することで実現できる。好ましくは E L 電源線 2 6 5 と一致させることが望ましい。

【 0 1 2 9 】トランジスタ 3 7 1 をオンにするには逆バイアス信号線 2 6 9 の電圧値を逆バイアス電源 3 3 2 に接続し、接点 2 5 7 に比べて充分低い電圧値を印加すればよい。E L 素子 2 6 6 に逆方向電圧を印加する目的でトランジスタ 3 7 1 を導通状態とすることから、逆バイアス電源 3 3 2 の値は接点 2 5 7 に比べて充分低い電圧値となり、図 3 5 (a) に示す構成において、E L 素子 2 6 6 に逆方向電圧を印加することが可能となる。

【 0 1 3 0 】図 3 5 (b) にはゲート信号線及び逆バイアス信号線 2 6 9 の波形を示す。E L 素子が非発光状態となる第 1 の期間では逆バイアス信号線 2 6 9 の電圧値を逆バイアス電圧値 V b として E L 素子に逆方向電圧を印加し、E L 素子が発光状態となる第 2 の期間では逆バイアス信号線 2 6 9 の電圧値をオフ電源 V a の値として、トランジスタ 3 7 1 を非導通状態とすることで、駆動トランジスタ 2 6 7 a から供給される電流を E L 素子 2 6 6 に流して階調表示を行う。これにより、非表示期間において逆バイアス電圧を E L 素子に印加することで寿命を延ばすことが可能となった。

【 0 1 3 1 】また、本発明の特徴として、トランジスタは全て p 型で形成することができること、さらに逆バイ

アスを印加する経路を形成するトランジスタのゲート電極がソースもしくはドレイン電極と接続されるため、ゲート信号線数を増加させることなく有機 E L 素子に逆バイアスを印加できる利点があるということである。

【 0 1 3 2 】n 型トランジスタで駆動トランジスタを形成した場合でも同様に n 型トランジスタのみでの実現が可能である。これを図 3 6 (a) に示す。また、その時の駆動波形を図 3 6 (b) に示す。電位の高低の関係及び電流の向き及び E L 素子の接続の向きが変化しただけで、同様に E L 素子に逆方向電圧を印加することが可能である。

【 0 1 3 3 】また、実施の形態 1 1 と同様に他の画素構成でも同様に実施可能であり、図 3 2 及び図 3 3 に示す画素回路を持つ場合、スイッチング素子 3 3 1 をトランジスタに置き換え、2 つの電源の値を p 型の場合には図 3 5、n 型の場合には図 3 6 に示すように設定すればよい。

【 0 1 3 4 】（実施の形態 1 3）図 3 5 の逆バイアストランジスタ 3 7 1 を用いることでカレントコピーの画素構成における E L 素子 2 6 6 に電流を流す E L 接続トランジスタ 2 6 7 d の検査を行うことが可能となる。E L 素子 2 6 6 を形成する前に逆バイアス制御線 2 5 9 を操作し、逆バイアス電源 3 3 2 を印加して逆バイアストランジスタ 3 7 1 を導通状態とし、逆バイアス電源に流れる電流値を測定する。ソース信号線 2 6 0 に白から黒を示す電流値を流して逆バイアス電源に流れる電流が変化しているかどうか観測し、常に電流がほとんど流れない場合は E L 接続トランジスタ 2 6 7 d は導通状態にならないという不良状態であることが分かる。

【 0 1 3 5 】このように、E L 素子を形成する前にトランジスタ 2 6 7 d の検査を実施することが可能となる。

【 0 1 3 6 】また、図 3 7 (a) に示すように、カレントミラーの画素構成においても同様に、電流を制御する駆動トランジスタ 2 6 7 c 及び E L 素子 2 6 6 に電流を供給するトランジスタ 2 6 7 g の検査を行うことができる。

【 0 1 3 7 】図 3 7 (b) に各信号線に印加する信号波形を示す。ゲート信号線 1 から 3 はこれまでと同様に 1 フレーム間でオンオフ変化をさせる。行選択期間ではゲート信号線 1 及び 2 を操作してトランジスタを導通状態とし、ゲート信号線 3 につながるトランジスタを非導通状態としてトランジスタ 2 6 7 a に所定電流を流すように蓄積容量 2 6 4 に電荷を蓄える。次に、非選択期間ではゲート信号線 1 及び 2 につながるトランジスタを非導通状態とし、ゲート信号線 3 につながるトランジスタを導通状態とすることで、E L 素子 2 6 6 に所定電流値が流れる。

【 0 1 3 8 】本発明ではスイッチング素子 3 3 1 を挿入することで、E L 素子 2 6 6 をつなげなくても、駆動トランジスタ 2 6 7 c に流れる電流をスイッチング素子 3

31を介して外部に取り出し、電流測定手段431により、電流値を測定することで、EL素子を形成しなくてもトランジスタ267c及び267gが動作するかを検査することが可能となる。

【0139】このように、EL素子を形成する前にTF Tを形成したアレイ基板の検査を行うことができるのが本発明の特徴である。

【0140】(実施の形態14)図38は本発明の第14の実施の形態を示した図である。

【0141】ソース信号線260に流れる電流値により10 階調表示を行う表示装置においては、低電流領域において、ソース信号線に寄生する浮遊容量の電荷の充放電が難しくなることから電流値が所定の電流値に変化するまでに時間がかかり、1水平走査期間内でトランジスタ267cを介して駆動トランジスタ267aに所定の電流値を流せなくなるという問題がある。また、駆動トランジスタ267aの見かけの抵抗値も流れる電流が小さくなるにつれて大きくなるため、容量と抵抗の積である時定数が大きくなり波形変化に時間がかかる。

【0142】そこで所定電流値に対し、数倍(X倍)の20 電流値をソース信号線260に流し、図38(b)に示す第1の期間で駆動トランジスタに記録する。第2の期間においてトランジスタ267dを導通状態とし、EL素子266に電流を流す。所定電流のX倍の電流が流れることから、所定の輝度とするために要したこれまでのトランジスタ267dのオン期間に比べて1/X倍のオン期間とすることで輝度を調整できる。

【0143】1フレームの残りの期間(第3の期間)ではトランジスタ267dは非導通状態となりEL素子266は非発光状態となる。30

【0144】そこで、本発明では従来の第1の期間に加え、ソース信号線260に接続されたトランジスタ267c及びEL素子266に接続されたトランジスタ267dが非導通状態となる第3の期間においても、EL素子266に逆バイアス電圧を印加するようにして、さらなる長寿命化を図った。その時の逆バイアス信号線269に印加する電圧値の変化、及びゲート信号線の波形を図38(b)に示している。上記のようにソース信号線に所定電流のX倍の電流を流し、EL素子266に電流を流す期間を1/X倍とすることで、EL素子に逆バイ40 アス電圧を印加する期間を長くすることができる。

【0145】そこで図39に示すように、複数の行(この例では3行)の逆バイアス信号線269を共通化し、逆バイアス制御線259により電圧を選択する選択部の数を減らすことを考えた。

【0146】逆バイアス制御線は通常ゲート信号線と同様に、1水平走査期間ずつずれた信号を各行の選択部に出力していることからシフトレジスタ等で逆バイアス制御線259に出力する信号を生成している。このよう50 に、本発明により複数行の逆バイアス制御線をまとめる

ことでシフトレジスタの数を減らすことが可能となる。

【0147】また、全画面を一括して制御する場合にはシフトレジスタ自身が不要となるという利点がある。3行分をまとめた場合の各行のゲート信号線及び逆バイアス信号線の波形を図40に示す。EL素子266に逆バイアスを印加するための逆バイアス信号線269の電圧Vbは、3行のゲート信号線2が全てオフの場合に印加される(期間A)。1行でも点灯している場合は、逆バイアスを印加できないため、逆バイアス信号線269の電圧はVaとなる。

【0148】同一の逆バイアス信号線で同時に制御する行数は多い方が望ましい。

【0149】また、この例でゲート信号線G21、G22、G23はそれぞれ1水平走査期間ずつずらしているが、3本の信号線を全てG23と同一タイミングで動作させてもよい。各ゲート信号線G11とG21、G12とG22、G13とG23のオンとなる期間がそれぞれ重ならなければ、各ゲート信号線G21、G22、G23のオンの期間はどのようなタイミングであってもよい。これにより期間Aの長さをさらに2水平走査期間だけ長くすることも可能であるし、さらにゲート信号線2のシフトレジスタの段数を削減できる効果がある。

【0150】また、本発明のいずれの形態においても、図41のソースドライバ71及びゲートドライバ70を低温ポリシリコンを用いて表示装置のガラス基板に形成してもよい。もしくはソースドライバ71及びゲートドライバ70を半導体回路として作成し、表示パネルと組み合わせてもよい。また、一方のドライバを低温ポリシリコンで表示装置のガラス基板に形成し、他方を半導体回路として形成し、表示パネルと組み合わせる方法でもよい。

【0151】また、図42のようにドライバICを一方向に搭載してもよい。この様に搭載することは、図4もしくは図22に示した携帯情報端末においてX-Yの2方向におくことに比べ、機器に対し左右対称に表示部を配置できるという利点がある。

【0152】この例ではスイッチング素子として、Pチャンネルのスイッチング素子を例にして説明を行ったが、Nチャンネルのスイッチング素子、もしくはその組み合わせによっても、同様に実現可能である。例えば、図3に示した画素構成の場合、ゲート信号線1(22)及びゲート信号線2(23)に印加させる電圧値をNチャンネルスイッチング素子を用いた場合は、ロジックレベルで考えるとPチャンネルスイッチング素子の信号の反転信号を入れればよく、ソース信号線21を流れる電流については電流を流す向きを逆にし、EL電源線25から供給される電圧は画素回路上、最も低い電位とする。これを図43(a)に示し、非表示行でのゲート信号線波形を図43(b)に示す。なお、図3の他の図8、図10及び図13の構成においても同様にNチャンネルトランジスタ

を用いても実現可能である。

【0153】本発明においてスイッチング素子として用いたトランジスタは薄膜トランジスタを例にして説明を行ったが、薄膜トランジスタに限らず、バリスタ、サイリスタ、リングダイオード、薄膜ダイオード(TFD、MIM)などを用いても同様な効果が得られる。

【0154】また、表示素子としてEL素子で説明を行ったが、有機電界発光素子や無機エレクトロルミネセンス素子、発光ダイオードなどを用いてもよい。

【0155】

【発明の効果】以上のように本発明は、EL電源線からの電流を調整する駆動トランジスタとEL素子との間に電流遮断手段を設け、駆動トランジスタの電流変化に対し、非表示部の輝度が上昇しないようにし、非表示行に黒書き込みを行わなくても黒表示が可能となった。これにより、非表示部におけるクロストークを防止できた。

【0156】また、駆動トランジスタとEL素子の間の電流経路を遮断している間にEL素子に逆方向電圧を印加できる構成としたことで、寿命を長くすることができた。

【0157】表示色数が少ない場合には階調のとり方を変化させたり、電源電圧を下げることにより低電力化を図り、タイマーによりある期間後には輝度を低下させ、複数の発振器を搭載し、表示色、表示領域により異なる発振器を用いて駆動周波数を変化させることで低電力化できるようになった。

【0158】このように、本発明により非表示部の黒輝度上昇の防止、長寿命化、低電力化が実現できた。

【図面の簡単な説明】

【図1】スイッチング素子を逆バイアス信号線に用いてEL素子に逆バイアスを印加するための画素構成を示した図

【図2】本発明の第1の実施の形態による全画面もしくは部分表示切り替えに必要な制御信号ブロックを示した図

【図3】本発明に適用できる画素構成の一形態を示した図

【図4】携帯情報端末における部分表示を適用した例を示した図

【図5】図3に示す画素構成と本発明の形態を用いて部分表示を行った時のゲート信号線の波形を示した図

【図6】本発明の第1の実施の形態によるゲート信号線生成部を実現する1つの例のブロック図

【図7】EL素子に逆バイアスを印加できる画素構成の例を示した図

【図8】カレントミラー画素構成における本発明を実施するための画素構成を示した図

【図9】カレントミラー画素構成での表示行及び非表示行のゲート信号線の波形を示した図

【図10】ソース信号線電圧により階調制御を行う画素

構成の場合に、駆動トランジスタとEL素子の間に電流遮断手段を設けた例を示した図

【図11】本発明の第1の実施の形態を用い、図10の画素構成の場合におけるゲート信号線波形を示した図

【図12】ソース信号線に流れる電圧に応じて階調表示を行う場合に、EL素子に逆方向電圧を印加できるようにした画素構成を示した図

【図13】ソース信号線電圧により階調制御を行い、駆動トランジスタの閾値電圧のばらつきを補正する機能を入れた画素構成の例を示した図

【図14】図13の回路構成において本発明の第1の実施の形態による表示行及び非表示行のゲート信号線波形を示した図

【図15】表示領域の大きさによりEL電源電圧を変化させることができるようにするためのブロック図

【図16】EL素子の電流-電圧-輝度特性を示した図

【図17】基準電圧と電圧生成部及び電圧出力とソース信号線及び画素の関係を示した図

【図18】表示データ入力の形式の一例を示した図

【図19】本発明の第5の実施の形態である発振周波数を可変できるようにしたブロック図

【図20】本発明の第6の実施の形態において全画面表示時と部分表示時におけるソース及びゲート信号線の印加パターンを示した図

【図21】階調数、表示領域の大きさ、及び時間により同一入力データに対して異なる電流出力を選択できるようにした図

【図22】折りたたみ型の携帯情報端末における部分表示を行う例を示した図

【図23】階調と電流値の関係を示した図

【図24】本発明の第9の実施の形態におけるp型駆動トランジスタを用いたときの画素構成及び駆動波形を示した図

【図25】本発明の第9の実施の形態における表示装置の構成を示した図

【図26】本発明の第9の実施の形態におけるn型駆動トランジスタを用いたときの画素構成及び駆動波形を示した図

【図27】本発明の第9の実施の形態におけるカレントミラー型の画素構成及び駆動波形を示した図

【図28】本発明の第9の実施の形態におけるソース信号線電圧値に応じて電流を制御する画素構成としたときの回路及び駆動波形を示した図

【図29】本発明の第10の実施の形態におけるn型トランジスタを用いた逆バイアス印加回路及び駆動波形を示した図

【図30】本発明の第10の実施の形態におけるp型トランジスタを用いた逆バイアス印加回路及び駆動波形を示した図

【図31】駆動トランジスタとしてn型トランジスタを

用いた場合、EL素子に逆バイアスを印加するための画素構成を示した図

【図32】カレントミラーの画素構成においてEL素子に逆バイアスを印加するための画素構成を示した図

【図33】ソース信号線に印加される電圧値に応じて階調表示を行う場合の画素構成におけるEL素子に逆バイアス印加を行うための回路構成を示した図

【図34】逆バイアス信号線をゲート信号線のうちの1つと共有化した場合の画素構成を示した図

【図35】スイッチング素子としてトランジスタを用いた場合のEL素子に逆バイアス電圧を印加するための画素構成を示した図

【図36】n型駆動トランジスタの場合に、スイッチング素子をトランジスタを用いて実現する場合のEL素子に逆バイアス電圧を印加するための画素構成及び波形を示した図

【図37】カレントミラーの画素構成におけるトランジスタを検査する回路を組み込んだ画素構成を示した図

【図38】スイッチング素子としてトランジスタを用い、EL素子に所定電流の数倍の電流を流した場合のEL素子に逆バイアス電圧を印加するための画素構成及び各ゲート信号線波形を示した図

【図39】複数行の逆バイアス信号線を同時に制御する場合の画素構成を3行同時の場合について示した図

【図40】複数行の逆バイアス信号線を同時に制御するようにした場合における各行のゲート信号線及び逆バイアス信号線電圧の波形の例を示した図

【図41】本発明の表示装置の構成を示した図

【図42】表示装置に駆動用半導体回路を配置した例を示した図

【図43】nチャネルトランジスタで構成した場合の図

【符号の説明】

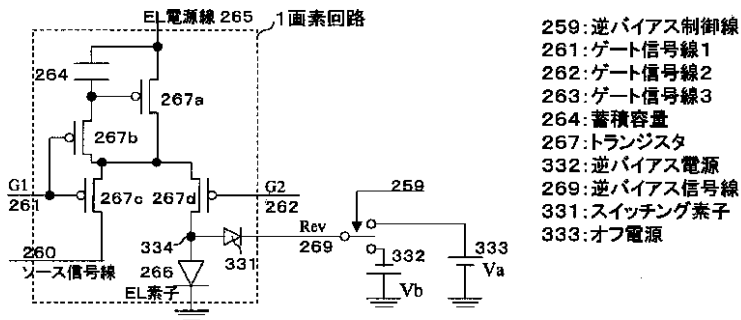
- 11 コントローラ
- 12 表示領域記憶手段
- 13 パーシャル切り替え部
- 14 データRAM
- 15 ソースドライバ

- *16 表示部
- 17 ゲートドライバ
- 21 ソース信号線
- 22 ゲート信号線1
- 23 ゲート信号線2
- 24 蓄積容量
- 25 EL電源線
- 26 EL素子
- 27 トランジスタ
- 28 接点
- 251 表示部
- 252 ゲートドライバ
- 253 ソースドライバ
- 254 基板
- 257 接点
- 258 ゲートオフ電源
- 259 逆バイアス制御線
- 260 ソース信号線
- 261 ゲート信号線1
- 262 ゲート信号線2
- 263 ゲート信号線3
- 264 蓄積容量
- 265 EL電源線
- 266 EL素子
- 267 トランジスタ
- 268 逆バイアス電源
- 269 逆バイアス信号線
- 301, 311, 391 ゲート信号線1
- 302, 312 ゲート信号線2
- 303, 313 ゲート信号線3
- 304 ゲート信号線4
- 331, 341, 392 スwitching素子
- 332, 342 逆バイアス電源
- 333, 343 オフ電源
- 334, 344, 354, 397, 424 接点
- 371, 421 トランジスタ
- * 431 電流測定手段

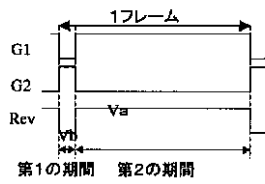
【図18】



【図1】

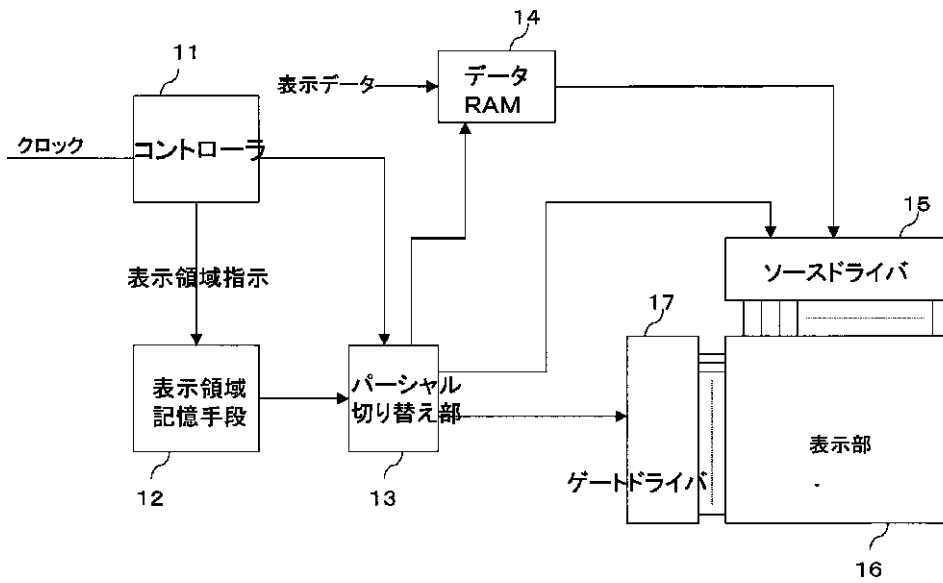


(a)

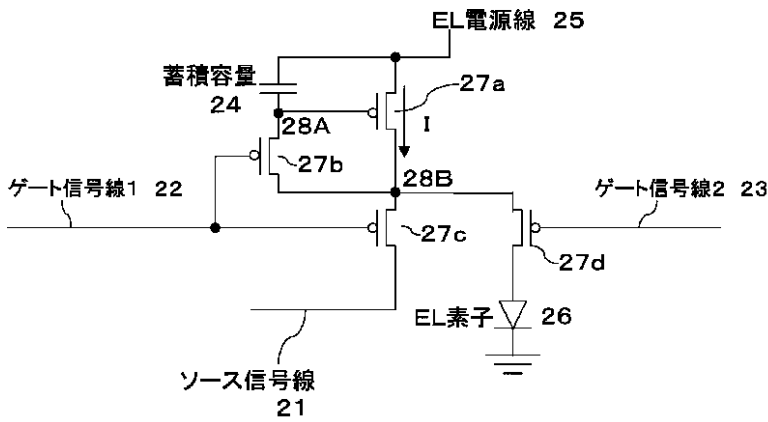


(b)

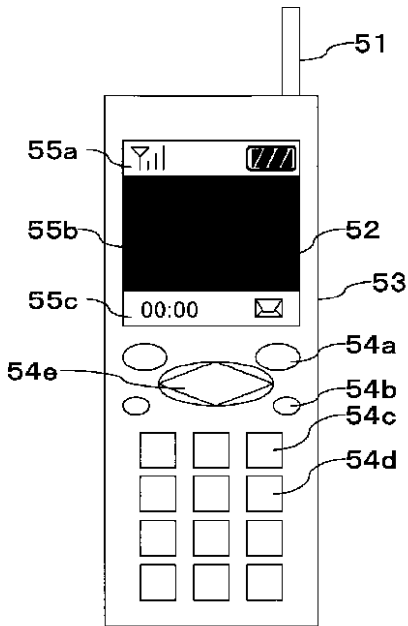
【図2】



【図3】

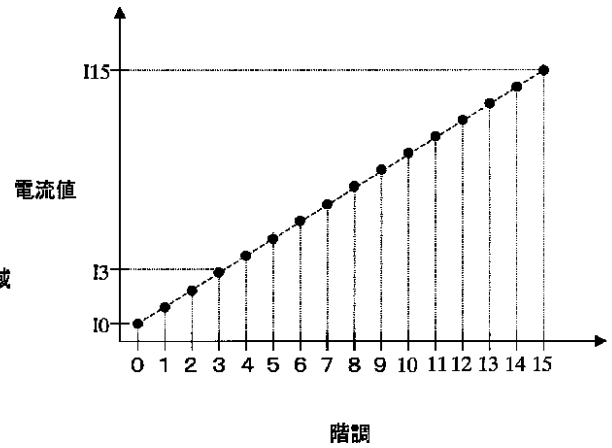


【図4】

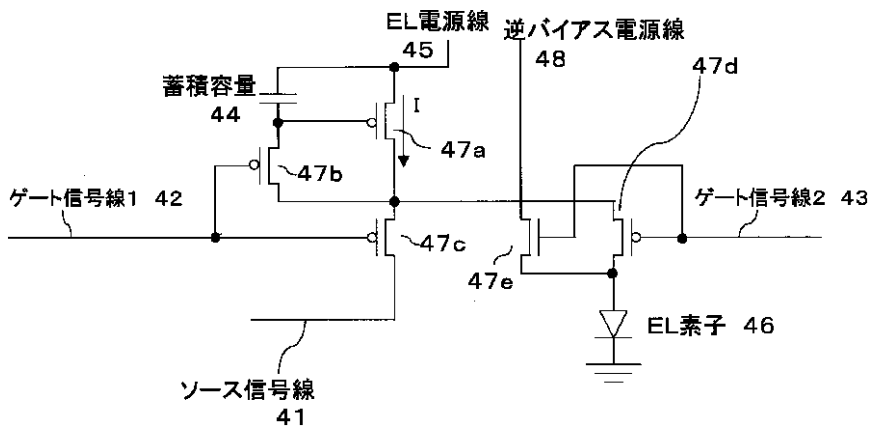


- 51: アンテナ
- 52: 表示部
- 53: 筐体
- 54: ボタン
- 55a, 55c: 表示領域
- 55b: 非表示領域

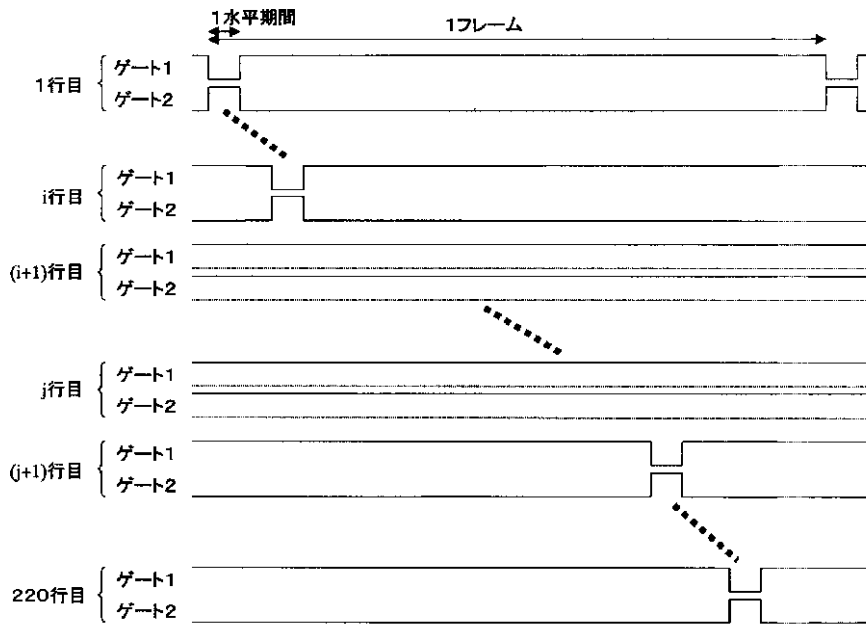
【図23】



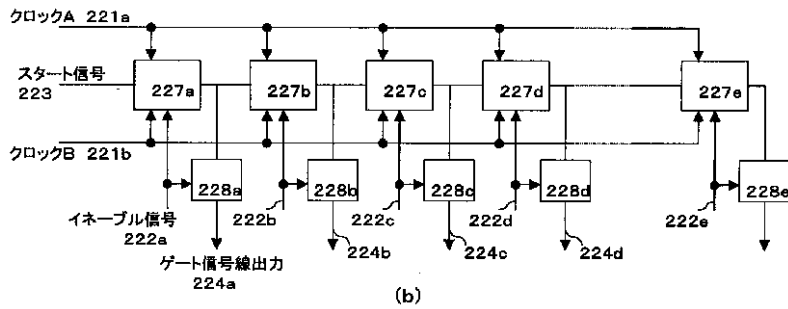
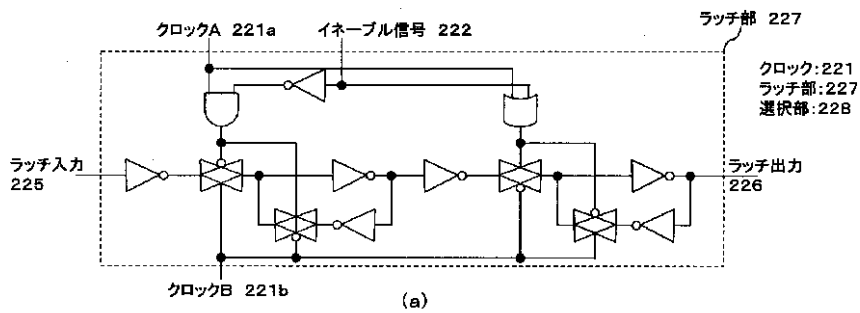
【図7】



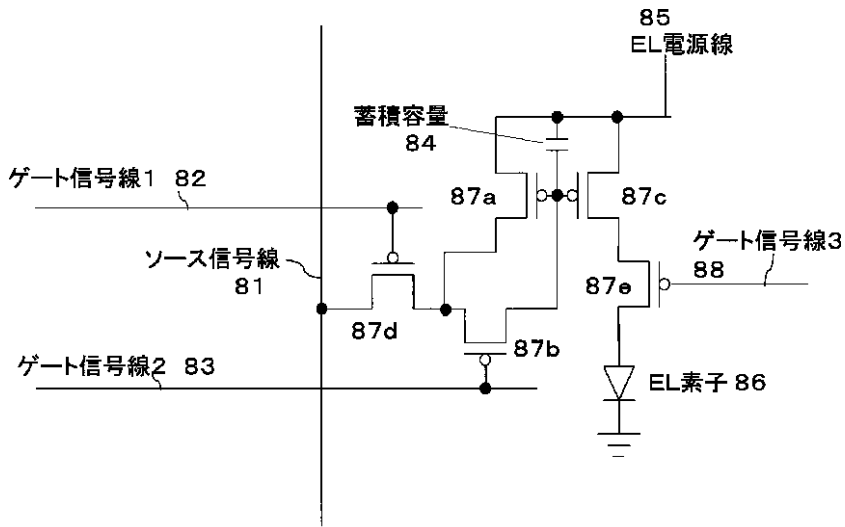
【図5】



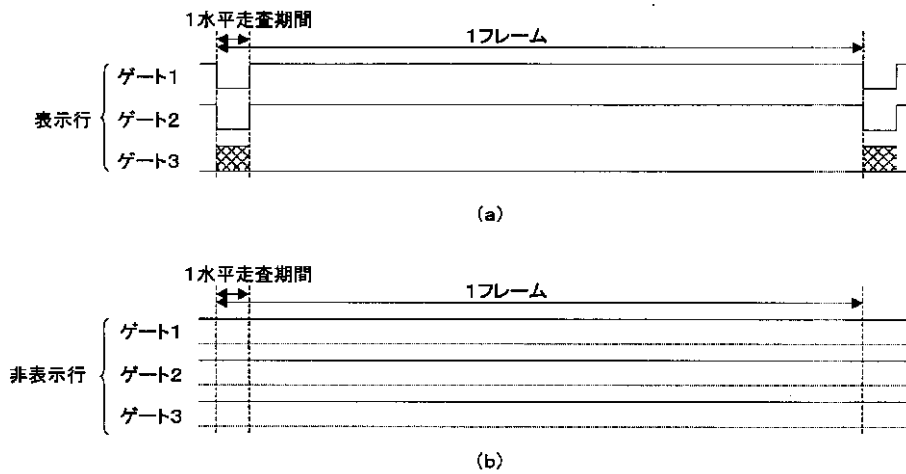
【図6】



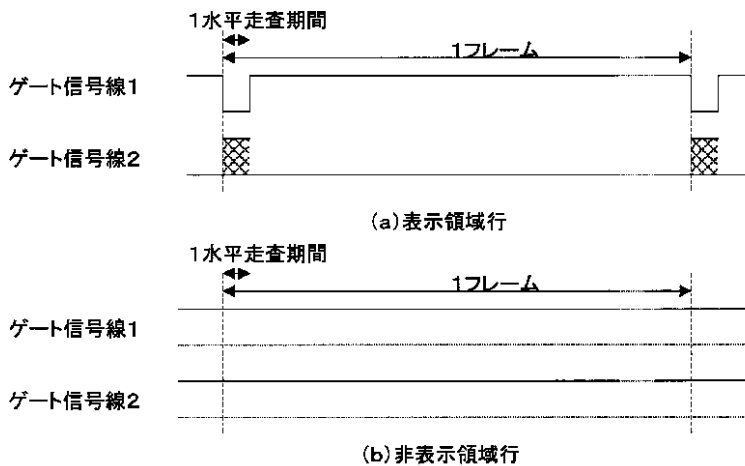
【図8】



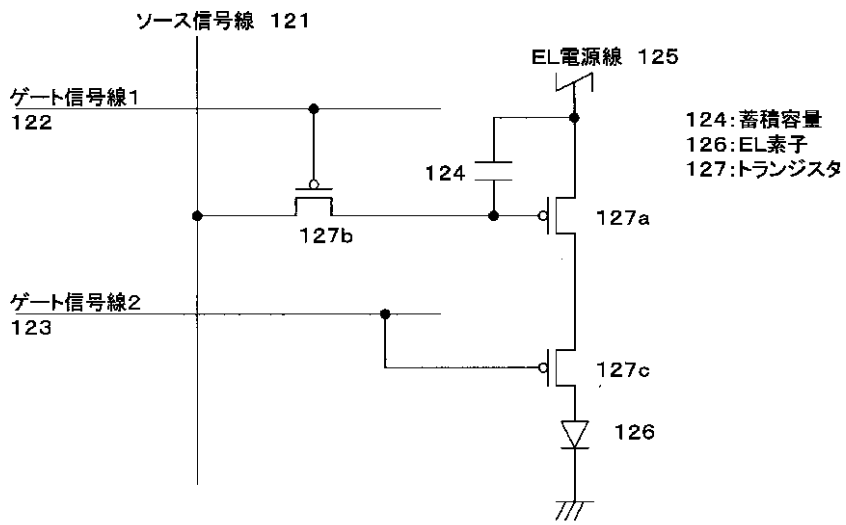
【図9】



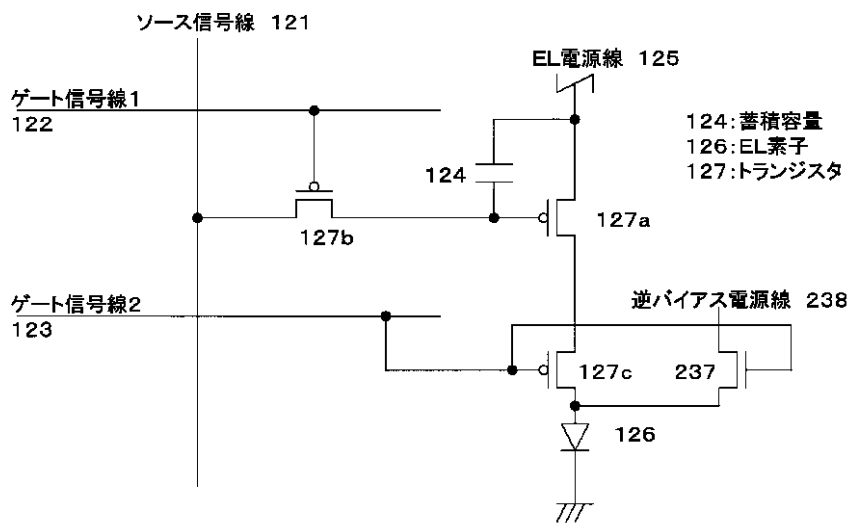
【図11】



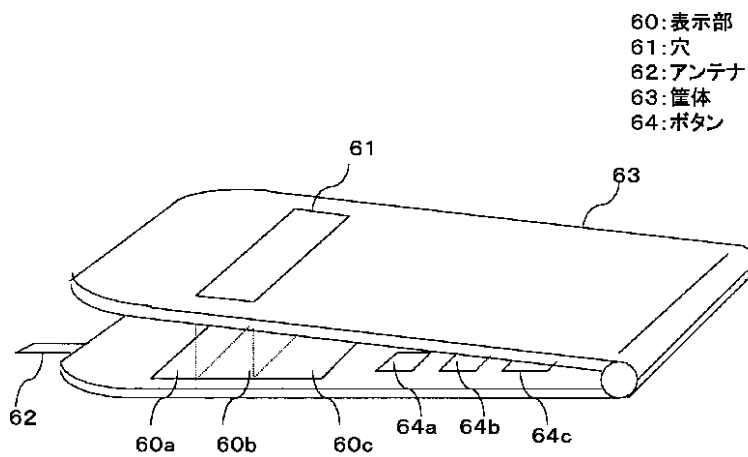
【図10】



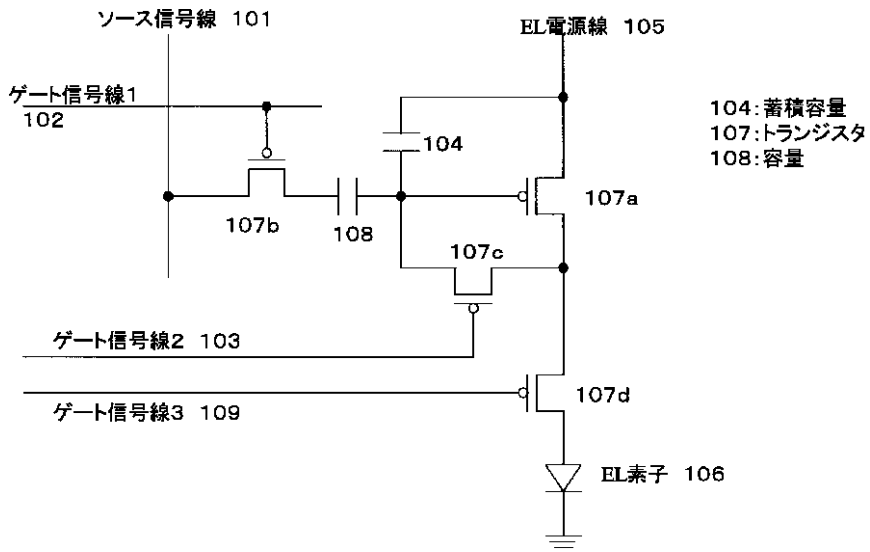
【図12】



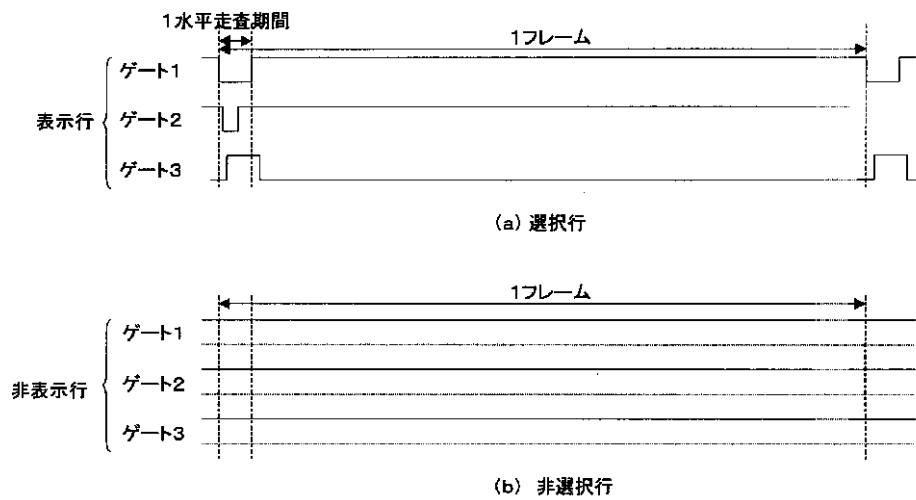
【図22】



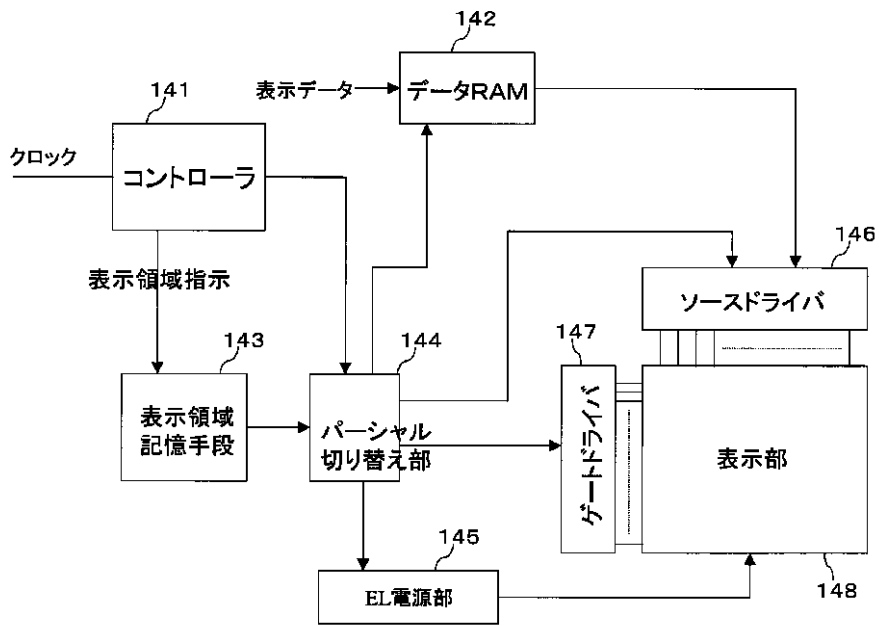
【図13】



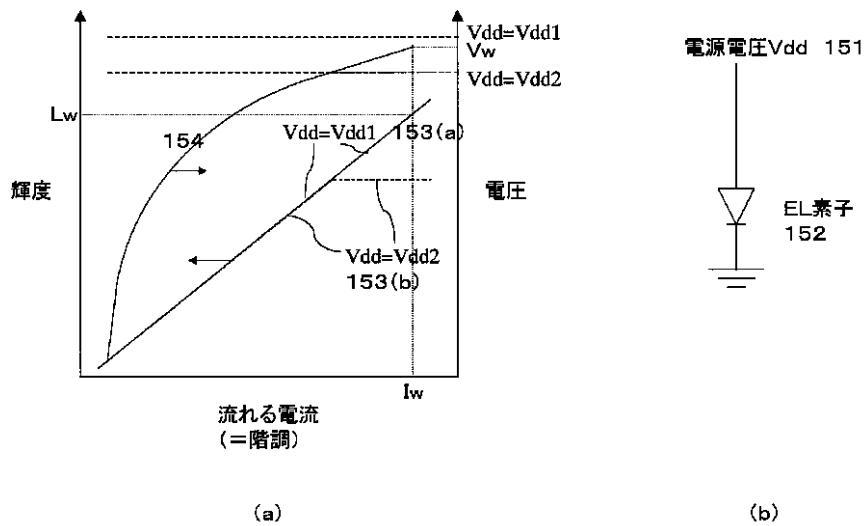
【図14】



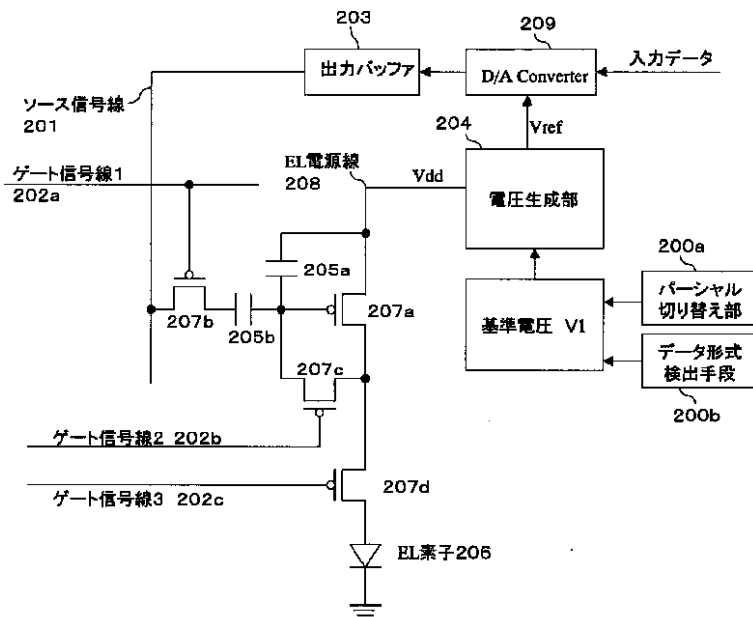
【図15】



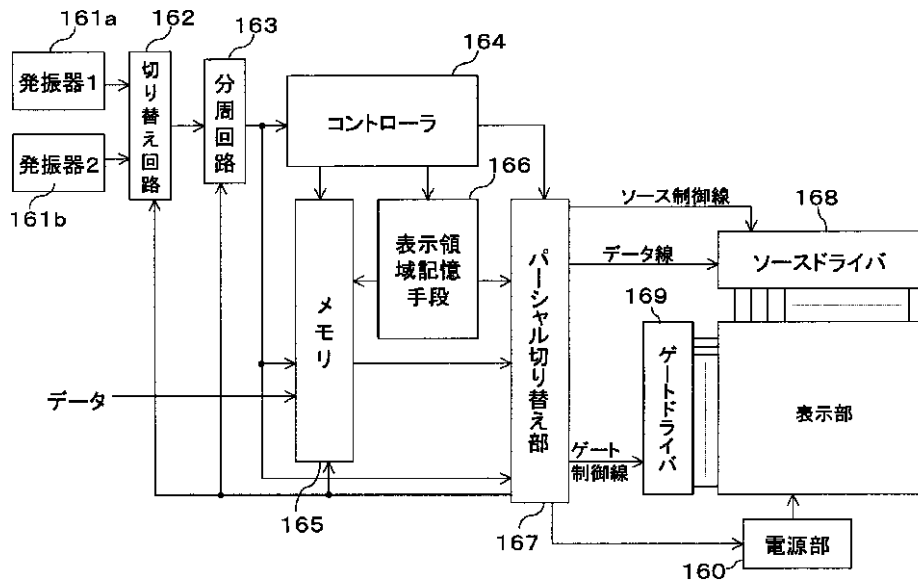
【図16】



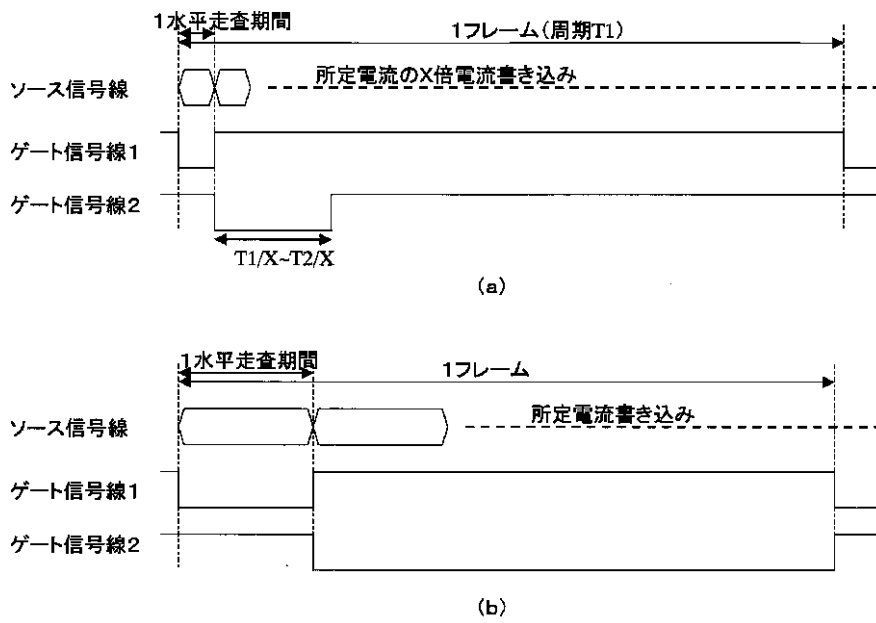
【図17】



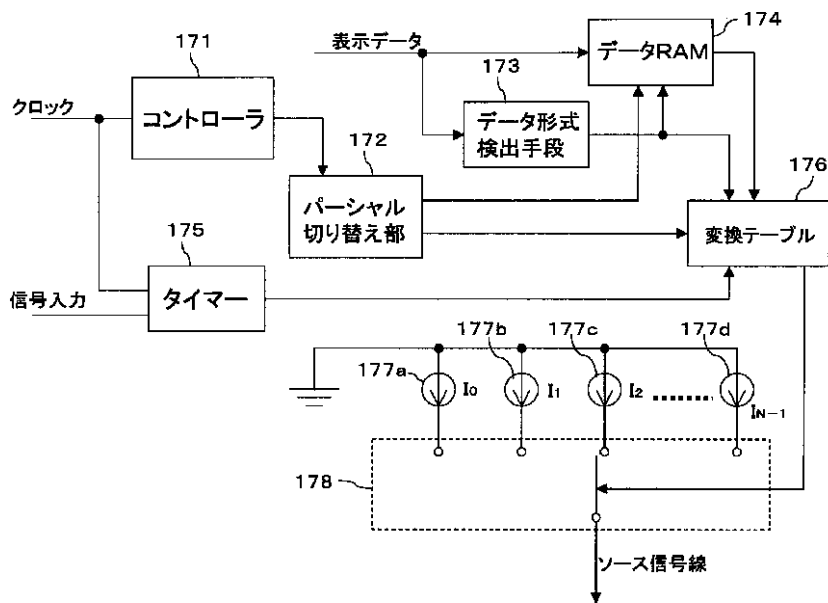
【図19】



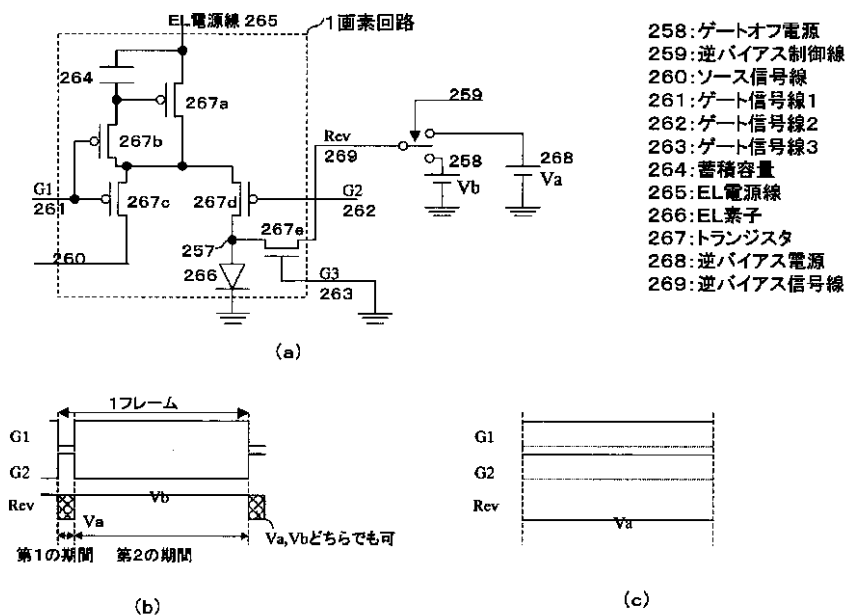
【図20】



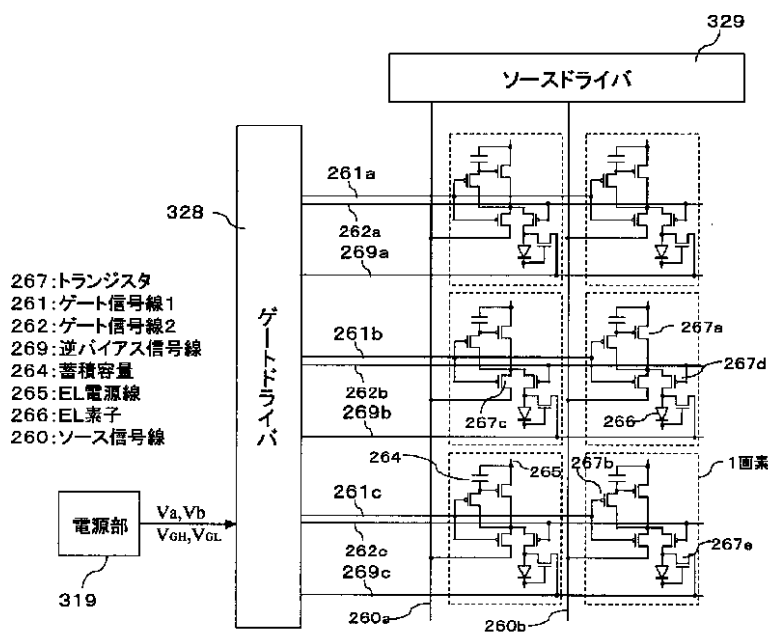
【図21】



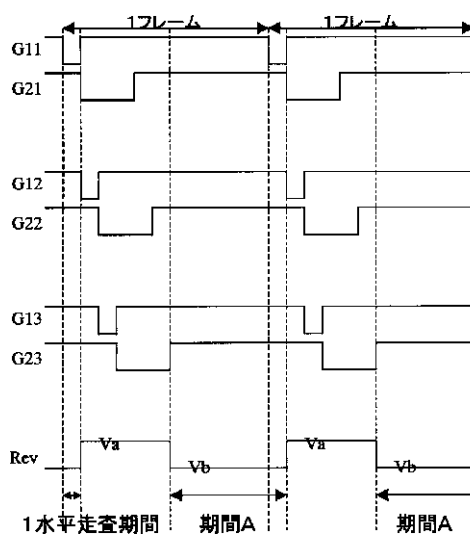
【図24】



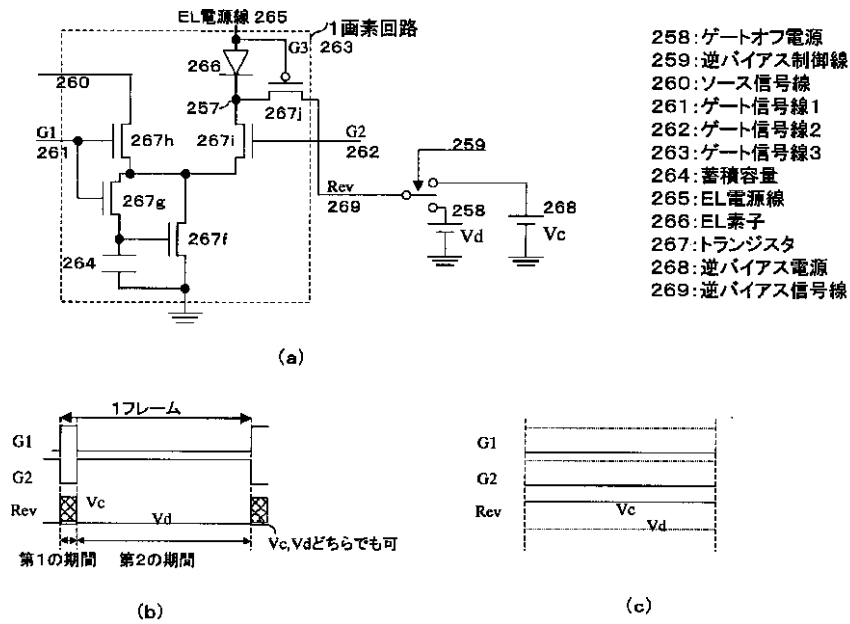
【図25】



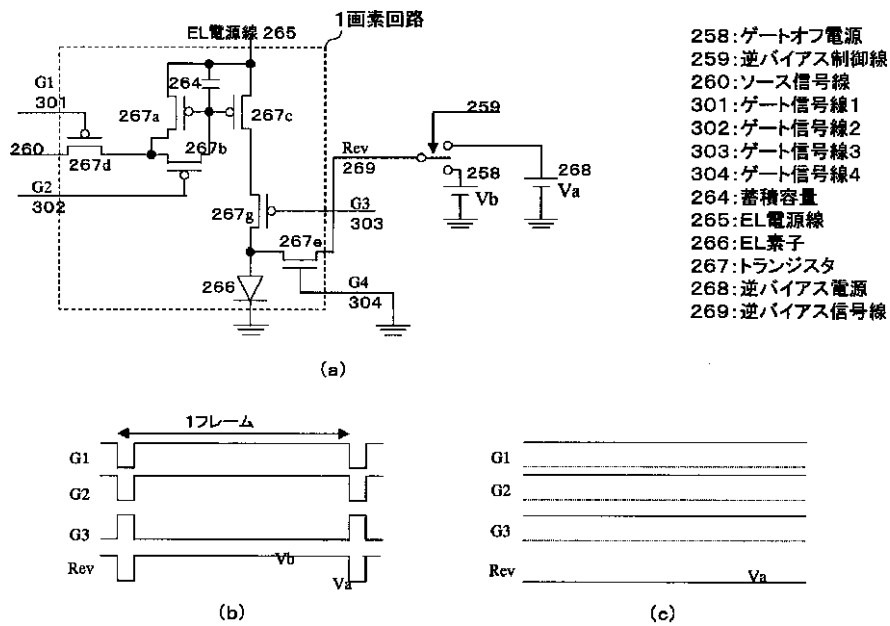
【図40】



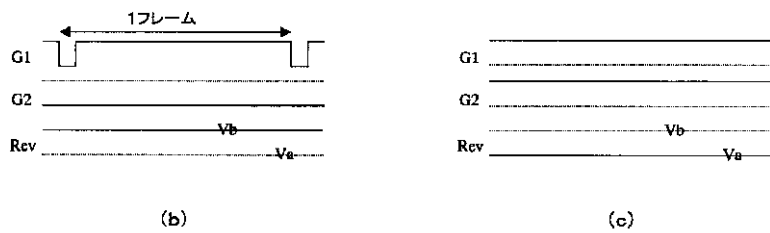
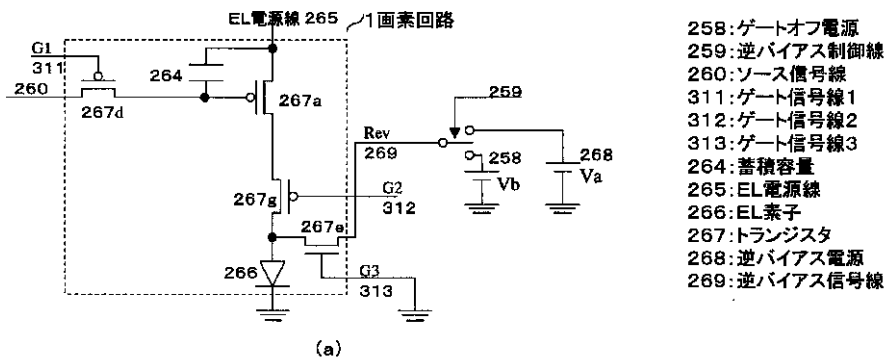
【図26】



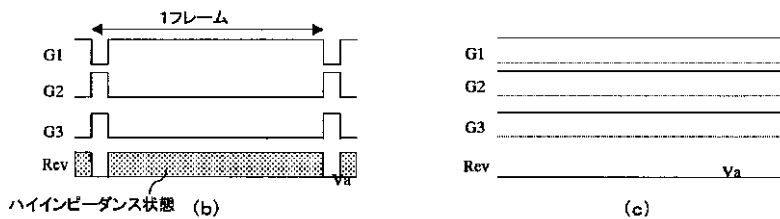
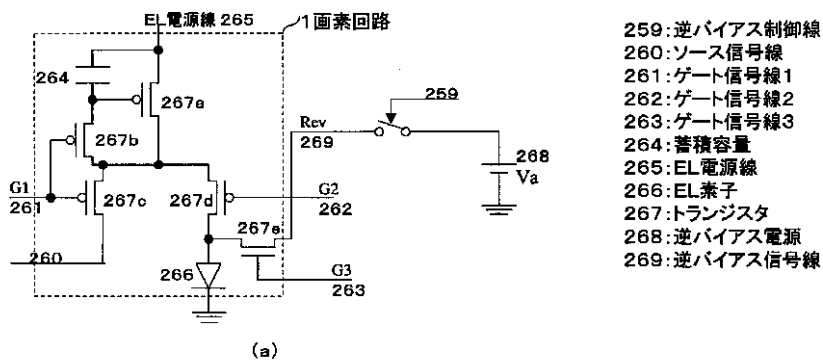
【図27】



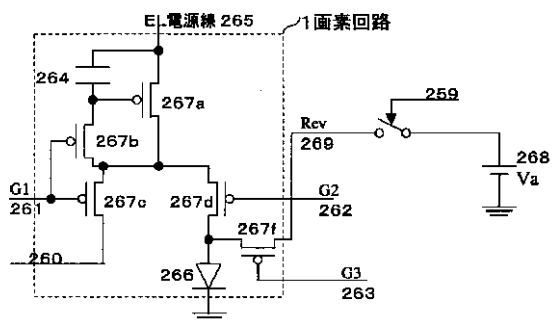
【図28】



【図29】

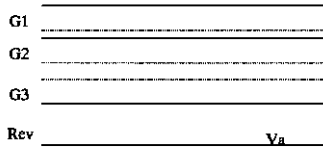
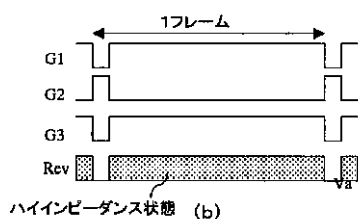


【図30】



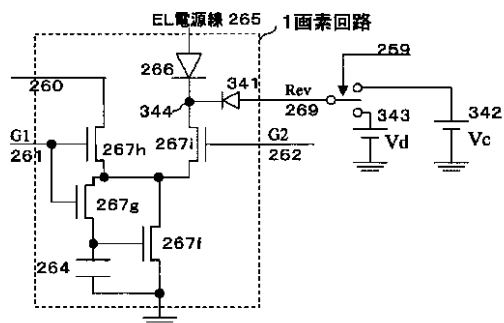
- 259: 逆バイアス制御線
- 260: ソース信号線
- 261: ゲート信号線1
- 262: ゲート信号線2
- 263: ゲート信号線3
- 264: 蓄積容量
- 265: EL電源線
- 266: EL素子
- 267: トランジスタ
- 268: 逆バイアス電源
- 269: 逆バイアス信号線

(a)



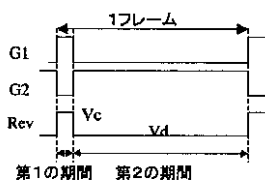
(c)

【図31】



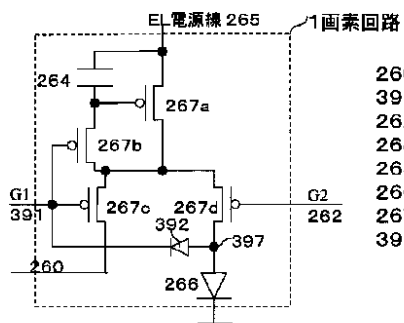
- 343: オフ電源
- 259: 逆バイアス制御線
- 260: ソース信号線
- 261: ゲート信号線1
- 262: ゲート信号線2
- 263: ゲート信号線3
- 264: 蓄積容量
- 266: EL素子
- 267: トランジスタ
- 342: 逆バイアス電源
- 269: 逆バイアス信号線
- 341: スイッチング素子

(a)



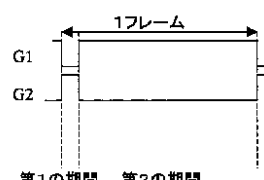
(b)

【図34】



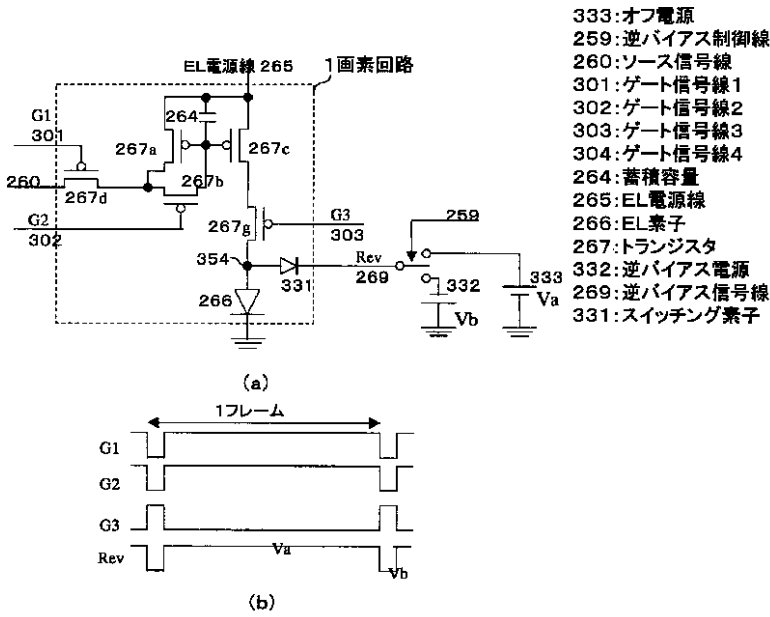
- 260: ソース信号線
- 391: ゲート信号線1
- 262: ゲート信号線2
- 264: 蓄積容量
- 265: EL電源線
- 266: EL素子
- 267: トランジスタ
- 392: スイッチング素子

(a)

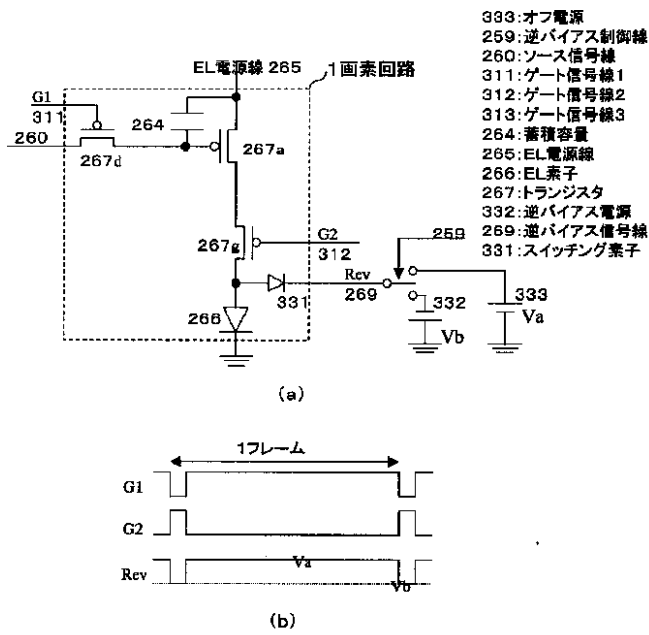


(b)

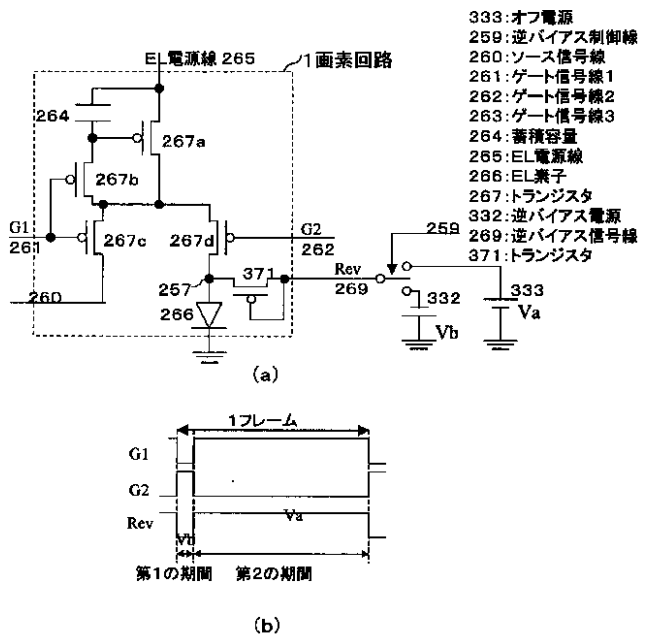
【図32】



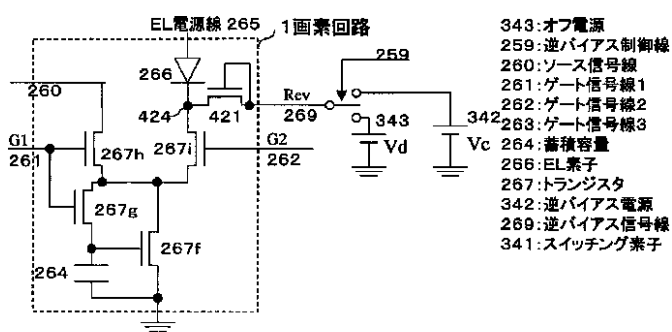
【図33】



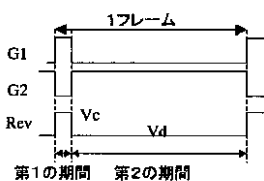
【図35】



【図36】

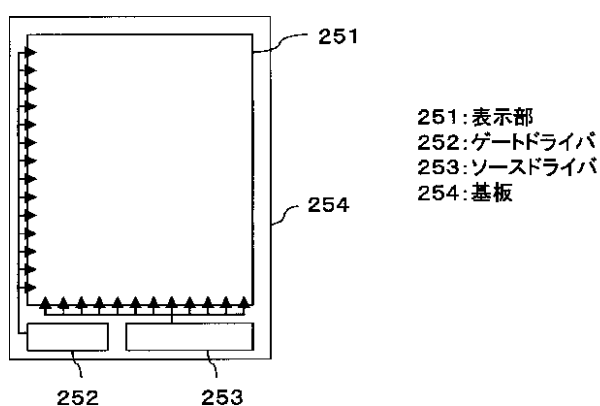


(a)



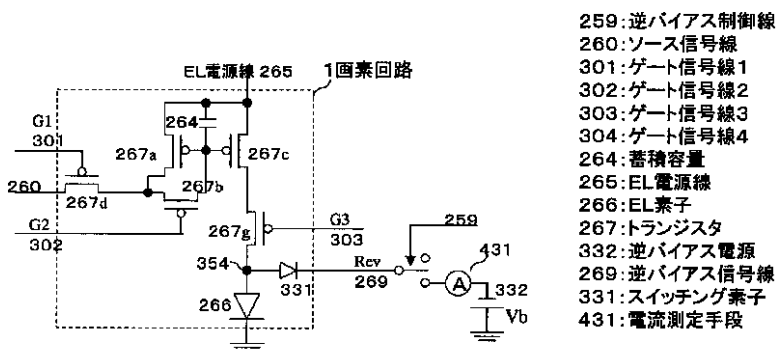
(b)

【図42】

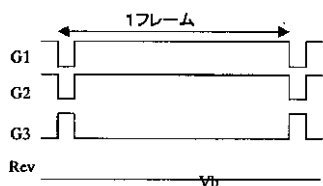


251:表示部
252:ゲートドライバ
253:ソースドライバ
254:基板

【図37】



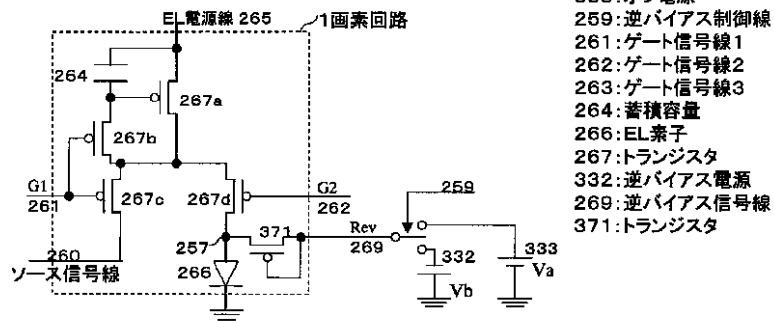
(a)



(b)

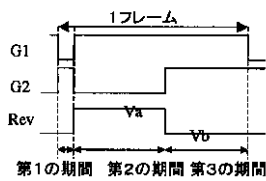
259:逆バイアス制御線
260:ソース信号線
301:ゲート信号線1
302:ゲート信号線2
303:ゲート信号線3
304:ゲート信号線4
264:蓄積容量
265:EL電源線
266:EL素子
267:トランジスタ
332:逆バイアス電源
269:逆バイアス信号線
331:スイッチング素子
431:電流測定手段

【図38】



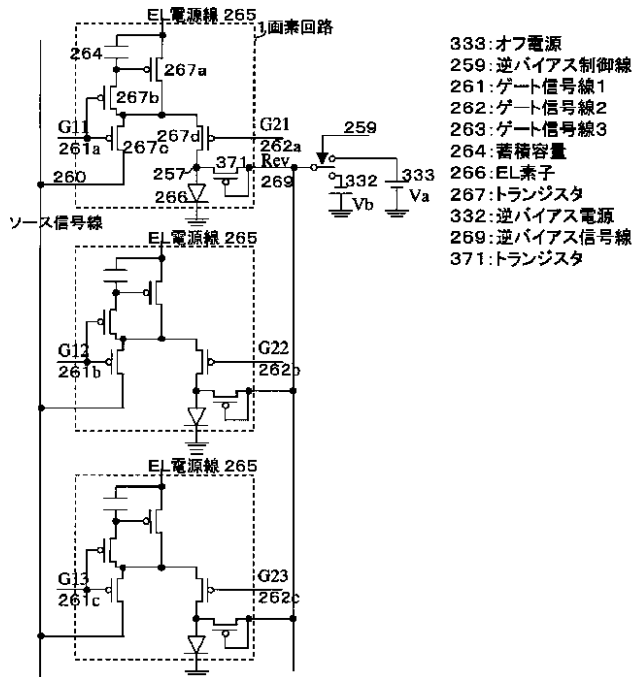
- 333: オフ電源
- 259: 逆バイアス制御線
- 261: ゲート信号線1
- 262: ゲート信号線2
- 263: ゲート信号線3
- 264: 蓄積容量
- 266: EL素子
- 267: トランジスタ
- 332: 逆バイアス電源
- 269: 逆バイアス信号線
- 371: トランジスタ

(a)



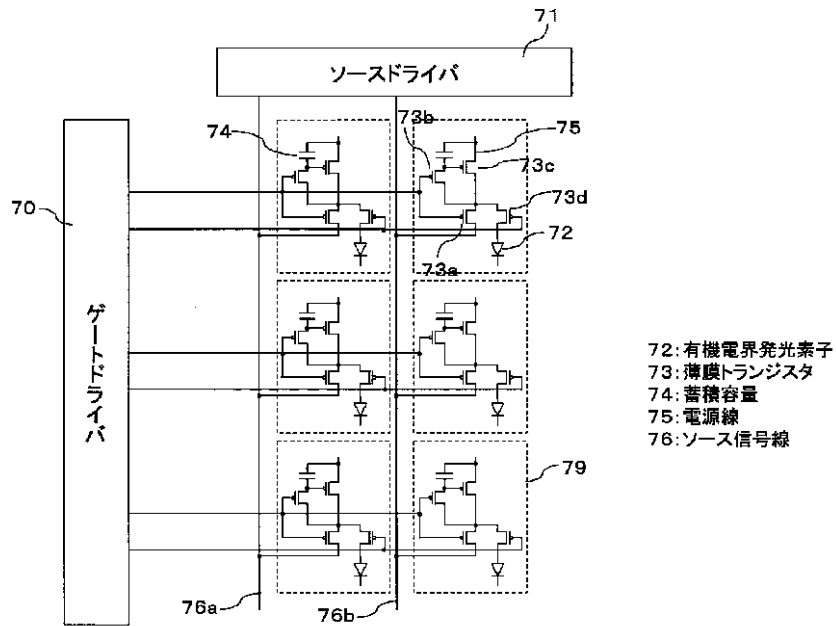
(b)

【図39】

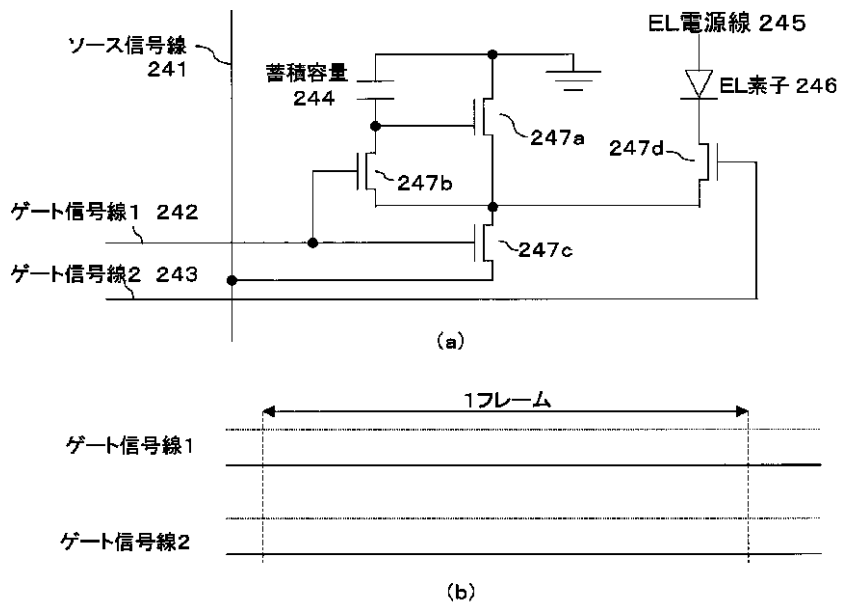


- 333: オフ電源
- 259: 逆バイアス制御線
- 261: ゲート信号線1
- 262: ゲート信号線2
- 263: ゲート信号線3
- 264: 蓄積容量
- 266: EL素子
- 267: トランジスタ
- 332: 逆バイアス電源
- 269: 逆バイアス信号線
- 371: トランジスタ

【図41】



【図43】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-コ-ド [*] (参考)
G 0 9 G 3/20	6 2 4	G 0 9 G 3/20	6 2 4 B
	6 4 1		6 4 1 D
	6 8 0		6 8 0 T
H 0 5 B 33/14		H 0 5 B 33/14	A

F ターム(参考) 3K007 AB11 AB17 DB03 GA04
5C080 AA06 BB06 CC03 DD03 DD05
DD10 DD23 DD24 DD25 DD26
DD29 EE17 EE29 EE30 FF03
FF11 HH09 HH13 JJ02 JJ03
JJ04 JJ05 JJ06 KK07

专利名称(译)	使用有机EL元件的显示装置及其驱动方法和便携式信息终端		
公开(公告)号	JP2003195808A	公开(公告)日	2003-07-09
申请号	JP2001391436	申请日	2001-12-25
[标]申请(专利权)人(译)	松下电器产业株式会社		
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	柘植仁志		
发明人	柘植 仁志		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 H05B33/14		
FI分类号	G09G3/30.J G09G3/20.611.A G09G3/20.612.G G09G3/20.621.D G09G3/20.622.D G09G3/20.624.B G09G3/20.641.D G09G3/20.680.T H05B33/14.A G09G3/20.670.K G09G3/3266 G09G3/3275 G09G3/3283 G09G3/3291		
F-TERM分类号	3K007/AB11 3K007/AB17 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB06 5C080/CC03 5C080/DD03 5C080/DD05 5C080/DD10 5C080/DD23 5C080/DD24 5C080/DD25 5C080/DD26 5C080/DD29 5C080/EE17 5C080/EE29 5C080/EE30 5C080/FF03 5C080/FF11 5C080/HH09 5C080/HH13 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK07 3K107/AA01 3K107/BB01 3K107/CC14 3K107/CC33 3K107/HH02 3K107/HH04 5C380/AA01 5C380/AA02 5C380/AA03 5C380/AB18 5C380/AB24 5C380/AB32 5C380/AC11 5C380/AC12 5C380/BA01 5C380/BA03 5C380/BA05 5C380/BA06 5C380/BA08 5C380/BA10 5C380/BA12 5C380/BA13 5C380/BA17 5C380/BA19 5C380/BA20 5C380/BA45 5C380/BA48 5C380/BB08 5C380/BB09 5C380/BD02 5C380/BD05 5C380/BD08 5C380/BD09 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA13 5C380/CA32 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB31 5C380/CC13 5C380/CC14 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC53 5C380/CC61 5C380/CC63 5C380/CC64 5C380/CD013 5C380/CD014 5C380/CD015 5C380/CD016 5C380/CD022 5C380/CF02 5C380/CF07 5C380/CF09 5C380/CF13 5C380/CF22 5C380/CF23 5C380/CF26 5C380/CF32 5C380/CF48 5C380/CF51 5C380/CF57 5C380/CF58 5C380/CF59 5C380/DA02 5C380/DA06 5C380/DA08 5C380/DA24 5C380/DA41 5C380/DA42 5C380/DA58 5C380/EA02 5C380/FA10		
外部链接	Espacenet		

摘要(译)

解决的问题：当长时间驱动使用EL元件等的显示装置时，为了降低亮度并增加EL元件的端子之间的电压。为了向EL元件266施加反向偏压，在EL元件266与控制电流值的驱动晶体管267a之间设置有开关晶体管267d，该驱动晶体管267a在反向偏压施加期间处于非导通状态。此外，除了反向偏置电源332之外，可以将另一电压值施加到向EL元件266施加反向偏置的反向偏置信号线269，并且使用开关元件331进行反向偏置施加的选择。线269的电压用于确定是否施加反向偏压。

