

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3647443号

(P3647443)

(45) 発行日 平成17年5月11日(2005.5.11)

(24) 登録日 平成17年2月18日(2005.2.18)

(51) Int.Cl.<sup>7</sup>

F I

G09G 3/30

G09G 3/30 K

G09G 3/20

G09G 3/20 623B

H05B 33/14

G09G 3/20 623F

G09G 3/20 631K

G09G 3/20 641D

請求項の数 13 (全 13 頁) 最終頁に続く

(21) 出願番号 特願2003-135399 (P2003-135399)  
 (22) 出願日 平成15年5月14日(2003.5.14)  
 (65) 公開番号 特開2004-54234 (P2004-54234A)  
 (43) 公開日 平成16年2月19日(2004.2.19)  
 審査請求日 平成15年8月11日(2003.8.11)  
 (31) 優先権主張番号 特願2002-153501 (P2002-153501)  
 (32) 優先日 平成14年5月28日(2002.5.28)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000116024  
 ローム株式会社  
 京都府京都市右京区西院溝崎町2 1 番地  
 (74) 代理人 100079555  
 弁理士 梶山 侑是  
 (74) 代理人 100079957  
 弁理士 山本 富士男  
 (72) 発明者 阿部 真一  
 京都市右京区西院溝崎町2 1 番地 ローム  
 株式会社内

審査官 西島 篤宏

最終頁に続く

(54) 【発明の名称】 有機EL駆動回路の駆動電流値調整回路、有機EL駆動回路およびこれを用いる有機EL表示装置

(57) 【特許請求の範囲】

【請求項1】

有機EL表示パネルの端子ピン駆動電流を発生する出力段電流源を有する有機EL駆動回路における前記端子ピン駆動電流の駆動電流値を調整する駆動電流値調整回路において

メモリに記憶されたデータを受けてON/OFFするスイッチ回路と、

前記有機EL表示パネルの端子ピンに対応して設けられこの端子ピンを駆動するための電流あるいはその基礎となる電流を受けて、受けたこの電流の電流値と前記スイッチ回路のON/OFFとに応じて所定の電流値の電流を生成する電流値生成回路とを備え、前記メモリは、前記データが書込まれる不揮発性メモリあるいはある不揮発性メモリの前記データが書込まれる揮発性メモリであり、前記電流値生成回路は、前記出力段電流源を駆動するドライブ段に設けられた第1のカレントミラー回路を有し、この第1のカレントミラー回路は、入力側駆動トランジスタ1個に対してこれにカレントミラー接続された第1および第2の出力側トランジスタを有し、この第2の出力側トランジスタが、前記スイッチ回路を介して前記第1の出力側トランジスタに並列に接続され、前記第1の出力側トランジスタの出力に前記所定の電流値を発生し、前記駆動電流値をこの所定の電流値の電流に応じて調整することを特徴とする有機EL駆動回路の駆動電流値調整回路。

【請求項2】

前記第2の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第1の出力側トランジスタに複数個並列に接続され、前記不揮発性メモリは、前記有機EL表示パ

10

20

ネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージのそれぞれが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項 1 記載の有機 E L 駆動回路の駆動電流値調整回路。

【請求項 3】

前記第 2 の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第 1 の出力側トランジスタに複数個並列に接続され、前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリであり、前記不揮発性メモリにはプロセッサあるいはコントローラを介して前記データが書込まれ、前記揮発性メモリは、前記有機 E L 表示パネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージのそれぞれが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項 1 記載の有機 E L 駆動回路の駆動電流値調整回路。

10

【請求項 4】

前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリである請求項 1 記載の有機 E L 駆動回路の駆動電流値調整回路。

【請求項 5】

請求項 1 から 4 項のいずれかの項記載の駆動電流値調整回路を有する有機 E L 駆動回路。

20

【請求項 6】

さらに、前記ドライブ段として表示データを受けてある出力段電流源あるいは前記出力段電流源を駆動する駆動電流を発生する D / A 変換回路を有し、この D / A 変換回路が第 2 のカレントミラー回路で構成され、前記所定の電流値の電流は、この D / A 変換回路の前記第 2 カレントミラー回路の入力側トランジスタを駆動する電流とされる請求項 5 記載の有機 E L 駆動回路。

【請求項 7】

さらに、前記第 2 のカレントミラー回路の入力側トランジスタが複数個パラレルに設けられ、これらの複数の入力側トランジスタの少なくとも 1 つに前記所定の電流値の電流が流されることで前記 D / A 変換回路の出力に前記ピン駆動電流がピーク電流を生じる電流が発生し、前記複数の入力側トランジスタの少なくとも他の 1 つに前記所定の電流値の電流が分流されることで前記 D / A 変換回路の出力に前記ピン駆動電流が定常状態の駆動電流になる電流が発生する請求項 6 記載の有機 E L 駆動回路。

30

【請求項 8】

有機 E L 表示パネルと、

この有機 E L 表示パネルの端子ピン駆動電流を発生する出力段電流源を有する出力段と、

この出力段の前記端子ピンに対する駆動電流値を調整する有機 E L 駆動回路の駆動電流値調整回路とを有し、

40

前記駆動電流値調整回路がメモリに記憶されたデータを受けて ON / OFF するスイッチ回路と、前記有機 E L 表示パネルの端子ピンに対応して設けられこの端子ピンを駆動するための電流あるいはその基礎となる電流を受けて、受けたこの電流の電流値と前記スイッチ回路の ON / OFF とに応じて所定の電流値の電流を生成する電流値生成回路とを備え、前記メモリは、前記データが書込まれる不揮発性メモリあるいはある不揮発性メモリの前記データが書込まれる揮発性メモリであり、前記電流値生成回路は、前記出力段電流源を駆動するドライブ段に設けられた第 1 のカレントミラー回路を有し、この第 1 のカレントミラー回路は、入力側駆動トランジスタ 1 個に対してこれにカレントミラー接続された第 1 および第 2 の出力側トランジスタを有し、この第 2 の出力側トランジスタが、前記スイッチ回路を介して前記第 1 の出力側トランジスタに並列に接続され、前記第 1 の出力

50

側トランジスタの出力に前記所定の電流値を発生し、前記駆動電流値をこの所定の電流値の電流に応じて調整することを特徴とする有機 E L 表示装置。

【請求項 9】

前記第 2 の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第 1 の出力側トランジスタに複数個並列に接続され、前記不揮発性メモリは、前記有機 E L 表示パネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項 8 記載の有機 E L 表示装置。

【請求項 10】

前記第 2 の出力側トランジスタと前記スイッチ回路とからなる直列回路が前記第 1 の出力側トランジスタに複数個並列に接続され、前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリであり、前記不揮発性メモリにはプロセッサあるいはコントローラを介して前記データが書込まれ、前記揮発性メモリは、前記有機 E L 表示パネルの複数の端子ピンに対応する複数のステージを持つシフトレジスタ複数で構成され、前記複数のステージのそれぞれが前記直列回路の前記複数のスイッチ回路にそれぞれ対応し、前記複数のステージのそれぞれの出力が自己に対応するそれぞれのスイッチ回路に供給される請求項 8 記載の有機 E L 表示装置。

【請求項 11】

さらに、前記ドライブ段として表示データを受けて前記出力段電流源を駆動する駆動電流を発生する D / A 変換回路を有し、この D / A 変換回路が第 2 のカレントミラー回路で構成され、前記所定の電流値の電流は、この D / A 変換回路の前記第 2 カレントミラー回路の入力側トランジスタを駆動する電流とされる請求項 8 記載の有機 E L 表示装置。

【請求項 12】

さらに、前記第 2 のカレントミラー回路の入力側トランジスタが複数個平行に設けられ、これらの複数の入力側トランジスタの少なくとも 1 つに前記所定の電流値の電流が流されることで前記 D / A 変換回路の出力にピーク電流が発生し、前記複数の入力側トランジスタの少なくとも他の 1 つに前記所定の電流値の電流が分流されることで前記 D / A 変換回路の出力に前記ピン駆動電流が定常状態の駆動電流になる電流が発生する請求項 11 記載の有機 E L 表示装置。

【請求項 13】

前記メモリは、この駆動電流値調整回路の外部にある不揮発性メモリから前記データが転送されて書込まれる揮発性メモリである請求項 8 記載の有機 E L 表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、有機 E L 駆動回路の駆動電流値調整回路、有機 E L 駆動回路およびこれを用いる有機 E L 表示装置に関し、詳しくは、携帯電話機、PHS 等の装置ごとの表示画面の輝度ばらつきあるいは輝度むらを低減でき、製造効率を向上させることができ、特に、高輝度カラー表示に適した有機 E L 表示装置に関する。

【0002】

【従来の技術】

有機 E L 表示装置は、自発光による高輝度表示が可能であることから、小画面での表示に適し、携帯電話機、PHS、DVD プレーヤ、PDA (携帯端末装置) 等に搭載される次世代表示装置として現在注目されている。この有機 E L 表示装置には、液晶表示装置のように電圧駆動を行うと、輝度ばらつきが大きくなり、かつ、R (赤)、G (緑)、B (青) に感度差があることから制御が難しくなる問題点がある。

そこで、最近では、電流駆動のドライバを用いた有機 E L 表示装置が提案されている。例えば、特開平 10 - 112391 号などでは、電流駆動により輝度ばらつきの問題を解決する技術が記載されている。

10

20

30

40

50

## 【0003】

携帯電話機，PHS用の有機EL表示装置の有機EL表示パネルでは、カラムラインの数が396個（132×3）の端子ピン、ローラインが162個の端子ピンを持つものが提案され、カラムライン、ローラインの端子ピンはこれ以上に増加する傾向にある。

このような有機EL表示パネルの電流駆動回路の出力段は、アクティブマトリックス型でも単純マトリックス型のもので端子ピン対応に電流源の駆動回路、例えば、カレントミラー回路による出力回路が設けられている。そのドライブ段は、例えば、特願2002-82662号（特願2001-86967号と特願2001-396219号の国内優先願，対応US出願10,102,671号）のように端子ピン対応に多数の出力側トランジスタを有するパラレル駆動のカレントミラー回路（基準電流分配回路）を有して

10

、入力段となるその手前の基準電流発生回路から基準電流を受けて端子ピン対応に多数のミラー電流を発生することで基準電流を端子ピン対応に分配して出力回路を駆動する。あるいは端子ピン対応に分配されたこのミラー電流をさらにk倍（kは2以上の整数）の電流に増幅して出力回路を駆動する。そして、そのk倍電流増幅回路には、端子ピン対応にD/A変換回路を設けたこの出願人の特願2002-33719号の出願がある。これは、カラム側の端子ピン対応にD/A変換回路が表示データを受けてこの表示データを端子ピン対応にA/D変換してカラム方向の駆動電流を同時に生成する。

## 【0004】

ところで、有機EL表示装置では、カラム側（陽極側）の1ラインが電流吐出し側となり、ロー側（陰極走査側）が電流吸い込み側（シンク側）となって、ロー側の走査に応じて

20

カラム側の電流駆動回路からの電流が有機EL素子（以下EL素子）の陽極側に出力される。そのため、カラム側（EL素子の陽極側）の駆動電流が表示輝度に直接影響する。そこで、前記の特願2002-82662号においては、基準電流発生回路の基準電流をレーザトリミングの駆動電流調整回路を用いて製造工程において、駆動電流を調整している。

図4は、そのカラムライン電流駆動回路のドライブ段を中心とするブロック図である。20は、カラムライン電流駆動回路である。このカラムライン電流駆動回路20は、基準電流反転回路21、レーザトリミングの駆動電流値調整回路22、駆動電流生成回路（前記の駆動電流分配回路）23、k倍駆動電流生成回路82、N倍出力のカレントミラー出力回路83とからなる。なお、91は、前段に設けられた4ビットD/Aコンバータであり

30

、D1～D4がそのデータ入力端子である。

## 【0005】

ここで、1個のカラムドライバICにおいて、駆動電流生成回路（駆動電流分配回路）23は、端子ピン対応に基準電流を分配するものであって、1個の入力側トランジスタQaとn個（n=30）の出力側トランジスタQnとがカレントミラー接続されていて、各トランジスタQnに対応して設けられたn個のk倍駆動電流生成回路82にトランジスタQnのそれぞれの出力電流が転送される。それぞれの駆動電流値は、n個のk倍駆動電流生成回路82とn個のN倍出力のカレントミラー出力回路83を経てk×N倍に増幅されてそれぞれカラムラインのn個の各出力端子ピン84（カラムラインの端子ピン）に出力される。なお、特願2002-82662号では、1個の入力側トランジスタQaは、n個（

40

n=30）の出力側トランジスタQnの中央部分に配置されている。

n個の各k倍駆動電流生成回路82は、スイッチングコントローラ92により制御されて、有機EL素子を駆動するためのピーク電流の発生、表示データの設定等がなされる。

なお、図中、4は、電圧15Vの電源であり、+VDDは、電圧3Vの電源ラインであって、7は、その電源、92は、スイッチングコントロール回路、そして5は、コントローラである。

## 【0006】

また、トランジスタQ1とトランジスタQ2と、トランジスタQ3とQ4、Q5、そしてトランジスタQ6とトランジスタQ7とは、それぞれカレントミラー回路を構成する入力側と出力側のトランジスタである。

10

20

30

40

50

トランジスタQ6とトランジスタQ7のエミッタ側には、それぞれ抵抗 $R_{b1} \sim R_{bn}$ と抵抗 $R_{c1} \sim R_{cn}$ の直列回路が設けられている。 $H_{b1} \sim H_{bn}$ 、 $H_{c1} \sim H_{cn}$ は、それぞれこれら抵抗に並列に接続されたレーザトリミング用のヒューズであって、IC製造工程でこれらヒューズが選択的に遮断される。このことで駆動電流値調整回路22で生成される駆動電流 $mI$ （トランジスタQ7のコレクタ出力電流）が調整される。

【0007】

【発明が解決しようとする課題】

このような駆動電流調整回路22により入力側トランジスタ1個に対して多数（ $n$ 個）の出力側トランジスタを有するカレントミラー回路で構成される駆動電流分配回路23の入力側トランジスタの駆動電流を調整する。これにより、各出力トランジスタの駆動電流を調整して製品ごとの輝度ばらつきを抑えている。

10

特に、特願2002-82662号では、1個の入力側トランジスタを $n$ 個の出力トランジスタに対して中央に配置することで、製品ごとの輝度ばらつきに加えて、各製品の $R$ 、 $G$ 、 $B$ 間の輝度の相違を調整して製品ごとの輝度むらを抑えている。

しかし、1対 $n$ のカレントミラー回路の $n$ の数が多くなると、その出力側トランジスタの位置、特に、中央位置と両端の位置とにおける出力電流の差が大きくなり、それが $k$ 倍駆動電流生成回路82、 $N$ 倍出力のカレントミラー出力回路84等を経て増幅されるので、最終出力段では端子ピン駆動電流が端子ピンの位置に応じて大きな差となって現れてくる。この差が輝度のばらつきあるいは輝度むらを生じ、それが問題となる。

【0008】

20

このような出力端子ピンの位置に応じた輝度の差を低減するために、各出力端子ピン対応に駆動電流調整回路を設けて個別に調整することが考えられるが、そのようにすると、製品出荷のテスト段階でレーザトリミングにより調整する箇所が多くなり、製品製造のスループットが低下する。しかも、回路規模も大きくならざるを得ない。

この発明の目的は、このような従来技術の問題点を解決するものであって、携帯電話機、PHS等の装置ごとの表示画面の輝度ばらつきあるいは輝度むらを低減でき、製造効率を向上させることができる有機EL駆動回路の駆動電流値調整回路を提供することにある。この発明の他の目的は、表示画面の輝度ばらつきあるいは輝度むらを低減でき、製造効率を向上させることができる有機EL駆動回路および有機EL表示装置を提供することにある。

30

【0009】

【課題を解決するための手段】

このような目的を達成するためのこの発明の特徴は、有機EL表示パネルの端子ピン駆動電流を発生する出力段電流源を有する有機EL駆動回路における端子ピン駆動電流の駆動電流値を調整する有機EL駆動回路の駆動電流値調整回路において、

メモリに記憶されたデータを受けてON/OFFするスイッチ回路と、前記有機EL表示パネルの端子ピンに対応して設けられこの端子ピンを駆動するための電流あるいはその基礎となる電流を受けて、受けたこの電流の電流値と前記スイッチ回路のON/OFFとに応じて所定の電流値の電流を生成する電流値生成回路とを備え、前記のメモリが、前記データが書込まれる不揮発性メモリあるいはある不揮発性メモリの前記データが書込まれる揮発性メモリであり、電流値生成回路が、出力段電流源を駆動するドライブ段に設けられた第1のカレントミラー回路を有し、この第1のカレントミラー回路が入力側駆動トランジスタ1個に対してこれにカレントミラー接続された第1および第2の出力側トランジスタを有し、この第2の出力側トランジスタが前記スイッチ回路を介して第1の出力側トランジスタに並列に接続され、第1の出力側トランジスタの出力に前記所定の電流値を発生し、前記駆動電流値をこの所定の電流値の電流に応じて調整するものである。

40

【0010】

このように、この発明にあっては、データの書込みが可能な不揮発性メモリから供給されるデータに従ってスイッチ回路がON/OFFすることで、このデータに応じて各端子ピンの駆動電流をそれぞれに調整することができる。そこで、輝度ばらつきあるいは輝度む

50

らを補正するための輝度調整に必要なデータを不揮発性メモリに対して書込めば、輝度はばらつきあるいは輝度むらを低減できる。

例えば、製品出荷のテスト段階で駆動電流を調整する箇所が端子ピン数に対応して非常に多くなっている、製品として組み立てられた装置の表示画面の輝度ばらつき、輝度むらに応じて所定のデータを不揮発性メモリに書込み、それを記憶するだけで製品出荷のテスト段階で簡単に輝度調整をすることができる。

その結果、製品製造のスループットを向上させることができ、携帯電話機、PHS等の装置ごとの表示画面の輝度ばらつきあるいは輝度むらを低減でき、製造効率を上げることができる。

【0011】

10

【実施例】

図1において、20は、有機EL駆動回路のカラムドライバであって、各端子ピンに対応して設けられる、図4のk倍駆動電流生成回路82とn個のN倍出力のカレントミラー出力回路83に対応する回路ブロックである。

10は、図4のk倍駆動電流生成回路82にD/A変換回路を設けた回路に相当するものであって、そのときどきの表示データに対応する駆動電流を生成する。11は、そのD/A変換回路、12は駆動電流値調整回路、13はカレントミラー電流出力回路、14はピーク電流生成回路、15はコントロール回路、16はレジスタ、17は不揮発性メモリ、そして、18は、定電流源である。この定電流源18は、図4の駆動電流分配回路23における各端子ピン対応に設けられたトランジスタQnの出力電流（電流値 $I_o = mI$ ）を定電

20

流源として表したものである。  
D/A変換回路11は、Nチャネルの入力側トランジスタTNaとこの入力側トランジスタTNaに並列に接続されたカレントミラーのNチャネルの入力側トランジスタTNpを有している。そして、Nチャネルの出力側トランジスタTNb~TNn-1がこれら入力側トランジスタTNaとトランジスタTNpに対してカレントミラー接続されている。

【0012】

トランジスタTNaとトランジスタTNpは、チャネル幅（ゲート幅）の比が1：9に設定されていて、トランジスタTNaのソースは、抵抗Raを介してグランドGNDに接続され、トランジスタTNpのソースは、抵抗Rpa、スイッチ回路SWpaを介してグランドGNDに接続されている。

30

なお、前記のチャネル幅（ゲート幅）の比1：9は、同一形状のMOS1個に対してペアク性のよいMOS9個を平行に接続して構成してもよい。

2個の入力側トランジスタTNaと入力側トランジスタTNpは、入力端子11aに接続されて、この入力端子11aを介して駆動電流値調整回路12から調整された電流値Ipの電流を受ける。

【0013】

駆動電流値調整回路12は、定電流源18から電流値Io（=mI）の電流を受けて、自己の端子ピンに対応する調整した電流値Ipの駆動電流をD/A変換回路11の入力端子11aに加え、その入力側カレントミラートランジスタTNaに送出する。入力側トランジスタTNaにこの電流Ipが駆動電流として流れ、スイッチ回路SWpaがOFFとなっている初期には、D/A変換回路11の出力端子11bに表示データに応じた出力電流Iaとしてピーク電流Ipaが発生する。また、この後、スイッチ回路SWpaがONとなると、入力側のトランジスタTNaとTNpとにこの駆動電流Ipが分流して流れる。このときには、D/A変換回路11の出力端子11bには表示データに応じた出力電流Iaとして定常状態の駆動電流Ipa/10が発生し、ピーク電流Ipaの1/10の電流が流れる。

40

抵抗Rb~Rn-1は、出力側トランジスタTNb~TNn-1のソースとトランジスタTrb~Trn-1のドレインとの間に挿入された抵抗である。これによりD/A変換回路11の電流ペアリリング精度を向上させることができる。

なお、トランジスタTrb~Trn-1のゲートは、jビットの表示データが入力される入力端子do~dn-1に接続され、レジスタ16から表示データを受ける。トランジスタTrb~T

50

rn-1のソースはグランドGNDに接続されている。

#### 【0014】

カレントミラー電流出力回路13は、図4のカレントミラー電流出力回路83に対応する回路であって、駆動レベルシフト回路13aと出力段カレントミラー回路13bとからなる。

さて、前記の駆動電流値調整回路12は、NチャネルのMOSトランジスタTr1, Tr2からなるカレントミラー駆動回路12aと、これにより駆動されるPチャネルのトランジスタTr3~Tr7からなるカレントミラー調整回路12bと、不揮発性メモリ17とから構成されている。

カレントミラー駆動回路12aは、その入力側トランジスタTr1が定電流源18にそのドレインが接続されていて、定電流源18から電流値 $I_o (=mI)$ の電流を受ける。このトランジスタのソース側は、抵抗R1を介してグランドGNDに接続されている。カレントミラー駆動回路12aの出力側トランジスタTr2は、チャネル幅(ゲート幅)の比がトランジスタTr1に対してP倍(Pは2以上の整数)に設定されていて、そのドレイン側がカレントミラー調整回路12bの入力側トランジスタTr3のドレインに接続され、そのソース側が抵抗R2を介してグランドGNDに接続されている。

これにより、出力側トランジスタTr2には、 $P \times I_o$ の電流が流れ、この電流でトランジスタTr3が駆動される。その結果、出力側トランジスタTr4からは、 $P \times I_o$ のミラー電流が出力される。

#### 【0015】

ここで、カレントミラー接続のトランジスタTr3~Tr7は、ソース側が電源ライン+VDDに接続され、出力側トランジスタTr4は、ドレイン側がD/A変換回路11の入力端子11aに接続されている。また、出力側トランジスタTr5~Tr7は、それぞれのドレインがトランジスタTr4のドレインにそれぞれスイッチ回路SW1~SW3を介して接続されて、トランジスタTr4に対してそれぞれが平行接続される。これらトランジスタTr5~Tr7は、出力側トランジスタTr4から出力される $P \times I_o$ のミラー電流値を補正する電流値補正回路となっている。

例えば、6ビットの階調においてその1LSB(分解能)により表現するD/A変換回路11の出力側の電流値は、 $1 \mu A$ 以下の電流精度が要求される。このような要求に応えるためには、例えば、トランジスタTr3に対してトランジスタTr5~Tr7のチャネル幅(ゲート幅)の比は、 $1/10$ ,  $1/20$ ,  $1/40$ になるように設定される。

#### 【0016】

そこで、3つのスイッチ回路SW1~SW3を選択的にONすることで、あるいは全てをONすることで、 $P \times I_o$ の電流値に $P \times I_o/10$ ,  $P \times I_o/20$ ,  $P \times I_o/40$ の組み合わせ分の電流を付加してD/A変換回路11の駆動電流を加算調整することができる。ここで調整された駆動電流が増幅されて、端子ピンを駆動する電流としてD/A変換回路11を経てカレントミラー電流出力回路13から出力されるので、端子ピン駆動電流値がこの駆動電流値調整回路12により調整可能になる。なお、加算調整であるので、調整前の電流値 $P \times I_o$ を駆動電流値のばらつきの下限あるいはその近傍(例えば3値)に設定しておく。このことで、端子ピン対応に出力される駆動電流値を揃える調整ができる。ここでは、3つのスイッチ回路SW1~SW3のON/OFFの選択は、不揮発性メモリ17の所定の領域に記憶された3ビットのデータに従って行われる。例えば、3ビットのデータが“010”のときには、ビット“1”に対応するスイッチ回路SW2がONになり、ビット“0”に対応する位置のスイッチ回路SW1, SW3がOFFとなる。

この不揮発性メモリ17に記憶されるデータは、MPU19から設定される。なお、不揮発性メモリ17は、 $3 \times n$ ビット(ただし、nは、1個のドライバICのカラムラインの総端子ピン数)か、これ以上の記憶容量のものであって、3ビットごとの各領域がそれぞれの端子ピンに対応して割り当てられている。

#### 【0017】

そこで、MPU19は、各端子ピン対応に輝度調整する3ビットのデータを生成して、合

10

20

30

40

50

計で  $3 \times n$  ビットを不揮発性メモリ 17 に記憶する。この  $3n$  ビットのデータは、MPU 19 からデータ DAT としてクロック CLK とともに不揮発性メモリ 17 に供給される。このことで、水平走査方向の画素対応に輝度調整ができる。

なお、各端子ピン対応の 3 ビットのデータは、表示された画面の輝度を測定して各端子ピンの垂直走査方向の画素の平均値として生成され、総計で  $3n$  ビットのデータ DAT が生成される。このとき、輝度調整が不要な端子ピンの 3 ビットのデータは “000” である。そこで、各端子ピン対応の 3 ビットのデータは、実際には輝度調整すべき端子ピンについて 3 ビットのデータを生成すればよい。ここで、垂直走査ライン数を  $m$  とすれば、不揮発性メモリ 15 の容量を  $3 \times n \times m$  ビットとして、1 画面分の輝度むら補正データを不揮発性メモリ 15 に記憶しておき、垂直走査に対応してそれらを読み出せばマトリックス状に配置されたすべてのピクセル回路 4 の輝度に対応して輝度むらを解消することもできる。これは、図 2 に点線で示すようにロー側走査回路 7 により垂直走査に応じて不揮発性メモリ 15 のアドレスを更新しながらアクセスして垂直走査位置に対応した輝度補正データをその都度不揮発性メモリ 15 から読出して輝度むら補正する駆動電流を生成するものである。

#### 【0018】

このような輝度調整は、製品が組み立てられた状態で製品の表示画面を観察して目視により輝度の異なるところの画素について前記のデータ DAT を生成していくことでも表示画面の輝度調整は可能である。生成されたこの  $3n$  ビットのデータ入力と書込みは、製品出荷のテスト段階で MPU 19 を介して行えばよい。これにより表示画面の輝度むらおよび製品ごとの輝度ばらつきの調整ができる。ここで、不揮発性メモリ 17 としては、FRAM、MRAM、EEPROM 等を用いることができる。また、前記は、スイッチ回路 SW1 ~ SW3 が 3 個の場合を例にしているが、スイッチ回路は 1 個であってもよい。あるいは 3 個以上であってもよい。したがって、輝度調整するためのデータのビット数は、1 ビット以上であればよい。

#### 【0019】

次に、カレントミラー電流出力回路 13 について説明する。

駆動レベルシフト回路 13a は、D/A 変換回路 11 の出力を出力段カレントミラー回路 13b に伝達するための回路であって、N チャンネルの MOSFET トランジスタ  $T_{Nv}$  からなる。そのゲートはバイアスライン  $V_b$  に接続され、ソース側が D/A 変換回路 11 の出力端子 11b に接続されている。そしてドレイン側が出力段カレントミラー回路 13b の入力端子 13c に接続されている。

これにより D/A 変換回路 11 の表示データに応じた出力電流  $I_a$  に対して入力端子 13c に駆動電流  $I_a$  を発生することができる。

出力段カレントミラー回路 13b は、P チャンネル MOSFET トランジスタ  $T_{Pu}$ ,  $T_{Pw}$  と、出力段カレントミラー回路を構成する P チャンネル MOSFET トランジスタ  $T_{Px}$ ,  $T_{Py}$  とを有している。出力段カレントミラー回路 13b のトランジスタ  $T_{Px}$  とトランジスタ  $T_{Py}$  のゲート幅比は 1 : N であり、これらトランジスタのソースは、電源ライン +  $V_{DD}$  ではなく、これより高い電圧、例えば、+ 1.5 V 程度の電源ライン +  $V_{cc}$  に接続され、出力側トランジスタ  $T_{Py}$  は、カラム側の端子ピン 9 に接続され、駆動時には  $N \times I_a$  の駆動電流を流して端子ピン 9 を駆動する。この端子ピン 9 とグランド GND との間には、有機 EL 素子 8 が接続されている。なお、図中の  $V_c$  もバイアスラインである。

#### 【0020】

ここで、入力側トランジスタ  $T_{Np}$  と抵抗  $R_{pa}$ 、スイッチ回路  $SW_{pa}$  とは、ピーク電流生成回路 14 を構成して、スイッチ回路  $SW_{pa}$  は、駆動初期の一定期間  $t_p$  だけコントロール回路 15 からコントロール信号 CONT を受けけることなく、OFF にされ、一定期間  $t_p$  後に CONT を受けて ON になる。

駆動開始時点では、スイッチ回路  $SW_{pa}$  がコントロール回路 15 からコントロール信号 CONT を受けていないので、入力側トランジスタ  $T_{Na}$  に電流  $I_p$  が流れて、 $d_0 \sim d_{n-1}$  の各入力端子に設定されたデータに対応する倍数、例えば  $M$  倍の電流値  $M \times I_p (= I_{pa})$  が

10

20

30

40

50



生成されてD/A変換回路11の出力端子11bにピーク電流 $I_a = M \times I_p$ を発生する。そして、ピーク電流発生期間 $t_p$ だけずれてコントロール信号CONTが発生してスイッチ回路SWpaがONになると、入力側トランジスタTNaに流れる電流が入力側トランジスタTNpに分流されて、これらトランジスタのゲート幅比1:9に従って入力側トランジスタTNaに $I_p/10$ が流れ、入力側トランジスタTNpに $9 \times I_p/10$ の電流が流れる。その結果、出力端子11bにピーク電流値 $I_{pa}$ の $1/10$ の電流が発生する。

なお、ピークの期間 $t_p$ は、容量性負荷となる特性を持つ有機EL素子4がピーク電流で初期充電されればよいので、必ずしもピークの開始時点が駆動開始と一致していなくてもよい。

#### 【0021】

図2は、不揮発性メモリ17をシフトレジスタ構成とした具体例の説明図である。

171は、3個並列に設けられたn段のシフトレジスタである。このシフトレジスタ171は、データをラッチする不揮発性ラッチのフリップフロップ17a, フリップフロップ17b, ... フリップフロップ17nをn個の端子ピン9の数に対応してn段数従属接続して構成され、各フリップフロップ17a~17nは、それぞれ3個(3ビット)パラレに配置した不揮発性メモリである。

$3 \times n$ ビットの輝度調整のためのデータDAT(輝度調整のトリミングデータ)は、フリップフロップ17aから3ビットパラレルでビットシリアルに入力されてMPU19からのクロックCLKに応じて各段にシフトされ、フリップフロップ17a~17nにそれぞれ輝度調整データとして記憶される。

各段の3個のフリップフロップの反転側出力\*Q(図面ではQオーバー)は、3個パラレルのインバータ170を介して各端子ピンに対応する駆動電流値調整回路12のスイッチ回路SW1~SW3に出力されて、各端子ピンに対応にこれらスイッチ回路を選択的にON/OFFする。これにより各端子ピンの輝度を調整して製品ごとの輝度ばらつきを低減しあるいは表示画面の輝度むらを低減する輝度調整をする。

#### 【0022】

図3は、不揮発性メモリ17を揮発性メモリとした具体例の説明図である。

図3のシフトレジスタ172は、3個パラレルに配置したn段のシフトレジスタであるが、フリップフロップ172a, フリップフロップ172b, ... フリップフロップ172nは、データをラッチする揮発性ラッチのメモリである。

フリップフロップ172aに入力される、トリミングデータDAT(輝度調整データ)は、MPU19ではなく、コントロール回路15からビットシリアルで3ビットパラレルに出力される。同時に、フリップフロップ172a~172nは、コントロール回路15からのクロックCLKを受けてこれに応じて輝度調整データを記憶する。

この場合のトリミングデータDATは、コントロール回路15に設けられた不揮発性メモリ15aに記憶されることになる。そして、MPU19が電源スイッチSWがONされたときに、制御信号Sを発生してコントロール回路15にクロックCLKとトリミングデータDATを発生させてトリミングデータDATをシフトレジスタ172に書込む。

#### 【0023】

なお、不揮発性メモリ15aに記憶されるトリミングデータDAT(輝度調整データ)は、外部からキーボード等を介してMPU19に入力されたデータに応じてMPU19から書込まれる。

この場合、図2と同様にコントロール回路15は、MPU19であってもよい。また、輝度調整データを記憶する揮発性メモリは、このようなシフトレジスタに限定されるものではなく、RAM等の揮発性メモリであってもよい。

ところで、有機EL表示装置では、前記したように、ロー側の走査に応じてカラム側の電流駆動回路から電流が出力される。したがって、図1の有機EL素子8は、端子ピン9とグランドGNDとの間に接続されているが、実際には、有機EL素子8は、ローライン走査回路を介してグランドGNDに接続される。

#### 【0024】

10

20

30

40

50

以上説明してきたが、前記したようにスイッチ回路SW1～SW3は、複数であっても、また、1個であってもよいので、明細書および特許請求の範囲におけるスイッチ回路をON/OFFするためのデータは、1ビットだけの場合も含まれる。

実施例では、駆動電流値調整回路12を設けているので、従来のレーザトリミングの駆動電流値調整回路22を設けなくてもよいが、レーザトリミングの駆動電流値調整回路22は、端子ピン対応の駆動電流ではなく、基準電流を全体的に調整するものとして設けることができる。また、レーザトリミングの駆動電流値調整回路が別に設けられていてもこの発明では差し支えがない。この発明の端子ピン対応の輝度調整は、R、G、Bの全体的な輝度調整も併せ持っているので、R、G、Bを含めた全体的な基準電流調整回路とこの発明の基準電流調整回路とが重複して設けられていても問題はない。もちろん、駆動電流値調整回路12でだけでR、G、Bに対応する輝度調整と、さらに全体的な輝度調整とをできるようにしてもよい。

10

#### 【0025】

また、駆動電流値調整回路12の位置は、基準電流を発生する基準電流発生回路（入力段あるいは初段）と有機ELパネルの端子ピンを電流駆動する出力段までの間において、各出力端子ピン対応の駆動電流が流れる箇所であれば、どの位置に配置されてもよい。また、表示データを受けるD/A変換回路も同様であって、入力段（あるいは初段）と出力段の間に配置されていればよい。

また、この電流駆動回路は、白黒表示のものでもよいので、R、G、Bそれぞれに対応して設けられていなくてもよい。

20

なお、実施例では、MOSFETトランジスタを主体として構成しているが、バイポーラトランジスタを主体としても構成してもよいことはもちろんである。また、実施例のNチャンネル型トランジスタ（あるいはnpn型）は、Pチャンネル型（あるいはpnp型）トランジスタに、Pチャンネル型トランジスタは、Nチャンネル（あるいはnpn型）トランジスタに置き換えることができる。

#### 【0026】

##### 【発明の効果】

以上説明してきたように、この発明にあつては、データの書込みが可能な不揮発性メモリから供給されるデータに従ってスイッチ回路をON/OFFすることで、各端子ピンの駆動電流をそれぞれに調整するようにしているので、製品出荷のテスト段階で駆動電流を調整する箇所がピン数に対応して非常に多くなっているも、データを不揮発性メモリに書込み、記憶するだけで簡単に輝度調整をすることができ、製品製造のスループットを向上させることができる。

30

その結果、携帯電話機、PHS等の装置ごとの表示画面の輝度ばらつきを低減でき、製造効率を上げることができる。

##### 【図面の簡単な説明】

【図1】図1は、この発明の有機EL駆動回路を適用した一実施例のカラムドライバを中心とするブロック図である。

【図2】図2は、不揮発性メモリをシフトレジスタ構成とした具体例の説明図である。

【図3】図3は、図2の不揮発性メモリを揮発性メモリのシフトレジスタ構成とした具体例の説明図である。

40

【図4】図4は、この発明の先行技術のカラムライン電流駆動回路のドライブ段を中心とするブロック図である。

##### 【符号の説明】

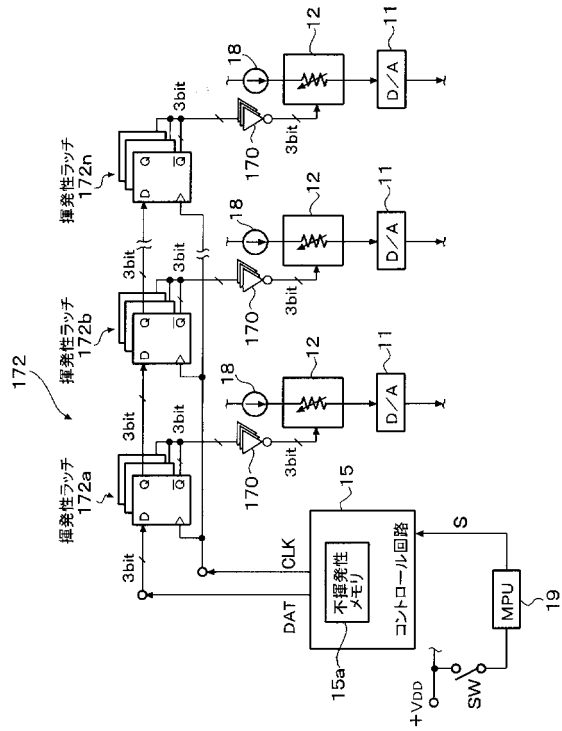
4, 7...電源、5, 15...コントローラ、  
8...有機EL素子、10...カラムドライバ、  
11...D/A変換回路、11a...入力端子、11b...出力端子、  
9...ピン、13a...駆動レベルシフト回路、  
12...駆動電流値調整回路、12a, 12b, 22...カレントミラー回路、  
13b...出力段カレントミラー回路、

50

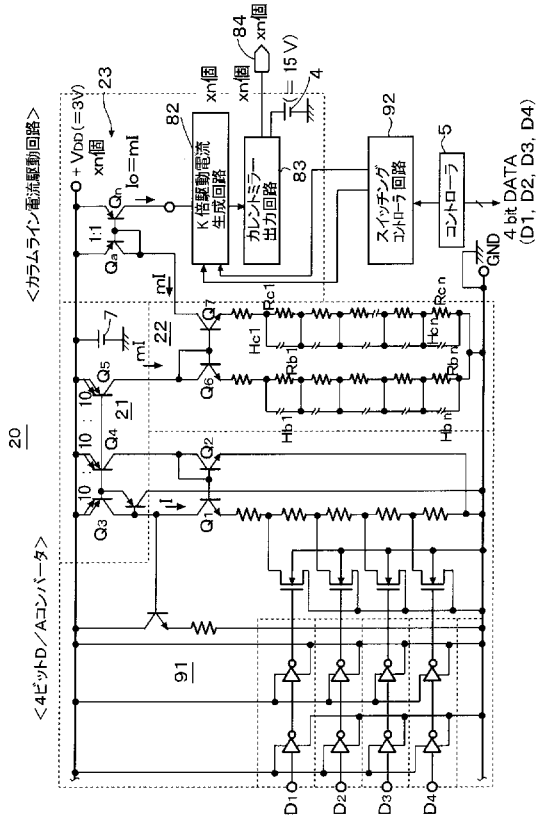
- 10

Figure 1 is a block diagram of a semiconductor device 10. The device includes a power supply section 11, a control section 14, a data path section 15, and a clock section 19. The power supply section 11 includes a +VDD (=3V) input, a current source 18, and a current mirror 13. The control section 14 includes a switch SWpa and a control signal CONT. The data path section 15 includes a D/A conversion circuit 16, a register 17, and a multiplexer 18. The clock section 19 includes a clock signal CLK and a data signal DAT. The device also includes a ground connection GND and a signal output 13a.

【 図 3 】



【 図 4 】



---

フロントページの続き(51) Int.Cl.<sup>7</sup>

F I

G 0 9 G 3/20 6 4 2 A

H 0 5 B 33/14 A

(56)参考文献 特開昭 6 3 - 2 8 0 5 6 8 ( J P , A )

特開 2 0 0 3 - 2 9 5 8 2 8 ( J P , A )

特開 2 0 0 4 - 0 0 4 8 0 1 ( J P , A )

特開 2 0 0 3 - 2 0 2 8 3 0 ( J P , A )

特開 2 0 0 0 - 1 2 2 6 0 8 ( J P , A )

特開 2 0 0 2 - 0 5 5 6 5 4 ( J P , A )

特開 2 0 0 0 - 1 0 5 5 7 4 ( J P , A )

(58)調査した分野(Int.Cl.<sup>7</sup>, D B 名)

G09G 3/00- 3/38

专利名称(译)	有机EL驱动电路的驱动电流值调节电路，有机EL驱动电路和使用其的有机EL显示装置		
公开(公告)号	<a href="#">JP3647443B2</a>	公开(公告)日	2005-05-11
申请号	JP2003135399	申请日	2003-05-14
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	ROHM株式会社		
当前申请(专利权)人(译)	ROHM株式会社		
[标]发明人	阿部真一		
发明人	阿部 真一		
IPC分类号	H01L51/50 G09G3/20 G09G3/30 G11C5/14 H05B33/14		
CPC分类号	G11C5/147		
FI分类号	G09G3/30.K G09G3/20.623.B G09G3/20.623.F G09G3/20.631.K G09G3/20.641.D G09G3/20.642.A H05B33/14.A G09G3/20.623.H G09G3/20.631.V G09G3/3275		
F-TERM分类号	3K007/AB17 3K007/AB18 3K007/BA06 3K007/DB03 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC06 3K107/CC33 3K107/CC45 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD05 5C080/DD28 5C080/EE28 5C080/FF09 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/KK47 5C380/AA01 5C380/AB04 5C380/AB34 5C380/AC11 5C380/AC12 5C380/BA29 5C380/BB05 5C380/CA16 5C380/CA17 5C380/CA34 5C380/CE04 5C380/CF05 5C380/CF06 5C380/CF07 5C380/CF10 5C380/CF26 5C380/CF41 5C380/CF42 5C380/CF48 5C380/CF62 5C380/GA04 5C380/HA13		
代理人(译)	梶山 信是 山本富士雄		
优先权	2002153501 2002-05-28 JP		
其他公开文献	JP2004054234A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种用于有机EL驱动电路的驱动电流值调节电路，通过该电路，诸如便携式电话或PHS之类的装置中的显示屏的亮度变化减小，并且提高了生产效率。ZOLUTION：开关电路从写入数据的非易失性存储器接收数据，并进行ON / OFF操作，然后根据数据分别调整端子引脚的驱动电流。因此，通过将亮度调节所需的数据写入存储器中来校正亮度色散或亮度不均匀性，降低了亮度变化。Z

【 図 2 】

