

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-49774

(P2018-49774A)

(43) 公開日 平成30年3月29日(2018.3.29)

(51) Int.Cl.	F I	テーマコード (参考)
H05B 33/22 (2006.01)	H05B 33/22 Z	3K107
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/12 (2006.01)	H05B 33/12 B	
H05B 33/28 (2006.01)	H05B 33/28	
H05B 33/04 (2006.01)	H05B 33/04	
審査請求 未請求 請求項の数 16 O L (全 17 頁)		

(21) 出願番号 特願2016-185277 (P2016-185277)
(22) 出願日 平成28年9月23日(2016.9.23)

(71) 出願人 502356528
株式会社ジャパンディスプレイ
東京都港区西新橋三丁目7番1号
(74) 代理人 110000350
ボレール特許業務法人
(72) 発明者 濱田 夕慎
東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内
(72) 発明者 秋元 肇
東京都港区西新橋三丁目7番1号 株式会
社ジャパンディスプレイ内
Fターム(参考) 3K107 AA01 BB01 CC04 CC07 CC23
CC33 CC35 CC45 DD03 DD23
DD27 DD89 EE48 EE49 EE50
FF13 FF15 GG04 GG33

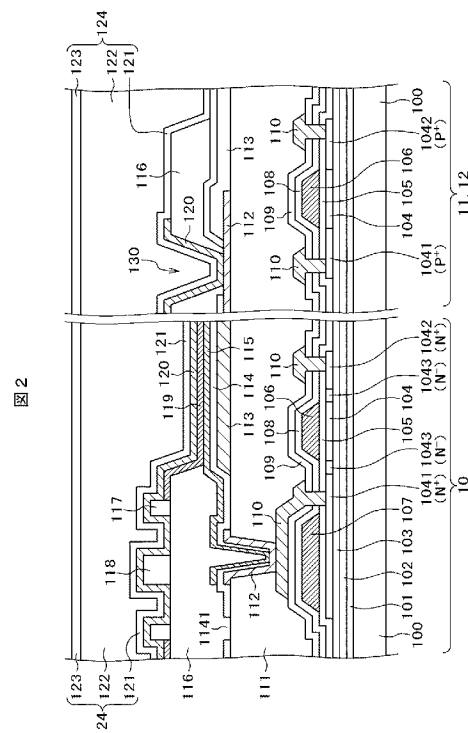
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】画素毎に異なる波長の光を発光する有機EL層が形成された有機EL表示装置において、有機EL層の蒸着範囲を正確に規定する。

【解決手段】基板表面上に、マトリクス状に配列されると共に、互いに離間して設けられた複数の画素電極114と、前記画素電極114の端部を覆うと共に、前記画素電極114の上面の一部を露出する開口部を有するバンク116と、前記バンク116上に設けられ、前記開口部の一辺に沿って設けられた第1突状体117と、平面的に見て、前記第1突状体117に対し、前記バンクの中央部に近い箇所に設けられた第2突状体118と、を有することを特徴とする表示装置。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

基板表面上に、マトリクス状に配列されると共に、互いに離間して設けられた複数の画素電極と、

前記画素電極の端部を覆うと共に、前記画素電極の上面の一部を露出する開口部を有するバンクと、

前記バンク上に設けられ、前記開口部の一辺に沿って設けられた第 1 突状体と、

平面的に見て、前記第 1 突状体に対し、前記バンクの中央部に近い箇所に設けられた第 2 突状体と、を有することを特徴とする、表示装置。

【請求項 2】

前記第 2 突状体の天面は、前記第 1 突状体の天面よりも、前記基板表面から離れていることを特徴とする、請求項 1 記載の表示装置。

【請求項 3】

前記第 2 突状体は、隣接する 2 つの前記第 1 突状体の間に設けられることを特徴とする、請求項 1 記載の表示装置。

【請求項 4】

前記画素電極の一の上面を覆う、第 1 波長の光を呈する発光層を含む第 1 有機層と、

前記画素電極の一に隣接する前記画素電極の他の一の上面を覆う、第 2 波長の光を呈する発光層を含む第 2 有機層と、をさらに有し、

前記第 1 突状体は、前記第 1 有機層が形成された前記画素電極の一と、前記第 2 有機層が形成された前記画素電極の他の一との間に、2 つ設けられることを特徴とする、請求項 1 記載の表示装置。

【請求項 5】

前記第 2 突状体は、隣接する 2 つの前記第 1 突状体の間に設けられることを特徴とする、請求項 4 記載の表示装置。

【請求項 6】

前記第 1 突状体は、前記開口部を囲んで設けられることを特徴とする、請求項 1 記載の表示装置。

【請求項 7】

前記第 1 突状体の、前記開口部に沿う辺の長さは、前記開口部の辺の長さよりも長いことを特徴とする、請求項 1 記載の表示装置。

【請求項 8】

前記画素電極の上には有機 EL 層が形成され、前記有機 EL 層を覆って上部電極が形成され、前記上部電極は、前記第 1 突状体と前記第 2 の突状体を覆っていることを特徴とする請求項 1 記載の有機 EL 表示装置。

【請求項 9】

前記第 1 突状体と前記第 2 の突状体はさらに保護膜によって覆われていることを特徴とする請求項 8 記載の有機 EL 表示装置。

【請求項 10】

基板表面上に、マトリクス状に配列されると共に、互いに離間して設けられた複数の画素電極と、

前記画素電極の端部を覆うと共に、前記画素電極の上面の一部を露出する開口部を有するバンクと、

前記バンク上に設けられ、前記開口部の一辺に沿って設けられた第 1 突状体と、を有し、

前記第 1 突状体は、前記複数の画素電極の一と、前記複数の画素電極の一に隣接する他の一との間に、2 つ併設されることを特徴とする、表示装置。

【請求項 11】

前記第 1 突状体は、前記開口部を囲んで設けられることを特徴とする、請求項 10 記載の表示装置。

10

20

30

40

50

【請求項 1 2】

前記第 1 突状体の、前記開口部に沿う辺の長さは、前記開口部の辺の長さよりも長いことを特徴とする、請求項 1 0 記載の表示装置。

【請求項 1 3】

隣接する 2 つの前記第 1 突状体の間に、さらに第 2 突状体を有することを特徴とする、請求項 1 0 記載の表示装置。

【請求項 1 4】

前記第 2 突状体の天面は、前記第 1 突状体の天面よりも、前記基板表面から離れていることを特徴とする、請求項 1 3 記載の表示装置

【請求項 1 5】

前記画素電極の上には有機 E L 層が形成され、前記有機 E L 層を覆って上部電極が形成され、前記上部電極は、前記第 1 突状体と前記第 2 の突状体を覆っていることを特徴とする請求項 1 0 記載の有機 E L 表示装置。

【請求項 1 6】

前記第 1 突状体と前記第 2 の突状体はさらに保護膜によって覆われていることを特徴とする請求項 1 5 記載の有機 E L 表示装置。

【発明の詳細な説明】**【技術分野】****【0 0 0 1】**

本発明は表示装置に係り、特に、有機 E L 層から画素毎に異なる波長の光を発生する有機 E L 表示装置に関する。

【背景技術】**【0 0 0 2】**

有機 E L 表示装置はいわゆる自発光であるから、高いコントラストの画像を形成することが出来、迫力ある画面を実現することが出来る。また、有機 E L 表示装置は、液晶表示装置と異なり、バックライトが不要なので、液晶表示装置よりもさらに薄型の表示装置とすることが出来る。そして、基板を薄くすることによって、フレキシブルな表示装置を実現することが出来る。

【0 0 0 3】

有機 E L 表示装置では、全画素に白色発光の有機 E L 層を形成し、対向基板に画素毎にカラーフィルタを形成することによってカラー画像を形成する方法と、画素毎に発光波長の異なる有機 E L 層を形成する方法とがある。

【0 0 0 4】

全画素に白色発光の有機 E L 層を形成し、対向基板に画素毎にカラーフィルタを形成することによってカラー画像を形成する方法は、有機 E L 層とカラーフィルタ層との間隔を正確に規定する必要がある。また、カラーフィルタが形成された対向基板と有機 E L 層が形成された基板との接着のために、接着材を形成する必要がある。

【0 0 0 5】

特許文献 1 には、各画素と画素の間にスペーサを形成することによって、有機 E L 層が形成された基板とカラーフィルタが形成された対向基板との間隔を規定する構成が記載されている。また、特許文献 1 には、スペーサの平面形状において、長手方向の端部を錐形または流線型とすることによって、接着材の流動性を確保した構成が記載されている。

【先行技術文献】**【特許文献】****【0 0 0 6】**

【特許文献 1】特開 2 0 1 5 - 6 9 8 6 1 号公報

【発明の概要】**【発明が解決しようとする課題】****【0 0 0 7】**

画素毎に発光色の異なる有機 E L 層を形成する方法によって作製された有機 E L 表示装

10

20

30

40

50

置は、カラーフィルタが不要である、カラーフィルタを形成した対向基板が不要である、カラーフィルタと有機ＥＬ層との位置合わせのためのプロセスが不要である、カラーフィルタと有機ＥＬ層との位置ずれによる混色の問題が発生しない等、種々の利点を有している。

【０００８】

また、カラーフィルタは、所定の波長を透過させ、他の波長を吸収するものであるから、カラーフィルタを使用するということは、輝度が低下する、あるいは、消費電力が増大するという問題もある。画素毎に発光色の異なる有機ＥＬ層を形成する構成は、輝度の向上あるいは、消費電力の低減という点からも有利である。

【０００９】

しかしながら、画素毎に発光色の異なる有機ＥＬ層を形成する方法は、画素毎に異なる有機ＥＬ材料を蒸着等によって形成する必要がある。これは、画素に対応して、蒸着マスクに開口を形成するが、この開口ピッチは画素ピッチに対応して形成される。例えば３００ppiを上回るような高精細画面では、画素ピッチが４０μm以下となりうるので、このピッチにしたがって、蒸着マスクに開口を形成する必要がある。

【００１０】

一方、蒸着マスクが、ＴＦＴや有機ＥＬ層が形成された基板（以下ＴＦＴ基板という、また、ＴＦＴ基板はアレイ基板と呼ばれることもある）と接触すると、形成された有機ＥＬ層を破壊してしまうので、蒸着マスクとＴＦＴ基板との間には所定の間隔を保つ必要がある。そうすると、蒸着する際、蒸着マスクとＴＦＴ基板との間に蒸着材料が入りこむ。これを本明細書では差し込みと称する。この差し込みが大きいと、蒸着材料が他の画素に入り込み、色純度を劣化させることになる。

【００１１】

本発明の課題は、画素毎に発光色の異なる有機ＥＬ層を蒸着によって形成する場合に、他の画素への有機ＥＬ材料の入り込み、いわゆる差し込みを抑制して、発光効率のすぐれた有機ＥＬ表示装置を実現することである。

【課題を解決するための手段】

【００１２】

本発明は上記課題を克服するものであり、代表的な手段は次のとおりである。

【００１３】

（１）基板表面上に、マトリクス状に配列されると共に、互いに離間して設けられた複数の画素電極と、前記画素電極の端部を覆うと共に、前記画素電極の上面の一部を露出する開口部を有するバンクと、前記バンク上に設けられ、前記開口部の一辺に沿って設けられた第１突状体と、

平面的に見て、前記第１突状体に対し、前記バンクの中央部に近い箇所に設けられた第２突状体と、を有することを特徴とする、表示装置。

【００１４】

（２）基板表面上に、マトリクス状に配列されると共に、互いに離間して設けられた複数の画素電極と、前記画素電極の端部を覆うと共に、前記画素電極の上面の一部を露出する開口部を有するバンクと、前記バンク上に設けられ、前記開口部の一辺に沿って設けられた第１突状体と、を有し、前記第１突状体は、前記複数の画素電極のひと、前記複数の画素電極のひとに隣接する他のひととの間に、２つ併設されることを特徴とする、表示装置。

【図面の簡単な説明】

【００１５】

【図１】有機ＥＬ表示装置の平面図および側面図である。

【図２】有機ＥＬ表示装置の表示領域と額縁領域の断面図である。

【図３】本発明による有機ＥＬ表示装置のバンク付近の詳細断面図である。

【図４】本発明に用いられる蒸着装置の模式図である。

【図５】蒸着における問題点を示す断面模式図である。

【図６】蒸着における問題点を示す他の断面模式図である。

10

20

30

40

50

【図 7】本発明における蒸着方法を示す断面模式図である。

【図 8】本発明における第 1 防止膜、第 2 防止膜と蒸着マスクの関係を示す断面図である。

【図 9】第 1 防止膜と第 2 防止膜の製造方法の例を示す断面図である。

【図 10】第 1 防止膜と第 2 防止膜の平面図の例である。

【図 11】第 1 防止膜と第 2 防止膜の平面図の他の例である。

【図 12】第 1 防止膜と第 2 防止膜の平面図のさらに他の例である。

【図 13】第 1 防止膜と第 2 防止膜の平面図のさらに他の例である。

【図 14】第 1 防止膜と第 2 防止膜の平面図のさらに他の例である。

【図 15】第 1 防止膜と第 2 防止膜の平面図のさらに他の例である。

【図 16】第 1 防止膜と第 2 防止膜の平面図のさらに他の例である。

【図 17】実施例 2 における第 1 防止膜と蒸着マスクの関係を示す断面図である。

【図 18】実施例 2 における第 1 防止膜の平面図の例である。

【図 19】実施例 2 における第 1 防止膜の他の平面図の例である。

【図 20】実施例 2 における第 1 防止膜のさらに他の平面図の例である。

【図 21】実施例 2 における第 1 防止膜のさらに他の平面図の例である。

【図 22】実施例 2 における第 1 防止膜のさらに他の平面図の例である。

【発明を実施するための形態】

【0016】

以下に実施例を用いて本発明の内容を詳細に説明する。

【実施例 1】

【0017】

図 1 は本発明が適用される有機 EL 表示装置の平面図である。図 1 において、左側が平面図、右側が側面図である。図 1 の平面図において、TFT 基板 100 には画素がマトリクス状に形成された表示領域 10 が形成され、その周辺には額縁領域 11 が形成されている。

【0018】

図 1 において、額縁領域 11 には走査線駆動回路 12 が形成されている。走査線駆動回路 12 は、表示領域の辺に沿って形成され、図 1 に示すように表示領域 10 の両側に形成される場合もあるし、片側のみに形成される場合もある。走査線駆動回路 12 は、駆動回路用 TFT を用いて TFT 基板 100 上に形成内蔵されている。各画素には、有機 EL 層が形成され、画素毎に異なる波長の光を発光する。有機 EL 層は、水分に弱いために、外気から保護する必要がある。このために、保護層 124 が設けられている。保護層 124 は、無機保護層と有機保護層から形成されている。なお、さらに保護を確実にするために、対向基板が貼り付けられる場合もある。

【0019】

TFT 基板 100 の 1 辺には、所定の領域に保護層が存在しない領域があり、この部分に端子が形成されている。この端子には、ドライバ IC 21 を搭載したフレキシブル配線基板 20 が接続している。フレキシブル配線基板 20 を介して有機 EL 表示装置に電源、映像信号、走査信号、クロック信号等を供給する。

【0020】

図 2 は、表示領域および走査線駆動回路付近の断面図である。図 2 において、左側が表示領域 10 の断面図であり、右側が走査線駆動回路部分 11 の断面図である。本発明は、図 2 の左側の図に示す表示領域 10 の構成に特徴がある。図 2 において、TFT 基板 100 は、ガラスあるいは樹脂で形成されている。ガラスは、0.2 mm 以下というように薄くすると、フレキシブルに湾曲するようになる。

【0021】

一方、基板を樹脂で形成すると、さらにフレキシビリティを向上させることが出来る。樹脂としては、ポリイミドが耐熱性、機械的強度等から特に優れている。ポリイミド基板は、厚さを 5 μm 乃至 20 μm とすることができるので、非常に薄い表示装置を実現する

10

20

30

40

50

ことが出来る。ポリイミドによるTFT基板の形成方法は次のとおりである。

【0022】

まず、ガラス基板上にポリイミドの材料であるポリアミド酸を形成し、イミド化して、厚さが5 μ m乃至20 μ m程度のポリイミドによるTFT基板100を形成する。その後、TFT基板100上にTFTや有機EL層、絶縁膜、配線、保護膜等を形成した後、ポリイミドとガラス基板の界面にレーザを照射する、いわゆるレーザアブレーションによって、ガラス基板を剥離する。なお、TFT基板の材料としては、ポリイミドに限らず、他の材料を使用することが出来る。

【0023】

TFT基板100の上には、3層の下地膜が形成されている。第1下地膜101はシリコン酸化膜(SiO₂、なお、本明細書では、SiO₂xはSiO₂で代表させている)で形成されている。第1下地膜101は、TFT基板100との密着性を向上させるためである。第1下地膜101の上には、第2下地膜102がシリコン窒化膜(SiN₂、なお、本明細書では、SiN₂xをSiN₂で代表させている)によって形成されている。第2下地膜は、外部からの水分及び不純物に対するブロック膜として機能する。第2下地膜102の上には、SiO₂によって、第3下地膜103が形成されている。第3下地膜103は、SiN₂で構成される第2下地膜102が含有する水分および不純物に対するブロック膜として機能する。なお、図2の下地膜は例であり、表示装置によっては、単層でもよいし、2層でもよいし、4層以上でもよい。さらに、アルミナ(Al₂O₃、なお、本明細書では、Al₂O₃xをAl₂O₃で代表させる)で形成される層を含む場合もある。

【0024】

第3下地膜103の上にTFTが形成される。図2において、表示領域のTFTは、NチャンネルTFTであり、走査線駆動回路のTFTはPチャンネルTFTであるが、これに限定するものではなく、双方を同一チャンネルのTFTで構成しても良いし、双方のTFTを混在させてCMOS型回路として構成しても良い。図2において、下地膜の上に先ず、a-Siを形成し、これをエキシマレーザによってPoly-Si化する。その後パターンニングを行って半導体層104を形成する。

【0025】

半導体層104を覆ってゲート絶縁膜105が、SiO₂によって形成される。ゲート絶縁膜105の上で、TFTのチャンネル部に相当する部分にゲート電極106を形成する。ゲート電極106は、例えば、AlとTiの積層膜によって形成される。ゲート電極106をマスクとしてイオンインプランテーションを行い、ドレイン1041およびソース1042を形成する。表示領域においては、例えばリン(P)をドーピングしてソース1042、ドレイン1041をN型とし、走査線駆動回路領域では、例えばボロン(B)をドーピングしてソース1042、ドレイン1041をP型とする。表示領域のTFTには、ゲート電極106をパターンニングする際のレジストを利用してLDD(Light Doped Drain)1043を形成する。ドレイン1041あるいはソース1042における強電界による絶縁破壊を防止するためである。

【0026】

図2において、ゲート電極106と同じ層に、ゲート電極106と同じ材料によって保持容量線107が形成される。保持容量線107は、導電性を付与された半導体層1041との間で、保持容量の形成にも用いられる。ゲート電極106、保持容量線107は第1配線層とも呼ぶ。ゲート電極106、保持容量線107を覆って、第1層間絶縁膜108がSiN₂によって形成され、その上に第2層間絶縁膜109がSiO₂によって形成される。その上にTi、Al、Tiの積層膜によって第2配線層110が形成される。第2配線層110は、第1層間絶縁膜108および第2層間絶縁膜109に形成されたスルーホールを介してTFTのドレイン1041と接続する。

【0027】

TFTおよび第2配線層110を覆って有機パッシベーション膜111が形成される。有機パッシベーション膜111は平坦化膜を兼ねているので、2乃至3 μ mと、厚く形成

10

20

30

40

50

される。有機パッシベーション膜 111 は、感光性の樹脂であり、例えば、アクリル等で形成される。感光性の樹脂を用いることによって、レジストを用いずに、パターニングをすることが出来る。

【0028】

有機パッシベーション膜（平坦化膜）111 は、スルーホールおよび、端子が形成される周辺領域では除去される。図2において、有機パッシベーション膜にスルーホールが形成された部分は、第1ITO（Indium Tin Oxide）によって覆う。さらに、第1ITOと同層に、有機パッシベーション膜上にTi-Al-Tiの積層膜によって第3配線層113を形成する。第3配線層は、画素内の負荷容量の形成や、表示領域周辺における配線の引き回しに用いられる。有機パッシベーション膜111のスルーホールに形成された第1ITO112は、第3配線層113をパターニングする際、第2配線層110をエッチング液から保護する役割を有する。

10

【0029】

第1ITO112や第3配線層113は、SiOで形成された容量絶縁膜114によって覆われる。ただし、有機パッシベーション膜111のスルーホールにおいては、容量絶縁膜114は開口され、有機EL層119に対する下部電極115と、TFTのドレイン1041と接続する第2配線層110との接続を可能とする。下部電極115は、一般には、Ag等の金属をITOでサンドイッチした構成である。下側のITOは、有機パッシベーション膜111との密着性を向上させる役割を有している。また、Ag等の金属は反射電極としての役割を有する。そして、上側のITOは有機EL層119に対するアノードとして機能する。なお、下部電極115は画素電極とも呼ばれる。

20

【0030】

容量絶縁膜114、下部電極115を覆ってバンク116を形成する。バンク116は、リブとも呼ばれ、画素と画素の間に形成するものであり、画素間の隔絶と、後で発光領域、すなわちバンクで囲まれたホールに形成される有機EL層等の、下部電極115端部での段切れを防止するものである。有機EL層119等の段切れを防止するためには、バンク116の側壁のテーパはなだらかなほうが良い。バンク116は、例えばアクリルを全面に2μm程度の厚さで塗布し、パターニングによってホールを形成し、この部分に有機EL層119等が形成する。なお、このホールは発光領域とも呼ぶ。バンク116を形成する樹脂に感光性樹脂を使用することによって、容易にパターニングすることが出来る。

30

【0031】

なお、バンク116に覆われた部分において、容量絶縁膜114は、開口1141を有している。これは、バンク116形成後の熱処理工程において、開口1141を介して、有機パッシベーション膜111から水分や他のガスをバンク116を通して外部に放出させるためである。

【0032】

図2の発光領域において、下部電極115の上に有機EL層119が形成される。有機EL層119はバンク116の側壁および上面の一部を覆って形成される。有機EL層119は、複数の層から形成されるが、詳細は図3において説明する。図2に示す本発明の特徴は、バンク116の上面に第1防止膜117と第2防止膜118が形成され、有機EL層119が蒸着される範囲を規定していることである。第1防止膜117と第2防止膜118についても、図3において詳細に説明する。なお、第1防止膜117は第1の突状体、第2防止膜118は第2の突状体ということもある。

40

【0033】

図2において、有機EL層119、第1防止膜117、第2防止膜118を覆って上部電極120が形成される。上部電極120はカソードを構成し、IZO（Indium Zinc Oxide）等の透明酸化物導電膜、あるいはMgAg等の合金薄膜あるいは金属薄膜が用いられる。カソード120は表示領域全面にわたって形成され、額縁領域において、バンク116に形成されたスルーホールを介して第3配線層113で形成された

50

カソード線と接続する。

【0034】

図2において、上部電極（カソード）120を覆って保護膜124が形成される。保護膜124は、カソード120を直接覆う第1無機保護膜121、有機保護膜122、第2無機保護膜123で形成される。第1保護膜121は、SiOあるいはSiN等で形成され、有機EL層119を外部からの水分等から保護する。有機保護膜122は例えばアクリル等で形成され、有機EL層119を機械的に保護するものである。このため、有機保護膜122は厚く形成され、例えば、5 μ m以上である。有機保護膜122を覆って第2無機保護膜123がSiOあるいはSiN等で形成され、有機保護膜122内に外部から水分等が侵入することを防止する。なお、製品によって、第2無機保護膜123の上にさらに対向基板、あるいは、タッチパネル用の基板が形成されることもある。

10

【0035】

図3は、本発明の特徴である、バンク116付近の有機EL層119の構成、第1防止膜117、第2防止膜118等を示す断面図である。図3において、バンク116の上には、2個の第1防止膜117とその間に1個の第2防止膜118が形成されている。第1防止膜117および第2防止膜118の平面形状は後で説明する。図3において、発光部には下部電極115の上に有機EL層119が形成されている。有機EL層119は、下部電極115側からホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層を含んで構成されている。これらの膜は蒸着によって形成される。

【0036】

20

このうち、ホール注入層およびホール輸送層1191と発光層1192は第1防止膜117によって区画され、電子輸送層および電子注入層1193は各画素共通に形成される。すなわち、電子輸送層および電子注入層1193は、上部電極120と同様、表示領域全面に共通して形成される。上部電極120よりも上の層は図2で説明したとおりである。なお、ホール注入層およびホール輸送層も各画素共通に形成することが出来るが、図3では、画素毎に独立して形成されている。なお図3では、ホール注入層およびホール輸送層1191は第1防止膜117によって区画されているが、各色で共通のホール注入層、ホール輸送層を使用する場合は、表示領域全面に共通して形成されても良い。

【0037】

図3において、発光層1192は各画素に独立して形成することが必須である。本発明が対象とする有機EL表示装置は、画素毎に赤波長、緑波長、青波長等の異なる色の発光をさせる必要があるからである。しかし、発光層1192を蒸着するためのマスクは、基板に密着させることができないので、マスクと基板、具体的にはバンク116と蒸着マスクの間に隙間が存在する。この隙間から蒸着物質が他の画素に侵入すると、各画素における発光層1192の発光特性を低下させる、あるいは、色純度を低下させることになる。

30

【0038】

図4はこの問題を説明する模式図である。図4の上側の図は蒸着装置の断面模式図である。図4の上側の図において、マザー基板1000の下に間隔をおいて蒸着マスク200が配置している。なお、有機EL表示装置は1個ずつ形成したのでは効率が悪いので、マザー基板1000に複数の有機EL表示装置を形成し、完成後分離する。蒸着マスク200の下側に2個の蒸着源310を有する蒸着ユニット300が配置している。蒸着源310には、有機EL層119を構成する有機材料が存在している。図4の上側に示す断面図においては、蒸着源310は紙面直方向に移動しながら蒸着する。

40

【0039】

図4において、蒸着源310が2個存在するのは、蒸着膜の厚さを均一するためであるが、図4の上側の図に示すように特定の基板位置に対して遠くに位置する蒸着源310からは蒸着マスク200に対して斜めに蒸着材料が入射し、基板1000とマスク200の間の隙間から蒸着膜の差し込みを生ずる。

【0040】

図4の下側の図は、蒸着装置を上から見た平面図と、これを右方向から見た断面図であ

50

る。図4の下側の図において、蒸着マスク200は、各有機EL表示装置に対応するセル201毎にパターンが形成されている。蒸着マスク200の下側を蒸着ユニット300がy方向に移動することによって大きなマザー基板1000全体に蒸着膜が形成される。図4の矢印は蒸着ユニット300の移動方向を示している。ところで、図4のy方向には、蒸着源310が移動するので、蒸着材料の差し込みは生じない。しかし、x方向には、蒸着源310が2個存在するのみなので、マザー基板1000と蒸着マスク200との間に差し込みが生ずる。

【0041】

図5はこの様子を示す蒸着装置の模式断面図である。図5において、マザー基板1000に斜め方向から蒸着マスク200の開口を通して有機EL材料が蒸着される。図5において、蒸着マスク200の開口に対応するaaが設計上の有機EL材料の蒸着範囲である。一方、斜め方向から蒸着されることによる蒸着範囲はbbである。このうち、蒸着マスク200とマザー基板1000との間隔に起因する差し込みの量がccであり、斜め方向から材料が入射することによるマスク200の影の影響が「けられ」ddである。

【0042】

図6は、蒸着源310が2個ある場合の、マザー基板1000上における有機EL材料の膜厚分布を示す模式図である。図5で説明した、「差し込み」および「けられ」によって、図6の有機EL材料に膜厚分布が生じている。図6において、「けられ」の影響がない領域の膜厚はt1であり、「けられ」の影響が生じている部分の膜厚はt2であり、差し込みの影響による膜厚がt1である。なお、t1、t2、t3自体も画素の中央から周辺に行くにしたがって、膜厚が小さくなっている。

【0043】

図6において、特に、「差し込み」の量ccが問題である。差し込みの量ccは蒸着源310の位置とマザー基板1000との位置が決まると、蒸着マスク200とマザー基板1000との間隔によって決定される。また、画素ピッチによって「差し込み」の影響が異なってくる。すなわち、画面が高精細になるほど、「差し込み」の影響が深刻になる。隣接する画素の発光色は異なり、有機EL材料も異なるので、蒸着材料が隣接する画素に到達すると、隣接する画素の発光特性に悪影響を与え、発光効率を低下させる。本発明は、この「差し込み」の影響を防止するものである。

【0044】

図3に戻り、本発明は、各画素における発光層1192を構成する材料が他の画素に侵入しないように、第1防止膜117を形成している。第1防止膜117の高さは、例えば3乃至5 μm である。一方、蒸着マスク200とバンク116との間隔は小さいほうが、精度よく蒸着することが出来るが、蒸着マスク200とバンク116が接触すると有機EL層が破壊される。そこで、バンク116の上面にスペーサとなる第2防止膜118を形成し、この第2防止膜118によってバンク116と蒸着マスク200の間隔を規定できるようにしている。第2防止膜118の高さは5 μm 程度である。第1防止膜117の高さは、第2防止膜118の高さの80%乃至50%とするのが好ましい。第1防止膜117と第2防止膜118はSiO₂、SiN等の無機材料で形成してもよいし、有機材料で形成しても良い。以上で説明した高さは例であり、第1防止膜117、第2防止膜118の上に形成される上部電極120の段切れを防止するために、あるいは、バンク116上面の面積の制約上、もっと低く形成される場合もある。

【0045】

図7は、以上で説明した本発明の作用を示す模式断面図である。図7において、マザー基板1000と蒸着マスク200の間隔は、第2防止膜118によって規定されている。一方、斜め方向から蒸着マスク200に入射する蒸着材料の「差し込み」eeは、第1防止膜117によって規定されている。図7における「差し込み」eeは、図5に示す「差し込み」ccよりも小さくなっており、隣接する画素への影響が出ない量に抑えられている。

【0046】

図 8 は、マザー基板 1 0 0 0 と蒸着マスク 2 0 0 の関係を示す断面図である。図 8 において、下部電極 1 1 5 からマザー基板 1 0 0 0 側の構成は省略されている。下部電極 1 1 5 の端部を覆ってバンク 1 1 6 が形成され、バンク 1 1 6 の上面に第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 が形成されている。蒸着マスク 2 0 0 とマザー基板 1 0 0 0 の間隔は第 2 防止膜 1 1 8 によって規定されている。蒸着マスク 2 0 0 を介して有機 E L 材料が蒸着されると、有機 E L 材料の蒸着範囲は第 1 防止膜 1 1 7 によって規定される。

【 0 0 4 7 】

図 8 において、第 1 防止膜 1 1 7 の幅は第 2 防止膜 1 0 8 の幅よりも小さい。また、第 1 防止膜 1 1 7 の高さは、第 2 防止膜 1 1 8 の高さの 5 0 % 乃至 8 0 % である。第 2 防止膜 1 1 8 の高さは例えば 5 μm 、第 1 防止膜 1 1 7 の高さは例えば 3 μm である。第 1 防止膜 1 1 7、第 2 防止膜 1 1 8 の高さは、第 1 防止膜 1 1 7、第 2 防止膜 1 1 8 が形成されているバンク 1 1 6 の面から最も高い位置までの高さである。なお、第 1 防止膜 1 1 7、第 2 防止膜 1 1 8 の高さは、T F T 基板 1 0 0 表面から第 1 防止膜 1 1 7、第 2 防止膜 1 1 8 の最も高い位置までの距離と定義しても同じである。

【 0 0 4 8 】

図 8 において、発光部の幅 w_1 、つまり、バンク 1 1 6 のホールの径は例えば 2 0 μm 乃至 3 0 μm であり、バンク 1 1 6 の幅 w_2 は例えば 1 5 μm である。図 8 は、図をわかりやすくするために、実際の寸法とは、必ずしも一致していない。蒸着マスク 2 0 0 の開口径はホールの幅 w_1 とほぼ同一の幅となっている。なお、図 8 でいう、ホールの径、バンクの径は図 1 0 で示す画素の平面図における横方向の断面図、すなわち、異なる画素方向の断面における値である。

【 0 0 4 9 】

図 8 において、蒸着マスク 2 0 0 は厚さが 2 0 μm 乃至 3 0 μm 程度である。蒸着マスク 2 0 0 は画素面積に合わせて小さな開口を形成する必要があるので、厚い板厚のマスクは使用できないからである。図 8 では、蒸着マスク 2 0 0 にテンションをかけることによって、蒸着マスク 2 0 0 の平坦性を確保している。

【 0 0 5 0 】

なお、第 1 防止膜 1 1 7 あるいは第 2 防止膜 1 1 8 は S i O₂、S i N 等の無機材料あるいはアクリル等の有機材料で形成することが出来る。図 9 は、第 1 防止膜 1 1 7、第 2 防止膜 1 1 8 を有機材料で形成する場合の例である。第 2 防止膜 1 1 8 の幅は第 1 防止膜 1 1 7 の幅よりも大きいことを利用して、第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 の高さの差を形成する方法である。第 1 防止膜 1 1 7 を第 2 防止膜 1 1 8 に同じ材料を使用する場合、全面に有機材料を形成し、パターニングする。

【 0 0 5 1 】

図 9 (A) は、第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 のパターニングを終わった状態である。有機材料であるから焼成して固化する必要がある。焼成時、突起の高さは小さくなるが、図 9 (B) に示すように、高さが小さくなる割合は突起の幅が大きいほど小さい。図 9 において、第 2 防止膜 1 1 8 の高さの変化 S_2 は、第 1 防止膜 1 1 7 の高さの変化 S_1 よりも小さい。そうすると、特に特別な技術を使用しなくとも、第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 のパターニングを行うだけで、第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 の幅の差だけによって、第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 の高さに差をつけることができる。

【 0 0 5 2 】

一方、第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 の材料にバンク 1 1 6 と同じ材料を用いれば、別途、第 1 防止膜 1 1 7 用および第 2 防止膜 1 1 8 用の有機膜を塗布しなくとも、バンク 1 1 6 の形成と同時に形成することが出来る。すなわち、バンク 1 1 6 を形成する時のアクリル等の有機材料の厚さをバンク 1 1 6 の高さ、第 2 防止膜 1 1 8 の高さを加えた厚さにしておく。そして、バンク 1 1 6 をパターニングする時に、ハーフ露光の技術を用いて、バンク 1 1 6 に発光領域を形成するホール部と、バンク 1 1 6 の上面に第 1 防止膜 1 1 7 および第 2 防止膜 1 1 8 を形成する。第 1 防止膜 1 1 7 と第 2 防止膜 1 1 8 のパ

ターン幅を異ならせることによって、焼成後には、高さの異なった第1防止膜117、または、第2防止膜118がバンク116の上面に形成されることになる。

【0053】

図10は第1防止膜117および第2防止膜118の平面形状を示す表示領域の平面図である。図10において、同じ色の光を発光する画素が縦方向に配列している。各画素は第1防止膜117によって囲まれている。これによって、各有機EL材料は各第1防止膜117内に制限して形成することが出来る。一方、画素と画素の間には第2防止膜118が形成されている。第2防止膜118は、各画素を囲む必要はない。第2防止膜118は基板1000と蒸着マスク200の間隔を規定できればよいからである。

【0054】

図11は、第1防止膜117と第2防止膜118の平面形状を示す他の例である。図11において、同じ色の光を発光する画素が縦方向に配列している。縦方向には、同じ色の画素が配列しているので、仮に、隣接する上または下の画素から有機EL材料が侵入しても、特性に対する影響は殆どない。したがって、図11では、縦方向に蒸着材料を規定する横方向に延在する第1防止膜117は省略されている。図11のような構成とすることにより、仮に上部電極120が第1防止膜117において段切れを生じて第1防止膜117が存在しない部分から画素に電流を供給することが出来る。

【0055】

図12は、第1防止膜117と第2防止膜118の平面形状を示すさらに他の例である。図12において、同じ色の光を発光する画素が縦方向に配列している。図12が図11と異なる点は、第1防止膜117が縦方向に連続して形成されていることである。縦方向の画素ピッチが小さくなり、画素間で第1防止膜を別々に形成することが困難になる場合は、図12のような形態にすることが出来る。効果は図11の場合と同様である。

【0056】

図13は、第1防止膜117と第2防止膜118の平面形状を示すさらに他の例である。図13では、異なる色の光を発光する画素が縦方向と横方向に互い違いに配列している。図13の第1防止膜117および第2防止膜118の平面形状は図10の場合と同様である。すなわち、各画素は第1防止膜117によって囲まれている。これによって、各有機EL材料は各第1防止膜117内に形成することが出来る。一方、画素と画素の間には第2防止膜118が形成されている。第2防止膜118は、各画素を囲む必要はない。第2防止膜118は基板と蒸着マスクの間隔を規定できればよいからである。

【0057】

図14は、第1防止膜117と第2防止膜118の平面形状を示すさらに他の例である。図14では、異なる色の光を発光する画素が互い違いに配列しているが、部分的に画素が存在していない場合である。図14の第2防止膜118は図13と同じである。しかし、第1防止膜117は、隣に画素が存在していない側には、存在していない。画素が存在していなければ、「差し込み」による問題もないからである。

【0058】

図15は、第1防止膜117と第2防止膜118の平面形状を示すさらに他の例である。図15では、第2防止膜118が全てのバンクに存在しているのではなく、画素の一つ置きに形成されている。例えば、図15では、緑画素と青画素の間には第2防止膜118は存在していない。第2防止膜118は基板1000と蒸着マスク200との間隔を規定するものであるから、所定の間隔さえ維持できれば、かならずしも、全画素毎に形成する必要はないからである。

【0059】

図15では、横方向に画素の一つおきに第2防止膜118を配置した例であるが、2画素おきでもよいし、それよりも多い画素おきでもよい。また、図15は、横方向に第2防止膜118を間引いているが、縦方向に第2防止膜118を間引いても良い。理由は横方に間引く場合と同じである。

【0060】

10

20

30

40

50

図 16 は、第 1 防止膜 117 と第 2 防止膜 118 の平面形状を示すさらに他の例である。図 16 において、第 1 防止膜 117 の形状は図 11 と同様である。図 16 の特徴は、第 2 防止膜 118 が線状ではなく、島状に、かつ、横方向に延在するバンク 116 と縦方向に延在するバンク 116 の交点に形成されている点である。

【0061】

バンク 116 の上面に、2 個の第 1 防止膜 117 と 1 個の第 2 防止膜 118 を形成するのは、レイアウト上困難である場合がある。このような場合でも、横方向に延在するバンク 116 と縦方向に延在するバンク 116 の交点にはスペースが存在している場合が多い。したがって、この場所に島状に第 2 防止膜 118 を形成することによって、基板 100 と蒸着マスク 200 の間隔を規定することが出来る。なお、図 16 の場合も、島状の第 2 防止膜 118 は全ての交点に規定する必要はなく、基板 100 と蒸着マスク 200 の間隔を正確に規定できる範囲で、適当に間引いて形成しても良い。

【実施例 2】

【0062】

図 17 は本発明の実施例 2 を示す断面図である。図 17 の構成は、バンク 116 の上面に形成された防止膜の構成を除いて実施例 1 における図 8 と同様である。図 17 において、バンクの上面には、実施例 1 と異なり、第 1 防止膜 117 のみが 2 個存在し、第 2 防止膜は存在しない。すなわち、第 1 防止膜 117 によって、基板 100 と蒸着マスク 200 の間隔を規定している。

【0063】

図 17 においても、有機 EL 蒸着膜は、第 1 防止膜 117 によって規定されることは実施例 1 と同様である。実施例 2 においても、他の有機 EL 材料である、電子注入層及び電子輸送層 1193 等は表示領域全面に形成される。また、ホール注入層及びホール輸送層 1191 は、発光層 1192 と同様に第 1 防止膜 117 で規定するようにしてもよいし、表示領域全面に形成しても良い。

【0064】

図 17 の構成は、画面が高精細になって、バンク 116 の上面の幅を十分に取ることが出来ない場合に効果を発揮する。この場合、第 1 防止膜 117 が基板 100 と蒸着マスク 200 の間隔を規定するので、第 1 防止膜 117 の高さは $5\mu\text{m}$ 程度確保することが好ましい。実施例 2 の場合の第 1 防止膜 117 も SiO あるいは SiN 等の無機材料でもよいし、アクリル等の有機材料でも良い。第 1 防止膜 117 にバンクと同じ材料を用いることによって、ハーフ露光技術を用いて、バンク 116 と第 1 防止膜 117 を同時に特に有効である。

【0065】

図 18 は、実施例 2 における第 1 防止膜 117 の平面形状を示す表示領域の平面図である。図 18 において、同じ色の光を発光する画素が縦方向に配列している。図 18 は、第 2 防止膜 118 が存在していないことを除いて、実施例 1 における図 10 と同様である。

【0066】

図 19 は、実施例 2 における第 1 防止膜 117 の平面形状を示す他の例である。図 19 において、同じ色の光を発光する画素が縦方向に配列している。図 19 は、第 2 防止膜が存在していないことを除いて、実施例 1 における図 11 と同様である。

【0067】

図 20 は、実施例 2 における第 1 防止膜 117 の平面形状を示すさらに他の例である。図 20 において、同じ色の光を発光する画素が縦方向に配列している。図 20 は、第 2 防止膜が存在していないことを除いて、実施例 1 における図 12 と同様である。

【0068】

図 21 は、実施例 2 における第 1 防止膜 117 の平面形状を示すさらに他の例である。図 21 では、異なる色の光を発光する画素が縦方向と横方向に互い違いに配列している。図 21 は、第 2 防止膜が存在していないことを除いて、実施例 1 における図 13 と同様である。

10

20

30

40

50

【 0 0 6 9 】

図 2 2 は、実施例 2 における第 1 防止膜 1 1 7 の平面形状を示すさらに他の例である。図 1 4 では、異なる色の光を発光する画素が縦方向と横方向に互い違いに配列しているが、部分的に画素が存在していない場合である。図 2 2 は、第 2 防止膜が存在していないことを除いて、実施例 1 における図 1 4 と同様である。

【 0 0 7 0 】

実施例 1 では、バンクの上面に第 1 防止膜が 2 個、第 2 防止膜が 1 個形成され、実施例 2 では、バンクの上面に第 1 防止膜が 2 個形成された構成である。しかし、実施例 1 における第 1 防止膜および第 2 防止膜の数はこれに限らず、スペースが許せば、もっと多く存在していてもよい。また、実施例 2 における第 1 防止膜もスペースが許せば 3 個以上存在してもよい。

10

【 0 0 7 1 】

以上説明したように、本発明によれば、画素毎に異なる波長の光を放出有機 E L 層が配置する構成において、有機 E L 材料の蒸着範囲を正確に規定することが出来るので、高画質の有機 E L 表示装置を歩留まりよく製造することが出来る。

【 符号の説明 】

【 0 0 7 2 】

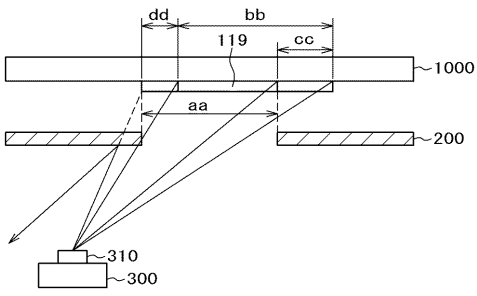
1 0 ... 表示領域、 1 1 ... 額縁領域、 1 2 ... 走査線駆動回路、 1 3 ... 画素、 2 0 ... フレキシブル配線基板、 2 1 ... ドライバ IC、 1 0 0 ... TFT 基板、 1 0 1 ... 第 1 下地膜、 1 0 2 ... 第 2 下地膜、 1 0 3 ... 第 3 下地膜、 1 0 4 ... 半導体層、 1 0 4 1 ... ソース、 1 0 4 2 ... ドレイン、 1 0 4 3 ... LDD、 1 0 5 ... ゲート絶縁膜、 1 0 6 ... ゲート電極（第 1 配線層）、 1 0 7 ... 容量配線（第 1 配線層）、 1 0 8 ... 第 1 層間絶縁膜、 1 0 9 ... 第 2 層間絶縁膜、 1 1 0 ... 第 2 配線層、 1 1 1 ... 有機パッシベーション膜、 1 1 2 ... 第 1 ITO、 1 1 3 ... 第 3 配線層、 1 1 4 ... 容量絶縁膜、 1 1 4 1 ... 開口、 1 1 5 ... 下部電極、 1 1 6 ... バンク、 1 1 7 ... 第 1 防止膜、 1 1 8 ... 第 2 防止膜、 1 1 9 ... 有機 E L 層、 1 1 9 R ... 赤発光有機 E L 層、 1 1 9 G ... 緑発光有機 E L 層、 1 1 9 B ... 青発光有機 E L 層、 1 2 0 ... 上部電極（カソード）、 1 2 1 ... 第 1 無機保護膜、 1 2 2 ... 有機保護膜、 1 2 3 ... 第 2 無機保護膜、 1 2 4 ... 保護膜、 1 3 0 ... カソードコンタクト、 2 0 0 ... 蒸着マスク、 2 0 1 ... マスクのセル領域、 3 0 0 ... 蒸着ユニット、 3 1 0 ... 蒸着源、 1 0 0 0 ... マザー基板、 1 1 9 1 ... ホール注入層及びホール輸送層、 1 1 9 2 ... 発光層、 1 1 9 3 ... 電子注入層及び電子輸送層、 a a ... 設計上の成膜領域、 b b ... 斜め蒸着における成膜領域、 c c ... 差し込み領域、 d d ... けられ発生領域、 e e ... 本発明を用いた場合の差し込み領域

20

30

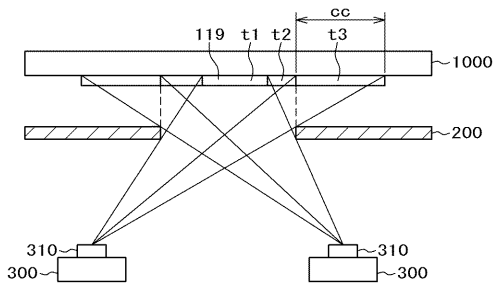
【図 5】

図 5



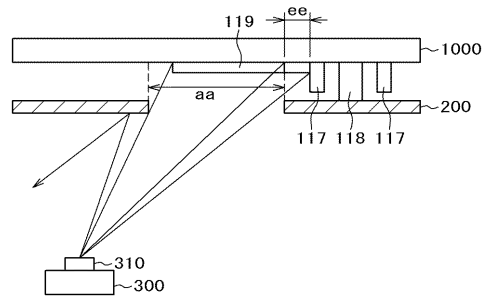
【図 6】

図 6



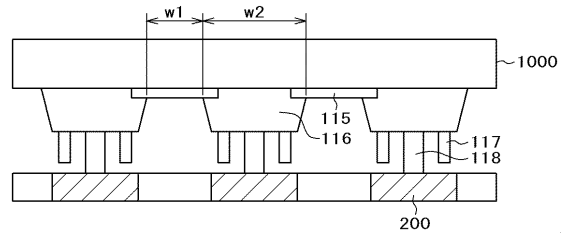
【図 7】

図 7



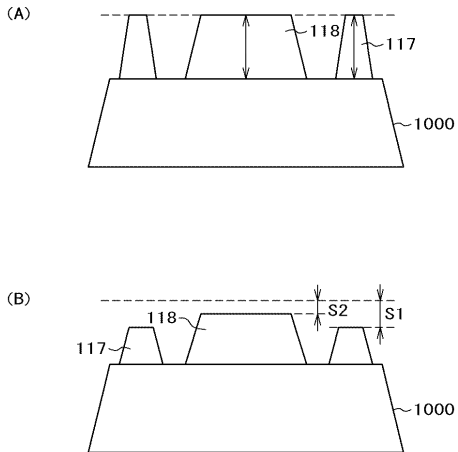
【図 8】

図 8



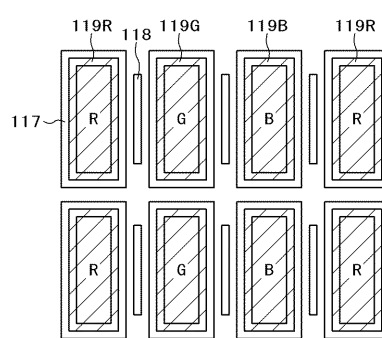
【図 9】

図 9



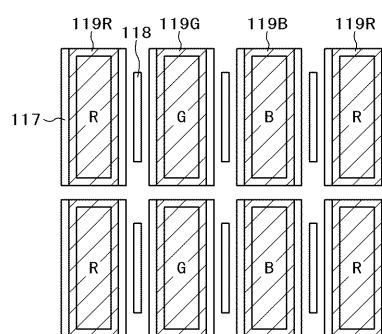
【図 10】

図 10



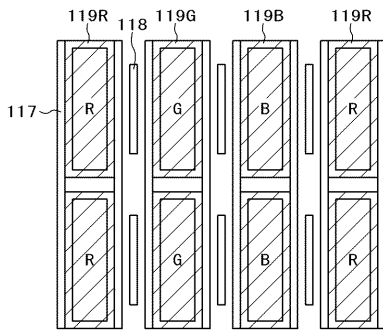
【図 11】

図 11



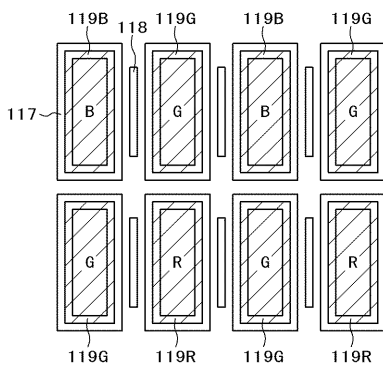
【図 1 2】

図 1 2



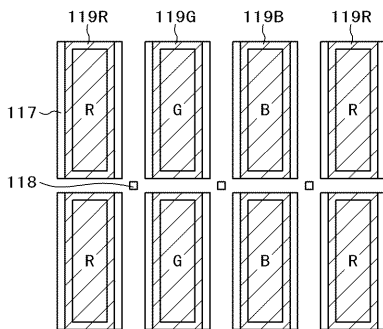
【図 1 3】

図 1 3



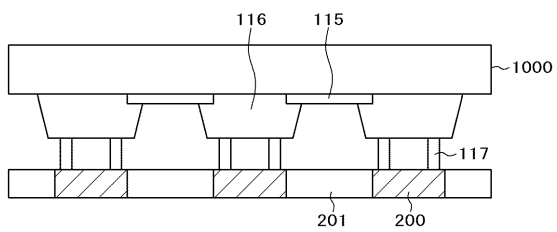
【図 1 6】

図 1 6



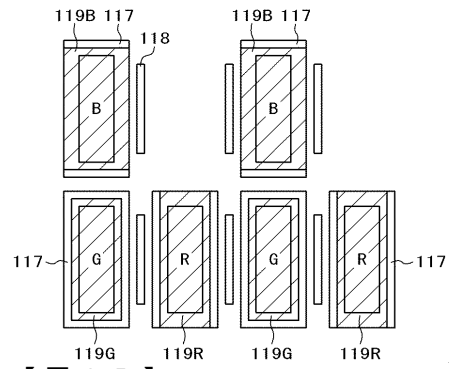
【図 1 7】

図 1 7



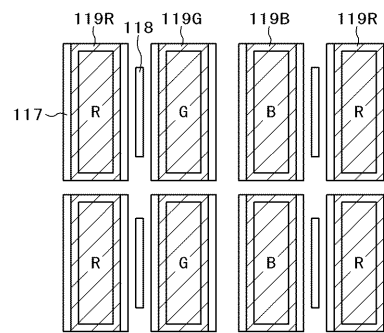
【図 1 4】

図 1 4



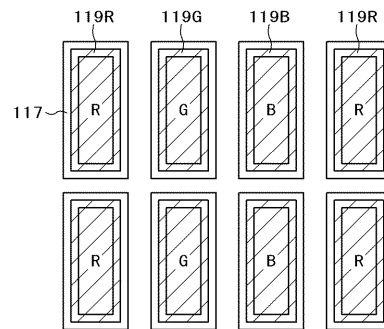
【図 1 5】

図 1 5



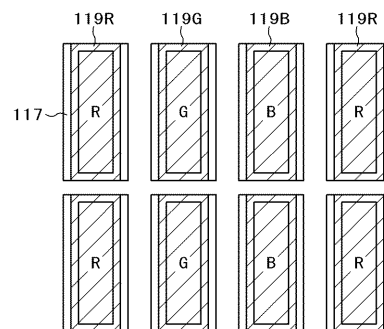
【図 1 8】

図 1 8



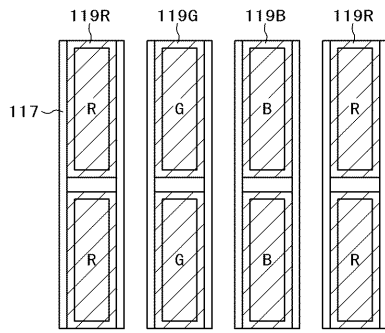
【図 1 9】

図 1 9



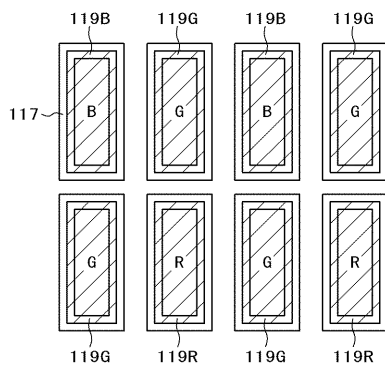
【図 2 0】

図 2 0



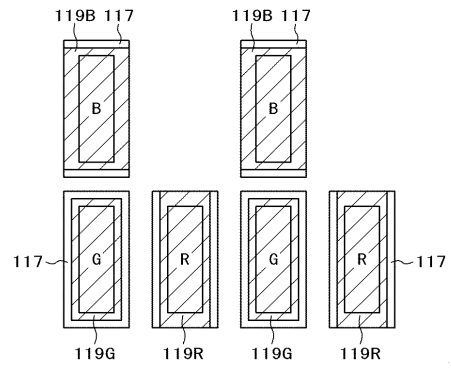
【図 2 1】

図 2 1



【図 2 2】

図 2 2



2 [3]

