

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-32584  
(P2018-32584A)

(43) 公開日 平成30年3月1日(2018.3.1)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H05B 33/06 (2006.01)</b>	H05B 33/06	3K107
<b>H01L 51/50 (2006.01)</b>	H05B 33/14 A	5C094
<b>H05B 33/10 (2006.01)</b>	H05B 33/10	5F044
<b>G09F 9/00 (2006.01)</b>	G09F 9/00 346D	5G435
<b>G09F 9/30 (2006.01)</b>	G09F 9/00 348Z	

審査請求 未請求 請求項の数 8 O L (全 17 頁) 最終頁に続く

(21) 出願番号 特願2016-165723 (P2016-165723)  
(22) 出願日 平成28年8月26日 (2016.8.26)

(71) 出願人 000231512  
日本精機株式会社  
新潟県長岡市東蔵王2丁目2番34号  
(74) 代理人 100095407  
弁理士 木村 満  
(74) 代理人 100134599  
弁理士 杉本 和之  
(74) 代理人 100195648  
弁理士 小林 悠太  
(74) 代理人 100175019  
弁理士 白井 健朗  
(74) 代理人 100104329  
弁理士 原田 卓治

最終頁に続く

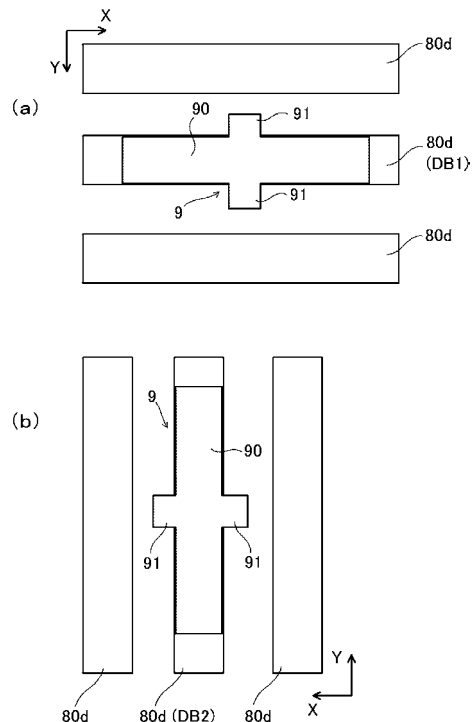
(54) 【発明の名称】 COG型パネル、有機ELパネル、及びCOG型パネルの製造方法

(57) 【要約】

【課題】 ICチップの基板への接続信頼性を良好とすることができるCOG型パネル、有機ELパネル、及びCOG型パネルの製造方法を提供する。

【解決手段】 有機ELパネルは、配線が形成され、透光性を有する基板と、基板に実装されたICチップと、基板とICチップとの間に位置する異方性導電材と、を備える。ICチップの bumps 群は、前記配線とは電気的に接続されない複数のダミー bumps 80d を含み、基板の配線形成面には、マーク部 9 が形成されている。マーク部 9 は、複数のダミー bumps 80d のうちの対象ダミー bumps DB1、DB2 と異方性導電材を挟んで対向する本体部 90 と、本体部 90 から、対象ダミー bumps DB1、DB2 と隣接する隣接ダミー bumps 80d に向かって延びる延在部 91 と、を有する。

【選択図】 図4



**【特許請求の範囲】****【請求項 1】**

配線が形成され、透光性を有する基板と、  
前記基板に実装された ICチップと、  
前記基板と前記 ICチップとの間に位置する異方性導電材と、を備え、  
前記 ICチップは、前記基板に向かって突起する突起電極群を有し、  
前記突起電極群は、前記配線とは電氣的に接続されない複数のダミー電極を含み、  
前記基板における前記配線が形成された面には、マーク部が形成され、  
前記マーク部は、  
前記複数のダミー電極のうちの所定ダミー電極と前記異方性導電材を挟んで対向する本  
10  
体部と、  
前記本体部から、前記所定ダミー電極と隣接する隣接ダミー電極に向かって延びる延在  
部と、を有する、  
ことを特徴とする COG 型パネル。

**【請求項 2】**

前記延在部は、前記面の法線方向において、前記隣接ダミー電極とは重ならない、  
ことを特徴とする請求項 1 に記載の COG 型パネル。

**【請求項 3】**

前記延在部は、前記面の法線方向において、その先端が前記所定ダミー電極の形成領域  
に入り込まない、  
20  
ことを特徴とする請求項 1 又は 2 に記載の COG 型パネル。

**【請求項 4】**

前記マーク部は、十字状である、  
ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の COG 型パネル。

**【請求項 5】**

前記マーク部は、前記配線の一部と同一の金属層からなる、  
ことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の COG 型パネル。

**【請求項 6】**

前記突起電極群は、前記配線と電氣的に接続される駆動電極を含み、  
前記駆動電極と前記複数のダミー電極とは、所定方向に沿って配列されている、  
30  
ことを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の COG 型パネル。

**【請求項 7】**

請求項 1 乃至 6 のいずれか 1 項に記載の COG 型パネルと、  
前記基板に形成された有機発光層と、を備える、  
ことを特徴とする有機 EL パネル。

**【請求項 8】**

透光性を有する基板の所定面に、配線とマーク部とを形成する形成ステップと、  
前記配線とは電氣的に接続されない複数のダミー電極を含む突起電極群を有する ICチ  
ップを、前記突起電極群が前記所定面に向かうようにして、異方性導電材を介して前記基  
40  
板に設置する設置ステップと、  
前記基板の前記所定面の裏側から見える前記マーク部の位置に基づいて、前記 ICチッ  
プの搭載位置を確認する確認ステップと、を備え、  
前記形成ステップでは、前記 ICチップが前記基板に設置された場合に、前記マーク部  
が前記複数のダミー電極のうちの所定ダミー電極と前記異方性導電材を挟んで対向するよ  
うに前記マーク部を形成し、  
前記マーク部は、前記所定ダミー電極と隣接する隣接ダミー電極に向かって延びる延在  
部を有し、  
前記確認ステップでは、前記所定ダミー電極と前記隣接ダミー電極との少なくともい  
れかに対しての、前記延在部の位置に基づいて前記 ICチップの搭載位置を確認する、  
50  
ことを特徴とする COG 型パネルの製造方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、COG型パネル、有機ELパネル、及びCOG型パネルの製造方法に関する。

## 【背景技術】

## 【0002】

特許文献1には、基板上にIC(Integrated Circuit)チップが直接実装されたCOG(Chip On Glass)方式のパネル(COG型パネル)が開示されている。特許文献1に係るパネルは、基板上的配線の一部が、ICチップの外周辺縁の位置と比較可能なマークとして形成された構成を有し、この構成によりICチップの正規位置からのズレ量の判定を試みたものである。

10

## 【先行技術文献】

## 【特許文献】

## 【0003】

【特許文献1】特開2004-363172号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

特許文献1に係るパネルのようにICチップの外形を基準としてICチップの搭載ズレを判定する構成では、ICチップと配線基板との接続箇所の実際のズレの推定量が大きくなるため、判定精度に欠ける。したがって、COG型パネルにおけるICチップの接続信頼性につき向上の余地がある。

20

## 【0005】

本発明は、上記実情に鑑みてなされたものであり、ICチップの基板への接続信頼性を良好とすることができるCOG型パネル、有機ELパネル、及びCOG型パネルの製造方法を提供することを目的とする。

## 【課題を解決するための手段】

## 【0006】

上記目的を達成するため、本発明の第1の観点に係るCOG型パネルは、配線が形成され、透光性を有する基板と、前記基板に実装されたICチップと、前記基板と前記ICチップとの間に位置する異方性導電材と、を備え、前記ICチップは、前記基板に向かって突起する突起電極群を有し、前記突起電極群は、前記配線とは電氣的に接続されない複数のダミー電極を含み、前記基板における前記配線が形成された面には、マーク部が形成され、前記マーク部は、前記複数のダミー電極のうちの所定ダミー電極と前記異方性導電材を挟んで対向する本体部と、前記本体部から、前記所定ダミー電極と隣接する隣接ダミー電極に向かって延びる延在部と、を有する、ことを特徴とする。

30

40

## 【0007】

上記目的を達成するため、本発明の第2の観点に係る有機ELパネルは、前記COG型パネルと、前記基板に形成された有機発光層と、を備える、ことを特徴とする。

## 【0008】

上記目的を達成するため、本発明の第3の観点に係るCOG型パネルの製造方法は、透光性を有する基板の所定面に、配線とマーク部とを形成する形成ステップと、

50

前記配線とは電氣的に接続されない複数のダミー電極を含む突起電極群を有するＩＣチップを、前記突起電極群が前記所定面に向かうようにして、異方性導電材を介して前記基板に設置する設置ステップと、

前記基板の前記所定面の裏側から見える前記マーク部の位置に基づいて、前記ＩＣチップの搭載位置を確認する確認ステップと、を備え、

前記形成ステップでは、前記ＩＣチップが前記基板に設置された場合に、前記マーク部が前記複数のダミー電極のうちの所定ダミー電極と前記異方性導電材を挟んで対向するように前記マーク部を形成し、

前記マーク部は、前記所定ダミー電極と隣接する隣接ダミー電極に向かって延びる延在部を有し、

前記確認ステップでは、前記所定ダミー電極と前記隣接ダミー電極との少なくともいずれかに対しての、前記延在部の位置に基づいて前記ＩＣチップの搭載位置を確認する、ことを特徴とする。

【発明の効果】

【０００９】

本発明によれば、ＩＣチップの基板への接続信頼性を良好とすることができる。

【図面の簡単な説明】

【００１０】

【図１】本発明の一実施形態に係る有機ＥＬパネルの分解斜視図である。

【図２】図１に示す有機ＥＬパネルの概略平面図である。

【図３】（ａ）は有機ＥＬパネルの図２に示すＡ－Ａ線での概略断面図であり、（ｂ）は有機ＥＬパネルの図２に示すＢ－Ｂ線での概略断面図である。

【図４】（ａ）及び（ｂ）はマークとダミー電極との関係を説明するための図である。

【図５】（ａ）及び（ｂ）はＩＣチップの搭載ズレの判定方法を説明するための図である。

【図６】（ａ）及び（ｂ）はＩＣチップの搭載ズレの判定方法を説明するための図である。

【図７】（ａ）～（ｃ）は変形例に係るマークの形状を説明するための図である。

【発明を実施するための形態】

【００１１】

本発明の一実施形態を、図面を参照して説明する。

【００１２】

本実施形態に係る有機ＥＬ（Electro-Luminescence）パネル１００は、図１～図４などに示すように、基板１と、発光部２と、封止部３と、陽極配線部４と、陰極配線部５と、接続配線部６と、異方性導電材７と、ＩＣ（Integrated Circuit）チップ８と、マーク部９と、を備える。

【００１３】

以下では、理解を容易とするため、互いに直交するＸ、Ｙ及びＺ軸を用いて適宜説明を行う（図１など参照）。また、各軸を示す矢印が向く方向を各軸の＋（プラス）方向、その逆方向を－（マイナス）方向とする。

【００１４】

図１は、有機ＥＬパネル１００の分解斜視図であり、後述の接続部材２００と、ＩＣチップ８とを配設する前の状態を示している。

図２は、＋Ｚ方向から見た有機ＥＬパネル１００の概略平面図であり、図１に示す中心線〇よりも左側の部分を示すものである。なお、中心線〇よりも右側の部分については、左側の部分と概ね線対称に構成されるため、適宜説明を省略する。

図３（ａ）は、有機ＥＬパネル１００のＡ－Ａ線概略断面図であり、図３（ｂ）は、有機ＥＬパネル１００のＢ－Ｂ線概略断面図である。なお、図３（ａ）、（ｂ）においては、見易さを考慮して、基板１、封止部３、及びＩＣチップ８の断面を表すハッチングを省略した。

10

20

30

40

50

## 【 0 0 1 5 】

基板 1 は、例えばガラスから構成され、図 1 に示すように、長形状に形成されている。基板 1 は、透光性及び電気絶縁性を有する。基板 1 上 (+ Z 方向に向く面上) には、発光部 2 (図 3 ( a ) 参照) と、陽極配線部 4、陰極配線部 5、及び接続配線部 6 (図 1、図 2 参照) などが形成されている。

## 【 0 0 1 6 】

発光部 2 は、図 3 ( a ) に示すように、陽極 2 1 と、有機層 2 2 と、陰極 2 3 とを有する。図示しないが平面視 ( Z 方向から見た場合) において、陽極 2 1 は、 Y 方向に沿った帯状に形成され、 X 方向に所定の間隔を空けて複数配列されている。同様に図示しないが平面視において、陰極 2 3 は、 X 方向に沿った帯状に形成され、 Y 方向に所定の間隔を空けて複数配列されている。本実施形態に係る発光部 2 は、陽極 2 1 と陰極 2 3 とが交差する箇所であって、有機層 2 2 が陽極 2 1 と陰極 2 3 とに挟持される箇所によって形成される複数の発光画素により発光可能なパッシブマトリクス型の発光部である。

10

## 【 0 0 1 7 】

陽極 2 1 は、例えば、透明電極であり、正孔を注入する陽極として機能する。陽極 2 1 は、基板 1 の上に、 I T O ( Indium Tin Oxide )、 A Z O ( Aluminum Zinc Oxide )、 I Z O ( Indium Zinc Oxide ) 等の導電材 ( 以下、透光性導電材と言う ) をスパッタリング法によって成膜し、フォトリソグラフィ法によって所望の形状にパターンングすることで形成される。図 3 ( a ) に示すように、各陽極 2 1 の一端部 ( - Y 側の端部 ) は、それぞれに対応する複数の陽極配線からなる陽極配線部 4 と接続される。

20

## 【 0 0 1 8 】

なお、基板 1 上には、図示しない絶縁層や隔壁などが形成されている。絶縁層は、例えばポリイミド系の電気絶縁性材料からなり、陽極 2 1 と陰極 2 3 との間に位置するように陽極 2 1 上に形成されている。また、絶縁層は、陽極 2 1 と陰極 2 3 との短絡を防止するとともに、形成された開口部によって各発光画素を画定する。また、絶縁層は、陰極配線部 5 と陰極 2 3 との間にも延設されており、陰極配線部 5 と陰極 2 3 とを接続させるコンタクトホールを有する。隔壁は、例えばフェノール系の電気絶縁性材料からなり、絶縁層上に形成される。隔壁は、陽極 2 1 と直交する方向に等間隔にて複数形成される。隔壁は、有機層 2 2 及び陰極 2 3 の形成過程において、それぞれを分断させるために設けられる。

30

## 【 0 0 1 9 】

有機層 2 2 は、陽極 2 1 上に形成されるものであり、正孔注入層、正孔輸送層、有機発光層、及び電子輸送層を、蒸着法やスパッタリング法等の手段によって順次積層することで形成される。なお、有機層 2 2 は、少なくとも有機発光層を有していればよい。

## 【 0 0 2 0 】

陰極 2 3 は、例えば、不透光性の電極であり、電子を注入する陰極として機能する。陰極 2 3 は、有機層 2 2 上に形成された低抵抗の導電膜である。陰極 2 3 は、例えば、 A l、 A g、 M g、 C o、 L i、 Z n 等の金属単体あるいは合金を含む導電材 ( 以下、不透光性導電材と呼ぶ ) をスパッタリング法や蒸着法等の手段により形成してなるものである。また、陰極 2 3 は、前記の絶縁層に設けられるコンタクトホール ( 図示せず ) を介して、陰極配線部 5 と接続される。

40

## 【 0 0 2 1 】

封止部 3 は、発光部 2 を気密的に収容するものであり、例えばガラスから板状に形成されている。封止部 3 は、シール 3 a を介して基板 1 上に配設される。

## 【 0 0 2 2 】

陽極配線部 4 は、陽極 2 1 と I C チップ 8 とを電氣的に接続するための配線であり、図 2、図 3 ( a ) に示すように、封止部 3 から - Y 方向に向かって引き出される ( 封止部 3 によって形成される略密閉空間から引き出される ) ように形成されている。陽極配線部 4 は、例えば、不透光性導電材から形成されている。なお、陽極配線部 4 は、不透光性導電材と透光性導電材の積層体から構成されてもよい。

50

## 【0023】

なお、図2においては、見易さを考慮して、ICチップ8を破線で、後述の bumps 群80を点線で表している。また、図1、図2においては、構成の理解を容易にするため、陽極配線部4や、以下に説明する陰極配線部5、接続配線部6の形状を模式的に表している。

## 【0024】

陰極配線部5は、陰極23とICチップ8とを電氣的に接続するための配線であり、図2に示すように、封止部3から概ね-Y方向に向かって引き出されるように形成されている。陰極配線部5は、例えば、不透光性導電材から形成されている。なお、陰極配線部5は、不透光性導電材と透光性導電材の積層体から構成されてもよい。

10

## 【0025】

接続配線部6は、ICチップ8と外部回路とを接続するための配線である。接続配線部6は、図2に示すように、基板1上において、陽極配線部4及び陰極配線部5と離間して、基板1の図2における下端部に形成されている。接続配線部6は、例えば、不透光性導電材から形成されている。なお、接続配線部6は、不透光性導電材と透光性導電材の積層体から構成されてもよい。接続配線部6は、図2における下端部(-Y側の端部)が外部回路から延設される接続部材200と接続される。接続部材200は、例えば、FPC(Flexible Printed Circuits)からなる。

## 【0026】

異方性導電材7は、ICチップ8と、陽極配線部4、陰極配線部5、及び接続配線部6の各々とを電氣的に接続するものである。異方性導電材7は、図3(a)に示すように、ICチップ8と基板1との間に位置する。異方性導電材7は、例えば、ACF(Anisotropic Conductive Film)と呼ばれるフィルム状の接着剤や、ACP(Anisotropic Conductive Paste)と呼ばれるペースト状の接着剤などからなる。ACF及びACPは、エポキシ樹脂などの熱硬化性樹脂から構成される接着剤の中に、導電性粒子(ニッケル粒子や、金めっきプラスチック粒子など)を分散させたものである。また、異方性導電材7は、接続配線部6と接続部材200との間にも設けられ、両者を電氣的に接続する。図1において点線で、ICチップ8の配設領域に対応する異方性導電材7の配置箇所(第1箇所)と、接続部材200の配設領域に対応する異方性導電材7の配置箇所(第2箇所)とを示している。図1に示すように、第2箇所は第1箇所よりも基板1の端部(-Y側の端部)に位置する。

20

30

## 【0027】

ICチップ8は、COG方式によって基板1上に実装され、発光部2を発光駆動させる駆動回路(信号線駆動回路及び走査線駆動回路)を構成する駆動用ICである。ICチップ8は、複数の突起電極(例えば、金などの導電性の高い金属からなる)からなる bumps 群80を有し、 bumps 群80によって基板1に形成された各種配線と接続される。

## 【0028】

bumps 群80は、図1に模式的に示すように、X方向及びY方向に複数配列されている。基板1に形成された各種配線は、図2に示すように、 bumps 群80の配列を考慮して形成されている。なお、図2では、基板1に実装されたICチップ8の bumps 群80のうち一部を点線で示している。

40

## 【0029】

bumps 群80は、異方性導電材7を介して接続配線部6と導通接続される入力 bumps 群と、異方性導電材7を介して陽極配線部4及び陰極配線部5の各々と導通接続される出力 bumps 群とを含む。

## 【0030】

図2において、入力 bumps 81は、入力 bumps 群のうち任意の一つの入力 bumps を示したものである。入力 bumps 81は、異方性導電材7を介して、接続配線部6を構成する配線の1つと導通接続される。他の入力 bumps については、図示省略するが、例えば、接続配線部6の形成領域と重なる位置に接続配線部6を構成する配線に応じて複数設けられて

50

いる。

【0031】

また、出力パンプ82は、出力パンプ群のうち陰極配線部5に接続される2つの出力パンプを示したものである。出力パンプ82は、異方性導電材7を介して、陰極配線部5と導通接続される。なお、出力パンプ群のうち、陽極配線部4と導通接続される出力パンプは、図2では図示省略しているが、図3(a)に示す出力パンプ83が陽極配線部4と導通接続される出力パンプの一つに相当する。実際には、陽極配線部4と導通接続される出力パンプは、例えば、陽極配線部4の形成領域と重なる位置に陽極配線部4を構成する配線に応じて複数設けられている。

【0032】

このような入力パンプと出力パンプの他に、パンプ群80は、基板1に形成された各種配線と電氣的に接続されない複数のダミーパンプ80dを有している。ダミーパンプ80dは、例えば、ICチップ8の基板1への配設安定性の観点から設けられるものである。図2では、ダミーパンプ80dは、出力パンプ82と共にY方向に複数配列されると共に、入力パンプ81と共にX方向に複数配列されている。なお、図示省略するが、その他のダミーパンプとしては、陽極配線部4と導通接続される出力パンプと共にX方向に複数配列されたものなどがある。なお、以下、ダミーパンプ80dとの対比において、入力パンプ及び出力パンプを「駆動パンプ」とも呼ぶ。

【0033】

なお、パンプ群80を構成する各パンプ(駆動パンプ、ダミーパンプ80d)は、平面視(Z方向から見た場合)で矩形状に形成されている。また、例えば、Y方向に沿って配列された各パンプは、等間隔で配列されている。また、例えば、X方向に沿った配列された各パンプは、等間隔で配列されている。

【0034】

マーク部9は、図3(b)に示すように、基板1上に、前記の不透光性導電材をスパッタリング法や蒸着法等の手段により形成してなるものである。マーク部9は、後述するように、補助配線(陽極配線部4、陰極配線部5、及び接続配線部6の少なくともいずれか)と同時に基板1上に形成される。なお、マーク部9は、陰極23と同材料で陰極23と同時に形成されてもよい。

【0035】

マーク部9は、ICチップ8の基板1への搭載ズレが生じていないか確認するために、複数のダミーパンプ80dのうちの任意のダミーパンプ80d(後述の対象ダミーパンプDB1、DB2)と、Z方向において重なる位置に設けられる。詳しくは後述する。

【0036】

以上のように構成される有機ELパネル100は、基板1上に実装されたICチップ8を介して、外部回路の制御の下で動作する。ICチップ8は、外部回路からの駆動信号に基づいて、各陽極21に駆動電流を、各陰極23に走査電圧を供給する。これにより、陽極21と陰極23との間の有機層22に駆動電流が流れ、有機発光層が発光する。なお、本実施形態の有機ELパネル100は、基板1側から有機発光層で発せられた光を出射するボトムエミッション型のものである。

【0037】

(マーク部9の形状について)

マーク部9は、図2に示す対象ダミーパンプDB1と対象ダミーパンプDB2との各々に対応して位置する。つまり、図2に示す範囲においては、マーク部9は2つ設けられる。なお、マーク部9の配置箇所は、2つに限られず、1つであっても、3以上であってもよい。

【0038】

図4(a)、(b)に示すように、マーク部9は、所定方向に配列された複数のダミーパンプ80dのうち、両隣がダミーパンプ80dとなる任意のダミーパンプ80d(対象ダミーパンプDB1、対象ダミーパンプDB2)と対応する位置に設けられる。

10

20

30

40

50

## 【 0 0 3 9 】

図 4 ( a ) は、基板 1 を - Z 側から見た場合における対象ダミーバンプ D B 1 と、マーク部 9 との配置関係を示した図である。同図に示すように、Y 方向に配列された複数のダミーバンプ 8 0 d のうち、両隣りがダミーバンプ 8 0 d となる対象ダミーバンプ D B 1 と重なるようにマーク部 9 が設けられる。

## 【 0 0 4 0 】

図 4 ( a ) に示すマーク部 9 は、対象ダミーバンプ D B 1 と Z 方向において重なりと共に、対象ダミーバンプ D B 1 に沿って延びる本体部 9 0 と、この本体部 9 0 から、「 + Y 」と「 - Y 」の各方向に延びる延在部 9 1 とを有し、十字状に形成されている。つまり、このマーク部 9 の延在部 9 1 は、対象ダミーバンプ D B 1 の両隣りのダミーバンプ 8 0 d (以下、隣接ダミーバンプ 8 0 d と呼ぶ) に向かって延びるように形成されている。

図 4 ( a ) に示すマーク部 9 は、本体部 9 0 の幅 ( Y 方向の幅 ) が、対象ダミーバンプ D B 1 の幅 ( Y 方向の幅 ) と等しくなるように形成され、また、「 + Y 」方向に延びる延在部 9 1 の長さ、と、「 - Y 」方向に延びる延在部 9 1 の長さとは等しくなるように形成されている。

## 【 0 0 4 1 】

なお、IC チップ 8 の搭載ズレが許容範囲である場合、マーク部 9 は、対象ダミーバンプ D B 1 の隣接ダミーバンプ 8 0 d とは、Z 方向において重ならない。IC チップ 8 の搭載ズレの許容範囲については後述する。

## 【 0 0 4 2 】

図 4 ( b ) は、基板 1 を - Z 側から見た場合における対象ダミーバンプ D B 2 と、マーク部 9 との配置関係を示した図である。同図に示すように、X 方向に配列された複数のダミーバンプ 8 0 d のうち、両隣りがダミーバンプ 8 0 d となる対象ダミーバンプ D B 2 と重なるようにマーク部 9 が設けられる。

## 【 0 0 4 3 】

図 4 ( b ) に示すマーク部 9 は、対象ダミーバンプ D B 2 と Z 方向において重なりと共に、対象ダミーバンプ D B 2 に沿って延びる本体部 9 0 と、この本体部 9 0 から、「 + X 」と「 - X 」の各方向に延びる延在部 9 1 とを有し、十字状に形成されている。つまり、このマーク部 9 の延在部 9 1 は、対象ダミーバンプ D B 2 の両隣りのダミーバンプ 8 0 d に向かって延びるように形成されている。

図 4 ( b ) に示すマーク部 9 は、本体部 9 0 の幅 ( X 方向の幅 ) が、対象ダミーバンプ D B 2 の幅 ( X 方向の幅 ) と等しくなるように形成され、また、「 + X 」方向に延びる延在部 9 1 の長さ、と、「 - X 」方向に延びる延在部 9 1 の長さとは等しくなるように形成されている。

## 【 0 0 4 4 】

ここからは、マーク部 9 の延在部 9 1 の長さ、と IC チップ 8 の搭載ズレの許容範囲について説明する。なお、対象ダミーバンプ D B 2 に対応するマーク部 9 については、対象ダミーバンプ D B 1 に対応するマーク部 9 と向きが異なるだけであり、当該許容範囲についての考え方は同様であるため、説明を省略する。

## 【 0 0 4 5 】

(マーク部 9 の延在部 9 1 の長さ、と IC チップ 8 の搭載ズレの許容範囲について)

この実施形態に係る有機 E L パネル 1 0 0 は、マーク部 9 の延在部 9 1 の長さ ( Y 方向の長さ ) に基づいて、IC チップ 8 の搭載ズレの判定が可能となっている。ここで、IC チップ 8 の搭載ズレによって生じるおそれのある問題は、主に下記 ( i )、( i i ) の二つである。

( i ) 駆動バンプが接続対象の配線からズレてしまい、当該対象以外の配線と導通してしまうこと。

これを避けるためには、駆動バンプとその接続対象ではない配線とが、IC チップ 8 と基板 1 との間にある異方性導電材 7 によって絶縁される位置関係にあること (以下、絶縁ズレ許容条件) を満たす必要がある。

10

20

30

40

50



( i i ) 駆動パンプと接続対象の配線との接続面積が確保できなくなること。

これを避けるためには、異方性導電材 7 の電流密度限界値（破壊評価）に対して駆動パンプと接続対象の配線との間の電流密度が許容されるように、駆動パンプと接続対象の配線との接続面積が確保されていること（以下、接続面積許容条件）を満たす必要がある。

【 0 0 4 6 】

このような絶縁ズレ許容条件及び接続面積許容条件を満たしているか確認するためには、駆動パンプとその接続先の配線との接続具合を、透光性を有する基板 1 の - Z 側から実際に確認（顕微鏡による観察などによる）すればよいが、ICチップ 8 を基板 1 に実装した後は、駆動パンプが配線によって隠れてしまうため、確認作業が困難となる。

そのため、本実施形態では、基板 1 上の配線には接続されない複数のダミーパンプ 8 0 d に含まれる対象ダミーパンプ D B 1 に対してのマーク部 9 の位置を、透光性を有する基板 1 の - Z 側から確認することにより、駆動パンプとその接続先の配線との位置ズレを推定しつつ、ICチップ 8 の搭載ズレを判定する。

【 0 0 4 7 】

ここで、ICチップ 8 の搭載ズレを判定するためのマーク部 9 の延在部 9 1 の長さ（Y 方向の長さ）をどのように定めるか説明する。なお、マーク部 9 は、その形成過程において、設計上の大きさよりも細くなること（以下、「メタル細り」と言う）が生じてしまうことがある（エッチングなどによる形成誤差）。メタル細りは、実験により、その最大値（最も細くなってしまうときの減少幅）と最小値（最も細くならないときの減少幅。なお、最小値が 0 「ゼロ」の場合を含んでいてもよい）が把握可能である。したがって、メタル細りの最大値と最小値は、マーク部 9 の延在部 9 1 の長さを定めるにあたっては、既知のパラメータとして扱うことができる。

【 0 0 4 8 】

まず、「絶縁ズレ許容条件」のみを考慮した場合のマーク部 9 の延在部 9 1 の長さ（Y 方向の長さ）について、図 5（ a ） 、 （ b ） を参照して説明する。図 5（ a ） は、ICチップ 8 が最も適切に実装された場合におけるマーク部 9 の位置を示している。図 5（ b ） は、「絶縁ズレ許容条件」の許容限界におけるマーク部 9 の位置を示している。なお、マーク部 9 の延在部 9 1 が対象ダミーパンプ D B 1 の隣接ダミーパンプ 8 0 d と重なった場合は、「絶縁ズレ許容条件」を満たさないものとなる。図 5（ a ） 、 （ b ） の関係から分かるように、「絶縁ズレ許容条件」は、メタル細り量が大きいほうが満たされやすくなる。したがって、「絶縁ズレ許容条件」のみを鑑みた場合、安全度を踏まえれば、メタル細り量が最も小さい場合を考慮して、延在部 9 1 の長さを設定すべきである。なお、図 5（ b ）（次に説明する図 6（ b ）も同様）は、基板 1 の裏側（ - Z 側）から見て、マーク部 9 が対象ダミーパンプ D B 1 に対して - Y 方向にズレている場合を示しているため、基板 1 の表側（ + Z 側）で考えれば、搭載した IC チップ 8 が基板 1 に対して + Y 方向にズレている場合を示している。図示しないが、搭載した IC チップ 8 が基板 1 に対して - Y 方向にズレている場合も考え方は同様である。

【 0 0 4 9 】

ここで、以下のように各種パラメータを定義する。

L 1 ... 設計上の延在部 9 1 の長さから、メタル細りの最小値を減じた長さ（ Y 方向）

... 異方性導電材 7 の組成・膜厚などから導かれる、駆動パンプとその接続先の配線との絶縁ズレ許容最小距離（ Y 方向）

このようにすると、許容限界におけるマーク部 9 の位置を示した図 5（ b ） から分かるように、L 1 が 以上であれば、絶縁ズレ許容条件を満たすことが分かる。したがって、絶縁ズレ許容条件は、「 L 1 」 と表すことができる。この式から L 1 の最小値を導き、当該最小値にメタル細りの最小値を加えれば、絶縁ズレ許容条件を判定するために必要な設計上の延在部 9 1 の長さを求めることができる。

【 0 0 5 0 】

続いて、「接続面積許容条件」のみ考慮した場合のマーク部 9 の延在部 9 1 の長さ（ Y 方向の長さ）について、図 6（ a ） 、 （ b ） を参照して説明する。図 6（ a ） は、ICチ

10

20

30

40

50



い。対象ダミーバンプ D B 2 とマーク部 9 との関係についても同様である。

【 0 0 5 6 】

ここで、図 7 ( a ) ~ ( c ) を参照して、マーク部の変形例について説明する。

図 7 ( a ) に示すマーク部 9 a のように、「 + Y 」と「 - Y 」の各方向に延びる延在部 9 1 a が、対象ダミーバンプ D B 1 と Z 方向において重なる本体部 9 0 a において、互いに異なる箇所から延びるように形成されていてもよい。つまり、十字状でないマーク部 9 a であってもよい。

また、図 7 ( b ) に示すマーク部 9 b のように、対象ダミーバンプ D B 1 と Z 方向において重なる本体部 9 0 b が、対象ダミーバンプ D B 1 に沿って延びておらず、「 + Y 」と「 - Y 」の各方向に延びる延在部 9 1 b と、X 方向の幅が等しくなるように形成されてい

10

てもよい。つまり、対象ダミーバンプ D B 1 と交差する矩形状に形成されたマーク部 9 b であってもよい。

また、図 7 ( c ) に示すように、例えば、対象ダミーバンプ D B 1 の一方の隣りがダミーバンプ 8 0 d ( 図では - Y 側 ) で、他方の隣りが駆動バンプ ( 図では + Y 側 ) である場合には、対象ダミーバンプ D B 1 と Z 方向において重なる本体部 9 0 c から、「 - Y 」の一方方向にのみ延びる延在部 9 1 c が形成されたマーク部 9 c としてもよい。この場合において、マーク部 9 c の本体部 9 0 c は、図 7 ( c ) に示すように対象ダミーバンプ D B 1 に沿って延びていなくともよいし、対象ダミーバンプ D B 1 に沿って延びるように形成してもよい。

なお、図 7 ( a ) ~ ( c ) は、Y 方向に配列されたバンプにおいてマーク部の変形例を説明したが、X 方向に配列されたバンプにおいても、考え方は同様である。

20

【 0 0 5 7 】

ここからは、有機 E L パネル 1 0 0 の製造方法の一例について説明する。

【 0 0 5 8 】

( 有機 E L パネル 1 0 0 の製造方法 )

まず、基板 1 上に透光性導電材からなる陽極 2 1 を、スパッタや蒸着等により成膜し、フォトリソグラフィー及びエッチングにより陽極パターンを形成する。レジストとしては例えばフェノールノボラック樹脂を使用し、露光現像を行う。エッチングはウェットエッチングあるいはドライエッチングのいずれでもよい。

【 0 0 5 9 】

続いて、陽極 2 1 ( 形成された陽極パターン ) の上から補助配線材料 ( 陽極配線部 4 、陰極配線部 5 、及び接続配線部 6 など形成するための材料 ) を成膜する。また、この補助配線材料によりマーク部 9 も形成される。ここでは、I C チップ 8 が基板 1 に設置された場合に、マーク部 9 ( 以下、変形例に係るマーク部 9 a ~ 9 c も同様 ) が複数のダミーバンプ 8 0 d のうち対象ダミーバンプ D B 1 、 D B 2 と異方性導電材 7 を挟んで対向するように、マーク部 9 を形成する。

30

【 0 0 6 0 】

補助配線材料は A l あるいは A l 合金などの低抵抗性の金属材料を用い、スパッタ、蒸着によって成膜することができる。さらに下地との密着性を向上させるため、あるいは腐食を防止するために、A l 膜の下層又は上層に T i N や C r 等のバリア層を形成して補助配線を積層構造としても良い。このバリア層も蒸着あるいはスパッタにより形成できる。この補助配線材料をフォトリソグラフィー及びエッチングによりパターンニングして、補助配線パターンを形成する。これにより、基板 1 上には、陽極配線部 4 、陰極配線部 5 、及び接続配線部 6 や、マーク部 9 が形成される。エッチングには燐酸、酢酸、硝酸等の混合水溶液よりなるエッチング液を使用することができる。なお、陽極材料と補助配線材料とを順に成膜し、その後に補助配線材料と陽極材料を順番にパターンニングすることも可能である。この補助配線パターンにより、陽極又は陰極に信号が供給される。

40

【 0 0 6 1 】

続いて、絶縁膜を形成する。絶縁膜としては感光性のポリイミドをスピンコーティングして、フォトリソグラフィー工程でパターンニングした後、キュアし画素に画素開口部を有

50

する開口絶縁膜を形成する。同時に陰極と補助配線とのコンタクトホールを形成する。続いて、隔壁を形成する。隔壁には、例えば、ノボラック樹脂を用いる。ノボラック樹脂をスピコートして、フォトリソグラフィ工程でパターンニングした後、光反応させて陰極隔壁を形成する。

#### 【0062】

続いて、画素開口部の上に、有機層22及び陰極23を、蒸着法などにより形成する。なお、陰極にはAlを使用することが多いが、Li等のアルカリ金属、Ag、Ca、Mg、Y、Inやそれらを含む合金を用いることもできる。陰極はこの他、スパッタリング、イオンプレーティングなどの物理的气相成長法(PVD)で形成することができる。

#### 【0063】

続いて、基板1と封止部3とを貼り合わせる。具体的には、両者を位置合わせして、加圧し、シール3aにUV光を照射する。これにより、図3(a)に示すように基板1に封止部3が接着された構成となる。なお、補助配線(陽極配線部4及び陰極配線部5)は外部の駆動回路と接続されるため、シール3aの一部は、補助配線を跨ぐように接着される。

#### 【0064】

続いて、ICチップ8を、パンプ群80が基板1に向かうようにして、異方性導電材7を介して基板1に設置(実装)する。例えば、基板1上に異方性導電フィルム(ACF)からなる異方性導電材7を貼付けた上で、ICチップ8を圧着する。

#### 【0065】

続いて、基板1の裏側(-Z側)から見えるマーク部9の位置に基づいて、ICチップ8の搭載位置を確認する。当該確認では、図5、図6を参照して説明したように、対象ダミーパンプDB1、DB2と隣接ダミーパンプ80dとの少なくともいずれかに対しての、マーク部9の延在部91の位置に基づいてICチップ8の搭載位置を、顕微鏡を用いた目視などにより判定する。そして、前述の「絶縁ズレ許容条件」及び「接続面積許容条件」を満たす場合に、有機ELパネル100は、ICチップ8の搭載ズレが許容範囲と判定される。

#### 【0066】

なお、本発明は以上の実施形態及び図面によって限定されるものではない。本発明の要旨を変更しない範囲で、適宜、変更(構成要素の削除も含む)を加えることが可能である。

#### 【0067】

以上では、有機ELパネル100がボトムエミッション型の例を示したが、トップエミッション型であってもよい。また、以上では有機ELパネル100がパッシブマトリクス型の例を示したが、アクティブマトリクス型であってもよい。また、有機ELパネル100は、その電極はマトリクス形状のものでなくともよく、画素の組み合わせにより画像を表示するものでなくともよい。有機ELパネル100は、発光装置や照明装置の一部として構成されるものであってもよい。

#### 【0068】

また、COG型パネルは、有機ELパネルに限られない。COG型パネルは、液晶パネルの一部を構成するものであってもよい。配線が形成された透光性を有する基板1に、COG方式によりICチップ8が実装されるものであれば、パネルの種類は任意である。

#### 【0069】

(1)以上に説明したCOG型パネルは、配線が形成され、透光性を有する基板1と、基板1に実装されたICチップ8と、基板1とICチップ8との間に位置する異方性導電材7と、を備える。また、ICチップ8は、基板1に向かって突起するパンプ群80(突起電極群)を有し、パンプ群80は、前記配線とは電氣的に接続されない複数のダミーパンプ80d(ダミー電極)を含み、基板1における前記配線が形成された面には、マーク部9が形成されている。また、マーク部9は、複数のダミーパンプ80dのうちの所定ダミー電極(対象ダミーパンプDB1、DB2)と異方性導電材7を挟んで対向する本体部9

10

20

30

40

50

0と、本体部90から、所定ダミー電極と隣接する隣接ダミー電極（隣接ダミーバンク80d）に向かって延びる延在部91と、を有する。

このようにしたから、駆動バンクとその接続先の配線とのズレを良好に推定でき、ICチップ8の基板1への接続信頼性を良好とすることができる。

なお、マーク部9は、配線（陽極配線部4、陰極配線部5、及び接続配線部6など）の少なくとも一部と、同一の金属層から同じ工程で形成されることが好ましいが、この限りではない。マーク部9は、透光性を有する基板1の裏側（-Z側）から視認可能であれば、種々の材料により形成されてもよく、例えば、視認可能な絶縁材などで形成されてもよい。

#### 【0070】

(2)また、延在部91は、基板1の配線形成面（+Z側の面）の法線方向において、隣接ダミー電極とは重ならなくともよい。(3)また、延在部91は、基板1の配線形成面（+Z側の面）の法線方向において、その先端が所定ダミー電極の形成領域に入り込まなくともよい。(4)また、マーク部9は、十字状であってもよい。

#### 【0071】

(5)また、マーク部9は、前記配線の一部（例えば、陽極配線部4、陰極配線部5、及び接続配線部6の少なくともいずれかの一部）と同一の金属層からなる、ようにしてもよい。

このようにすれば、マーク部9の形成が用意であり、マーク部9の形成のために工数をあえて増やす必要もない。

#### 【0072】

(6)また、バンク群80は、前記配線と電氣的に接続される駆動電極（駆動バンク）を含み、駆動電極と複数のダミーバンク80dとは、所定方向に沿って配列されていることが好ましい（図2に示す、X方向に配列されたダミーバンク80dと入力バンク81や、Y方向に配列されたダミーバンク80dと出力バンク82を参照）。

#### 【0073】

(7)また、(1)～(6)のいずれかに記載のCOG型パネルと、基板1に形成された有機層22（少なくとも有機発光層を含む）と、を備える有機ELパネルにおいても、ICチップ8の基板1への接続信頼性を良好とすることができる。

#### 【0074】

また、前述した有機ELパネル100の製造方法の一例は、下記(8)のCOG型パネルの製造方法を含む。

(8)COG型パネルの製造方法は、透光性を有する基板1の所定面に、配線とマーク部9とを形成する形成ステップと、前記配線とは電氣的に接続されない複数のダミーバンク80d（ダミー電極）を含むバンク群80（突起電極群）を有するICチップ8を、バンク群80が前記所定面に向かうようにして、異方性導電材7を介して基板1に設置する設置ステップと、基板1の前記所定面の裏側から見えるマーク部9の位置に基づいて、ICチップ8の搭載位置を確認する確認ステップと、を備える。

形成ステップでは、ICチップ8が基板1に設置された場合に、マーク部9が複数のダミーバンク80dのうちの所定ダミー電極と異方性導電材7を挟んで対向するようにマーク部9を形成し、このように形成されるマーク部9は、所定ダミー電極と隣接する隣接ダミー電極に向かって延びる延在部91を有する。

確認ステップでは、所定ダミー電極と隣接ダミー電極との少なくともいずれかに対しての、延在部91の位置に基づいてICチップ8の搭載位置を確認する。

このような製造方法によれば、駆動バンクとその接続先の配線とのズレを良好に推定できるため、ICチップ8の基板1への接続信頼性が良好なCOG型パネルを提供することができる。

#### 【0075】

以上の説明では、本発明の理解を容易にするために、公知の技術的事項の説明を適宜省略した。

10

20

30

40

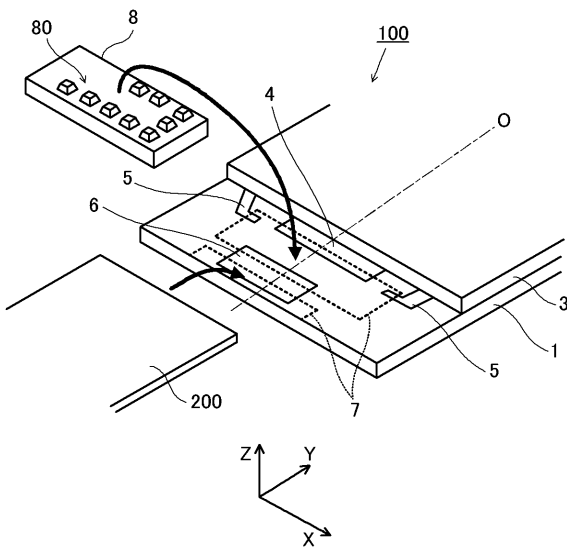
50

【符号の説明】

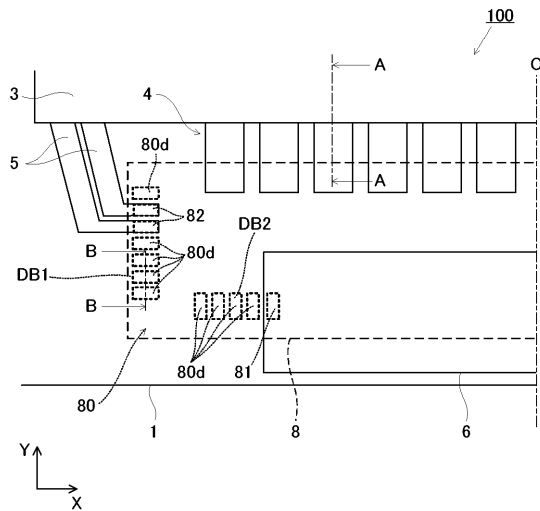
【0076】

- 100 ... 有機ELパネル
- 1 ... 基板
- 2 ... 発光部
- 3 ... 封止部
- 4 ... 陽極配線部
- 5 ... 陰極配線部
- 6 ... 接続配線部
- 7 ... 異方性導電材
- 8 ... ICチップ
- 80 ... バンプ群（突起電極群）
- 80d ... ダミーバンプ（ダミー電極）
- DB1、DB2 ... 対象ダミーバンプ（所定ダミー電極の一例）
- 81 ... 入力バンプ（駆動電極の一例）
- 82 ... 出力バンプ（駆動電極の一例）
- 9、9a～9c ... マーク部
- 90、90a～90c ... 本体部
- 91、91a～91c ... 延在部

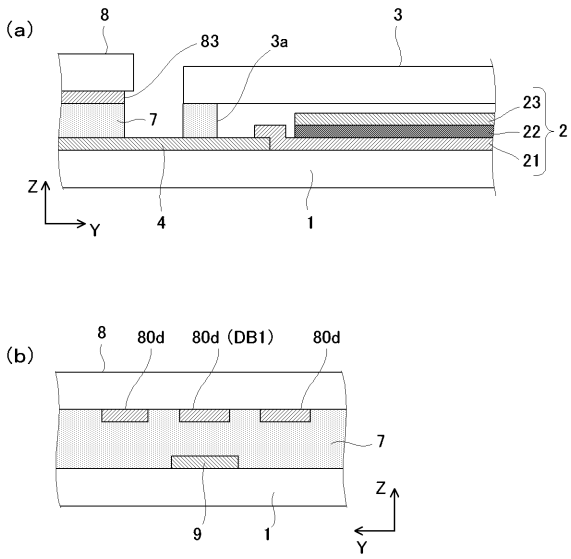
【図1】



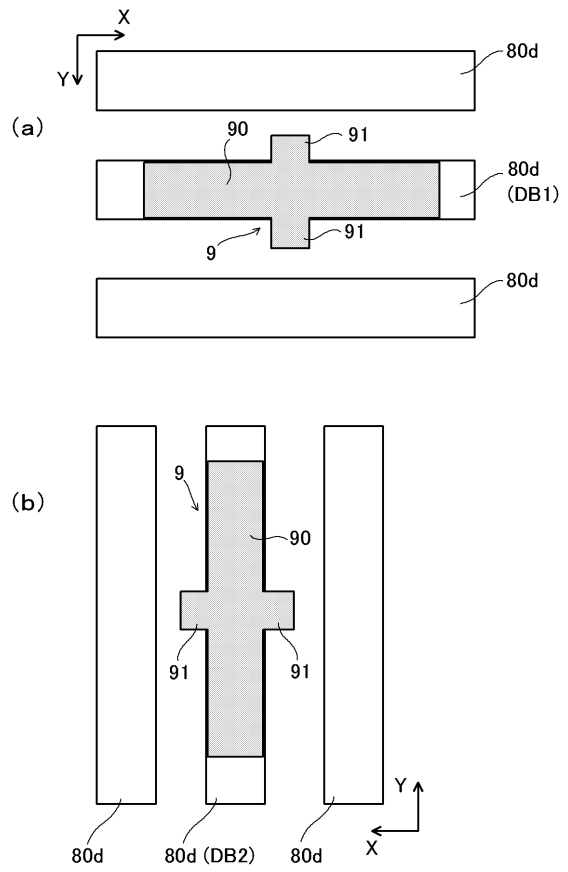
【図2】



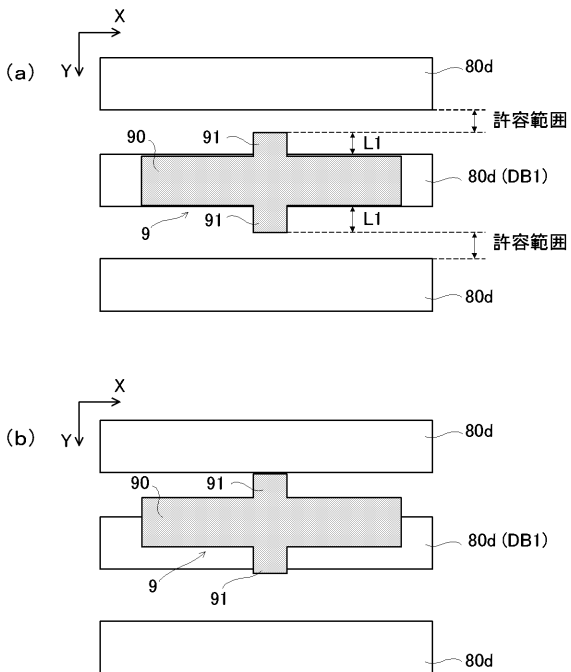
【 図 3 】



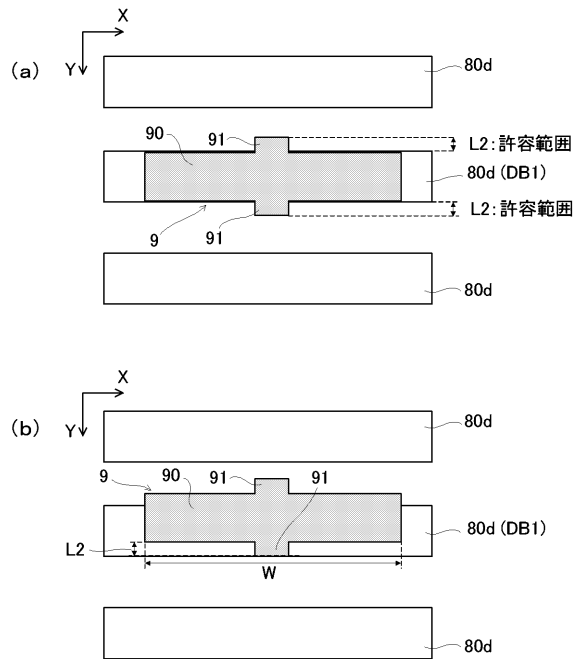
【 図 4 】



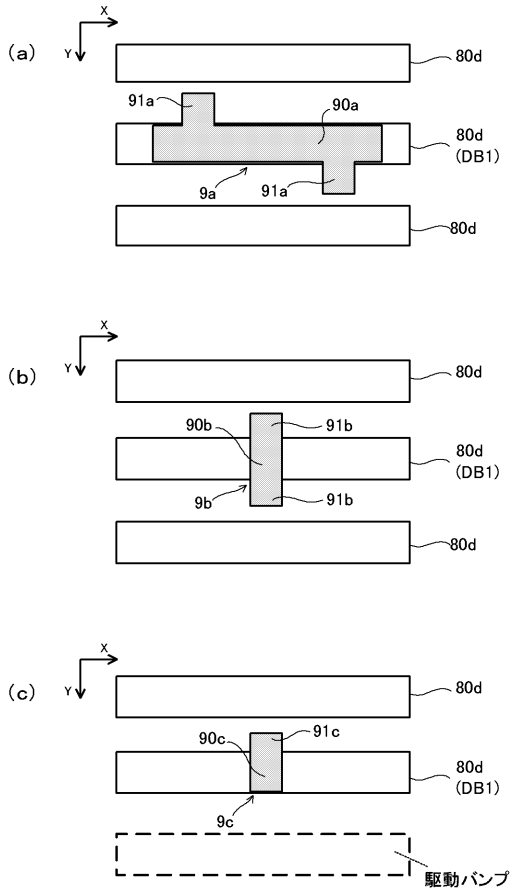
【 図 5 】



【 図 6 】



【 図 7 】





## フロントページの続き

(51)Int.Cl.		F I			テーマコード(参考)
<b>H 0 1 L</b>	<b>21/60</b>	<b>(2006.01)</b>	G 0 9 F	9/00	3 3 8
			G 0 9 F	9/30	3 3 0
			G 0 9 F	9/30	3 6 5
			H 0 1 L	21/60	3 1 1 S

(72)発明者 土田 正人

新潟県長岡市東蔵王2丁目2番34号 日本精機株式会社内

Fターム(参考) 3K107 AA01 BB01 BB02 CC45 DD38 EE58 GG54  
5C094 AA31 AA43 AA48 BA27 BA43 DB01 FA04 GB01  
5F044 KK06 KK21 LL09 QQ09  
5G435 AA14 AA17 BB05 BB12 EE32 EE37 EE42 KK03

专利名称(译)	齿轮面板，有机EL面板以及齿轮面板的制造方法		
公开(公告)号	<a href="#">JP2018032584A</a>	公开(公告)日	2018-03-01
申请号	JP2016165723	申请日	2016-08-26
[标]申请(专利权)人(译)	日本精机株式会社		
申请(专利权)人(译)	日本精机株式会社		
[标]发明人	土田正人		
发明人	土田 正人		
IPC分类号	H05B33/06 H01L51/50 H05B33/10 G09F9/00 G09F9/30 H01L21/60		
CPC分类号	H01L2224/81		
FI分类号	H05B33/06 H05B33/14.A H05B33/10 G09F9/00.346.D G09F9/00.348.Z G09F9/00.338 G09F9/30.330 G09F9/30.365 H01L21/60.311.S H01L27/32		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/BB02 3K107/CC45 3K107/DD38 3K107/EE58 3K107/GG54 5C094/AA31 5C094/AA43 5C094/AA48 5C094/BA27 5C094/BA43 5C094/DB01 5C094/FA04 5C094/GB01 5F044/KK06 5F044/KK21 5F044/LL09 5F044/QQ09 5G435/AA14 5G435/AA17 5G435/BB05 5G435/BB12 5G435/EE32 5G435/EE37 5G435/EE42 5G435/KK03		
代理人(译)	木村充 杉本和行 小林裕太		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种COG型面板，有机EL面板以及COG型面板的制造方法，能够提高IC芯片对基板的连接可靠性。该有机EL面板包括其上形成有布线的基板，透光基板，安装在基板上的IC芯片以及位于基板和IC芯片之间的各向异性导电材料。IC芯片的凸块组包括不与布线电连接的多个虚设凸块80d，并且在衬底的布线形成表面上形成标记部分9。标记部分9包括主体90，其横跨所述受试者假凸起DB1，DB2和多个虚设凸点80D，在主体部90中，相邻的虚设凸点80D邻近目标假凸起DB1，DB2的各向异性导电材料彼此面对以及向侧面延伸的延伸部分91。

