

(19) 日本国特許庁(JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-80353  
(P2009-80353A)

(43) 公開日 平成21年4月16日(2009.4.16)

(51) Int.Cl.	F 1	テーマコード (参考)
<b>G09G 3/30</b> (2006.01)	G09G 3/30	J 5C080
<b>G09G 3/20</b> (2006.01)	G09G 3/20	641D
	G09G 3/20	670L
	G09G 3/20	612U
	G09G 3/20	623A

審査請求 未請求 請求項の数 13 O L (全 16 頁) 最終頁に続く

(21) 出願番号	特願2007-250282 (P2007-250282)	(71) 出願人	302020207 東芝松下ディスプレイテクノロジー株式会社 東京都港区港南4-1-8
(22) 出願日	平成19年9月26日 (2007. 9. 26)	(74) 代理人	100058479 弁理士 鈴江 武彦
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100075672 弁理士 峰 隆司

最終頁に続く

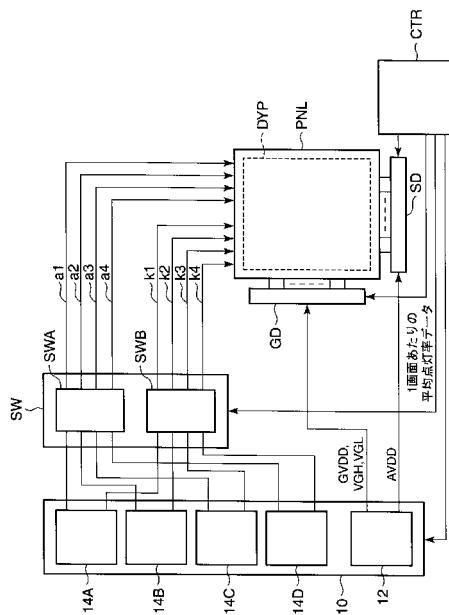
(54) 【発明の名称】 E L 表示装置およびその駆動方法

## (57) 【要約】

【課題】電力ロスに伴う発熱による電子部品の破壊を防止するとともに、消費電力の小さい E L 表示装置を提供する。

【解決手段】マトリクス状に配置された E L 画素 P X のそれぞれに配置された E L 素子 D と、 E L 素子 D にアノード電圧 P V D D を供給する複数のアノードライン a と、 E L 素子 D にカソード電圧 P V S S を供給する複数のカソードライン k と、アノードライン a とカソードライン k にアノード電圧 P V D D とカソード電圧 P V S S を出力する複数の P V D D / P V S S 生成回路 1 4 と、複数の P V D D / P V S S 生成回路 1 4 と複数のアノードライン a との間、および、複数の P V D D / P V S S 生成回路 1 4 と複数のカソードライン k との間に配置された選択回路 S W と、アノードライン a およびカソードライン k に接続される P V D D / P V S S 生成回路 1 4 を決定するための信号を選択回路 S W に出力するコントローラ C T R と、を有する E L 表示装置。

【選択図】 図 5



**【特許請求の範囲】****【請求項 1】**

マトリクス状に配置された E L 画素のそれぞれに配置された E L 素子と、  
前記 E L 素子にアノード電圧を供給する複数のアノードラインと、  
前記 E L 素子にカソード電圧を供給する複数のカソードラインと、  
前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する  
複数の P V D D / P V S S 生成回路と、  
前記複数の P V D D / P V S S 生成回路と前記複数のアノードラインとの間、および、  
前記複数の P V D D / P V S S 生成回路と前記複数のカソードラインとの間に配置された  
選択回路と、

前記アノードラインおよび前記カソードラインに接続される P V D D / P V S S 生成回路を決定するための信号を前記選択回路に出力するコントローラと、を有する E L 表示装置。  
10

**【請求項 2】**

前記コントローラは、一画面あたりの平均点灯率を算出するとともにその算出結果を前記平均点灯率データとして前記選択回路に出力する手段を有する請求項 1 記載の E L 表示装置。

**【請求項 3】**

前記選択回路は、前記平均点灯率が所定の値以上の場合に前記アノードラインおよび前記カソードラインに接続される P V D D / P V S S 生成回路を増加させるとともに、前記平均点灯率が前記所定の値未満の場合には前記アノードラインおよび前記カソードラインに接続される P V D D / P V S S 生成回路を減少させる手段を有する請求項 2 記載の E L 表示装置。  
20

**【請求項 4】**

前記コントローラは、前記 E L 素子に流れる電流値を測定するとともに、その測定結果を前記電流値データとして前記選択回路に出力する手段を有する請求項 1 記載の E L 表示装置。

**【請求項 5】**

前記選択回路は、前記 E L 素子に流れる電流値が所定の値以上の場合に前記アノードラインおよび前記カソードラインに接続される P V D D / P V S S 生成回路を増加させるとともに、前記 E L 素子に流れる電流値が前記所定の値未満の場合には前記アノードラインおよび前記カソードラインに接続される P V D D / P V S S 生成回路を減少させる手段を有する請求項 4 記載の E L 表示装置。  
30

**【請求項 6】**

前記複数の P V D D / P V S S 生成回路の近傍に配置された温度センサをさらに有する E L 表示装置であって、

前記コントローラは、前記温度センサに前記複数の P V D D / P V S S 生成回路近傍の温度を測定させるとともにその測定結果を前記選択回路に出力する手段を有する請求項 1 記載の E L 表示装置。

**【請求項 7】**

前記選択回路は、前記温度センサからの出力が所定値以上となった場合に前記アノードラインおよび前記カソードラインに接続される前記 P V D D / P V S S 生成回路を増加させるとともに、前記温度センサからの出力が前記所定値未満となった場合に前記アノードラインおよび前記カソードラインに接続される前記 P V D D / P V S S 生成回路を減少させる手段を有する請求項 6 記載の E L 表示装置。  
40

**【請求項 8】**

マトリクス状に配置された E L 画素のそれぞれに配置された E L 素子と、  
前記 E L 素子にアノード電圧を供給する複数のアノードラインと、  
前記 E L 素子にカソード電圧を供給する複数のカソードラインと、  
前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する  
50

複数の P V D D / P V S S 生成回路と、

前記複数の P V D D / P V S S 生成回路と前記複数のアノードラインとの間、および、前記複数の P V D D / P V S S 生成回路と前記複数のカソードラインとの間に配置された選択回路と、

前記選択回路を制御するコントローラと、を有する E L 表示装置の駆動方法であって、

前記コントローラは、1画面あたりの平均点灯率を算出するとともにその算出結果を前記選択回路に出力し、

前記選択回路は、前記平均点灯率に応じて、前記アノードラインおよび前記カソードラインに接続される前記 P V D D / P V S S 生成回路を選択する E L 表示装置の駆動方法。

#### 【請求項 9】

前記選択回路は、前記平均点灯率が所定値以上の場合には、前記アノードラインおよび前記カソードラインに接続された P V D D / P V S S 生成回路の数を増加させ、

前記平均点灯率が前記所定値未満の場合には、前記アノードラインおよび前記カソードラインに接続された P V D D / P V S S 生成回路の数を減少させる、請求項 8 記載の E L 表示装置の駆動方法。

#### 【請求項 10】

マトリクス状に配置された E L 画素のそれぞれに配置された E L 素子と、

前記 E L 素子にアノード電圧を供給する複数のアノードラインと、

前記 E L 素子にカソード電圧を供給する複数のカソードラインと、

前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する複数の P V D D / P V S S 生成回路と、

前記アノードラインおよび前記カソードラインに接続される P V D D / P V S S 生成回路を選択する選択回路と、

前記選択回路を制御するコントローラと、を有する E L 表示素子の駆動方法であって、

前記コントローラは、前記 E L 素子に流れる電流値を測定するとともに、その測定結果を前記選択回路に出力し、

前記選択回路は、前記電流値の大きさに応じて前記アノードラインおよび前記カソードラインに接続される前記 P V D D / P V S S 生成回路を選択する E L 表示装置の駆動方法。

#### 【請求項 11】

前記選択回路は、前記電流値が所定値以上の場合には、前記アノードラインおよび前記カソードラインに接続された P V D D / P V S S 生成回路の数を増加させ、

前記電流値が前記所定値未満の場合には、前記アノードラインおよび前記カソードラインに接続された P V D D / P V S S 生成回路の数を減少させる、請求項 10 記載の E L 表示装置の駆動方法。

#### 【請求項 12】

マトリクス状に配置された E L 画素のそれぞれに配置された E L 素子と、

前記 E L 素子にアノード電圧を供給する複数のアノードラインと、

前記 E L 素子にカソード電圧を供給する複数のカソードラインと、

前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する複数の P V D D / P V S S 生成回路と、

前記 P V D D / P V S S 生成回路近傍に配置された温度センサと、

前記アノードラインおよび前記カソードラインに接続される P V D D / P V S S 生成回路を選択する選択回路と、

前記選択回路を制御するコントローラと、を有する E L 表示素子の駆動方法であって、

前記コントローラは、前記温度センサに前記 P V D D / P V S S 生成回路近傍の温度を測定させるとともに、その測定結果を前記選択回路に出力し、

前記選択回路は、前記温度センサの測定結果に応じて前記アノードラインおよび前記カソードラインに接続される前記 P V D D / P V S S 生成回路を選択する E L 表示装置の駆動方法。

10

20

30

40

50

**【請求項 1 3】**

前記選択回路は、前記温度センサの測定結果が所定値以上となった場合に前記アノードラインおよび前記カソードラインに接続される前記P V D D / P V S S生成回路を増加させ、

前記温度センサの測定結果が前記所定値未満となった場合に前記アノードラインおよび前記カソードラインに接続される前記P V D D / P V S S生成回路を減少させる請求項12記載のE L表示装置の駆動方法。

**【発明の詳細な説明】****【技術分野】****【0 0 0 1】**

10

本発明は、有機または無機エレクトロルミネッセンス(E L)素子を用いたE Lパネル等を有するE L表示装置、および、これらのE L表示装置の駆動方法に関する。

**【背景技術】****【0 0 0 2】**

E L表示装置は、E Lパネルと、E Lパネルを駆動するドライバ回路と、E Lパネルの駆動に必要な電圧を供給する電源回路と、ドライバ回路および電源回路を制御するコントローラ回路と、を備えている。

**【0 0 0 3】**

20

E Lパネルは、マトリクス状に配置された表示画素からなる表示部を有している。表示画素のそれぞれには発光素子であるE L素子が配置されている。ドライバ回路は、E Lパネルの垂直方向の走査を制御するゲートドライバと、E Lパネル内の表示画素へ流す電流量を制御するソースドライバとを有している。

**【0 0 0 4】**

電源回路は、ゲートドライバの電源電圧と、ソースドライバの電源電圧と、ゲートドライバより出力されるT F TのON・OFFレベルの電圧と、表示画素のアノード電圧、カソード電圧とを供給する回路である。

**【0 0 0 5】**

30

コントローラ回路は、T F Tオン・オフの期間の制御信号や、補助容量に充電する電荷量を決定する画像データ信号や、電源回路の出力を必要なシーケンスに沿って立ち上げるための制御信号等を各駆動回路へ出力する回路である。

**【0 0 0 6】**

ここで、ゲートドライバの電源電圧、ソースドライバの電源電圧、および、T F Tのオン・オフレベルの電圧によって消費される電力は比較的小さく、ほぼ安定した電流が流れている。

**【0 0 0 7】**

これに対し、アノード電圧とカソード電圧との電位差によって流れる電流は、表示画素へ流す電流そのものであり、画面全体の発光輝度の平均に比例するために画像ごとに電流値の変化が大きい。

**【0 0 0 8】**

40

そうすると、アノード電圧およびカソード電圧によって消費される電力も上記の、ゲートドライバの電源電圧、ソースドライバの電源電圧、および、T F Tのオン・オフレベルの電圧によって消費される電力に対して比較的大きくななる場合があった。

**【0 0 0 9】**

ここで、E L素子の発光輝度は、E L素子へ流す電流値に比例している。また、表示部の面積が大きくなれば、発光輝度を保つ為にE L素子へ流す電流を大きくする必要がある。その為、大画面のE L表示装置の画面表示を行った場合、E L表示装置の消費電力は非常に大きくなる。

**【0 0 1 0】**

一方、電源回路の変換効率は広範囲の電流範囲にて高い効率を維持することが困難であり、特に大電流を流すときは、高い効率で出力することが難しい。すなわち、E L素子へ

50

流す電流を大きくしたとき、消費電力が大きくなり、これは電力ロスに直結する。そうすると、電源回路の電子部品の発熱による部品破壊が発生する場合があった。

【0011】

従来、発光素子に流れる電流値を検出し、検出した電流値に基づいて発光素子に流れる電流を制御することにより、画面全体の発光輝度及び消費電力を抑制する技術等が提案されている（特許文献1参照）。

【特許文献1】特開2003-195816号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

しかし、上記の方法では、消費電力だけでなく画面全体の発光輝度も抑制されるため、画面全体の発光輝度を高くすることが難しかった。

【0013】

本発明は上記の問題点に鑑みて成されたものであって、電力ロスに伴う発熱による電子部品の破壊を防止するとともに、消費電力の小さいEL表示装置を提供することを目的とする。

【課題を解決するための手段】

【0014】

本発明の第1態様によるEL表示装置は、マトリクス状に配置されたEL画素のそれぞれに配置されたEL素子と、前記EL素子にアノード電圧を供給する複数のアノードラインと、前記EL素子にカソード電圧を供給する複数のカソードラインと、前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する複数のPVDD/PVSS生成回路と、前記複数のPVDD/PVSS生成回路と前記複数のアノードラインとの間、および、前記複数のPVDD/PVSS生成回路と前記複数のカソードラインとの間に配置された選択回路と、前記アノードラインおよびカソードラインに接続されるPVDD/PVSS生成回路を決定するための信号を前記選択回路に出力するコントローラと、を有する。

【0015】

本発明の第2態様によるEL表示装置の駆動方法は、マトリクス状に配置されたEL画素のそれぞれに配置されたEL素子と、前記EL素子にアノード電圧を供給する複数のアノードラインと、前記EL素子にカソード電圧を供給する複数のカソードラインと、前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する複数のPVDD/PVSS生成回路と、前記複数のPVDD/PVSS生成回路と前記複数のアノードラインとの間、および、前記複数のPVDD/PVSS生成回路と前記複数のカソードラインとの間に配置された選択回路と、前記選択回路を制御するコントローラと、を有するEL表示装置の駆動方法であって、前記コントローラは、1画面あたりの平均点灯率を算出するとともにその算出結果を前記選択回路に出力し、前記選択回路は、前記平均点灯率に応じて、前記アノードラインおよび前記カソードラインに接続される前記PVDD/PVSS生成回路を選択する。

【0016】

本発明の第3態様によるEL表示装置の駆動方法は、マトリクス状に配置されたEL画素のそれぞれに配置されたEL素子と、前記EL素子にアノード電圧を供給する複数のアノードラインと、前記EL素子にカソード電圧を供給する複数のカソードラインと、前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する複数のPVDD/PVSS生成回路と、前記アノードラインおよび前記カソードラインに接続されるPVDD/PVSS生成回路を選択する選択回路と、前記選択回路を制御するコントローラと、を有するEL表示装置の駆動方法であって、前記コントローラは、前記EL素子に流れる電流値を測定するとともに、その測定結果を前記選択回路に出力し、前記選択回路は、前記電流値の大きさに応じて前記アノードラインおよび前記カソードラインに接続される前記PVDD/PVSS生成回路を選択する。

10

20

30

40

50

## 【0017】

本発明の第4態様によるEL表示装置の駆動方法は、マトリクス状に配置されたEL画素のそれぞれに配置されたEL素子と、前記EL素子にアノード電圧を供給する複数のアノードラインと、前記EL素子にカソード電圧を供給する複数のカソードラインと、前記アノードラインと前記カソードラインにアノード電圧とカソード電圧とを出力する複数のPVDD/PVSS生成回路と、前記PVDD/PVSS生成回路近傍に配置された温度センサと、前記アノードラインおよび前記カソードラインに接続されるPVDD/PVSS生成回路を選択する選択回路と、前記選択回路を制御するコントローラと、を有するEL表示素子の駆動方法であって、前記コントローラは、前記温度センサに前記PVDD/PVSS生成回路近傍の温度を測定させるとともに、その測定結果を前記選択回路に出力し、前記選択回路は、前記温度センサの測定結果に応じて前記アノードラインおよび前記カソードラインに接続される前記PVDD/PVSS生成回路を選択する。10

## 【発明の効果】

## 【0018】

この発明によれば、電力ロスに伴う発熱による電子部品の破壊を防止するとともに、消費電力の小さいEL表示装置を提供することができる。

## 【発明を実施するための最良の形態】

## 【0019】

以下、本発明に係るEL表示装置について図面を参照して説明する。本発明の一実施形態に係るEL表示装置は、図1に示すように、ELパネルPNLと、ELパネルPNLを駆動するドライバ回路と、ドライバ回路等にELパネルPNLの駆動に必要な電圧を供給する電源回路10と、ドライバ回路および電源回路10を制御するコントローラ回路CTRと、を備えている。20

## 【0020】

ELパネルPNLは、マトリクス状に配置された表示画素PXからなる表示部DYPを有している。表示画素PXは、図2に示すように、蓄積容量C、スイッチTFT1乃至TFT4、および、EL素子D、を有している。EL素子Dのアノード端子APおよびカソード端子CPには、それぞれ電源回路10から出力されたアノード電圧PVDDおよびカソード電圧PVSSが印加される。

## 【0021】

すなわち、表示画素PXのアノード端子APおよびカソード端子CPに、それぞれアノード電圧PVDD、およびカソード電圧PVSSが印加されることによって、EL素子Dが導通して発光可能な状態となる。30

## 【0022】

蓄積容量Cは、ソースドライバSDから出力された電流により決定するスイッチTFT3のゲート電圧と、EL素子Dのアノード電圧PVDDとの電位差により電荷を蓄積する手段である。

## 【0023】

スイッチTFT1、TFT2は、1フレーム中のライン選択期間に導通する。そうすると、ソースドライバSDからの出力電流をスイッチTFT3へ送られる。スイッチTFT3が導通すると、ソースドライバSDからの出力電流はTFT4へ送られる。スイッチTFT4は、1フレーム中のライン非選択期間にオンする。そうすると、スイッチTFT3を流れる電流がEL素子Dへ印加される。EL素子DにスイッチTFT3を流れる電流が流れ込むと、EL素子Dは電流の大きさに応じた輝度で発光する。40

## 【0024】

表示部DYPには、表示画素PXの配列する行に沿って配置された第1ゲート線GAおよび第2ゲート線GBと、表示画素PXの配列する列に沿って配置されたソース線SLとが配置されている。

## 【0025】

ドライバ回路は、第1ゲート線GAおよび第2ゲート線GBに接続されているとともに

、 E L パネル P N L の垂直方向の走査を制御するゲートドライバ G D と、ソース線 S L に接続されるとともに、 E L パネル P N L 内の表示画素 P X へ流す電流量を制御するソースドライバ S D を有している。

#### 【 0 0 2 6 】

ゲートドライバ G D は、表示画素 P X の蓄積容量 C へ電荷を充電する期間に応じて、第 1 ゲート線 G A を介して表示画素 P X のスイッチ T F T 1 、 T F T 2 をオンさせる回路と、 E L パネル P N L の表示を行う為の E L 素子 D へ電流を流す期間に応じて、第 2 ゲート線 G B を介して表示画素のスイッチ T F T 4 を制御する回路とを有している。

#### 【 0 0 2 7 】

ソースドライバ S D は、外部から入力される画像データによって、蓄積容量 C へ充電する電荷量を決定するとともに、スイッチ T F T 1 、 T F T 2 がオンしている間に、ソース線 S L を介して蓄積容量 C へ充電を行う回路を有している。

#### 【 0 0 2 8 】

電源回路 1 0 は、ゲートドライバ G D の電源電圧 G V D D 、ソースドライバ S D の電源電圧 A V D D 、ゲートドライバ G D より出力するスイッチ T F T 1 、 T F T 2 の O N レベルの電圧 V G H 1 、 V G H 2 、および、スイッチ T F T 1 、 T F T 2 の O F F レベルの電圧 V G L 1 、 V G L 2 を生成する回路 1 2 と、 E L 素子 D のアノード電圧 P V D D 、カソード電圧 P V S S とを供給する P V D D / P V S S 生成回路 1 4 とを有している。

#### 【 0 0 2 9 】

ここで、本実施形態に係る E L 表示装置では、図 2 に示すように、電源回路 1 0 のうち、 P V D D / P V S S 生成回路 1 4 を 2 段設けている。すなわち、電源回路 1 0 は 2 つの P V D D / P V S S 生成回路 1 4 A 、 1 4 B を有している。第 1 P V D D / P V S S 生成回路 1 4 A と第 2 P V D D / P V S S 生成回路 1 4 B とは同じ構成の回路である。

#### 【 0 0 3 0 】

E L パネル P N L と第 1 および第 2 P V D D / P V S S 生成回路 1 4 A 、 1 4 B との間には選択回路 S W が配置されている。選択回路 S W と E L パネル P N L との間は、 2 本のアノードライン a 1 、 a 2 、および、 2 本のカソードライン k 1 、 k 2 によって接続されている。

#### 【 0 0 3 1 】

すなわち、本実施形態に係る E L 表示装置では、選択回路 S W は、スイッチ S W A とスイッチ S W B とを有している。スイッチ A は、アノードライン a 2 の接続を第 1 P V D D / P V S S 生成回路 1 4 A と第 2 P V D D / P V S S 生成回路 1 4 B とのいずれかに切り替える。スイッチ S W B は、カソードライン k 2 の接続を第 1 P V D D / P V S S 生成回路 1 4 A と第 2 P V D D / P V S S 生成回路 1 4 B とのいずれかに切り替える。

#### 【 0 0 3 2 】

したがって、本実施形態に係る E L 表示装置では、アノードライン a 1 およびカソードライン k 1 は、常に第 1 P V D D / P V S S 生成回路 1 4 A に接続されることになる。

#### 【 0 0 3 3 】

コントローラ C T R は、スイッチ T F T 1 乃至 T F T 4 がオン・オフとなるタイミングの制御信号、蓄積容量 C に充電する電荷量を決定する画像データ信号、電源回路 1 0 の出力を必要なシーケンスに沿って立ち上げるための制御信号等を各駆動回路 S D 、 G D へ出力する回路を有している。

#### 【 0 0 3 4 】

さらに、コントローラ C T R は、アノードライン a 2 およびカソードライン k 2 に接続される P V D D / P V S S 生成回路を決定するための信号を選択回路 S W に出力する回路を有している。本実施形態に係る E L 表示装置では、コントローラ C T R は、アノードライン a 2 およびカソードライン k 2 に接続される P V D D / P V S S 生成回路を決定するための信号として、一画面あたりの平均点灯率データを選択回路 S W に出力している。

#### 【 0 0 3 5 】

10

20

30

40

50

ここで、本実施形態において平均点灯率とは、各表示画素に供給される電流値を白表示のときを100とし黒表示のときを0とした場合に、一画像を表示させた一画面における各EL素子Dに供給される電流値の平均値を、上記100～0の間の値に換算した数値である。

#### 【0036】

以下に、表示画素回路の動作について説明する。

#### 【0037】

図3に示すように、第1ゲート線GAの出力は、スイッチTFT1、TFT2のスイッチングオフ電圧VGH1、あるいは、スイッチングオン電圧VGL1の値である。第2ゲート線GBの出力は、スイッチTFT4のスイッチングオン電圧VGH2、あるいは、スイッチングオフ電圧VGL2の値である。EL素子Dの発光輝度は、第1および第2ゲート線GA、GBの状態により変化する。  
10

#### 【0038】

1フレーム中のライン選択期間に、第2ゲート線GBの電圧がスイッチングオン電圧VGH2レベルとなると、EL素子Dの発光が停止する。その後、第1ゲート線GAの電圧がスイッチングオン電圧VGL1レベルとなると、蓄積容量Cへ電荷が蓄積される。この動作によって、所定電流が書き込まれる。なお、書きこまれる所定電流量は、ソースドライバSドからの出力される電流値に応じて変化する。

#### 【0039】

所定電流が書きこまれ、第1ゲート線GAの電圧がスイッチングオフ電圧VGH1レベルとなる、すなわちライン選択期間が終了すると、書き込みが終了する。その後、1フレーム中のライン非選択期間へと移行する。  
20

#### 【0040】

ライン非選択期間では、第2ゲート線GBの電圧がスイッチングオフ電圧VGL2レベルとなることで、書きこまれた所定電流がEL素子Dへ流れ込み、EL素子Dは、電流の大きさに応じた輝度で発光する。

#### 【0041】

ここで、EL素子Dは、前述のようにアノードラインaおよびカソードラインkを介してアノード電圧PVDDおよびカソード電圧PVSSが印加されることにより、発光可能な状態となる。本実施形態にかかるEL表示装置の場合、アノードラインa1とアノードラインa2の抵抗値は略同値であり、カソードラインk1とカソードラインk2の抵抗値は略同値である。  
30

#### 【0042】

EL素子Dに供給されるアノード電圧PVDDおよびカソード電圧PVSSを生成するPVDD/PVSS生成回路14A、14Bの選択は、コントローラCTRが選択回路SWを制御することによって行われる。すなわち、コントローラCTRは、アノードラインa2とカソードラインk2とが、第1PVDD/PVSS生成回路14Aと第2PVDD/PVSS生成回路14Bのどちらに接続されるかを決定するための信号を選択回路SWに出力する。

#### 【0043】

選択回路SWによるスイッチSWAとスイッチSWBとの切り替えは、前述のようにEL素子Dに流れる電流値に比例する1画面あたりの平均点灯率データによって制御される。  
40

#### 【0044】

つまり、1画面あたりの平均点灯率データ値が所定の値AVRより小さい場合は、第1PVDD/PVSS生成回路14Aのみでアノード電圧PVDD、カソード電圧PVSSをアノードラインa1、アノードラインa2、カソードラインk1、カソードラインk2へ供給し、EL表示装置の表示を行う。第2PVDD/PVSS生成回路14Bは動作をスタンバイ状態に保ち、またアノードラインa2、カソードラインk2とは切り離されている。  
50

## 【0045】

これにより、第2PVDD/PVSS生成回路14Bが未使用の状態、すなわち、第2PVDD/PVSS生成回路14Bに抵抗が接続されてないスタンバイ状態となり、消費電力を抑えることができる。

## 【0046】

また、1画面あたりの平均点灯率データが所定の値AVRより大きい場合は、アノードラインa1、カソードラインk1には第1PVDD/PVSS生成回路14Aが接続され、アノードラインa2、カソードラインk2には第2PVDD/PVSS生成回路14Bが接続される。

## 【0047】

この状態に切り換わる条件は、図4に示す効率カーブに示すように、1つの電源回路での効率がより小さくなるとき、すなわち、EL素子Dを流れる電流がIch以上になるような1画面あたりの平均点灯率AVRが選択回路SWに入力されたときである。このときアノードラインa1とアノードラインa2に流れる電流はほぼ等しく、カソードラインk1とカソードラインk2に流れる電流はほぼ等しい。

10

## 【0048】

また、図8に示す選択回路SWを設けないEL表示装置におけるアノードラインaに流れる電流は、図2に示すEL表示装置におけるアノードラインa1とアノードラインa2に流れる電流の総和であり、すなわちアノードラインa1を流れる電流 = アノードラインa2を流れる電流 =  $1 / (2 \times \text{アノードライン } a \text{ を流れる電流})$  である。

20

## 【0049】

同じく、図8に示す選択回路SWを設けないEL表示装置におけるカソードラインkに流れる電流は、図2に示すEL表示装置におけるカソードラインk1とカソードラインk2に流れる電流の総和であり、すなわちカソードラインk1を流れる電流 = カソードラインk2を流れる電流 =  $1 / (2 \times \text{カソードライン } k \text{ を流れる電流})$  である。

## 【0050】

したがって、第1PVDD/PVSS生成回路14Aおよび第2PVDD/PVSS生成回路14Bでの消費電力は、それぞれEL素子Dに流す電流の1/2の電流値で算出されたものとなる。

30

## 【0051】

そうすると、図8に示した選択回路SWを設けないEL表示装置の場合、図9に示したように、EL素子Dに流す電流が一定値よりも大きくなるとPVDD/PVSS生成回路の変換効率が悪くなり、電力ロスが大きくなる。そうすると、消費電力も大きくなる。

## 【0052】

しかし、本実施形態に係るEL表示装置のように、2つのPVDD/PVSS生成回路14A、14Bに電力を分担させることで1つのPVDD/PVSS生成回路あたりの電力ロスを減らすことが出来る。したがって、図4に示すように、変換効率は低電流領域を除いては以上の効率を保つことが可能である。

## 【0053】

したがって、PVDD/PVSS生成回路の変換効率を高く保つことにより、電源回路10の電子部品の発熱を軽減させることができ、電子部品の熱破壊を防止することができる。また、個々のPVDD/PVSS生成回路の変換効率は高くなるので、従来構成に比べて大電流領域で消費電力を抑えることが出来る。

40

## 【0054】

さらに、図8に示すEL表示装置のように、PVDD/PVSS生成回路が1つのときは、大電流を流す為にサイズの大きい部品を使用する必要があったが、本実施形態に係るEL表示装置のように、PVDD/PVSS生成回路2つに分けることで、1つの電源回路サイズを小さくすることが可能であり、2つの電源をあわせても、従来に比べてサイズの小さい回路構成にできる。

## 【0055】

50

次に、この発明の第2実施形態に係るEL表示装置について図面を参照して以下に説明する。なお、本実施形態に係るEL表示装置において、前述の第1実施形態に係るEL表示装置と同様の構成については同一の符号を付して説明を省略する。

#### 【0056】

本実施形態に係るEL表示装置は、N段のPVDD/PVSS生成回路を有している。例えば、図5に示すEL表示装置の場合は、電源回路10が4段のPVDD/PVSS生成回路14A～14Dを有している。第1乃至第4PVDD/PVSS生成回路14A～14Dの構成は全て同じである。

#### 【0057】

また、第1乃至第4PVDD/PVSS生成回路14A～14Dと、ELパネルPNLとの間は、それぞれアノードラインa、カソードラインkによって接続されている。すなわち、本実施形態に係るEL表示装置は、4本のアノードラインa1～a4および4本のカソードラインk1～k4を有している。アノードラインa1～a4の抵抗値はほぼ同値である。カソードラインk1～k4の抵抗値はほぼ同値である。

#### 【0058】

第1乃至第4PVDD/PVSS生成回路14A～14Dとアノードラインa1～a4との間、および、第1乃至第4PVDD/PVSS生成回路14A～14Dとカソードラインk1～k4との間には、選択回路SWが配置されている。

#### 【0059】

本実施形態に係るEL表示装置において、選択回路SWは第1乃至第4PVDD/PVSS生成回路14A～14Dに接続されるアノードラインa1～a4を切り替えるスイッチSWAと、選択回路SWは第1乃至第4PVDD/PVSS生成回路14A～14Dに接続されるカソードラインk1～k4を切り替えるスイッチSWBと、を有している。

#### 【0060】

スイッチSWAは、例えば、アノードラインa2の接続を切り替えて、第1PVDD/PVSS生成回路14Aと第2PVDD/PVSS生成回路14Bとのいずれか接続させる。また、アノードラインa3の接続を切り替えて、第1PVDD/PVSS生成回路14Aと第3PVDD/PVSS生成回路14Cとのいずれか接続させる。さらに、アノードラインa4の接続を切り替えて、第1PVDD/PVSS生成回路14Aと第4PVDD/PVSS生成回路14Dとのいずれか接続させる。

#### 【0061】

同様に、スイッチSWBは、例えば、カソードラインk2の接続を切り替えて、第1PVDD/PVSS生成回路14Aと第2PVDD/PVSS生成回路14Bとのいずれか接続させる。また、カソードラインk3の接続を切り替えて、第1PVDD/PVSS生成回路14Aと第3PVDD/PVSS生成回路14Cとのいずれか接続させる。さらに、カソードラインk4の接続を切り替えて、第1PVDD/PVSS生成回路14Aと第4PVDD/PVSS生成回路14Dとのいずれか接続させる。

#### 【0062】

すなわち、上記のようにスイッチSWA、SWBを切り替えた場合、アノードラインa1およびカソードラインk1は、常に第1PVDD/PVSS生成回路14Aに接続されていることになる。

#### 【0063】

上記のようなEL表示装置の動作としては、前述の第1実施形態に係るEL表示装置の場合、すなわち、2段のPVDD/PVSS生成回路を有する場合と略同一である。図6に示すように、コントローラCTRは、平均点灯率が、EL素子Dに流れる電流がIchの整数倍のときに対応する値となった場合、ELパネルPNLに接続されるPVDD/PVSS生成回路14の段数を決定するための信号を選択回路SWに出力する。

#### 【0064】

例えば、図6に示すI<sub>ch</sub>1は1×I<sub>ch</sub>、I<sub>ch</sub>2は2×I<sub>ch</sub>、I<sub>ch</sub>3は3×I<sub>ch</sub>である。EL素子Dに流す電流がI<sub>ch</sub>1となるような平均点灯率AVR1が選択

10

20

30

40

50

回路 SW に入力されると、2 段目までの PVDD / PVSS 生成回路 14、すなわち、第 1 PVDD / PVSS 生成回路 14A と第 2 PVDD / PVSS 生成回路 14B とが動作状態となる。このとき、他の PVDD / PVSS 生成回路 14C、14D はスタンバイ状態となる。

#### 【0065】

また、EL 素子 D に流す電流が  $2 \times I_{ch}$ 、すなわち  $I_{ch}2$  となるような平均点灯率 AVR2 が選択回路 SW に入力されたときは、3 段目までの PVDD / PVSS 生成回路、すなわち、第 4 PVDD / PVSS 生成回路 14D 以外の回路が動作状態となり、第 4 PVDD / PVSS 生成回路 14D はスタンバイ状態を継続する。

#### 【0066】

以降、PVDD / PVSS 生成回路の段数を増加させる場合には、EL 素子 D に流す電流が ( $N - 1$ )  $I_{ch}$  より大きくなるような 1 画面あたりの平均点灯率 AVR $N$  が選択回路 SW に入力されたとき、N 段までの PVDD / PVSS 生成回路が動作状態となる。

#### 【0067】

ここで、PVDD / PVSS 生成回路の動作状態とは、前述の第 1 実施形態の場合と同様に、PVDD / PVSS 生成回路に抵抗（アノードライン a およびカソードライン k）が接続されている状態であって、スタンバイ状態とは、PVDD / PVSS 生成回路に抵抗が接続されていない状態である。

#### 【0068】

このとき、PVDD / PVSS 生成回路 14 の変換効率カーブは図 6 に示すようになる。すなわち、従来の 1 つの PVDD / PVSS 生成回路を有する EL 表示装置における PVDD / PVSS 生成回路の変換効率と比較すると、本実施形態に係る EL 表示装置では、平均点灯率が大きくなつた場合であつても PVDD / PVSS 生成回路の変換効率が低下せず、変換効率は低電流領域を除いては 以上 の効率を保つことが可能である。

#### 【0069】

したがつて、本実施形態に係る EL 表示装置によれば、PVDD / PVSS 生成回路の変換効率を高く保つことにより、電源回路 10 の電子部品の発熱を軽減させることができ、電子部品の熱破壊を防止することができる。また、個々の PVDD / PVSS 生成回路の変換効率は高くなるので、従来構成に比べて大電流領域で消費電力を抑えることが出来る。

#### 【0070】

すなわち、本発明に係る EL 表示装置によれば、1 画面あたりの平均点灯率データに応じて各アノードライン a、カソードライン k に接続する PVDD / PVSS 生成回路を選択する選択回路 SW を設けることにより、電力ロスに伴う発熱による電子部品の破壊を防止することができる。また、トータルとして消費電力の小さい EL 表示装置を提供できる。

#### 【0071】

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。

#### 【0072】

例えば、上記の実施形態に係る EL 表示装置では、この発明の実施形態では複数本のアノードライン a、カソードライン k の抵抗値はそれぞれ同値であったが、アノードライン a 同士で抵抗値が同値でなくともよく、またカソードライン k 同士で抵抗値が同値でなくとも良い。

#### 【0073】

また、この発明の実施形態に係る EL 表示装置では、EL 表示素子に流れる電流の大きさに比例する 1 画面あたりの平均点灯率データの大きさによって選択回路 SW を制御しているが、EL 素子 D に流れる電流値を選択回路にフィードバックさせ、EL 素子 D に流れる電流値の大きさで PVDD / PVSS 生成回路 14 を選択しても良い。上記のように EL 表示装置を駆動しても、前述の第 1 および第 2 実施形態に係る EL 表示装置と同様の効

10

20

30

40

50

果を得る事ができる。

【0074】

さらに、上述の実施形態に係るEL表示装置では、1画面あたりの平均点灯率データの大きさによって選択回路SWを制御しているが、図7に示すように、PVDD/PVSS生成回路14の近傍に温度センサSSを取り付けて、コントローラCTRが、このセンサからの測定結果に応じて選択回路SWを制御しても良い。

【0075】

すなわち、温度センサSSの測定結果が所定の値以上の場合には、コントローラCTRは、動作状態とするPVDD/PVSS生成回路14を増やすための信号を選択回路SWに出力する。そうすると、一つのPVDD/PVSS生成回路あたりの負担を軽減することができる。

10

【0076】

その後、温度センサSSの測定結果が所定の値未満の場合には、コントローラCTRは、動作状態としたPVDD/PVSS生成回路14を減らしてスタンバイ状態とするための信号を選択回路SWに出力する。そうすると、一つのPVDD/PVSS生成回路14であっても、変換効率を低下させることなくEL表示装置を駆動することができる。

【0077】

上記の様に、選択回路SWを制御すると、電源回路10の温度上昇を防ぐ事ができるとともに、発熱による電子部品の破壊を防止することができる。したがって、PVDD/PVSS生成回路14の変換効率を低減させる事を防止し、EL表示装置の電力消費を低減することができる。

20

【0078】

尚、温度センサとしてはサーミスタ、熱電対、赤外線センサ、サーモパイルなど、接触型・非接触型の各種温度センサを適宜使用することができる。

【0079】

また、この発明の実施形態に係るEL表示装置では、PVDD/PVSS生成回路14の構成は全て同じであるが、1つ以上のPVDD/PVSS生成回路14の構成が他のPVDD/PVSS生成回路14と違っていても良い。すなわち、PVDD/PVSS生成回路14ごとに効率カーブが違っていても良い。

30

【0080】

さらに、上記の実施形態に係るEL表示装置では、あらかじめ、コントローラCTRが選択回路SWを制御してPVDD/PVSS生成回路を選択する際の基準値が設定されていたが、例えば、この基準値はユーザ等により設定可能な可変値であっても良い。この場合であっても、上述の実施形態に係るEL表示装置と同様の効果を得る事ができる。

【0081】

また、上記の実施形態に係るEL表示装置は、ELパネルに画像データを表示するタイミングと、選択回路SWを制御してアノードラインaおよびカソードラインkに接続されるPVDD/PVSS生成回路14を増減するタイミングとを合わせるために、さらにフレームメモリ等のメモリを有していても良い。

40

【0082】

そうすると、フレーム毎にEL素子Dに流れる電流量の変化が大きい動画等を表示させる場合であっても、効果的にEL表示装置の電力消費を低減することができる。

【0083】

また、上記実施形態に開示されている複数の構成要素の適宜な組み合せにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合せてよい。

【図面の簡単な説明】

【0084】

【図1】本発明の第1実施形態に係るEL表示装置の一構成例を概略的に示す図。

50

【図2】図1に示すEL表示装置の画素構成例を説明するための図。

【図3】図2に示す表示画素の一動作例を説明するための図。

【図4】図1に示すEL表示装置におけるPVDD/PVSS生成回路の変換効率の一例を説明するための図。

【図5】本発明の第2実施形態に係るEL表示装置の一構成例を概略的に示す図。

【図6】図5に示すEL表示装置におけるPVDD/PVSS生成回路の変換効率の一例を説明するための図。

【図7】本発明の他の実施形態に係るEL表示装置の一構成例を概略的に示す図。

【図8】従来のEL表示装置の一構成例を概略的に示す図。

【図9】図8に示す従来のEL表示装置におけるPVDD/PVSS生成回路の変換効率の一例を説明するための図。

10

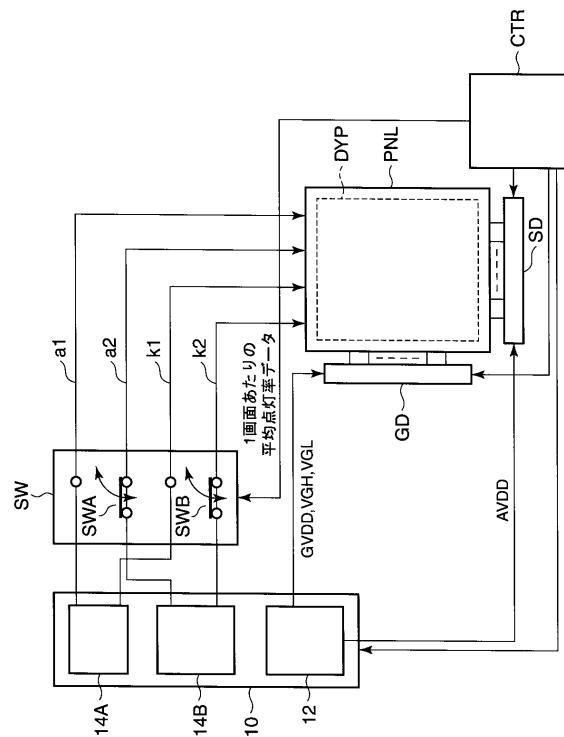
【符号の説明】

【0085】

CTR...コントローラ回路、D...EL素子、PVDD...アノード電圧、PVSS...カソード電圧、SW...選択回路、a...アノードライン、k...カソードライン、CTR...コントローラ、14...PVDD/PVSS生成回路、10...電源回路

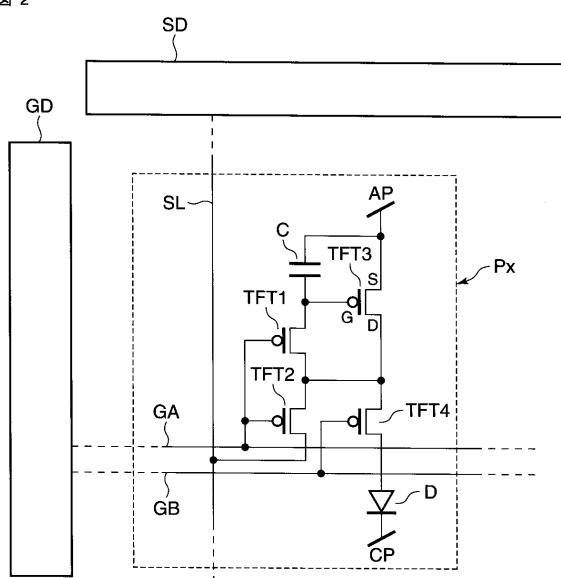
【図1】

図1



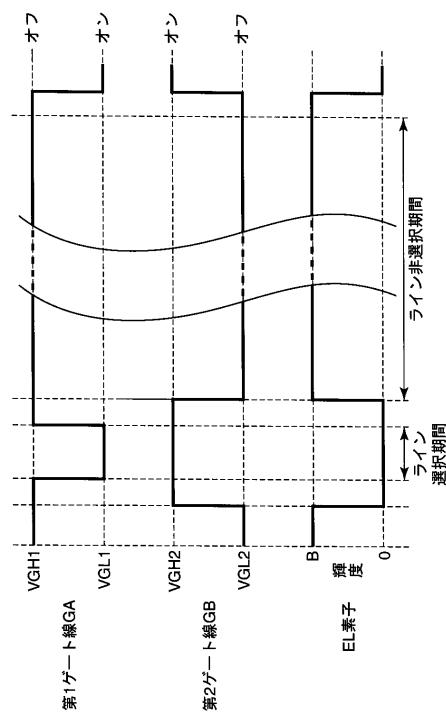
【図2】

図2



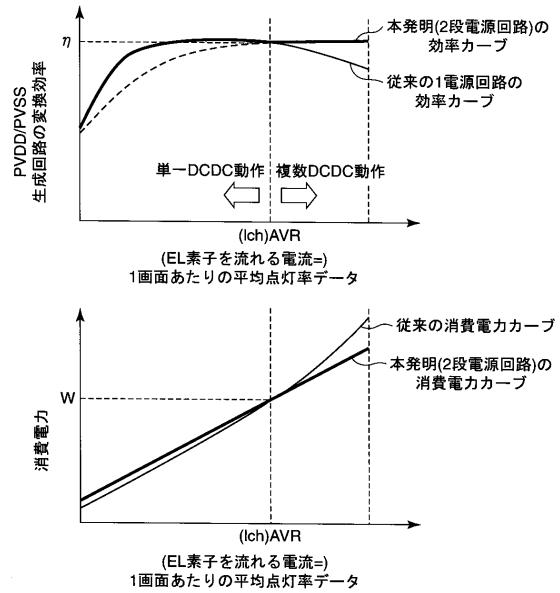
【図3】

図3



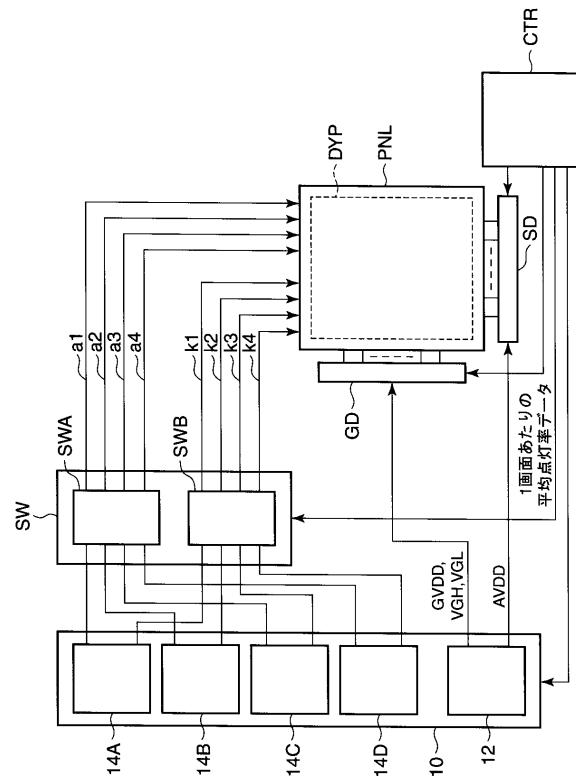
【図4】

図4



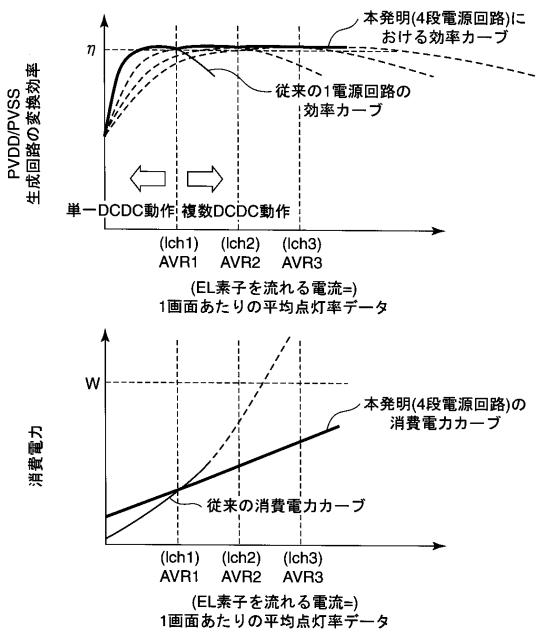
【図5】

図5



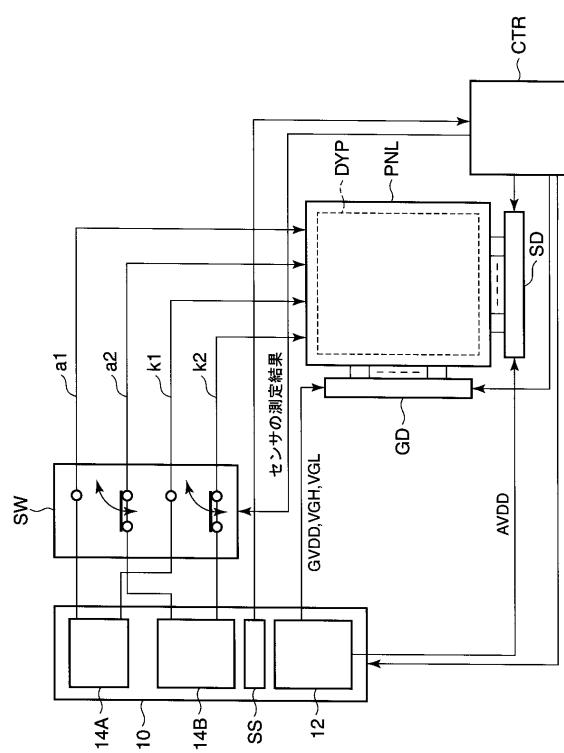
【図6】

図6



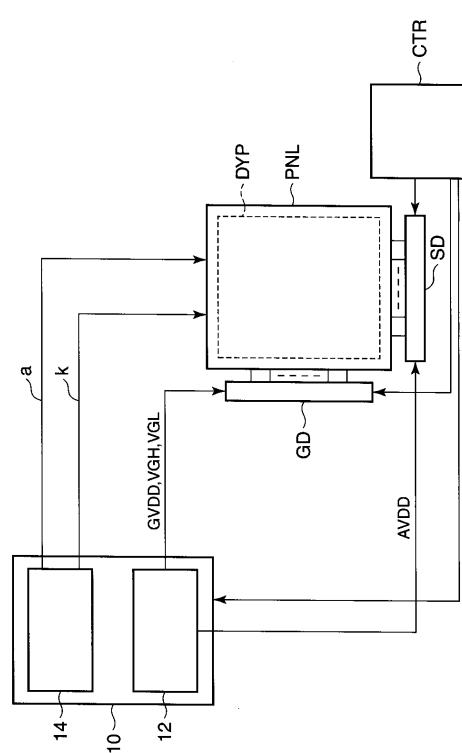
【図7】

図7



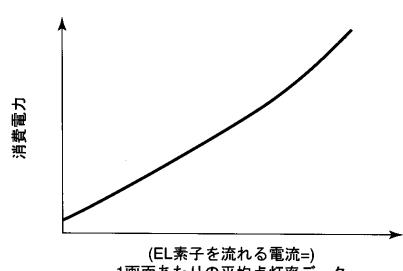
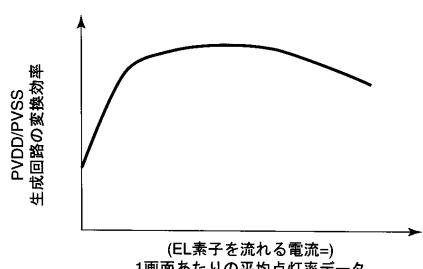
【図8】

図8



【図9】

図9



---

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/30

K

(74)代理人 100109830

弁理士 福原 淑弘

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 気谷 英則

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 5C080 AA06 BB05 DD19 DD26 EE29 FF11

专利名称(译)	EL显示装置及其驱动方法		
公开(公告)号	<a href="#">JP2009080353A</a>	公开(公告)日	2009-04-16
申请号	JP2007250282	申请日	2007-09-26
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	氣谷英則		
发明人	氣谷 英則		
IPC分类号	G09G3/30 G09G3/20		
FI分类号	G09G3/30.J G09G3/20.641.D G09G3/20.670.L G09G3/20.612.U G09G3/20.623.A G09G3/30.K G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3283		
F-TERM分类号	5C080/AA06 5C080/BB05 5C080/DD19 5C080/DD26 5C080/EE29 5C080/FF11 5C380/AA01 5C380/AA02 5C380/AB06 5C380/AC04 5C380/BA01 5C380/BA11 5C380/BA41 5C380/BA42 5C380/CA01 5C380/CA13 5C380/CB31 5C380/CC26 5C380/CC33 5C380/CC39 5C380/CC52 5C380/CC63 5C380/CD014 5C380/CE01 5C380/CF62 5C380/CF67 5C380/DA02 5C380/DA06 5C380/DA50 5C380/FA03 5C380/FA04 5C380/FA12 5C380/GA11		
代理人(译)	河野 哲 中村诚		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

解决的问题：提供一种EL显示装置，该EL显示装置防止由于功率损耗引起的发热而损坏电子部件，并且消耗较少的功率。在以矩阵形式布置的每个EL像素PX中布置的EL元件D，将阳极电压PVDD提供给EL元件D的多条阳极线a以及提供给EL元件D的阴极电压PVSS。多个阴极线k，用于将阳极电压PVDD和阴极电压PVSS输出到阳极线a和阴极线k的多个PVDD / PVSS生成电路14，多个PVDD / PVSS生成电路14和多个阳极线a和连接到阳极线a和阴极线k的PVDD / PVSS生成电路14，以及布置在多个PVDD / PVSS生成电路14和多个阴极线k之间的选择电路SW。一种具有控制器CTR的EL显示装置，该控制器将用于确定的信号输出到选择电路SW。[选择图]图5

