

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-292817

(P2006-292817A)

(43) 公開日 平成18年10月26日(2006.10.26)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 K	3K007
<b>G09G 3/20 (2006.01)</b>	G09G 3/30 H	5C080
<b>H01L 51/50 (2006.01)</b>	G09G 3/20 623N	
	G09G 3/20 631V	
	G09G 3/20 641Q	

審査請求 未請求 請求項の数 10 O L (全 18 頁) 最終頁に続く

(21) 出願番号 特願2005-109708 (P2005-109708)  
 (22) 出願日 平成17年4月6日(2005.4.6)

(71) 出願人 503121103  
 株式会社ルネサステクノロジ  
 東京都千代田区丸の内二丁目4番1号  
 (74) 代理人 100085811  
 弁理士 大日方 富雄  
 (72) 発明者 緒方 康洋  
 東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内  
 (72) 発明者 慶長 隆行  
 東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内  
 F ターム(参考) 3K007 AB17 BA06 DB03 GA04  
 5C080 AA06 BB05 CC03 DD04 DD05  
 EE28 EE30 GG12 JJ02 JJ03  
 JJ05

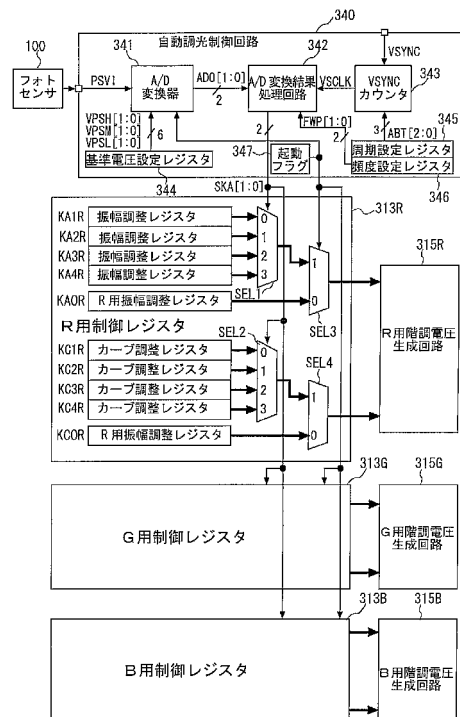
(54) 【発明の名称】 表示駆動用半導体集積回路および自発光型表示装置を備えた電子機器

(57) 【要約】

【課題】 周囲の明るさおよび使用する表示装置の仕様に応じて階調電圧およびガンマカーブ特性を変更し最適な画質で表示を行なうことができる有機ELパネル等の自発光パネルの表示駆動用半導体集積回路を提供する。

【解決手段】 表示駆動用半導体集積回路に、階調電圧の振幅を変更するための複数の値を格納するレジスタ(KAOR)やROMなどの記憶回路と、ガンマカーブ特性を変更するための複数の値を格納するレジスタ(KCOR)やROMなどの記憶回路とを設ける。そして、フォトセンサの出力に応じて上記記憶回路内の複数の値からいずれかの値を選択して階調電圧生成回路に供給させることによって、動的に階調電圧およびガンマカーブ特性を変更できるように構成した。

【選択図】 図5



## 【特許請求の範囲】

## 【請求項 1】

表示データに応じて自発光型表示パネルの信号線に印加される駆動電圧を生成し出力するとともに、周囲の明るさに応じた入力信号に応答して上記駆動電圧に付与される階調電圧を変更可能な表示駆動用半導体集積回路であって、

上記階調電圧の最大値および最小値を規定するための複数の設定値を格納する記憶回路と、上記入力信号に応じて上記記憶回路内のいずれかの設定値を指定する信号を出力する制御回路と、該制御回路の出力によって上記記憶回路から上記入力信号に対応した設定値を選択する選択回路と、該選択回路の出力を受けて上記駆動電圧に付与される階調電圧を生成する階調電圧生成回路とを有することを特徴とする表示駆動用半導体集積回路。

10

## 【請求項 2】

上記階調電圧の変化特性を規定するための複数の設定値を格納する第 2 の記憶回路をさらに有することを特徴とする請求項 1 に記載の表示駆動用半導体集積回路。

## 【請求項 3】

上記記憶回路および第 2 の記憶回路は、格納される設定値が書き換え可能なレジスタであることを特徴とする請求項 2 に記載の表示駆動用半導体集積回路。

## 【請求項 4】

上記階調電圧生成回路は赤、青、緑の 3 原色の各色に対応してそれぞれ設けられ、上記駆動電圧は 3 原色の各色に対応した信号として別々に生成され、上記記憶回路に格納される設定値は 3 原色の各色に対応して格納されることを特徴とする請求項 1 に記載の表示駆動用半導体集積回路。

20

## 【請求項 5】

上記制御回路は上記入力信号をデジタル信号に変換する A / D 変換回路を備え、上記 A / D 変換回路の出力に応じて上記選択回路によって上記記憶回路から選択される設定値が変更されることを特徴とする請求項 1 ~ 4 のいずれかに記載の表示駆動用半導体集積回路。

## 【請求項 6】

上記制御回路は上記 A / D 変換回路の出力の有効・無効を制御する有効化制御回路を備え、該有効化制御回路が有効化された場合に上記選択回路によって上記記憶回路から選択される設定値が変更されることを特徴とする請求項 5 に記載の表示駆動用半導体集積回路

30

## 【請求項 7】

上記制御回路は上記 A / D 変換回路の出力の有効化の頻度を指定する設定値を格納するレジスタを備え、上記有効化制御回路は該レジスタの設定値に応じて上記 A / D 変換回路の出力の有効 / 無効を制御することを特徴とする請求項 6 に記載の表示駆動用半導体集積回路。

## 【請求項 8】

上記 A / D 変換回路は入力に対してヒステリシス特性を有するように構成されていることを特徴とする請求項 5 ~ 7 のいずれかに記載の表示駆動用半導体集積回路。

## 【請求項 9】

上記 A / D 変換回路は、上記入力信号と所定の参照電圧とを比較する複数のコンパレータを備え、上記参照電圧が各コンパレータの出力の変化に応じて切り替えられることによりヒステリシス特性を有するように構成されていることを特徴とする請求項 8 に記載の表示駆動用半導体集積回路。

40

## 【請求項 10】

請求項 1 ~ 9 のいずれかに記載の表示駆動用半導体集積回路と、該表示駆動用半導体集積回路によって駆動される自発光型表示装置と、機器周囲の明るさを検出する光量検出手段とを備えた電子機器であって、上記光量検出手段の検出信号が上記入力信号として上記表示駆動用半導体集積回路に入力されるように構成されていることを特徴とする電子機器

50

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、表示データに応じた階調電圧を生成し、有機ELパネル等の自発光パネルへ出力する自発光表示用駆動装置に係り、特に、ガンマ特性（階調番号 - 輝度特性）の調整が可能な有機EL表示装置等の自発光型表示装置の表示駆動用半導体集積回路およびこれらを備えた電子機器に利用して有効な技術に関する。

## 【背景技術】

## 【0002】

近年、携帯電話器やデジタルカメラ、PDA（Personal Digital Assistants）などの携帯用電子機器の表示装置として、複数の表示画素がマトリクス状に2次元配列された有機ELパネル等の自発光パネルやバックライトを使用する液晶表示パネルが用いられている。かかる表示パネルを搭載した機器内部にはパネルの表示駆動を行なう半導体集積回路化された表示用駆動装置が搭載されている。 10

## 【0003】

ところで、有機ELパネルや液晶表示パネルの表示用駆動装置は使用するパネルの種類や駆動方式によって、ガンマ特性や駆動電圧（階調電圧）、動作クロックの周波数など仕様が異なり、表示用駆動装置を提供するメーカーは仕様が異なる表示パネルであっても適用できるように、ガンマ特性や階調電圧を調整可能に構成されている。有機ELパネル個々の特性に応じて所望のガンマ特性や階調電圧を調整することが可能な回路に関する 20  
発明としては、例えば特許文献1に開示されているものがある。

【特許文献1】特開2004-354625号

【特許文献2】特開2004-325748号

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

上記先願発明は、有機EL等の自発光表示装置において、RGBの各色ごとにガンマ特性のばらつきが異なることに着目して、R、G、Bそれぞれの色ごとに特性ばらつきに合わせた階調電圧の両端の電圧を選択するレジスタと、ガンマカーブ特性を選択するレジスタを設けて、特性ばらつきに応じてレジスタ値を設定することで、階調電圧とガンマ特性をそれぞれ調整できるようにしている。 30

## 【0005】

ところで、有機ELパネルは自発光型表示装置であるため、同じ輝度でも機器周囲の明るさによって表示が見えやすかったり、見えにくかったりするという課題がある。かかる課題を解決するため、周囲の明るさを検出する受光素子を設け、周囲の明るさに応じて有機EL素子の輝度を変化させるようにした発明が提案されている（特許文献2）。 30

## 【0006】

しかしながら、周囲の明るさに応じて有機EL素子の輝度を変化させる上記先願発明は、周囲の明るさに応じてガンマ特性を調整するようにはしていないとともに、有機EL素子の輝度を変化させる具体的な仕組みについてはなんら開示をしていない。 40

## 【0007】

この発明の目的は、周囲の明るさに応じて自動的に輝度を変化させることでどのような環境下でも表示が見やすい有機ELパネル等の自発光パネルの表示駆動用半導体集積回路を提供することにある。

## 【0008】

この発明の他の目的は、周囲の明るさおよび使用する表示装置の仕様に応じて階調電圧およびガンマカーブ特性を変更し最適な画質で表示を行なうことができる有機ELパネル等の自発光パネルの表示駆動用半導体集積回路を提供することにある。

## 【0009】

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述およ 50

び添附図面から明らかになるであろう。

【課題を解決するための手段】

【0010】

本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

すなわち、表示駆動用半導体集積回路に、階調電圧の振幅を変更するための複数の値を格納するレジスタやROMなどの記憶回路と、ガンマカーブ特性を変更するための複数の値を格納するレジスタやROMなどの記憶回路とを設ける。そして、フォトセンサの出力に応じて上記記憶回路内の複数の値からいずれかの値を選択して階調電圧生成回路に供給させることによって、動的に階調電圧およびガンマカーブ特性を変更できるように構成したものである。

10

【0011】

上記した手段によれば、周囲の明るさに応じて自動的に輝度が変化されるため、どのような環境下でも自発光パネルに見易い状態で表示を行なうことができる。ここで、望ましくは、フォトセンサの出力をデジタル信号に変換するA/D変換回路を設け、該A/D変換回路を構成するコンパレータにヒステリシス特性を持たせるようにする。さらに、フォトセンサの出力を判定するタイミングを調整するタイミング調整回路を設ける。これにより、周囲の明るさが変化したときに回路が過敏に反応して表示の輝度が頻繁に変化して表示が見にくくなるのを回避することができる。

【発明の効果】

20

【0012】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

すなわち、本発明に従うと、周囲の明るさに応じて自動的に輝度を変化させることのできるような環境下でも表示が見易い有機ELパネル等の自発光パネルの表示駆動用半導体集積回路を実現することができる。

【0013】

また、本発明に従うと、周囲の明るさおよび使用する表示装置の仕様に応じて階調電圧およびガンマカーブ特性を変更し最適な画質で表示を行なうことができる有機ELパネル等の自発光パネルの表示駆動用半導体集積回路を実現することができるという効果がある。

30

【発明を実施するための最良の形態】

【0014】

以下、この発明の好適な実施の形態を図面に基づいて説明する。

図1は、本発明を適用して有効な有機ELパネルの信号線駆動回路を内蔵した有機ELパネル表示駆動用半導体集積回路（有機ELパネルドライバIC）とこのドライバICにより駆動される有機ELパネルとからなる有機EL表示装置の構成を示したものである。図1において、200は有機EL素子がマトリクス状に配置されてなる有機ELパネル、300はこの有機ELパネル200を駆動して表示を行なう有機ELパネルドライバICである。

40

【0015】

有機ELパネル300は、画像信号が印加される複数の信号線としてのソース線（ソース電極）SL1, SL2...と所定の周期で順次選択駆動される複数の走査線としてのゲート線（ゲート電極）GL1, ...が直交する方向に配設されている。そして、ソース線SL1, SL2...とゲート線GL1, ...の各交点に画素が配置され、アクティブマトリクス型パネルとして構成されている。各画素は、いずれかの走査線GLにゲート端子が、またいずれかの信号線SLにソース端子が接続された選択素子としてのTF T（薄膜トランジスタ）Q1と、スイッチング素子としてのTF T Q2と、電源ラインVDLと接地点との間にTF T Q2と直列に接続された自発光素子としての有機EL素子LEDとからなる。TF T Q2は、上記選択用TF T Q1のドレイン端子にゲート端子が、

50

また電源電圧V<sub>DD</sub>を供給する電源ラインV<sub>D L</sub>にソース端子が接続されている。

【0016】

有機EL素子LEDには、R(赤)用素子LED<sub>r</sub>と、G(緑)用素子LED<sub>g</sub>と、B(青)用素子LED<sub>b</sub>とがあり、これらの素子を有する画素がR, G, Bのような順序で配置されている。これとともに、スイッチング用のTFT Q<sub>2</sub>のゲート端子とソース端子との間には、信号線SLを介して供給される画像信号を選択用TFT Q<sub>1</sub>がオフされている間も保持する容量素子C<sub>0</sub>が設けられている。ここで、前記選択用TFT Q<sub>1</sub>を介してTFT Q<sub>2</sub>のゲート端子に印加された階調電圧により、有機EL素子LED<sub>r</sub>、LED<sub>g</sub>、LED<sub>b</sub>に流れる電流量が変化し、各画素の輝度が制御される。

【0017】

有機ELパネルドライバIC300は、上記有機ELパネル200の信号線SL<sub>1</sub>, SL<sub>2</sub>...を駆動する信号線駆動回路310と、駆動回路に必要な電圧を供給する電源回路330を備えている。さらに、このドライバIC300は、外部のフォトセンサ100からの信号と垂直同期信号V<sub>S Y N C</sub>とに基づいて信号線駆動回路310に送る制御信号を生成する自動調光制御回路340と、チップ内部の回路の動作タイミング信号を生成するタイミングコントローラ350を備えている。320は上記有機ELパネル200の走査線GL<sub>1</sub>, ...を駆動する走査線駆動回路であり、電源回路330は走査線駆動回路320に必要な電圧も生成する。

【0018】

信号線駆動回路310は、CPUから転送される表示データに基づいて、有機ELパネル300の信号線SL<sub>1</sub>, SL<sub>2</sub>...に印加される画像信号の階調電圧を制御する。信号線駆動回路310は、表示データをラッチするラッチ回路311、表示データ信号のレベルを変換するレベルシフタ312、制御レジスタ313、該制御レジスタ313の出力信号のレベルを変換するレベルシフタ314、階調電圧生成回路315、デコーダ回路316などから構成される。階調電圧生成回路315は、有機ELパネル200の信号線SL<sub>1</sub>, SL<sub>2</sub>...の階調電圧制御に必要な複数の階調電圧を生成する。デコーダ回路316は、表示データに応じて複数の階調電圧の中からひとつを選択する。上記ラッチ回路311や制御レジスタ313、レベルシフタ312, 314は、タイミングコントローラ350により生成される動作タイミング信号によって制御される。

【0019】

制御レジスタ313および階調電圧生成回路315は、R, G, Bの各色に対応してそれぞれR用の制御レジスタ313<sub>R</sub>および階調電圧生成回路315<sub>R</sub>、G用の制御レジスタ313<sub>G</sub>および階調電圧生成回路315<sub>G</sub>、B用の制御レジスタ313<sub>B</sub>および階調電圧生成回路315<sub>B</sub>が設けられている。また、制御レジスタ313<sub>R</sub>、313<sub>G</sub>、313<sub>B</sub>は、各色毎にさらに階調電圧の最大電圧と最小電圧を指定する値を格納する振幅調整レジスタとガンマカーブの特性を指定する値を格納するカーブ調整レジスタの2種類のレジスタを含んでいる。これは、R, G, Bの各画素の有機EL素子は、図2(A)に示すように、素子の流す電流と発光輝度の関係を表わすI-B(電流-輝度)特性が色毎に異なるとともに、図2(B)に示すように、素子に印加する電圧と素子に流れる電流との関係を表わすV-I(電圧-電流)特性が色毎に異なっているためである。

【0020】

振幅調整レジスタには、使用する有機ELパネルの有機EL素子の特性に応じて図3(A)に示すように、階調電圧の特性を変えるための値が格納される。一方、カーブ調整レジスタには、使用する有機ELパネルの有機EL素子の特性に応じて図3(B)に示すように、ガンマカーブの特性を変えるための値が格納される。本実施例では、このような階調電圧の特性とガンマカーブの特性をR, G, Bの各色毎に別個に設定できるようにされている。

【0021】

タイミングコントローラ317は、クロックを計数するカウンタを持っており、外部から入力されるドットクロックdをカウントし、ラインクロックlを生成する。ラッチ

10

20

30

40

50

回路 3 1 1 は、ドットクロック  $d$  に同期して例えば 1 8 ビットのような単位の表示データを順次取り込んで、ラインクロック  $l$  の立ち下がりタイミングで動作し、1 ライン分の表示データをまとめてレベルシフタ 3 1 2 へ転送する。

【 0 0 2 2 】

レベルシフタ 3 1 2 は、ラッチ回路 3 1 1 から転送される表示データをロジック回路の電源電圧である  $V_{cc} - GND$  レベルから、階調電圧生成回路 3 1 5 R、3 1 5 G、3 1 5 B およびデコーダ回路 3 1 3 の動作電源である  $V_{DD} - V_{SS}$  レベルに変換する。なお、このレベル変換を行う理由は、各ブロックの制御をそれらの動作電源に応じた電圧レベルで行う必要があるためである。

【 0 0 2 3 】

R G B 個別の制御レジスタ 3 1 3 R、3 1 3 G、3 1 3 B は各々ラッチ回路を内蔵しており、電源投入時等に外部の C P U から供給されるレジスタ設定値を取り込み、タイミングコントローラ 3 1 6 からのラインクロック  $l$  の立ち下がりタイミングで、レジスタ設定値をレベルシフタ 3 1 4 へ転送する。レベルシフタ 3 1 4 は、各制御レジスタ 3 1 3 R、3 1 3 G、3 1 3 B から供給されるレジスタ設定値信号を  $V_{cc} - GND$  レベルから  $V_{DD} - GND$  レベルに変換し、階調電圧生成回路 3 1 5 R、3 1 5 G、3 1 5 B へ転送する。

【 0 0 2 4 】

R G B 個別の階調電圧生成回路 3 1 5 R、3 1 5 G、3 1 5 B は、レベルシフタ 3 1 4 を介して入力されるレジスタ設定値に応じて複数の階調電圧を生成する。デコーダ回路 3 1 3 は、階調電圧生成回路 3 1 5 R、3 1 5 G、3 1 5 B で生成されたアナログの階調電圧の中からレベルシフタ 3 1 2 からの表示データのビットコードに対応された電圧を選択することで、デジタルの表示データをアナログの階調電圧に変換する D A コンバータの役割を果たす。

【 0 0 2 5 】

次に、図 4 を用いて、本発明に係る R G B 個別の階調電圧生成回路 3 1 5 R、3 1 5 G、3 1 5 B の具体的な構成と動作を説明する。なお、階調電圧生成回路 3 1 5 R、3 1 5 G、3 1 5 B はそれぞれ同一の構成であるので、代表として、R 用の制御レジスタ 3 1 3 R と階調電圧生成回路 3 1 5 R について説明し、他の色の回路の図示と説明は省略する。なお、図示の都合から、図 4 においては、レベルシフタ 3 1 2 および 3 1 4 を省略してあ

【 0 0 2 6 】

図 4 に示されているように、制御レジスタ 3 1 3 R には、振幅調整レジスタ  $K A 0 R$  とカーブ調整レジスタ  $K C 0 R$  とが設けられている。階調電圧生成回路 3 1 5 R は、外部から供給される基準電圧  $V_{ref}$  と接地点  $GND$  との間に設けられたラダー抵抗を含む抵抗分割回路 4 1 0、該抵抗分割回路 4 1 0 により生成された複数の電圧レベルの中からいずれかの電圧を階調電圧として選択するセクタ回路 4 2 1、4 2 2 を備える。また、該セクタ回路 4 2 1、4 2 2 により選択された電圧をインピーダンス変換するオペアンプからなるボルテージフォロワ 4 3 1、4 3 2、及びそのボルテージフォロワ 4 3 1、4 3 2 の出力電圧を抵抗分割するための可変抵抗 4 4 1 ~ 4 4 6 からなる抵抗分割回路 4 4 0 を備える。さらに、階調電圧生成回路 3 1 5 R は、該抵抗分割回路 4 4 0 で分割された電圧をインピーダンス変換するオペアンプからなるボルテージフォロワ 4 5 1 ~ 4 5 5、ボルテージフォロワ 4 3 1、4 3 2 及び 4 5 1 ~ 4 5 5 の出力電圧を抵抗分割して所望の階調数分（ここでは例えば 6 4 階調）の階調電圧を生成するラダー抵抗からなる抵抗分割回路 4 6 0 を備える。

【 0 0 2 7 】

上記セクタ回路 4 2 1、4 2 2 のうち電圧の高い側に設けられたセクタ回路 4 2 1 は振幅調整レジスタ  $K A 0 R$  の最大階調電圧設定値に応じた電圧を選択し、電圧の低い側に設けられたセクタ回路 4 2 2 は振幅調整レジスタ  $K A 0 R$  の最小階調電圧設定値に応じた電圧を選択できるような構成とされる。そして、これらのセクタ回路 4 2 1、4 2

10

20

30

40

50

2により選択された電圧が階調番号の最小値と最大値に対応した階調電圧として、ボルテージフォロワ431, 432を介して抵抗分割回路440に供給される。

【0028】

また、抵抗分割回路440の可変抵抗441~446は、カーブ調整レジスタK C 0 Rの設定値に基づいて、その抵抗値を変更できるように構成されている。かかる可変抵抗としては、例えばM O S F E Tのように電圧に応じて抵抗値がアナログ的に変化する素子の他、複数の直列抵抗とこれらの各抵抗と並列に設けられた複数のスイッチ素子とからなりオンされるスイッチ素子の数に応じて抵抗値が変化するようにされた抵抗回路により構成しても良い。

【0029】

本実施例の階調電圧生成回路315Rは、以上の回路構成で、まずは、可変抵抗441~446の抵抗分割により、所望の階調番号-階調電圧特性を得る上で基準となる階調電圧(基準階調電圧)を生成する。さらに、前述により生成される各階調電圧は後段のボルテージフォロワ451~455でバッファリングされ、ラダー抵抗からなる抵抗分割回路460で上記基準階調電圧間を電圧関係が線形になるように抵抗分割し、階調番号が対応する例えば64階調分の階調電圧を生成する。階調電圧生成回路315Rで生成された64階調の階調電圧は、デコード回路316で表示データに合わせた階調電圧にデコードし(変換し)、有機E Lパネル200の対応する信号線への印加電圧(出力電圧)として出力される。他の階調電圧生成回路315G, 315Bも同様に構成されている。

【0030】

以上のような回路構成により、ガンマ特性の調整において、振幅調整レジスタK A 0 Rおよびカーブ調整レジスタK C 0 R等への設定で、階調電圧の振幅電圧及び中間階調部のカーブの調整が可能となり、高画質の表示が望める階調電圧生成回路を実現することができる。

【0031】

次に、図1に示されているフォトセンサからの信号に基づいて有機E L素子の輝度を調整する自動調光制御回路340と制御レジスタ313の構成例と動作について説明する。

図5にガンマ特性を調整するための自動調光機能構成図を示す。この実施例の自動調光機能は、自動調光制御回路340と、R用の制御レジスタ313R、R用の階調電圧生成回路315R、G用の制御レジスタ313G、G用の階調電圧生成回路315G、B用の制御レジスタ313B、B用の階調電圧生成回路315Bからなる。自動調光制御回路340は、外部のフォトセンサ100から入力されるP S V I信号をデジタル信号に変換するA / D変換回路341、A / D変換結果を設定された周期でR用の制御レジスタ313Rへ供給して階調電圧の調整タイミングを与えるA / D変換結果処理回路342、周期信号を生成するVSYNCカウンタ343を備える。また、自動調光制御回路340は、A / D変換回路341で用いられる基準電圧を設定する基準電圧設定レジスタ344、A / D変換結果を反映する周期を設定する周期設定レジスタ345、A / D変換結果を反映する頻度を設定する頻度設定レジスタ346、自動調光機能の有効 / 無効を設定する起動設定フラグ347を備える。

【0032】

R用の制御レジスタ313Rは、図4に示されている本来のR用振幅調整レジスタK A 0 Rとカーブ調整レジスタK C 0 Rの他に、4つの自動調光用振幅調整レジスタK A 1 R, K A 2 R, K A 3 R, K A 4 Rを備える。また、レジスタ313Rは、これら4つの自動調光用振幅調整レジスタから一つを選択する選択回路S E L 1、R用振幅調整レジスタK A 0 Rまたは自動調光用振幅調整レジスタK A 1 R ~ K A 4 Rのいずれかの出力を選択する選択回路S E L 2を備える。さらに、レジスタ313Rは、4つの自動調光用カーブ調整レジスタK C 1 R, K C 2 R, K C 3 R, K C 4 R、これら4つの自動調光用カーブ調整レジスタから一つを選択する選択回路S E L 3、本来のR用カーブ調整レジスタK C 0 Rと自動調光用カーブ調整レジスタK C 1 R ~ K C 4 Rのいずれかの出力を選択する選択回路S E L 4を備える。G用制御レジスタ313G及びB用制御レジスタ313Bも、

10

20

30

40

50

R用制御レジスタ313Rと同様の回路構成を有するので、以下R用の制御レジスタ313Rについて説明し、G用制御レジスタ313G及びB用制御レジスタ313Bについては、詳しい構成の図示および説明は省略する。

【0033】

図6にはA/D変換回路341の詳細な構成例が示されている。この実施例のA/D変換回路341は、ラダー抵抗からなる抵抗分割回路510と、該抵抗分割回路510で定電圧VCIRを電圧することで生成された電圧の中から適当なものを選択する選択回路(セレクタ)521, 522, 523を備える。また、A/D変換回路341は、選択回路(セレクタ)521, 522, 523で選択された電圧がそれぞれ反転入力端子に印加され、非反転入力端子に外部のフォトセンサ100からの信号PSVIが入力されるコンパレータ531, 532, 533と、該コンパレータ531, 532, 533をエンコードして2ビットの信号として出力するエンコーダ540を備える。

10

【0034】

コンパレータ531, 532, 533は、起動設定フラグ346の状態によって、活性化または非活性化される。選択回路(セレクタ)521, 522, 523は、基準電圧設定レジスタ344の各2ビットの設定値VPSH[1:0]、VPSM[1:0]、VPSL[1:0]に応じてそれぞれ抵抗分割回路510で生成された電圧の中から適当なものを選択する。表1~表3に、設定値VPSH[1:0]、VPSM[1:0]、VPSL[1:0]と、選択回路(セレクタ)521, 522, 523によって選択される基準電圧との関係の一例が示されている。また、表4には、エンコーダ540の入力と出力、すなわちコンパレータ531, 532, 533の出力とA/D変換結果ADO[1:0]および周囲の明るさの度合いとの関係が示されている。

20

【0035】

【表1】

レジスタ値 VPSH[1:0]	基準電圧VH[V] (VCIR=2.5V)
00	VCIR×0.35
01	VCIR×0.45
10	VCIR×0.55
11	VCIR×0.65

30

【0036】

【表2】

レジスタ値 VPSM[1:0]	基準電圧VM[V] (VCIR=2.5V)
00	VCIR×0.20
01	VCIR×0.25
10	VCIR×0.30
11	VCIR×0.35

40

【0037】

【表 3】

レジスタ値 VPSL[1:0]	基準電圧VL[V] (VCIR=2.5V)
00	VCIR×0.05
01	VCIR×0.10
10	VCIR×0.15
11	VCIR×0.20

10

【0038】

【表 4】

入力A,B,C	A/D変換結果 ADO[1:0]	明るさの度合い
000	00	最も暗い環境
001	01	2番目に暗い環境
011	10	2番目に明るい環境
111	11	最も明るい環境

20

【0039】

表 4 に示すように、入力 A、B、C = 000 の場合が最も暗い環境であることを示し、ADO[1:0] = 00 を出力する。入力 A、B、C = 001 の場合が 2 番目に暗い環境であることを示し、ADO[1:0] = 01 を出力する。入力 A、B、C = 011 が 2 番目に明るい環境であることを示し、ADO[1:0] = 10 を出力する。入力 A、B、C = 111 が最も明るい環境であることを示し、ADO[1:0] = 11 を出力する。外部のフォトセンサ 100 から信号 PSVI が A/D 変換回路 341 に入力されると、A/D 変換回路 341 では、PSVI 信号を表 4 に示すような周囲の明るさの度合いを表わす 2 ビットのデジタル信号 ADO[1:0] に変換する。

【0040】

VSYNC カウンタ 343 は、外部から入力される垂直同期信号 VSYNC と周期設定レジスタ 345 の 3 ビットの設定値 ABT[2:0] から、A/D 変換結果 ADO[1:0] を反映させるための周期を決める信号 VSCLK を生成する。A/D 変換結果処理回路 342 は、VSCLK 信号と周波数設定レジスタ 346 の 2 ビットの設定値 FWP[1:0] から、実際に階調電圧を調整する周期を決定し、その周期に応じたタイミングで A/D 変換結果 ADO[1:0] を調整制御信号 SKA[1:0] として、各制御レジスタ 313R、313G、313B へ共通に出力する。

30

【0041】

R 用制御レジスタ 313R では、SKA[1:0] を選択信号として、セレクト SEL1、SEL2 が振幅調整レジスタ KA1R、KA2R、KA3R、KA4R 及びカーブ調整レジスタ KC1R、KC2R、KC3R、KC4R の中からそれぞれ使用するレジスタを一つ選択する。後段のセレクト SEL3、SEL4 は、起動設定フラグ 347 の状態によって、選択されたレジスタまたは本来の R 用振幅調整レジスタ KA0R 及び R 用カーブ調整レジスタ KC0R のいずれかを選択し、そのレジスタの値を後段の R 用階調電圧生成回路 314R に入力する。G 用 313G 及び B 用制御レジスタ 313B も同様に動作する。階調電圧生成回路 314R は、R 用制御レジスタ 313R からの入力に応じた階調電圧を出力する。起動設定フラグ 347 は、IC 全体を制御する制御回路に設けられるコントローラレジスタ内の 1 ビットであっても良い。

40

【0042】

表 5 には、図 5 の周期設定レジスタ 345 の設定値 ABT[2:0] と、VSYNC カウンタ 34

50

3 から出力する VSCLK 信号のサンプリング周期との関係の一例を示す。VSYNC カウンタ 3 4 3 は、周期設定レジスタ 3 4 5 の設定値 A B T [2:0] に応じて PSVI 信号のサンプリング周期を表 5 に示すように決定し、決定した周期に対応したタイミングで VSCLK 信号を出力する。

【 0 0 4 3 】

【 表 5 】

レジスタ値 ABT[2:0]	サンプリング周期 VSCLK
0 0 0	1/fVSYNC
0 0 1	2/fVSYNC
0 1 0	4/fVSYNC
0 1 1	8/fVSYNC
1 0 0	16/fVSYNC
1 0 1	32/fVSYNC
1 1 0	64/fVSYNC
1 1 1	設定禁止

10

【 0 0 4 4 】

表 6 には、頻度設定レジスタ 3 4 6 の設定値 F W P [1:0] と、図 5 の A / D 変換結果処理回路 3 4 2 に入力された A / D 変換結果 A D O [1:0] を出力 S K A [1:0] に反映させるための条件（反映頻度）との関係を示す。具体的には、VSCLK 信号で示す現周期の A D O [1:0] の値と、VSCLK で示す一つ前の周期の A D O [1:0] の値とを比較し、反映条件を決める。

20

【 0 0 4 5 】

【 表 6 】

レジスタ値 FWP[1:0]	サンプリングした A/D 変換結果の反映条件
0 0	無条件(毎回)
0 1	連続2回一致
1 0	連続3回一致
1 1	連続4回一致

30

【 0 0 4 6 】

表 6 に示すように、この実施例では、頻度設定レジスタ 3 4 6 の設定値 F W P [1:0] = 0 0 の時は、毎 VSCLK 周期ごとに A / D 変換結果 A D O [1:0] の値を S K A [1:0] として出力する。また、F W P [1:0] = 0 1 の時は、連続する VSCLK 周期 2 回の A / D 変換結果 A D O [1:0] の値が一致した時に A D O [1:0] の値を S K A [1:0] として出力する。F W P [1:0] = 1 0 の時は、連続する VSCLK 周期 3 回の A D O [1:0] の値が一致した時に A D O [1:0] の値を S K A [1:0] として出力する。さらに、F W P [1:0] = 1 1 の時は、連続する VSCLK 周期 4 回の A D O [1:0] の値が一致した時に、A D O [1:0] の値を S K A [1:0] として出力する。このようにして、本実施例では、予めレジスタ 3 4 5 , 3 4 6 の設定値により調光制御回路の反映条件を決めることにより、適切な周期で外部のフォトセンサから入力される PSVI 信号のレベル変化量に応じたガンマ特性調整が行なえるようにしている。

40

【 0 0 4 7 】

表 7 には、A / D 変換結果処理回路 3 4 2 の出力信号 S K A [1:0] により選択される振幅調整レジスタ及びカーブ調整レジスタを示す。

【 0 0 4 8 】

50

【表 7】

A/D変換結果 処理回路 出力SKA[1:0]	周囲の明るさ	対応するレジスタ		備考
00	最も暗い環境	振幅 調整 レジスタ	KA1R[6:0]	R用
			KA1G[6:0]	G用
			KA1B[6:0]	B用
		カーブ 調整 レジスタ	KC1R[3:0]	R用
			KC1G[3:0]	G用
			KC1B[3:0]	B用
01	2番目に暗い環境	振幅 調整 レジスタ	KA2R[6:0]	R用
			KA2G[6:0]	G用
			KA2B[6:0]	B用
		カーブ 調整 レジスタ	KC2R[3:0]	R用
			KC2G[3:0]	G用
			KC2B[3:0]	B用
10	2番目に明るい環境	振幅 調整 レジスタ	KA3R[6:0]	R用
			KA3G[6:0]	G用
			KA3B[6:0]	B用
		カーブ 調整 レジスタ	KC3R[3:0]	R用
			KC3G[3:0]	G用
			KC3B[3:0]	B用
11	最も明るい環境	振幅 調整 レジスタ	KA4R[6:0]	R用
			KA4G[6:0]	G用
			KA4B[6:0]	B用
		カーブ 調整 レジスタ	KC4R[3:0]	R用
			KC4G[3:0]	G用
			KC4B[3:0]	B用

10

20

30

40

50

## 【0049】

表 7 に示されているように、この実施例では、最も暗い環境である  $SKA[1:0] = 00$  の場合は、振幅調整レジスタは R、G、B それぞれで  $KA1R$ 、 $KA1G$ 、 $KA1B$  を、カーブ調整レジスタは R、G、B それぞれで  $KC1R$ 、 $KC1G$ 、 $KC1B$  を選択する。2番目に暗い環境である  $SKA[1:0] = 01$  の場合は、振幅調整レジスタは  $KA2R$ 、 $KA2G$ 、 $KA2B$  を、カーブ調整レジスタは R、G、B それぞれで  $KC2R$ 、 $KC2G$ 、 $KC2B$  を選択する。2番目に明るい環境である  $SKA[1:0] = 10$  の場合は、振幅調整レジスタは R、G、B それぞれで  $KA3R$ 、 $KA3G$ 、 $KA3B$  を、カーブ調整レジスタは R、G、B それぞれで  $KC3R$ 、 $KC3G$ 、 $KC3B$  を選択する。最も明るい環境である  $SKA[1:0] = 11$  の場合は、振幅調整レジスタは R、G、B それぞれで  $KA4R$ 、 $KA4G$ 、 $KA4B$  を、カーブ調整レジスタは R、G、B それぞれで  $KC4R$ 、 $KC4G$ 、 $KC4B$  を選択する。選択されたそれぞれ RGB 個別のレジスタ値を、それぞれの階調電圧生成回路  $314R$ 、 $314G$ 、 $314B$  に入力することで、所望の階調電圧レベル及びガンマカーブを生成する。なお各レジスタには、それぞれの明るさに対応する階調電圧を生成するための値が設定されている。

## 【0050】

上述したように、本実施例の有機 EL パネルの表示用駆動回路においては、外部のフォトセンサ 100 からの入力信号 PSVI に基づいて、ある決められた周期ごとに周囲の明るさ（暗さ）を検知してそれぞれ RGB 個別の階調電圧の調整とガンマカーブの調整を行なうようにしているため、より高画質な表示駆動が行なうことができる。

## 【 0 0 5 1 】

図 7 には A / D 変換回路 3 4 1 の他の実施例が示されている。

この実施例の A / D 変換回路 3 4 1 は、ヒステリシス特性を持たせたものである。具体的には、A / D 変換回路 3 4 1 には、ラダー抵抗からなる抵抗分割回路 5 1 0 により生成された電圧の中から適当なものを選択する 1 組の選択回路（セレクトア）5 2 1 a , 5 2 2 a , 5 2 3 a が設けられている。この他に、A / D 変換回路 3 4 1 には、これらの選択回路（セレクトア）5 2 1 a , 5 2 2 a , 5 2 3 a で選択される電圧よりも若干低い電圧を選択するもう 1 組の選択回路（セレクトア）5 2 1 b , 5 2 2 b , 5 2 3 b が設けられている。

## 【 0 0 5 2 】

これとともに、一方の組の選択回路（セレクトア）5 2 1 a , 5 2 2 a , 5 2 3 a により選択される電圧と他方の組の選択回路（セレクトア）5 2 1 b , 5 2 2 b , 5 2 3 b により選択される電圧とを切り替えて、コンパレータ 5 3 1 , 5 3 2 , 5 3 3 の反転入力端子（-）に印加させる切替えスイッチ S W 1 ~ S W 3 が設けられている。コンパレータ 5 3 1 , 5 3 2 , 5 3 3 の非反転入力端子（+）には、外部のフォトセンサ 1 0 0 からの入力信号 P S V I が供給される。選択回路（セレクトア）5 2 1 b , 5 2 2 b , 5 2 3 b は、それぞれ例えば 4 つの電圧の中から 1 つを選択できるようにされ、ヒステリシス設定レジスタ 3 4 8 の設定値 V H S H [ 1 : 0 ]、V H S M [ 1 : 0 ]、V H S L [ 1 : 0 ] により所望の電圧を選択してコンパレータ 5 3 1 , 5 3 2 , 5 3 3 へ供給するように構成される。なお、ヒステリシス設定レジスタ 3 4 8 は、後述される図 9 のコントロールレジスタ（C R）3 6 2 に設けられる。

## 【 0 0 5 3 】

切替えスイッチ S W 1 ~ S W 3 は、コンパレータ 5 3 1 , 5 3 2 , 5 3 3 の出力によって、該出力がロウレベルからハイレベルに変化すると反転入力端子に入力される電圧を、選択回路（セレクトア）5 2 1 b , 5 2 2 b , 5 2 3 b により選択される低い方の電圧に切り替える。また、S W 1 ~ S W 3 は、コンパレータ 5 3 1 , 5 3 2 , 5 3 3 の出力がハイレベルからロウレベルに変化すると反転入力端子に入力される電圧を、選択回路（セレクトア）5 2 1 a , 5 2 2 a , 5 2 3 a により選択される高い方の電圧に切り替えるように制御が行なわれる。このように構成されることにより、この実施例の A / D 変換回路 3 4 1 は、フォトセンサ 1 0 0 からの入力信号 P S V I に対して、図 8 に示すようなヒステリシス特性を有するようになされる。その結果、周囲の明るさの微妙な変動すなわち外乱ノイズに対する反応を鈍くして、有機 E L パネルの輝度が頻繁に変化して表示が見にくくなるのを回避することができる。

## 【 0 0 5 4 】

なお、抵抗分割回路 5 1 0 により生成された電圧を選択する選択回路（セレクトア）を 2 組設ける代わりに、コンパレータ 5 3 1 , 5 3 2 , 5 3 3 として、ヒステリシス特性を有するタイプのコンパレータを使用するようになしても良い。ヒステリシス特性を有するコンパレータは公知であり、本実施例においては公知のヒステリシス・コンパレータを使用できるので、具体例の例示は省略する。

## 【 0 0 5 5 】

ただし、本実施例のように、コンパレータの参照電圧を切り替えることでヒステリシスを持たせるように構成すると、本実施例を適用したドライバ I C が使用される機器に応じて、ヒステリシスの度合い（幅）を調整することができる。これにより、機器に最適な表示が行なえるとともに、使用中においても、例えばフォトセンサ 1 0 0 からの信号の強度等に応じてダイナミックにヒステリシスを変化させることができる。そのため、屋内で使用する場合と屋外で使用する場合とでヒステリシスの度合い（幅）を変えて、使用環境に応じてあまり頻繁に起動が変化しないように制御することができるという利点がある

## 【 0 0 5 6 】

次に、図 9 を用いて図 1 の信号線駆動回路 3 1 0 を内蔵する有機 E L パネルドライバ I C 全体の構成を説明する。図 9 において、図 1 に示されている回路と同一の回路には同一の符号を付して重複した説明は省略する。

10

20

30

40

50

## 【0057】

この実施例の有機ELパネルドライバIC300は、外部のマイクロプロセッサもしくはマイクロコンピュータ（以下、CPUと記す）等からの指令に基づいてチップ内部全体を制御する制御部360を備える。また、ドライバIC300は、図示しない表示データバスを介して主としてアプリケーションプロセッサなどからの動画データや水平・垂直同期信号HSYNC, VSYNC、ドットクロックDOTCLKなどの同期信号、イネーブル信号のような外部制御信号を受ける外部表示インタフェース371を備える。さらに、ドライバIC300は、図示しないシステムバスを介してCPU等との間で主としてインストラクションコードなどのデータの送受信を行なうシステム・インタフェース372を備える。

10

## 【0058】

チップ内部の種々の回路の動作タイミングを与えるタイミング信号を発生するタイミング制御回路350は、外部表示インタフェース371を介して外部から受け取った同期信号に基づいてタイミング信号を生成する。前記アプリケーションプロセッサからの動画データは、ドットクロック信号DOTCLKに同期して供給される。システム・インタフェース372は、チップセレクト信号CSBが有効レベルにされることを条件にCPU等から供給されるクロックSCLに同期してシリアルにデータの入出力を行なう。信号線駆動回路310のラッチ回路311には、外部表示インタフェース371より表示データが18ビットあるいは6ビットのような単位で転送される。

## 【0059】

制御部360には、当該ドライバIC300の動作モードなどチップ全体の動作状態を制御するためのコントロールレジスタ(CR)362や、該コントロールレジスタ362の参照のためのインデックス情報を記憶するインデックス(IR)361などのレジスタが設けられている。コントロールレジスタ(CR)362には、図1及び図4の313R, 313G, 313B, 図5の344, 345, KA0R-KA4R, K0R-K4R等のレジスタが含まれる。そして、外部のCPU等がインデックスレジスタ362に書込みを行なうことで実行するインストラクションを指定すると、制御部360が指定されたインストラクションに対応した制御信号を生成し出力する制御方式を採用している。制御部360の制御方式として、外部のCPU等からコマンドコードを受けると、このコマンドをデコードして制御信号を生成する方式を採用しても良い。

20

30

## 【0060】

電源回路330は、基準電圧発生回路331や外部から供給される電源電圧Vccを昇圧してVccよりも高い電圧を生成する昇圧回路332, 333、走査線駆動回路320に必要な電圧VGH, VGL, VSUSを生成する走査線駆動用電圧生成回路334などから構成される。この電源回路330は、有機ELパネルを駆動する階調電圧を生成する階調電圧生成回路315やチップ外部の走査線駆動回路320に必要な電圧を生成する。特に制限されるものでないが、この実施例のドライバIC300の信号線駆動回路310は、有機ELパネルの240本の信号線に印加される電圧S1~S240を生成して出力できるように構成されている。

## 【0061】

この実施例のドライバIC300に入力される信号としては、上記以外に、前述のフォトセンサからの信号PSVIやチップ内部を初期状態にするリセット信号RESET、内部回路の試験のためのテスト信号TEST1, TEST2などがある。また、本実施例のドライバIC300のチップには、これらの信号の入出力端子の他に、昇圧回路332, 333に用いられる容量素子が接続される端子、昇圧回路332, 333や階調電圧生成回路315により生成された電圧を出力するための端子などが設けられているが、これらは本発明に直接関係しないので説明は省略する。

40

## 【0062】

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であ

50

ることはいうまでもない。例えば、前記実施例では、ガンマ特性を調整する値を保持する振幅調整レジスタおよびカーブ調整レジスタを設けているが、レジスタの代わりに不揮発性メモリ素子からなる設定手段（ROM）を用いるようにしてもよい。また、その場合、ROM内のいずれかの振幅調整値が選択されたならばその振幅調整値に最適なカーブ調整値を自動的にROMから読み出すように構成しても良い。

#### 【0063】

また、前記実施例の有機ELパネルドライバIC300は、有機ELパネル200の走査線を駆動する走査線駆動回路320をIC外部の回路としているが、走査線駆動回路320も内蔵したドライバICとして構成するようにしても良い。さらに、前記実施例では、周囲の明るさを示す信号としてフォトセンサの検出信号がそのまま使用されているが、他の回路から供給される信号を用いるようにしても良い。つまり、周囲の明るさを示す信号であればフォトセンサからの信号に限らずどのようなものであっても良い。

10

#### 【産業上の利用可能性】

#### 【0064】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である有機ELパネルを駆動するドライバについて説明したが、この発明はそれに限定されるものでなく、例えば、有機ELパネル以外の自発光パネルを表示駆動するドライバに適用することができる。

#### 【図面の簡単な説明】

#### 【0065】

【図1】本発明を適用して有効な有機ELパネルの信号線駆動回路を内蔵した有機ELパネルドライバICとこのドライバICにより駆動される有機ELパネルとからなる有機EL表示装置の構成例を示すブロック図である。

20

【図2】本発明に係る有機EL発光素子のRGB間の特性ばらつきを説明するための特性図であり、(a)はRGB間のV-I特性ばらつきを示す図で、(b)はRGB間のI-B特性ばらつきを示す図である。

【図3】本発明に係るガンマ特性調整内容を示す図であり、(a)は階調電圧振幅調整を示す図、(b)は階調電圧カーブ調整を示す図である。

【図4】本発明に係る有機ELパネルドライバICにおける信号線駆動回路内の階調電圧生成回路の具体例を示す回路構成図である。

30

【図5】本発明に係る有機ELパネルドライバICにおける自動調光制御回路と制御レジスタの具体例を示す回路構成図である。

【図6】自動調光制御回路を構成するA/D変換回路の第1の実施例を示す回路構成図である。

【図7】自動調光制御回路を構成するA/D変換回路の第2の実施例を示す回路構成図である。

【図8】第2の実施例のA/D変換回路内のコンパレータのヒステリシス特性を示す特性図である。

【図9】本発明を適用して有効な有機ELパネルの信号線駆動回路を内蔵した有機ELパネルドライバIC全体の構成例を示すブロック図である。

40

#### 【符号の説明】

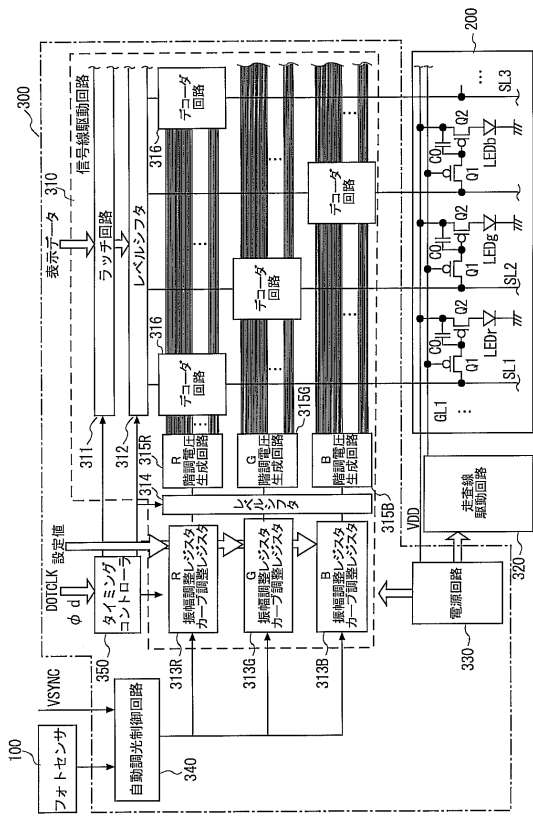
#### 【0066】

- 100 フォトセンサ
- 200 有機ELパネル
- 300 有機ELパネルドライバIC
- 310 信号線駆動回路
- 313 制御レジスタ
- 315 階調電圧生成回路
- 320 走査線駆動回路
- 330 電源回路

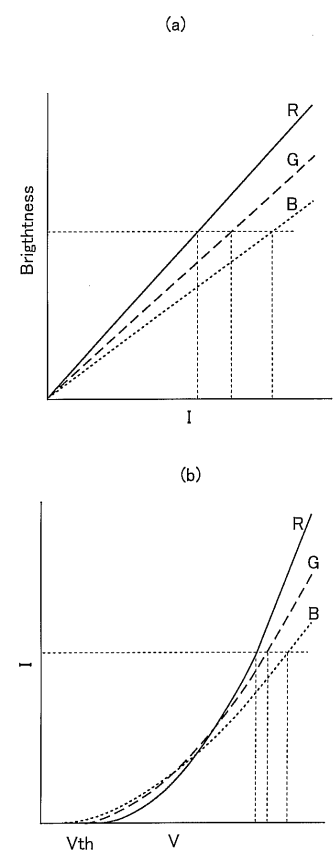
50

- 340 自動調光制御回路
- 350 タイミング制御回路 (タイミングコントローラ)
- 410, 460, 510 抵抗分割回路
- 531 ~ 533 コンパレータ

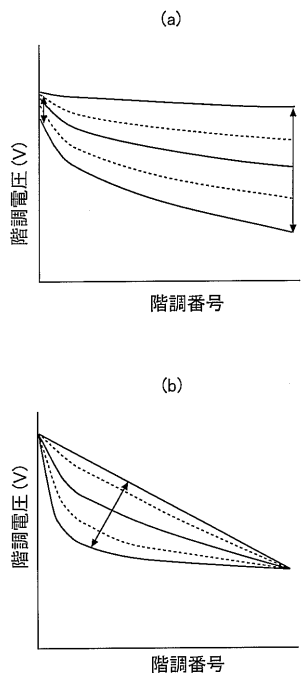
【図1】



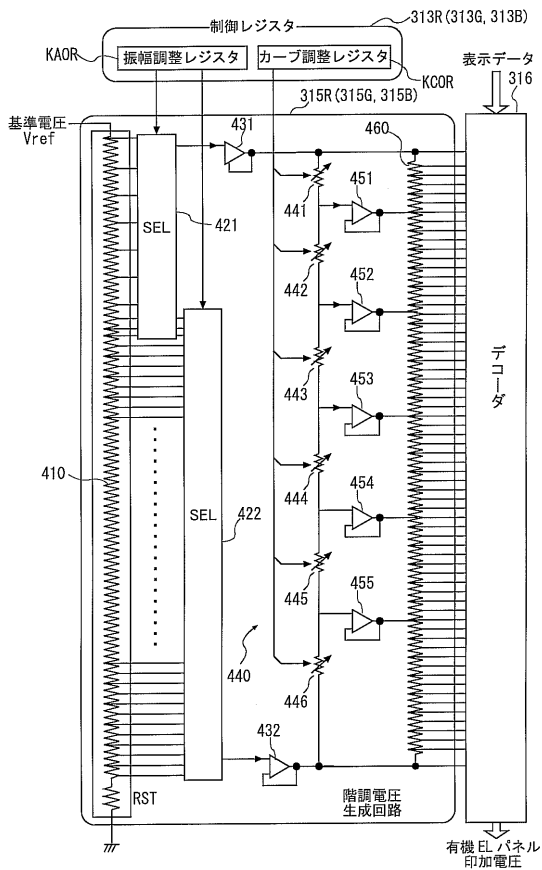
【図2】



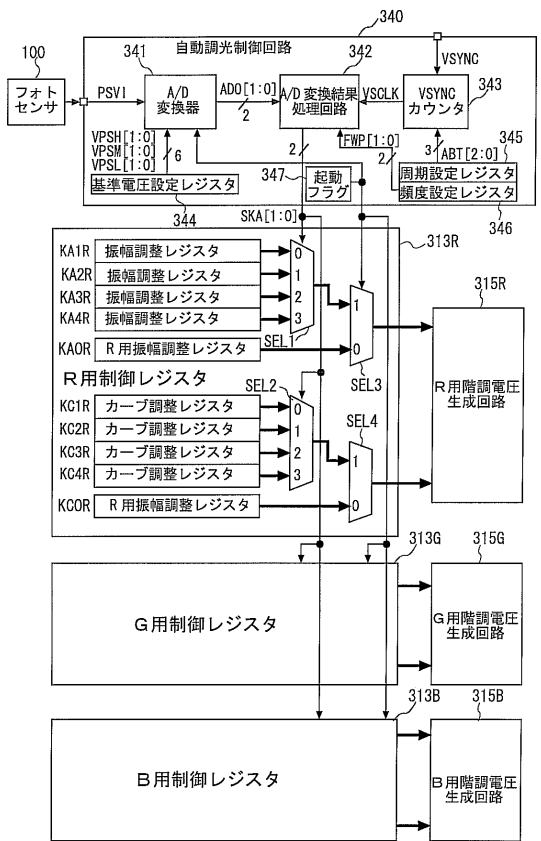
【 図 3 】



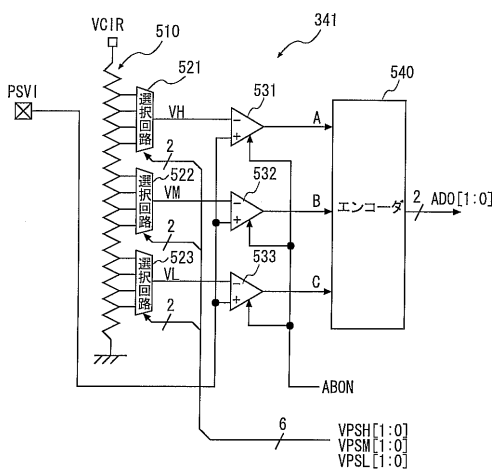
【 図 4 】



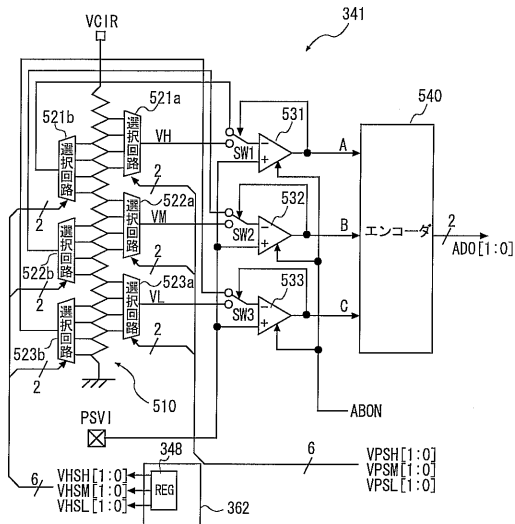
【 図 5 】



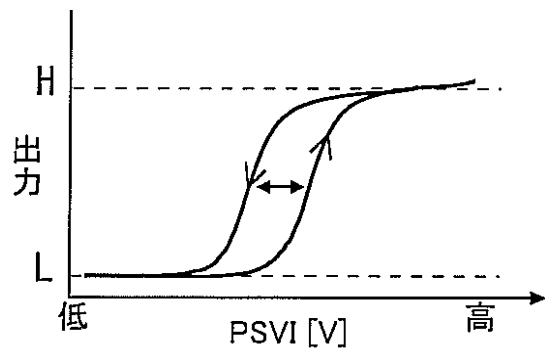
【 図 6 】



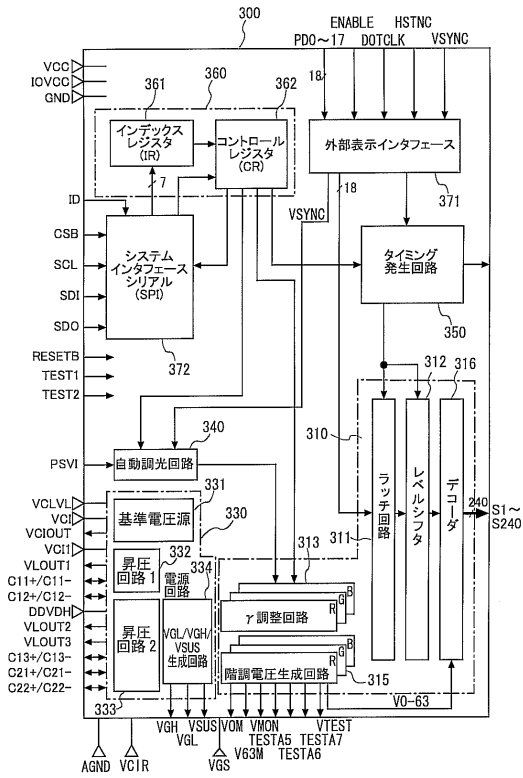
【 図 7 】



【 図 8 】



【 図 9 】



---

フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 2 F
G 0 9 G	3/20	6 4 2 L
H 0 5 B	33/14	A

专利名称(译)	显示驱动半导体集成电路和配备有自发光型显示器的电子设备		
公开(公告)号	<a href="#">JP2006292817A</a>	公开(公告)日	2006-10-26
申请号	JP2005109708	申请日	2005-04-06
[标]申请(专利权)人(译)	株式会社瑞萨科技		
申请(专利权)人(译)	瑞萨科技公司		
[标]发明人	緒方康洋 慶長隆行		
发明人	緒方 康洋 慶長 隆行		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3291 G09G3/3233 G09G2310/027 G09G2320/0242 G09G2320/0673 G09G2360/144		
FI分类号	G09G3/30.K G09G3/30.H G09G3/20.623.N G09G3/20.631.V G09G3/20.641.Q G09G3/20.642.F G09G3/20.642.L H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD04 5C080/DD05 5C080/EE28 5C080/EE30 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ05 3K107/AA01 3K107/BB01 3K107/CC31 3K107/EE03 3K107/EE68 3K107/HH01 3K107/HH04 5C380/AA01 5C380/AB06 5C380/AB34 5C380/BA24 5C380/BA25 5C380/BA31 5C380/BA43 5C380/BB15 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA16 5C380/CA26 5C380/CA33 5C380/CB01 5C380/CC02 5C380/CC26 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CE01 5C380/CE05 5C380/CE08 5C380/CE20 5C380/CE21 5C380/CF01 5C380/CF05 5C380/CF06 5C380/CF09 5C380/CF22 5C380/CF24 5C380/CF27 5C380/CF36 5C380/CF41 5C380/CF42 5C380/CF43 5C380/CF48 5C380/CF49 5C380/CF51 5C380/CF56 5C380/CF61 5C380/CF62 5C380/CF63 5C380/CF64 5C380/CF68 5C380/DA02 5C380/DA06 5C380/DA19 5C380/DA46 5C380/DA57 5C380/EA06 5C380/FA06 5C380/GA07 5C380/GA09 5C380/HA05 5C380/HA11		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

用于驱动诸如有机EL面板之类的自发光面板的显示器的半导体，该半导体能够根据环境亮度和显示装置的规格来改变灰度电压和伽马曲线特性，以用于以最佳图像质量进行显示。提供了集成电路。显示驱动半导体集成电路包括用于存储用于改变灰度电压的幅度的多个值的诸如寄存器 (KA0R) 或ROM的存储电路，以及用于改变伽马曲线特性的多个存储电路。提供了用于存储值的寄存器 (KC0R) 和诸如ROM的存储电路。通过根据光电传感器的输出在存储电路中选择多个值中的任意一个并将该选择的值提供给灰度电压生成电路，可以动态地改变灰度电压和伽马曲线特性。如配置。[选择图]图5

