

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2004-341368
(P2004-341368A)

(43) 公開日 平成16年12月2日(2004.12.2)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
G09G 3/30	G09G 3/30 J	3K007
G09F 9/30	G09F 9/30 338	5C080
G09F 9/33	G09F 9/30 365Z	5C094
G09G 3/20	G09F 9/33 Z	
H05B 33/14	G09G 3/20 611H	
審査請求 未請求 請求項の数 9 O L (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2003-139665 (P2003-139665)	(71) 出願人	000153878
(22) 出願日	平成15年5月16日 (2003.5.16)		株式会社半導体エネルギー研究所
			神奈川県厚木市長谷398番地
		(72) 発明者	宮川 恵介
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		F ターム (参考)	3K007 AB03 AB06 AB11 AB17 BA06
			DB03 GA00 GA04
			5C080 AA06 BB05 DD03 DD29 EE29
			FF11 JJ02 JJ03 JJ05 KK01
			KK07 KK43 KK47
			5C094 AA04 AA24 AA31 AA53 AA55
			BA03 BA26 BA29 CA19 DB04
			EA04 FB14 HA06 HA08

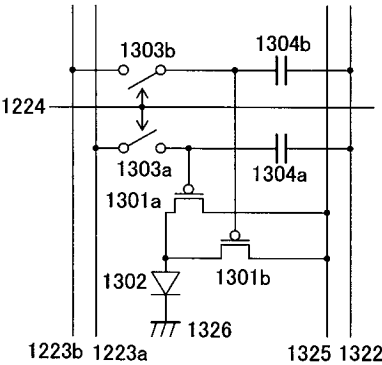
(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 駆動TFTを飽和領域で動作させることによってEL素子が劣化しても輝度が低下しにくくする。しかし高電圧となり、消費電力が高くなる、発熱が多くなる、などの問題が生ずる。また、駆動TFTを飽和領域で動作させた場合、駆動TFTのばらつきによって輝度むらが生ずる。

【解決方法】 駆動TFTとして、高階調では電流能力の高いTFTを使い、低階調では電流能力の低いTFTを使う。電流能力の高いTFTはより低いVgsでも大きな電流を供給できるため、Vdsが低くなっても線形領域になりにくい。このためEL素子が劣化しても輝度低下を発生しにくく、低電圧で駆動できる。電流能力の低いTFTはより高いVgsを印加することで電流を供給する。Vgsが高いことでTFTの特性ばらつき、特にVthのばらつきの影響を少なくすることができる。

【選択図】 図13



1301a、1301b : 駆動TFT
1302 : EL素子
1303a、1303b : 書込スイッチ
1304a、1304b : 画素容量
1322 : 画素容量線
1223a、1223b : 信号線
1224 : 行選択線
1325 : アノード
1326 : カソード

【特許請求の範囲】

【請求項 1】

アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、

前記第 1 の信号線と、前記走査線とに接続される第 1 のトランジスタと、

前記発光素子に接続される第 1 の駆動用トランジスタと、

前記第 2 の信号線と、前記走査線とに接続される第 2 のトランジスタと、

前記発光素子に接続される第 2 の駆動用トランジスタと、

を有することを特徴とする表示装置。

【請求項 2】

アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、

前記第 1 の信号線と、前記走査線とに接続される第 1 のトランジスタと、

前記第 1 のトランジスタと電源線とに接続される第 1 の容量素子と、

前記第 1 の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第 1 の駆動用トランジスタと、

前記第 2 の信号線と、前記走査線とに接続される第 2 のトランジスタと、

前記第 2 のトランジスタと電源線とに接続される第 2 の容量素子と、

前記第 2 の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第 2 の駆動用トランジスタと、

を有することを特徴とする表示装置。

【請求項 3】

アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、

前記第 1 の信号線と、前記走査線とに接続される第 1 のトランジスタと、

前記発光素子に接続される第 1 の駆動用トランジスタと、

前記第 2 の信号線と、前記走査線とに接続される第 2 のトランジスタと、

前記発光素子に接続される第 2 の駆動用トランジスタと、

を有し、

前記第 1 の駆動用トランジスタ電流能力と、前記第 2 の駆動用トランジスタとの電流能力とは異なることを特徴とする表示装置。

【請求項 4】

アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、

前記第 1 の信号線と、前記走査線とに接続される第 1 のトランジスタと、

前記第 1 のトランジスタと電源線とに接続される第 1 の容量素子と、

前記第 1 の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第 1 の駆動用トランジスタと、

前記第 2 の信号線と、前記走査線とに接続される第 2 のトランジスタと、

前記第 2 のトランジスタと電源線とに接続される第 2 の容量素子と、

前記第 2 の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第 2 の駆動用トランジスタと、

を有し、

前記第 1 の駆動用トランジスタ電流能力と、前記第 2 の駆動用トランジスタとの電流能力とは異なることを特徴とする表示装置。

【請求項 5】

請求項 3 又は 4 において、前記第 1 の駆動用トランジスタ電流能力は、前記第 2 の駆動用トランジスタとの電流能力より高く、高階調表示を行うことを特徴とする表示装置。

【請求項 6】

請求項 3 又は 4 において、前記第 2 の駆動用トランジスタ電流能力は、前記第 1 の駆動用

10

20

30

40

50

トランジスタとの電流能力より低く、低階調表示を行うことを特徴とする表示装置。

【請求項 7】

アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、

前記第 1 の信号線と、前記走査線とに接続される第 1 のトランジスタと、

前記発光素子に接続される第 1 の駆動用トランジスタと、

前記第 2 の信号線と、前記走査線とに接続される第 2 のトランジスタと、

前記発光素子に接続される第 2 の駆動用トランジスタと、

を有し、

前記第 1 の駆動用トランジスタのゲートドレイン間電圧と、前記第 2 の駆動用トランジスタのゲートドレイン間電圧とは異なることを特徴とする表示装置。 10

【請求項 8】

アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、

前記第 1 の信号線と、前記走査線とに接続される第 1 のトランジスタと、

前記第 1 のトランジスタと電源線とに接続される第 1 の容量素子と、

前記第 1 の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第 1 の駆動用トランジスタと、

前記第 2 の信号線と、前記走査線とに接続される第 2 のトランジスタと、

前記第 2 のトランジスタと電源線とに接続される第 2 の容量素子と、 20

前記第 2 の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第 2 の駆動用トランジスタと、

を有し、

前記第 1 の駆動用トランジスタのゲートドレイン間電圧と、前記第 2 の駆動用トランジスタのゲートドレイン間電圧とは異なることを特徴とする表示装置。

【請求項 9】

請求項 1 乃至 8 のいずれか一に記載の表示装置であって、前記発光素子の輝度に応じて、前記発光素子に接続される複数の駆動用トランジスタを選択する手段を有することを特徴とする表示装置。

【発明の詳細な説明】 30

【0001】

【発明の属する技術分野】

本発明はトランジスタを有する表示装置に関する。本発明は特に、絶縁体上に作製した薄膜トランジスタ（以後、TFTと表記する）等とEL素子を有する表示装置に関する。また、このような構成の表示装置を用いた電子機器に関する。

【0002】

【従来の技術】

近年、エレクトロルミネッセンス（Electro Luminescence：EL）素子等を始めとした発光素子を用いた表示装置の開発が活発化している。発光素子は、自らが発光するために視認性が高く、液晶表示装置（LCD）等において必要なバックライトを必要としないために薄型化に適しているとともに、視野角にほとんど制限がない。 40

【0003】

一般に、EL素子に電流を流すことでEL素子は発光する。そのためLCDとは異なる画素構成が提案されている（非特許文献1参照）。

【0004】

【非特許文献1】

「有機ELディスプレイにおける材料技術と素子の作製」技術情報協会、2002年1月、p. 179 - 195

【0005】

【発明が解決しようとする課題】

上記非特許文献1では、駆動TFTを飽和領域で動作させることによってEL素子が劣化しても輝度が低下しにくい。しかし劣化分を見越した電圧をあらかじめ印加する必要があるため高電圧となり、消費電力が高くなる、発熱が多くなる、などの問題が生ずる。また、駆動TFTを飽和領域で動作させた場合、駆動TFTのばらつきが生じ、その結果輝度むらが生ずる。本発明は上記欠点に鑑み、EL素子の劣化の影響が少なく、低電圧で動作可能であり、しかも駆動TFTのばらつきの影響を少なくする回路構成を用いた表示装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

TFTはソースとドレインが同じ構造で示せるため、本文では一方を第1の電極他方を第2の電極と呼ぶ。また本文ではTFTのゲート-ソース間に閾値を超える電圧が印加され、ソース-ドレイン間に電流が流れる状態になることをONと呼ぶ。またTFTのゲート-ソース間に閾値以下の電圧が印加され、ソース-ドレイン間に電流が流れない状態になることをOFFと呼ぶ。なお、本明細書においては表示装置を構成する素子の例としてTFTを挙げているが、これに限定するものではない。例えば、MOSトランジスタ、有機トランジスタ、バイポーラトランジスタ、分子トランジスタ等を用いても良い。また、機械的スイッチを用いてもよい。

【0007】

本明細書においては発光素子の例としてEL素子を挙げているが、これに限定するものではない。例えば、発光ダイオード等を用いても良い。

【0008】

図1に示す駆動TFT101とEL素子102が接続された表示装置において、駆動TFT101のゲートは信号端子103と接続し、第1の端子は第1の電源端子104と接続し、第2の端子はEL素子102の第1の端子と接続し、EL素子102の第2の端子は第2の電源端子105と接続している。上記表示装置は駆動TFT101がEL素子102に流れる電流を調節し、EL素子102の発光輝度を決定する。駆動TFT101を飽和領域で動作させると、駆動TFT101のゲートソース間電圧 V_{gs} によってソースドレイン間電流 I_{ds} を調節することができる。図1において、駆動TFT101はNchTFTでもよいしPchTFTでもよい。

【0009】

なお本明細書において便宜上端子と表記するが、実際に端子が設けられている必要はなく、配線と電氣的に接続していればよい。また本明細書においては、TFTのゲートソース間電圧を V_{gs} 、TFTのソースドレイン間電圧を V_{ds} 、TFTのドレインソース間電流を I_{ds} 、TFTの閾値電圧を V_{th} と呼ぶ。

【0010】

ここで、駆動TFT101を飽和領域で動作させる場合は下記の第1の問題と第2の問題が生ずる。またソース端子とドレイン端子は、駆動TFT101に印加される電位に応じて決定されるため、図1において駆動TFT101の第1の電源端子104側がソース端子でもドレイン端子でもよい。また、ソース端子とドレイン端子は、駆動TFT101の第1の電極と第2の電極に印加される電圧と、駆動TFT101がNchTFTかPchTFTかによって決定される。

【0011】

第1の問題は、特にEL素子102に流れる電流値の多い高階調では線形領域での動作となりやすいことである。図2では駆動TFT101の V_{ds} - I_{ds} 特性201a~bとEL素子102の V - I 特性202a~bについて負荷曲線で示している。特性201aは V_{gs} が高く I_{ds} の多い高階調表示の場合、特性201bは V_{gs} が低く I_{ds} の少ない低階調表示の場合を示している。また、特性202aはEL素子102が劣化する前、特性202bはEL素子102が劣化した場合を示している。特性201a~bと特性202a~bの交差点が動作点203a~dとなる。EL素子102の劣化により特性2

10

20

30

40

50

02aから特性202bに変化すると、動作点203a、bから動作点203c、dに変化する。このとき駆動TF T 101のVdsは低くなる。特に高階調での特性201aではVdsの低下によって、図2に示すように飽和領域である動作点203aから線形領域である動作点203cに駆動状態が変化してしまう。これはVgsが高いため、より低いVdsから線形領域での動作となるためである。なお、 $Vgs = Vds$ が線形領域と飽和領域の境界であり、図2では破線204で示している。線形領域ではVdsの変化によってIdsが著しく変化するため、EL素子102に流れる電流が変動して輝度に変化し、焼き付きなどの表示品位の低下原因となる。また、線形領域ではVgsを変えてもIdsがほとんど変化しないため、Vgsの制御による輝度調節が難しくなる。この問題を避けるためには、あらかじめ劣化を見越した十分な電圧を印加することで線形領域での動作になりやすくすればよいが、消費電力が高くなる、発熱が多くなる、TF T素子の劣化が早まる、などの問題が生ずる。

10

【0012】

Idsが小さい低階調での特性201bではVdsの低下によって、図2に示すように動作点203bから動作点203dに変化しても、駆動状態は飽和領域のままである。これはVgsが低いため、より低いVdsまで飽和領域となるためである。

【0013】

第2の問題は、特にEL素子102に流れる電流値の少ない低階調ではTF Tの特性ばらつきの影響を受けやすいことである。図3では駆動TF T 101のVds - Ids特性301a ~ bとEL素子102のV - I特性302について負荷曲線で示している。特性301aと特性301bは駆動TF T 101の特性がばらついた場合を示している。特性301a ~ bと特性302の交差点が動作点303a ~ bとなる。TF Tの特性は一定ではなく、Vthのばらつきなどの特性ばらつきを持つ。駆動TF T 101の特性ばらつきにより特性301aから特性301bに変化すると、動作点303aから動作点303bに変化し、Idsが変化する。Idsは $(Vgs - Vth)^2$ に比例するが、特にIdsが少ない低階調ではVgsが小さいためVthのばらつきの影響が大きい。この影響は表示装置での輝度むらとして表われ、表示品位の低下原因となる。

20

【0014】

Idsが大きい高階調では、Vgsが大きいためVthのばらつきの影響は小さくなる。

【0015】

本発明では駆動TF Tとして、高階調（表示）では電流能力の高いTF Tを使い、低階調（表示）では電流能力の低いTF Tを使うことを特徴とする。

30

【0016】

高階調では駆動TF Tとして電流能力の高いTF Tを使う理由は、電流能力の高いTF Tはより低いVgsでも大きな電流を供給できるため、Vdsが低くなっても線形領域になりやすい。このためEL素子が劣化しても輝度低下を発生しにくく、またより低い電圧で駆動できるため低消費電力で低発熱であり、またTF T素子の劣化を防ぐことができる。

【0017】

低階調では駆動TF Tとして電流能力の低いTF Tを使う理由は、電流能力の低いTF Tはより高いVgsを印加することで電流を供給する。Vgsが高いことでTF Tの特性ばらつき、特にVthのばらつきの影響を少なくすることができる。特にVgsが低くなる低階調において効果が大きく、表示品位を高めることができる。また、電流能力を低くするためにTF TのL長を長くすることで、特性ばらつきを少なくすることができる。

40

【0018】

本発明の構成を以下に記す。

【0019】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第1の信号線と、前記走査線とに接続される第1のトランジスタと、前記発光素子に接続される第1の駆動用トランジスタと、前記第2の信号線と、前記走査線とに接続される第2のトランジスタと、前

50

記発光素子に接続される第2の駆動用トランジスタと、を有することを特徴としている。

【0020】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第1の信号線と、前記走査線とに接続される第1のトランジスタと、前記第1のトランジスタと電源線とに接続される第1の容量素子と、前記第1の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第1の駆動用トランジスタと、前記第2の信号線と、前記走査線とに接続される第2のトランジスタと、前記第2のトランジスタと電源線とに接続される第2の容量素子と、前記第2の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第2の駆動用トランジスタと、を有することを特徴としている。

10

【0021】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第1の信号線と、前記走査線とに接続される第1のトランジスタと、前記発光素子に接続される第1の駆動用トランジスタと、前記第2の信号線と、前記走査線とに接続される第2のトランジスタと、前記発光素子に接続される第2の駆動用トランジスタと、を有し、前記第1の駆動用トランジスタ電流能力と、前記第2の駆動用トランジスタとの電流能力とは異なることを特徴としている。

【0022】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第1の信号線と、前記走査線とに接続される第1のトランジスタと、前記第1のトランジスタと電源線とに接続される第1の容量素子と、前記第1の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第1の駆動用トランジスタと、前記第2の信号線と、前記走査線とに接続される第2のトランジスタと、前記第2のトランジスタと電源線とに接続される第2の容量素子と、前記第2の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第2の駆動用トランジスタと、を有し、前記第1の駆動用トランジスタ電流能力と、前記第2の駆動用トランジスタとの電流能力とは異なることを特徴としている。

20

【0023】

本発明の表示装置は、第1の駆動用トランジスタ電流能力は、第2の駆動用トランジスタとの電流能力より高く、高階調表示を行うことを特徴としている。

30

【0024】

本発明の表示装置は、前記第2の駆動用トランジスタ電流能力は、前記第1の駆動用トランジスタとの電流能力より低く、低階調表示を行うことを特徴としている。

【0025】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第1の信号線と、前記走査線とに接続される第1のトランジスタと、前記発光素子に接続される第1の駆動用トランジスタと、前記第2の信号線と、前記走査線とに接続される第2のトランジスタと、前記発光素子に接続される第2の駆動用トランジスタと、を有し、前記第1の駆動用トランジスタのゲートドレイン間電圧と、前記第2の駆動用トランジスタのゲートドレイン間電圧とは異なることを特徴としている。

40

【0026】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第1の信号線と、前記走査線とに接続される第1のトランジスタと、前記第1のトランジスタと電源線とに接続される第1の容量素子と、前記第1の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第1の駆動用トランジスタと、前記第2の信号線と、前記走査線とに接続される第2のトランジスタと、前記第2のトランジスタと電源線とに接続される第

50

2の容量素子と、前記第2の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第2の駆動用トランジスタと、を有し、前記第1の駆動用トランジスタのゲートドレイン間電圧と、前記第2の駆動用トランジスタのゲートドレイン間電圧とは異なることを特徴としている。

【0027】

本発明の表示装置は、前記発光素子の輝度に応じて、前記発光素子に接続される複数の駆動用トランジスタを選択する手段を有することを特徴としている。

【0028】

【発明の実施の形態】

(実施の形態1)

図4に、本発明の一実施形態を示す。一以上の画素406により構成された表示装置で、画素406はEL素子402a、402bと、EL素子402a、402bを駆動する駆動TF T 401a、401bと、駆動TF T 401a、401bのゲートと接続した信号端子403a、403bと、駆動TF T 401a、401bの第1の端子と接続した第1の電源端子404a、404bと、EL素子402a、402bの第2の端子と接続した第2の電源端子405a、405bとを有する。駆動TF T 401a、401bの第2の端子はEL素子402a、402bの第1の端子と接続している。

【0029】

駆動TF T 401aと駆動TF T 401bは異なる特性とする。異なる特性のTF Tを用いることで、高階調表示と低階調表示の両方に適した駆動が可能となる。TF Tを異なる特性とする方法は、TF Tのサイズや形状を異なるものとする、TF Tのドーパントやドーピング量を異なるものとする、TF Tの並列数や直列数を異なるものとする、などがある。

【0030】

なお、駆動TF T 401a、401bのゲートと信号端子403a、403bとの間、駆動TF T 401a、401bの第1の端子と第1の電源端子404a、404bとの間、EL素子402a、402bの第2の端子と第2の電源端子405a、405bとの間、駆動TF T 401a、401bの第2の端子とEL素子402a、402bの第1の端子との間に、別の素子を挿入しても良い。例えば、駆動TF T 401a、401bの第1の端子と第1の電源端子404a、404bとの間にスイッチを挿入すれば、信号端子403a、403bの状態に関わりなくEL素子402a、402bの表示と非表示を制御できる。

【0031】

また、駆動TF T 401a、401bはNchTF TでもPchTF Tでも良い。

【0032】

また、EL素子402a、402bと、第1の電源端子404a、404bと、第2の電源端子405a、405bは、通常それぞれ共通とすることができるが、分けても良い。分けることで、高階調と低階調でのTF Tの動作状態を別に制御することができる。例えばEL素子402aとEL素子402bを、高階调用と低階调用として別にして、例えば素子面積をEL素子402aは広く、EL素子402bは狭く作成する。素子面積が狭いほど一般に抵抗値は高くなり、また低階調ほどEL素子に流れる電流値は小さくなるため、EL素子での電圧降下が高階調と低階調で近くなる。駆動TF T 401a、401bのVdsは、第1の電源端子404a、404bと第2の電源端子405a、405bの差からEL素子402a、402bでの電圧降下分を引いた値となる。ここでEL素子での電圧降下が高階調と低階調で近ければ、駆動TF T 401a、401bのVdsは高階調と低階調で近い値となる。一般にTF Tは飽和領域においてもVdsの上昇によってIdsが多少上昇する傾向にあり、正確な輝度調整の妨げとなる。ここでVdsを高階調と低階調で近い値とすることで、より正確な輝度調整ができるようになる。

【0033】

また、信号端子403a、403bは、別に分ける。しかし共通にしても良い。

10

20

30

40

50

【 0 0 3 4 】

図 5 を用いて、動作について説明する。

【 0 0 3 5 】

図 5 (A) は、駆動 T F T 4 0 1 a ~ b の V_{gs} と I_{ds} との関係を示している。ここでは例として駆動 T F T 4 0 1 a に電流能力の高い T F T を使用し、駆動 4 0 1 b に電流能力の低い T F T を使用する。特性 5 0 1 a が駆動 T F T 4 0 1 a の $V_{gs} - I_{ds}$ 特性、特性 5 0 1 b が駆動 T F T 4 0 1 b の $V_{gs} - I_{ds}$ 特性である。なお、図 4 で I_{ds} は E L 素子 4 0 2 a 、 4 0 2 b に流れる。

【 0 0 3 6 】

E L 素子は一般に電流値と輝度が比例関係にある。そのため I_{ds} を制御することで輝度を制御することができる。表示装置の輝度は E L 素子 4 0 2 a ~ b に流れる電流値の和となる。

【 0 0 3 7 】

ここで駆動 T F T 4 0 1 a と駆動 T F T 4 0 1 b の V_{gs} をそれぞれ個別に制御する。ここで駆動 T F T 4 0 1 a の V_{gs} を V_{gsa} 、駆動 T F T 4 0 1 b の V_{gs} を V_{gsb} とする。個別に制御された駆動 T F T 4 0 1 a 、 4 0 1 b はそれぞれ V_{gsa} 、 V_{gsb} に応じた電流 I_{dsa} 、 I_{dsb} を E L 素子 4 0 2 a 、 4 0 2 b に供給し、電流 $I_{dsa} + I_{dsb}$ が表示装置の輝度を決定する。

【 0 0 3 8 】

輝度の高い高階調では駆動 T F T 4 0 1 a の V_{gs} をより高くし、輝度の低い低階調では駆動 T F T 4 0 1 b の V_{gs} をより高くする。

【 0 0 3 9 】

図 6 に、駆動 T F T 4 0 1 a と駆動 T F T 4 0 1 b のゲートを異なる電圧にする例を示す。 V_{gsa} と V_{gsb} は以下の関係になるよう決定する。

【 0 0 4 0 】

【 数 1 】

$$V_{gsa} = V_{gsb} - V_{diff} \quad \dots \quad (式 1)$$

30

【 0 0 4 1 】

特性 6 0 1 a ' は駆動 T F T 4 0 1 a のゲートに V_{gsa} を印加した場合を示し、特性 6 0 1 b は駆動 T F T 4 0 1 b のゲートに V_{gsb} を印加した場合を示す。なお特性 6 0 1 a ' は駆動 T F T 4 0 1 a のゲートに V_{gsb} を印加した特性特性 6 0 1 a を V_{diff} だけ電圧シフトした特性となる。

【 0 0 4 2 】

飽和領域での電流値 I_{ds} は、駆動 T F T 4 0 1 a のドレイン電流を I_{dsa} '、駆動 T F T 4 0 1 b のドレイン電流を I_{dsb} としたとき、以下の式であらわされる。

40

【 0 0 4 3 】

【 数 2 】

$$\begin{aligned}
 Idsa' &= \frac{Wa}{La} \mu_a Ca \frac{(Vgsa - Vtha)^2}{2} \\
 &= \frac{Wa}{La} \mu_a Ca \frac{(Vgsb - Vdiff - Vtha)^2}{2} \quad \dots \quad (式2) \\
 Idsb &= \frac{Wb}{Lb} \mu_b Cb \frac{(Vgsb - Vthb)^2}{2}
 \end{aligned}$$

10

【0044】

ここで W_a 、 W_b 、 L_a 、 L_b 、 μ_a 、 μ_b 、 C_a 、 C_b 、 V_{tha} 、 V_{thb} 、はそれぞれ駆動 T F T 4 0 1 a と駆動 T F T 4 0 1 b のゲート幅、ゲート長、移動度、酸化膜の単位面積当たり容量、閾値電圧である。

【0045】

E L 素子 4 0 2 a と 4 0 2 b に流れる電流値の和 I_{el} は、以下の式であらわされる。

【0046】

【数3】

20

$$\begin{aligned}
 I_{el} &= Idsa' + Idsb \\
 &= \frac{Wa}{La} \mu_a Ca \frac{(Vgsb - Vdiff - Vtha)^2}{2} \quad \dots \quad (式3) \\
 &\quad + \frac{Wb}{Lb} \mu_b Cb \frac{(Vgsb - Vthb)^2}{2}
 \end{aligned}$$

【0047】

また I_{el} は図 6 で特性 6 0 2 のように示すことができる。この I_{el} が表示装置の輝度を決定する。 30

【0048】

駆動 T F T 4 0 1 b よりも駆動 T F T 4 0 1 a の方が電流能力が高い。また消費電流の多い高階調表示では $Idsa'$ の比率が高く、消費電流が少なくばらつきの影響を小さくしたい低階調表示では $Idsb$ の比率が高くなる。駆動 T F T を階調に応じて使い分けることで、E L 素子 4 0 2 a ~ b の劣化の影響が少なく、消費電力が少なく、ばらつきの影響の小さい表示装置となる。

【0049】

$|Vgsb - Vdiff - Vtha| = 0$ では $Idsa'$ はほぼ 0 となるため、表示装置の輝度はほとんど駆動 T F T 4 0 1 b の供給する電流によって発生する。また、 $Vgsa$ と $Vgsb$ が高くなるほど駆動 T F T 4 0 1 a の供給する電流の I_{el} に占める割合は多くなる。以上のように、低階調では駆動 T F T 4 0 1 b の供給する電流が多く、高階調では駆動 T F T 4 0 1 a の供給する電流を多くする。 40

【0050】

高階調で電流能力の高い T F T を用いた場合の利点を図 7 (A) で負荷曲線で示す。駆動 T F T 4 0 1 a として、電流能力の高い T F T を用いた場合の $Vds - Ids$ 特性を特性 7 0 1 a とすると、電流能力の低い T F T を用いた場合の $Vds - Ids$ 特性は特性 7 0 1 b のようになる。また E L 素子 4 0 2 a の劣化前の $V - I$ 特性を特性 7 0 2 a、劣化後の $V - I$ 特性を特性 7 0 2 b とする。特性 7 0 1 a ~ b と特性 7 0 2 a ~ b の交点が動作点 7 0 3 a ~ c となる。このとき、特性 7 0 1 a と特性 7 0 1 b で、動作点 7 0 3 a での 50

I_{ds} が同じになるように駆動 T F T の V_{gs} を調整する。電流能力の高い T F T では、線形領域での電流値の立上り特性が急峻になる。同時により低い V_{ds} から飽和領域となっているため、E L 素子 4 0 2 a が劣化して V_{ds} が低下しても線形領域での動作となりにくい。図 7 (A) では E L 素子 4 0 2 a が劣化した場合の動作点の例として、電流能力の高い T F T を用いた場合の動作点を動作点 7 0 3 b、電流能力の低い T F T を使った場合の動作点を動作点 7 0 3 c として示す。

【 0 0 5 1 】

低階調で電流能力の低い T F T を用いた場合の利点を図 7 (B) で負荷曲線で示す。駆動 T F T 4 0 1 b として、電流能力の高い T F T を用いた場合の $V_{ds} - I_{ds}$ 特性が特性 7 1 1 a から特性 7 1 1 d までの範囲でばらついたとすると、電流能力の低い T F T を用いた場合の $V_{ds} - I_{ds}$ 特性は特性 7 1 1 b から特性 7 1 1 c までの範囲のばらつきとなり、ばらつきの範囲は狭くなる。また E L 素子 4 0 2 b の $V - I$ 特性を特性 7 1 2 とする。特性 7 1 1 a ~ d と特性 7 1 2 の交点が動作点 7 1 3 a ~ d となる。動作点は電流能力の高い T F T を用いた場合は 7 1 3 a から 7 1 3 d の範囲でばらつくが、電流能力の低い T F T を用いた場合は 7 1 3 b から 7 1 3 c の範囲でのばらつきとなり、ばらつきの範囲は狭くなる。

10

【 0 0 5 2 】

電流能力の低い T F T を用いることで、ばらつきの範囲が狭くなる理由を説明する。飽和領域での T F T の I_{ds} は以下の式で示すことができる。

【 0 0 5 3 】

20

【 数 4 】

$$I_{ds} = \frac{W}{L} \mu C \frac{(V_{gs} - V_{th})^2}{2} \quad \dots \quad (式 4)$$

【 0 0 5 4 】

30

ここで W 、 L 、 μ 、 C 、 V_{th} はそれぞれ T F T のゲート幅、ゲート長、移動度、酸化膜の単位面積当たり容量、閾値電圧である。ここで例えば W/L を小さくすることで、電流能力が低くなる。上記式より駆動 T F T 4 0 1 b の電流能力が低いほど、同じ I_{ds} でもより高い V_{gs} を印加することとなる。より高い V_{gs} を印加することで V_{th} のばらつきの I_{ds} への影響を小さくすることが出来、 I_{ds} のばらつきを小さくすることができる。

【 0 0 5 5 】

高階調ではもともと V_{gs} が高くなるため V_{th} の影響は小さいため、駆動 T F T 4 0 1 a に電流能力の高い T F T を用いても問題になることはない。また低階調では V_{gs} が低いいため飽和領域となりやすく、駆動 T F T 4 0 1 b に電流能力の低い T F T を用いても問題になることはない。

40

【 0 0 5 6 】

本実施形態では、高階調では電流能力の高い駆動 T F T 4 0 1 a を電流源として主に用い、低階調では電流能力の低い駆動 T F T 4 0 1 b を電流源として主に用いる。階調に応じて T F T を使い分けることで、E L 素子 4 0 2 a ~ b が劣化しても輝度が低下しにくく、また T F T のばらつきの影響が少ない表示装置とすることができる。

【 0 0 5 7 】

第 1 の電源端子 4 0 4 a、4 0 4 b と第 2 の電源端子 4 0 5 a、4 0 5 b との間には、E L 素子 4 0 2 a、4 0 2 b の駆動電圧と駆動 T F T 4 0 1 a、4 0 1 b の飽和領域までの電圧の他に、E L 素子 4 0 2 a、4 0 2 b が劣化した場合の E L 素子 4 0 2 a、4 0 2 b

50

の抵抗増による電圧降下分をあらかじめ印加している。こうすることでE L素子402a、402bでの電圧降下が増加して駆動T F T 401a、401bの V_{ds} が低くなっても、駆動T F T 401a、401bが線形領域での動作とならず、輝度低下の原因とならないようにしている。しかしE L素子402a、402bの抵抗増による電圧降下分をあらかじめ印加することは、電源電圧を高くすることであり、消費電力が増加する原因となる。本実施形態では高階調で電流能力の高い駆動T F Tを主に用いることで、より低い V_{ds} まで飽和領域としている。より低い V_{ds} まで飽和領域となっているため、電源端子404a、404bと電源端子405a、405bとの間をより低い電圧に設定しても、E L素子402a、402bの劣化の影響が発生しにくくなる。以上により消費電力が低く、また発熱が少なく、T F Tの劣化が生じにくくできる。

10

【0058】

V_{gsa} と V_{gsb} に電位差 V_{diff} を与える方法の一例を示す。両端に電位差を持った容量素子を、駆動T F T 401a、401bのどちらか一方または両方の、ゲートと信号端子403a、403bの間に挿入する。結果として容量素子を挿入した駆動T F T 401a、401bのゲートには、信号端子403a、403bの電圧と容量素子の両端の電位差の和が印加される。この例では、信号端子403a、403bを共通にしても、容量素子を使うことで駆動T F T 401a、401bのゲートに電位差 V_{diff} を与えることが可能である。信号端子403a、403bを共通に出来れば、駆動T F T 401a、401bの制御が容易になる。

【0059】

20

(実施の形態2)

図8にて、本発明の一実施形態を説明する。駆動T F T 401aと駆動T F T 401bの V_{gs} を異なる電圧に設定する方法として、実施形態1では駆動T F T 401aの V_{gs} を電圧シフトさせた。図8(A)に駆動T F T 401aの V_{gs} と、駆動T F T 401bの V_{gs} との関係を示す。ここで駆動T F T 401aの V_{gs} を V_{gsa} 、駆動T F T 401bの V_{gs} を V_{gsb} とする。 V_{gsa} と V_{gsb} として等しい電圧を印加する場合を特性811とすると、実施形態1では特性812となる。本実施形態では実施形態1と異なる電圧設定方法を示す。

【0060】

V_{gsb} に対して V_{gsa} が低階調では低くなるように設定し、高階調になるほど V_{gsa} に対して V_{gsb} が近い電圧となるよう設定する。特性813で本実施形態での電圧設定を示す。

30

【0061】

図8(B)に上記 V_{gs} を印加した駆動T F T 401aの $V_{gs} - I_{ds}$ 特性801aと、駆動T F T 401bの $V_{gs} - I_{ds}$ 特性801bと、駆動T F T 401aと駆動T F T 401bの合計電流の特性802を示す。低階調では駆動T F T 401bの I_{ds} の比率が高く、また高階調では駆動T F T 401aの I_{ds} の比率が高くなる。E L素子401a、401bが劣化しても輝度が低下しにくく、また駆動T F T 401a、401bのばらつきの影響が少ない表示装置を作ることができる。

【0062】

40

E L素子401a、401bの劣化によって輝度が変わらないためには、駆動T F T 402a、402bの飽和領域がより低い V_{ds} から始まるようにする。このとき飽和領域は $V_{ds} = V_{gs}$ となる V_{ds} から始まるため、E L素子401a、401bの劣化の影響を避けるには V_{gs} が低いほどよい。 V_{gs} は階調によって変化し、最高階調で V_{gs} が最大値となる。つまり最高階調での駆動T F T 402aと駆動T F T 402bの V_{gs} を極力低くすることが有効となる。最高階調では駆動T F T 402aと駆動T F T 402bの電流値を最大にしつつ V_{gs} を最も低くするためには、最高階調での V_{gs} を等しくすればよい。

【0063】

本実施形態により、低階調でT F Tのばらつきの影響が少なく、高階調でE L素子の劣化

50

の影響が少なくできる。さらに劣化の影響を最も受ける階調での V_{gs} をできるだけ低くすることが可能となるため、より劣化の影響を受けにくくなる。

【0064】

(実施の形態3)

図9にて、本発明の一実施形態を説明する。実施形態1と2では駆動TF T 401 aと駆動TF T 401 bの V_{gs} を異なる電圧に設定した。本実施形態では駆動TF T 401 aと駆動TF T 401 bの V_{gs} を等しくした場合でも、高階調で駆動TF T 401 aを主に使い、低階調で駆動TF T 401 bを主に使う動作とできる。

【0065】

駆動TF T 401 aの供給する電流を I_{dsa} 、駆動TF T 401 bの供給する電流を I_{dsb} とする。本実施形態では I_{dsa} から一定電流 I_{diff} を引いた電流をEL素子402 aに供給する。EL素子102 a ~ bに供給される電流 I_{el} は、以下の式であらわされる。

【0066】

【数5】

$$I_{el} = I_{dsa} - I_{diff} + I_{dsb} \cdots (I_{dsa} > I_{diff})$$

$$I_{el} = I_{dsb} \cdots (I_{dsa} \leq I_{diff})$$

. . . (式5)

20

【0067】

図9で V_{gs} を印加した駆動TF T 401 aの $V_{gs} - I_{ds}$ 特性901 aと、特性901 aから I_{diff} を引いた特性901 a' と、駆動TF T 401 bの $V_{gs} - I_{ds}$ 特性901 bと、特性901 a' と特性901 bの和の特性902を示す。ここで特性901 aが I_{dsa} で、特性901 bが I_{dsb} で、特性902が I_{el} である。低階調では駆動TF T 401 bの I_{ds} の比率が高く、また高階調では駆動TF T 401 aの I_{ds} の比率が高くなる。これによりEL素子401 a ~ bが劣化しても輝度が低下しにくく、また駆動TF T 401 a、401 bのばらつきの影響が少ない表示装置を作ることができる。

【0068】

駆動TF T 401 aの V_{gs} を電圧シフトさせる実施形態1の方法や、駆動TF T 401 aと駆動TF T 401 bの V_{gs} をそれぞれ個別に制御する実施形態2の方法と異なり、本実施形態では駆動TF T 401 aと駆動TF T 401 bの V_{gs} が等しい。 V_{gs} が等しければ信号端子403 a、403 bを共通化でき、階調の制御が簡略化できる。

【0069】

(実施の形態4)

実施形態1から3において、駆動TF Tを三つ以上使ってもよい。例えば駆動TF Tを三つ使う場合は、低階調、中階調、高階調と階調を三領域に分け、それぞれに適した特性の駆動TF Tを配置する。駆動TF Tを三つ以上使うことにより、微小輝度発光でも高輝度発光でも劣化とばらつきの影響を抑えることができる。

【0070】

特に携帯機器のように暗環境でも明環境でも利用する表示装置の場合、暗環境では微小輝度領域での発光、明環境では高輝度領域での発光が要求される。例えば駆動TF Tを三つ使う場合は、微小輝度領域と高輝度領域でそれぞれ二つの駆動TF Tを使う。微小輝度領域での発光の場合、電流能力の弱い第1の駆動TF Tと電流能力が中程度の第2の駆動TF Tを使い、微小輝度領域の中でも低階調は第1の駆動TF Tを、微小輝度領域の高階調は第2の駆動TF Tを使う。また高輝度領域での発光の場合、電流能力が中程度の第2の

50

駆動 T F T と電流能力の強い第 3 の駆動 T F T を使い、高輝度領域の中でも低階調は第 2 の駆動 T F T を、高輝度領域の高階調は第 3 の駆動 T F T を使う。また微小輝度領域では V_{ds} が低くても飽和領域を維持するため電源電圧を低くすることができ、消費電力の低減が可能である。以上により三つ以上の駆動 T F T を使うことで、輝度領域に関わらず最適な駆動が可能となる。もちろん三つ以上の駆動 T F T を単一の輝度領域で同時に使ってもよい。

【 0 0 7 1 】

【 実施例 】

以下に、本発明の実施例について記載する。

【 0 0 7 2 】

10

[実施例 1]

本実施例においては、実施形態 1 で示した表示装置の構成例について説明する。図 1 0 に表示装置の構成例を示す。複数の画素 1 0 0 6 が m 行 n 列のマトリクス状に配置された画素部 1 0 1 2 を有し、画素部 1 0 1 2 周辺には、信号線駆動回路 1 0 1 3、行選択線駆動回路 1 0 1 4 を有している。 $S_1 \sim S_n$ で表記された信号線 1 0 2 3 は画素 1 0 0 6 と列に対応して接続しており、また信号線駆動回路 1 0 1 3 に接続している。 $G_1 \sim G_m$ で表記された行選択線 1 0 2 4 は画素 1 0 0 6 と行に対応して接続しており、また行選択線駆動回路 1 0 1 4 に接続している。その他に電源線などを有するが図 1 0 では省略する。

【 0 0 7 3 】

図 1 1 に画素 1 0 0 6 の構成例を示す。駆動 T F T 1 1 0 1 a、1 1 0 1 b と、E L 素子 1 1 0 2 と、書込用スイッチ 1 1 0 3 と、第 1 の容量素子 (画素容量) 1 1 0 4 と、電圧シフト容量用スイッチ 1 1 0 5 a ~ b と、第 2 の容量素子 (電圧シフト容量) 1 1 0 6 とを有する。E L 素子 1 1 0 2 の第 2 の端子はカソード 1 1 2 6 と接続し、駆動 T F T 1 1 0 1 a、1 1 0 1 b のドレインは E L 素子 1 1 0 2 の第 1 の端子と接続し、ソースはアノード 1 1 2 5 と接続する。駆動 T F T 1 1 0 1 a のゲートは電圧シフト容量 1 1 0 6 の第 2 の端子と接続し、かつ電圧シフト容量用スイッチ 1 1 0 5 a を介して配線 (画素容量線) 1 1 2 2 と接続する。駆動 T F T 1 1 0 1 b のゲートと電圧シフト容量 1 1 0 6 の第 1 の端子は書込用スイッチ 1 1 0 3 を介して信号線 1 0 2 3 と接続し、かつ電圧シフト容量用スイッチ 1 1 0 5 b を介してアノード 1 1 2 5 と接続し、かつ画素容量 1 1 0 4 の第 1 の端子と接続している。画素容量 1 1 0 4 の第 2 の端子は画素容量線 1 1 2 2 と接続して 30 いる。書込用スイッチ 1 1 0 3 は走査線 (行選択線) 1 0 2 4 で制御し、電圧シフト容量用スイッチ 1 1 0 5 a ~ b は配線 (電圧シフト容量制御信号線) 1 1 2 1 で制御する。

【 0 0 7 4 】

本実施例における画素 1 0 0 6 の動作について説明する。

【 0 0 7 5 】

まず電圧シフト容量 1 1 0 6 に任意の電圧 V_{diff} を印加する。なお電圧 V_{diff} は駆動 T F T 1 1 0 1 a、1 1 0 1 b の V_{gs} の差となる。アノード 1 1 2 5 と画素容量線 1 1 2 2 に V_{diff} の電位差を与え、電圧シフト容量制御信号線 1 1 2 1 により電圧シフト容量用スイッチ 1 1 0 5 a ~ b を ON する。電圧シフト容量 1 1 0 6 に電圧 V_{diff} 分の電荷が充電された後、電圧シフト容量制御信号線 1 1 2 1 により電圧シフト容量用 40 スwitch 1 1 0 5 a ~ b を OFF する。以上の動作により電圧シフト容量 1 1 0 6 の両端に電位差 V_{diff} が印加できる。なお、これらの動作時には書込用スイッチ 1 1 0 3 は OFF することが望ましいがこれに限らない。

【 0 0 7 6 】

次に電圧シフト容量 1 1 0 6 の両端に電位差 V_{diff} が印加された状態で、行選択線 1 0 2 4 により書込用スイッチ 1 1 0 3 を ON する。このとき信号線 1 0 2 3 に E L 素子 1 1 0 2 の発光輝度に見合う電圧 V_{signal} を印加する。画素容量 1 1 0 4 の第 1 の端子が V_{signal} に達した後、行選択線 1 0 2 4 により書込用スイッチ 1 1 0 3 を OFF する。以上の動作により駆動 T F T 1 1 0 1 b のゲートには V_{signal} が印加され、駆動 T F T 1 1 0 1 a のゲートには $V_{signal} - V_{diff}$ が印加される。 50

【 0 0 7 7 】

以上の動作により、E L 素子 1 1 0 2 は発光する。ここで駆動 T F T 1 1 0 1 a と駆動 T F T 1 1 0 1 b の特性が異なり、かつ駆動 T F T 1 1 0 1 a と駆動 T F T 1 1 0 1 b の V g s が異なるため、実施形態 1 で示した特徴を持つ表示装置とすることができる。

【 0 0 7 8 】

また、比較的単純な方法で駆動 T F T 1 1 0 1 a と駆動 T F T 1 1 0 1 b に異なる V g s を与えることができる。

【 0 0 7 9 】

電圧シフト容量 1 1 0 6 に電位差を与えるために、アノード 1 1 2 5 と画素容量線 1 1 2 2 の電位差を用いた理由を示す。アノード 1 1 2 5 は E L 素子 1 1 0 2 の特性によって調整する必要がある。また V d i f f も駆動 T F T 1 1 0 1 a ~ b と E L 素子 1 1 0 2 の特性によって調整する必要がある。しかし画素容量線 1 1 2 2 の電位は一般に任意であり、適当な電位に設定してもよく、アノード 1 1 2 5 と V d i f f に応じて決めることが可能でだからである。

10

【 0 0 8 0 】

[実施例 2]

本実施例においては、実施形態 2 で示した表示装置の構成例について説明する。図 1 2 に表示装置の構成例を示す。複数の画素 1 2 0 6 が m 行 n 列のマトリクス状に配置された画素部 1 2 1 2 を有し、画素部 1 2 1 2 周辺には、信号線駆動回路 1 2 1 3、行選択線駆動回路 1 2 1 4 を有している。S 1 ~ S n で表記された信号線 1 2 2 3 a ~ b は画素 1 2 0 6 と列に対応して接続しており、また信号線駆動回路 1 2 1 3 に接続している。G 1 ~ G m で表記された行選択線 1 2 2 4 は画素 1 2 0 6 と行に対応して接続しており、また行選択線駆動回路 1 2 1 4 に接続している。その他に電源線などを有するが図 1 2 では省略する。

20

【 0 0 8 1 】

図 1 3 に画素 1 2 0 6 の構成例を示す。駆動 T F T 1 3 0 1 a、1 3 0 1 b と、E L 素子 1 3 0 2 と、書込用スイッチ 1 3 0 3 a、1 3 0 3 b と、画素容量 1 3 0 4 a ~ b とを有する。E L 素子 1 3 0 2 の第 2 の端子はカソード 1 3 2 6 と接続し、駆動 T F T 1 3 0 1 a、1 3 0 1 b のドレインは E L 素子 1 3 0 2 の第 1 の端子と接続し、ソースはアノード 1 3 2 5 と接続する。駆動 T F T 1 3 0 1 a、1 3 0 1 b のゲートはそれぞれ画素容量 1 3 0 4 a、1 3 0 4 b の第 1 の端子と接続し、かつそれぞれ書込用スイッチ 1 3 0 3 a、1 3 0 3 b を介してそれぞれ信号線 1 0 2 3 a、1 0 2 3 b と接続している。画素容量 1 3 0 4 a、1 3 0 4 b の第 2 の端子は画素容量線 1 3 2 2 と接続している。書込用スイッチ 1 3 0 3 a、1 3 0 3 b は行選択線 1 2 2 4 で制御する。

30

【 0 0 8 2 】

画素 1 2 0 6 の動作について説明する。

【 0 0 8 3 】

行選択線 1 2 2 4 により書込用スイッチ 1 3 0 3 a、1 3 0 3 b を ON する。このとき信号線 1 2 2 3 a、1 2 2 3 b に E L 素子 1 3 0 2 の発光輝度に見合う電圧 V s i g n a l a、V s i g n a l b を印加する。このとき V s i g n a l a と V s i g n a l b は異なる電圧に設定する。画素容量 1 3 0 4 a、1 3 0 4 b の第 1 の端子が V s i g n a l a、V s i g n a l b に達した後、行選択線 1 2 2 4 により書込用スイッチ 1 3 0 3 a、1 3 0 3 b を OFF する。以上の動作により駆動 T F T 1 3 0 1 a、1 3 0 1 b のゲートには V s i g n a l a、V s i g n a l b が印加される。

40

【 0 0 8 4 】

以上の動作により、E L 素子 1 3 0 2 は発光する。ここで駆動 T F T 1 3 0 1 a と駆動 T F T 1 3 0 1 b の特性が異なり、かつ駆動 T F T 1 3 0 1 a と駆動 T F T 1 3 0 1 b の V g s が異なるため、実施形態 2 で示した特徴を持つ表示装置とすることができる。

【 0 0 8 5 】

また、駆動 T F T 1 3 0 1 a と駆動 T F T 1 3 0 1 b の V g s を、階調に応じて個別に設

50

定できるため、制御の自由度が高い。また構造が単純であるため信頼性が高い。

【0086】

[実施例3]

本実施例においては、実施形態3で示した表示装置の構成について説明する。表示装置の構成例については図10と実施例1で示した。ただし実施例1とは画素1006の構成が異なる。

【0087】

図14に画素1006の構成例を示す。駆動TF T 1401 a、1401 bと、EL素子1402 a、1402 bと、書込用スイッチ1403と、画素容量1404とを有する。EL素子1402 a、1402 bの第2の端子はカソード1426と接続し、駆動TF T 1401 a、1401 bのドレインはそれぞれEL素子1402 a、1402 bの第1の端子と接続し、ソースはアノード1425と接続する。EL素子1402 aの第1の端子はさらに電流源1409と接続している。電流源は画素容量線1422と接続しているが、これに限らない。駆動TF T 1401 a、1401 bのゲートは画素容量1404の第1の端子と接続し、かつ書込用スイッチ1403を介して信号線1023と接続している。画素容量1404の第2の端子は画素容量線1422と接続している。書込用スイッチ1403は行選択線1024で制御する。

10

【0088】

本実施例における画素1006の動作について説明する。

【0089】

行選択線1024により書込用スイッチ1403をONする。このとき信号線1023にEL素子1402 a、1402 bの発光輝度に見合う電圧V s i g n a lを印加する。画素容量1404の第1の端子がV s i g n a lに達した後、行選択線1024により書込用スイッチ1403をOFFする。以上の動作により駆動TF T 1401 a、1401 bのゲートにはV s i g n a lが印加される。

20

【0090】

以上の動作により、EL素子1402 a、1402 bは発光する。ここで駆動TF T 1401 aと駆動TF T 1401 bの特性が異なり、かつ駆動TF T 1401 aのドレインに接続した電流源1409によりEL素子1402 aへの電流供給が減るため、実施形態3で示した特徴を持つ表示装置とすることができる。

30

【0091】

また、比較的単純な方法で駆動TF T 1401 aと駆動TF T 1401 bを高階調と低階調で使い分けることができる。

【0092】

電流源1409はTF Tを使うことで容易に実現できる。TF TのV g sを飽和領域で動作するように設定することで、駆動TF T 1401 aのドレイン電圧に関わりなく電流を減らすことができる。また、駆動TF T 1401 aの供給電流が少ないとドレイン電圧が低下し、電流源1409のTF Tは線形領域で動作するようになり減らす電流値も少なくなる。

【0093】

実施例2から3において、容量線とアノードは共通にしてもよい。また実施例1から3において、駆動TF Tを3つ以上使ってもよい。

40

【0094】

[実施例4]

本発明の表示装置には様々な用途がある。本実施例では、本発明の適用が可能な電子機器の例について説明する。

【0095】

このような電子機器には、携帯情報端末（電子手帳、モバイルコンピュータ、携帯電話等）、ビデオカメラ、デジタルカメラ、パーソナルコンピュータ、テレビ等が挙げられる。それらの一例を図7に示す。

50

【 0 0 9 6 】

図 1 5 (A) は E L ディスプレイであり、筐体 3 3 0 1、支持台 3 3 0 2、表示部 3 3 0 3 等を含む。本発明の表示装置は表示部 3 3 0 3 にて用いることが出来る。

【 0 0 9 7 】

図 1 5 (B) はビデオカメラであり、本体 3 3 1 1、表示部 3 3 1 2、音声入力部 3 3 1 3、操作スイッチ 3 3 1 4、バッテリー 3 3 1 5、受像部 3 3 1 6 等を含む。本発明の表示装置は表示部 3 3 1 2 にて用いることが出来る。

【 0 0 9 8 】

図 1 5 (C) はパーソナルコンピュータであり、本体 3 3 2 1、筐体 3 3 2 2、表示部 3 3 2 3、キーボード 3 3 2 4 等を含む。本発明の表示装置は表示部 3 3 2 3 にて用いることが出来る。 10

【 0 0 9 9 】

図 1 5 (D) は携帯情報端末であり、本体 3 3 3 1、スタイラス 3 3 3 2、表示部 3 3 3 3、操作ボタン 3 3 3 4、外部インターフェイス 3 3 3 5 等を含む。本発明の表示装置は表示部 3 3 3 3 にて用いることが出来る。

【 0 1 0 0 】

図 1 5 (E) は携帯電話であり、本体 3 4 0 1、音声出力部 3 4 0 2、音声入力部 3 4 0 3、表示部 3 4 0 4、操作スイッチ 3 4 0 5、アンテナ 3 4 0 6 を含む。本発明の表示装置は表示部 3 4 0 4 にて用いることが出来る。

【 0 1 0 1 】

図 1 5 (F) はデジタルカメラであり、本体 3 5 0 1、表示部 (A) 3 5 0 2、接眼部 3 5 0 3、操作スイッチ 3 5 0 4、表示部 (B) 3 5 0 5、バッテリー 3 5 0 6 を含む。本発明の表示装置は、表示部 (A) 3 5 0 2、表示部 (B) 3 5 0 5 にて用いることが出来る。 20

【 0 1 0 2 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。

【 発明の効果 】

本発明によると、特性の異なる駆動 T F T を複数使うことで、E L 素子の劣化の影響が少なく、低電圧で動作可能であり、しかも駆動 T F T のばらつきの影響を少なくすることができる。 30

【 図面の簡単な説明 】

【 図 1 】 E L 素子の発光方法を示す図。

【 図 2 】 図 1 の特性を示す負荷曲線図。

【 図 3 】 図 1 の特性を示す負荷曲線図。

【 図 4 】 本発明の表示装置の構成を示す図。

【 図 5 】 駆動 T F T の特性を示す図。

【 図 6 】 本発明の表示装置の動作を示す図。

【 図 7 】 本発明の表示装置の動作を示す負荷曲線図。

【 図 8 】 本発明の表示装置の動作を示す図。 40

【 図 9 】 本発明の表示装置の動作を示す図。

【 図 1 0 】 本発明の実施例を示す図。

【 図 1 1 】 本発明の実施例を示す図。

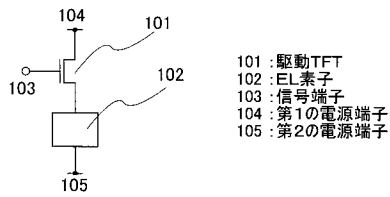
【 図 1 2 】 本発明の実施例を示す図。

【 図 1 3 】 本発明の実施例を示す図。

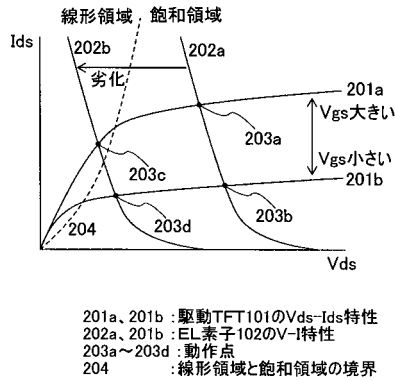
【 図 1 4 】 本発明の実施例を示す図。

【 図 1 5 】 本発明が適用可能な電子機器の例を示す図。

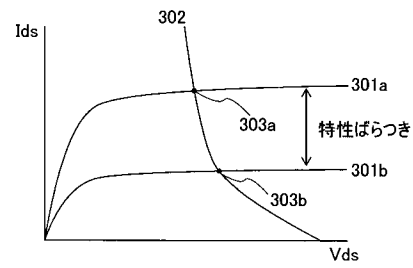
【図 1】



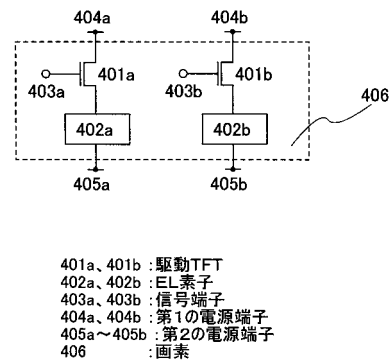
【図 2】



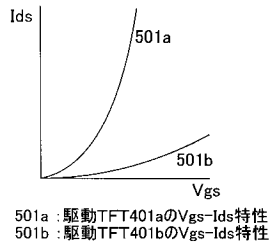
【図 3】



【図 4】

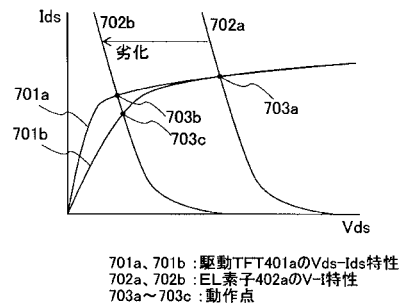


【図 5】

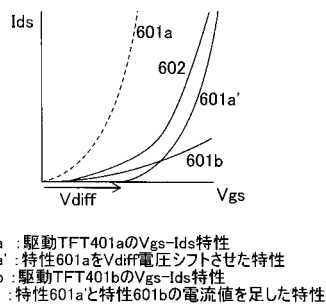


【図 7】

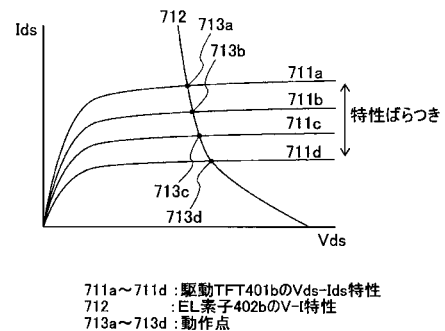
(A)



【図 6】

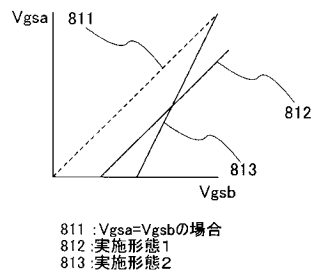


(B)

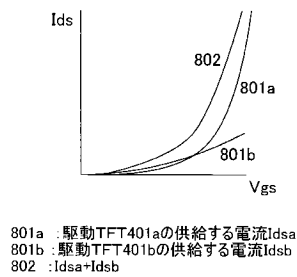


【図 8】

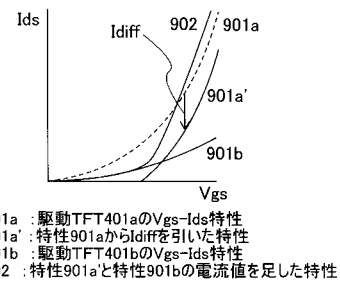
(A)



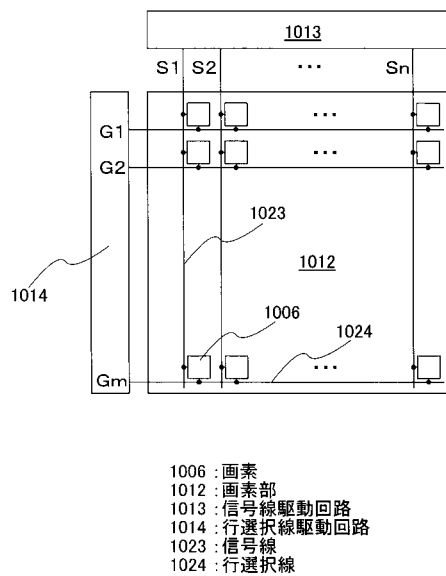
(B)



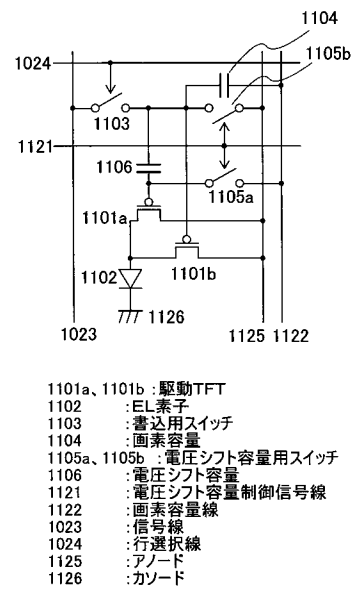
【図 9】



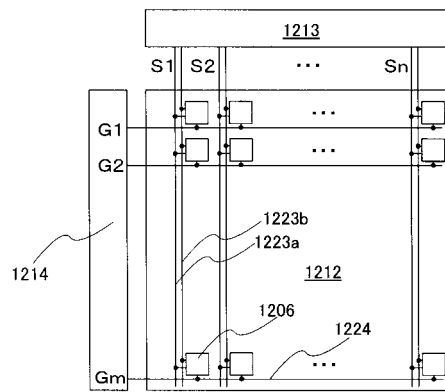
【図 10】



【図 11】

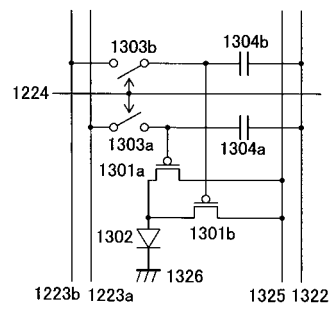


【図 1 2】



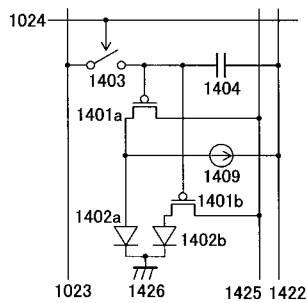
1206 : 画素
1212 : 画素部
1213 : 信号線駆動回路
1214 : 行選択線駆動回路
1223a~b : 信号線
1224 : 行選択線

【図 1 3】



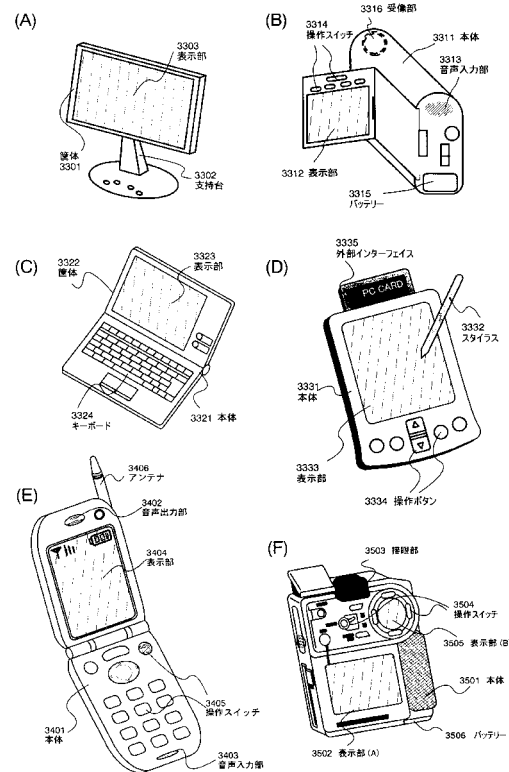
1301a, 1301b : 駆動TFT
1302 : EL素子
1303a, 1303b : 書込スイッチ
1304a, 1304b : 画素容量
1322 : 画素容量線
1223a, 1223b : 信号線
1224 : 行選択線
1325 : アノード
1326 : カソード

【図 1 4】



1401a, 1401b : 駆動TFT
1402 : EL素子
1403 : 書込用スイッチ
1404 : 画素容量
1409 : 電流源
1422 : 画素容量線
1023 : 信号線
1024 : 行選択線
1425 : アノード
1426 : カソード

【図 1 5】



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 4 1 D
G 0 9 G	3/20	6 4 2 C
G 0 9 G	3/20	6 7 0 J
H 0 5 B	33/14	A

专利名称(译)	表示装置		
公开(公告)号	JP2004341368A	公开(公告)日	2004-12-02
申请号	JP2003139665	申请日	2003-05-16
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	宫川惠介		
发明人	宫川 惠介		
IPC分类号	H01L51/50 G09F9/30 G09F9/33 G09G3/20 G09G3/30 H01L27/32 H05B33/14		
CPC分类号	G09G3/3233 G09G3/3258 G09G2300/0819 G09G2300/0852 G09G2300/0876 G09G2310/0262 G09G2320/043		
FI分类号	G09G3/30.J G09F9/30.338 G09F9/30.365.Z G09F9/33.Z G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D G09G3/20.642.C G09G3/20.670.J H05B33/14.A G09F9/30.365 G09F9/33 G09G3/20.641.K G09G3/3233 G09G3/3266 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB03 3K007/AB06 3K007/AB11 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/KK01 5C080/KK07 5C080/KK43 5C080/KK47 5C094/AA04 5C094/AA24 5C094/AA31 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA26 5C094/BA29 5C094/CA19 5C094/DB04 5C094/EA04 5C094/FB14 5C094/HA06 5C094/HA08 3K107/AA01 3K107/BB01 3K107/CC12 3K107/CC21 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C094/AA13 5C380/AA01 5C380/AA03 5C380/AB06 5C380/AB15 5C380/AB21 5C380/AB25 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA01 5C380/BA05 5C380/BA38 5C380/BA39 5C380/BA46 5C380/BB02 5C380/BD02 5C380/BD10 5C380/CA12 5C380/CB17 5C380/CB31 5C380/CC01 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC38 5C380/CC42 5C380/CC45 5C380/CC46 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CD013 5C380/CD024 5C380/CD025 5C380/CE02 5C380/DA02 5C380/DA06 5C380/HA12 5C380/HA13		
其他公开文献	JP2004341368A5 JP4623939B2		
外部链接	Espacenet		

摘要(译)

驱动TFT在饱和区域中操作，使得即使EL元件劣化，亮度也不太可能降低。然而，出现诸如高电压，高功耗和大量发热的问题。此外，当驱动TFT在饱和区域中操作时，由于驱动TFT的变化而导致亮度不均匀。[解决方案]作为驱动用TFT，高灰度级使用高电流能力的TFT，低灰度级使用电流能力低的TFT。具有高电流能力的TFT即使在较低的V_{gs}下也可以提供大电流，因此即使当V_{ds}较低时也不大可能处于线性区域。因此，即使EL元件劣化，亮度也不可能降低，并且可以以低电压驱动EL元件。具有低电流能力的TFT通过施加更高的V_{gs}来提供电流。高V_{gs}可以减少TFT特性变化（尤其是V_{th}变化）的影响。[选择图]图13

