

(19) 日本国特許庁(JP)

## 再公表特許(A1)

(11) 国際公開番号

W02014/174805

発行日 平成29年2月23日 (2017. 2. 23)

(43) 国際公開日 平成26年10月30日 (2014. 10. 30)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H05B 33/10 (2006.01)</b>	H05B 33/10	3K107
<b>H01L 51/50 (2006.01)</b>	H05B 33/14 A	

審査請求 未請求 予備審査請求 未請求 (全 21 頁)

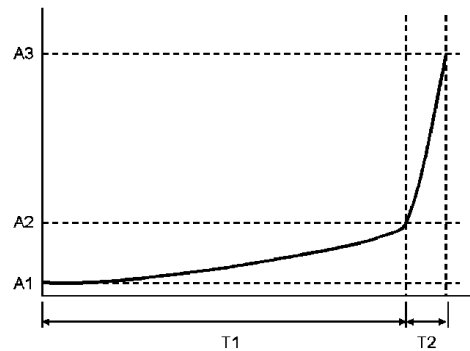
出願番号 特願2015-513551 (P2015-513551)	(71) 出願人 514188173 株式会社 J O L E D 東京都千代田区神田錦町三丁目23番地
(21) 国際出願番号 PCT/JP2014/002159	
(22) 国際出願日 平成26年4月16日 (2014. 4. 16)	
(31) 優先権主張番号 特願2013-89024 (P2013-89024)	(74) 代理人 100189430 弁理士 吉川 修一
(32) 優先日 平成25年4月22日 (2013. 4. 22)	(74) 代理人 100190805 弁理士 傍島 正朗
(33) 優先権主張国 日本国 (JP)	(72) 発明者 佐々木 滋之 兵庫県姫路市飾磨区委鹿日田町1-6 パ ナソニック液晶ディスプレイ株式会社内
	(72) 発明者 近藤 義明 大阪府門真市大字門真1006番地 パナ ソニック株式会社内

最終頁に続く

(54) 【発明の名称】 E L表示装置の製造方法

## (57) 【要約】

パネル部を構成する構成要素が真空雰囲気中で成膜される E L 表示装置の製造方法において、パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する際に、成膜後の基板を待機させる工程は、第 1 の真空雰囲気から第 1 の真空雰囲気より真空度の低い第 2 の真空雰囲気に徐々に吸気ガスを導入する第 1 の吸気期間 T 1 と、第 2 の真空雰囲気から大気雰囲気に吸気ガスを導入する第 2 の吸気期間 T 2 とを有し、かつ第 1 の吸気期間 T 1 は第 2 の吸気期間 T 2 より時間が長くなるように設定した。



**【特許請求の範囲】****【請求項 1】**

複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とからなるパネル部を備え、前記パネル部を構成する構成要素が真空雰囲気中で成膜される E L 表示装置の製造方法において、

前記パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する際に、成膜後の基板を待機させる工程は、第 1 の真空雰囲気から第 1 の真空雰囲気より真空度の低い第 2 の真空雰囲気に徐々に吸気ガスを導入する第 1 の吸気期間と、前記第 2 の真空雰囲気から大気雰囲気に吸気ガスを導入する第 2 の吸気期間とを有し、かつ前記第 1 の吸気期間は前記第 2 の吸気期間より時間が長いことを特徴とする E L 表示装置の製造方法。

10

**【請求項 2】**

前記パネル部を構成する構成要素を真空雰囲気中で成膜する成膜装置と、成膜装置に繋がり、成膜後の基板を待機させるロードロック室とを有し、成膜後の基板をロードロック室に待機させる工程は、前記ロードロック室の上部に設けた吸気ラインから乾燥ガスを導入し、前記ロードロック室の下部に設けた排気ラインから排気することを特徴とする請求項 1 に記載の E L 表示装置の製造方法。

**【発明の詳細な説明】****【技術分野】****【0001】**

本技術は、E L 表示装置の製造方法に関するものである。

20

**【背景技術】****【0002】**

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第 1 電極、発光層を含む複数の有機層および第 2 電極を順に積層した E L ( E l e c t r o l u m i n e s c e n c e ) 表示装置が注目されている。E L 表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

**【0003】**

カラーディスプレイ用としては赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として赤と青と緑と白や赤と青と緑と薄青などの四色の画素による表示技術も各社で開発が進んでいる。

30

**【0004】**

有機 E L 発光素子においては画素ごとに赤と青と緑の三色や赤と青と緑と白などの四色に有機 E L 発光部を形成する必要がある。

**【0005】**

個別の有機 E L 部を形成する工法として最も一般的な工法は微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機 E L 部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機 E L 部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機 E L 部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機 E L 部を蒸着により形成して、赤と緑と青の発光部が形成される。

40

**【0006】**

一方大型の有機 E L 発光素子の作成やコストダウンには大型基板による有機 E L 発光素子技術の開発が重要である。

**【0007】**

近年、大型基板による有機 E L 発光素子を形成する方法として二つの方法が注目されている。

**【0008】**

50

一つ目の工法は白色有機EL素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルターにより着色表示させる方法である。この方法は大画面を形成したり、高精度ディスプレイを作成したりするには有効な方法である。

【0009】

大型基板による有機EL発光素子の形成方法として注目されているもうひとつの工法は、塗布法により有機EL発光部を形成する方法である。塗布法としては様々な工法が検討されてきたが、大きく分けると凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものとインクジェット法を用いるものである（特許文献1参照）。

【先行技術文献】

【特許文献】

10

【0010】

【特許文献1】特開2011-249089号公報

【発明の概要】

【0011】

本技術は、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とからなるパネル部を備え、パネル部を構成する構成要素が真空雰囲気中で成膜されるEL表示装置の製造方法において、パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する際に、成膜後の基板を待機させる工程は、第1の真空雰囲気から第1の真空雰囲気より真空度の低い第2の真空雰囲気に徐々に吸気ガスを導入する第1の吸気期間と、第2の真空雰囲気から大気雰囲気に吸気ガスを導入する第2の吸気期間とを有し、かつ第1の吸気期間は第2の吸気期間より時間が長いことを特徴とする。

20

【0012】

本技術によれば、EL表示装置を製造する際に、歩留まりを向上させることが可能となる。

【図面の簡単な説明】

【0013】

【図1】図1は、本技術の一実施の形態による有機EL表示装置の斜視図である。

【図2】図2は、画素を駆動する画素回路の回路構成を示す電気回路図である。

【図3】図3は、EL表示装置において、RGBのサブピクセル部分の断面構造を示す断面図である。

30

【図4】図4は、本技術の一実施の形態によるEL表示装置の製造方法において、パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する工程を示す説明図である。

【図5】図5は、本技術の一実施の形態によるEL表示装置の製造方法において、成膜後の基板をロードロック室に待機させる工程における圧力変化を示す図である。

【発明を実施するための形態】

【0014】

以下、本技術の一実施の形態によるEL表示装置の製造方法について、図1～図5の図面を用いて説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

40

【0015】

なお、添付図面および以下の説明は、当業者が本開示を十分に理解するために、提供されるのであって、これらにより請求の範囲に記載の主題を限定することは意図されていない。

【0016】

図1は本技術の一実施の形態によるEL表示装置の概略構成を示す斜視図、図2は画素を駆動する画素回路の回路構成を示す図である。

50

## 【 0 0 1 7 】

図 1、図 2 に示すように、E L 表示装置は、下層より、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置 1 と、下部電極である陽極 2、有機材料からなる発光層 3 及び透明な上部電極である陰極 4 からなる発光部との積層構造により構成され、発光部は薄膜トランジスタアレイ装置 1 により発光制御される。また、発光部は、一对の電極である陽極 2 と陰極 4 との間に発光層 3 を配置した構成であり、陽極 2 と発光層 3 の間には正孔輸送層が積層形成され、発光層 3 と透明な陰極 4 の間には電子輸送層が積層形成されている。薄膜トランジスタアレイ装置 1 には、複数の画素 5 がマトリックス状に配置されている。

## 【 0 0 1 8 】

各画素 5 は、それぞれに設けられた画素回路 6 によって駆動される。また、薄膜トランジスタアレイ装置 1 は、行状に配置される複数のゲート配線 7 と、ゲート配線 7 と交差するように列状に配置される複数の信号配線としてのソース配線 8 と、ソース配線 8 に平行に延びる複数の電源配線 9 (図 1 では省略) とを備える。

## 【 0 0 1 9 】

ゲート配線 7 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のゲート電極 10 g を行毎に接続する。ソース配線 8 は、画素回路 6 のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ 10 のソース電極 10 s を列毎に接続する。電源配線 9 は、画素回路 6 のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ 11 のドレイン電極 11 d を列毎に接続する。

## 【 0 0 2 0 】

図 2 に示すように、画素回路 6 は、スイッチ素子として動作する薄膜トランジスタ 10 と、駆動素子として動作する薄膜トランジスタ 11 と、対応する画素に表示するデータを記憶するキャパシタ 12 とで構成される。

## 【 0 0 2 1 】

薄膜トランジスタ 10 は、ゲート配線 7 に接続されるゲート電極 10 g と、ソース配線 8 に接続されるソース電極 10 s と、キャパシタ 12 及び薄膜トランジスタ 11 のゲート電極 11 g に接続されるドレイン電極 10 d と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 10 は、接続されたゲート配線 7 及びソース配線 8 に電圧が印加されると、当該ソース配線 8 に印加された電圧値を表示データとしてキャパシタ 12 に保存する。

## 【 0 0 2 2 】

薄膜トランジスタ 11 は、薄膜トランジスタ 10 のドレイン電極 10 d に接続されるゲート電極 11 g と、電源配線 9 及びキャパシタ 12 に接続されるドレイン電極 11 d と、陽極 2 に接続されるソース電極 11 s と、半導体膜 (図示せず) とで構成される。この薄膜トランジスタ 11 は、キャパシタ 12 が保持している電圧値に対応する電流を電源配線 9 からソース電極 11 s を通じて陽極 2 に供給する。すなわち、上記構成の E L 表示装置は、ゲート配線 7 とソース配線 8 との交点に位置する画素 5 毎に表示制御を行うアクティブマトリックス方式を採用している。

## 【 0 0 2 3 】

また、E L 表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色 (R)、緑色 (G)、青色 (B) の発光層を有するサブピクセルが複数個マトリックス状に配列されて複数個の画素が形成されている。各画素を構成するサブピクセルは、バンクによって互いに分離されている。このバンクは、ゲート配線 7 に平行に延びる突条と、ソース配線 8 に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部に R G B の発光層を有するサブピクセルが形成されている。

## 【 0 0 2 4 】

図 3 は、E L 表示装置において、R G B のサブピクセル部分の断面構造を示す断面図である。図 3 に示すように、E L 表示装置のパネル部は、ガラス基板、フレキシブル樹脂基

10

20

30

40

50

板などのベース基板 2 1 上に、上述した画素回路 6 を構成する薄膜トランジスタアレイ装置 2 2 を形成している。また、薄膜トランジスタアレイ装置 2 2 には、平坦化絶縁膜（図示せず）を介して下部電極である陽極 2 3 が形成されている。そして、陽極 2 3 上には、正孔輸送層 2 4、有機材料からなる R G B に発光する発光層 2 5、電子輸送層 2 6、透明な上部電極である陰極 2 7 が順に積層形成され、これにより R G B の有機 E L 発光部が構成されている。

#### 【 0 0 2 5 】

また、発光部の発光層 2 5 は、絶縁層であるバンク 2 8 により区画された領域に形成されている。バンク 2 8 は、陽極 2 3 と陰極 2 7 との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

10

#### 【 0 0 2 6 】

なお、上記実施の形態においては、正孔輸送層 2 4、電子輸送層 2 6 のみを示しているが、正孔輸送層 2 4、電子輸送層 2 6 それぞれには、正孔注入層、電子注入層が積層形成されている。

#### 【 0 0 2 7 】

このように構成された発光部は、窒化ケイ素などの封止層 2 9 により被覆され、さらにこの封止層 2 9 上に接着層 3 0 を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板 3 1 が全面にわたって貼り合わされることにより封止されている。

20

#### 【 0 0 2 8 】

ここで、ベース基板 2 1 としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセテート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法や貼り付けなどで形成した後、有機 E L 発光素子を形成し、その後ガラスなどの剛性のある基材を除去する製造方法が用いられる。

30

#### 【 0 0 2 9 】

陽極 2 3 は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光透過性の I Z O、I T O、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

#### 【 0 0 3 0 】

正孔輸送層 2 4 は、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物等などが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10 nm ~ 200 nm 程度の厚みに形成される。また、正孔輸送層 2 4 に積層される正孔注入層は、陽極 2 3 からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物をスパッタ法により形成される。

40

#### 【 0 0 3 1 】

発光層 2 5 は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発されている。また、大型基板に発光層 2 5 を形成する場合には印刷法が適しており、各種の

50

印刷法の中でもインクジェット法が用いられ、20 nm ~ 200 nm 程度の厚みの発光層 25 が形成される。

【0032】

電子輸送層 26 は、ベンゾキノン誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常 10 nm ~ 200 nm 程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

【0033】

陰極 27 は、光の取り出し方向により材料が異なり、陰極 27 側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極 23 側から光を取り出す場合は、白金、金、銀、銅、タンゲステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50 nm ~ 500 nm 程度の厚みに形成される。

10

【0034】

バンク 28 は、領域内に発光層 25 の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク 28 の形状により、有機 EL 発光部のサブピクセルの形状を制御することができる。

【0035】

封止層 29 は、窒化ケイ素膜を成膜することにより形成され、成膜法としては CVD (化学気相成長) 法が用いられる。

20

【0036】

上記のように、EL 表示装置は、薄膜トランジスタアレイ装置 22 や発光部の陽極 23 などのパネル部を構成する構成要素の一部または全部は、真空蒸着法などの真空雰囲気中で成膜する方法が用いられる。また、真空雰囲気中で成膜する方法においては、真空雰囲気の成膜装置内に基板を搬送するとき、および真空雰囲気中の成膜装置内から成膜後の基板を取り出して大気雰囲気に搬送するときに、基板を一時的に待機させ、基板周囲の雰囲気を大気雰囲気から真空雰囲気に、または真空雰囲気から大気雰囲気に変える工程を設けている。

【0037】

図 4 は、本技術の一実施の形態による EL 表示装置の製造方法において、パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する工程を示す説明図である。

30

【0038】

図 4 に示すように、構成要素が成膜された基板 41 は、搬送トレイ 42 に載置された状態で、真空雰囲気の成膜装置 43 から取り出され、成膜装置 43 に繋がるロードロック室 44 に搬送され、成膜後の基板 41 を待機させる。なお、成膜装置 43 は、通常、 $10^{-2}$  Pa ~  $10^{-4}$  Pa の圧力 (真空度) の真空雰囲気中で、成膜を行う。

【0039】

成膜後の基板 41 をロードロック室 44 に待機させる工程においては、上部に設けられた吸気ライン 45 から吸気ガスとしての乾燥ガスが導入され、 $10^{-2}$  Pa ~  $10^{-4}$  Pa の高い真空度の真空雰囲気から大気雰囲気に変換される。ロードロック室 44 が大気雰囲気になった後、成膜後の基板 41 は、搬送トレイ 42 に載置された状態で、ロードロック室 44 より取り出され、次の工程に搬送される。なお、ロードロック室 44 の下部には、排気ライン 46 が設けられており、上部の吸気ライン 45 から乾燥ガスが導入するとともに、下部の排気ライン 46 から排気することにより、ロードロック室 44 の真空度を調整するように構成している。

40

【0040】

図 5 は、本技術の一実施の形態による EL 表示装置の製造方法において、成膜後の基板をロードロック室に待機させる工程における圧力変化を示す図である。

【0041】

50

図5に示すように、成膜後の基板を待機させる工程は、高い真空度A1の第1の真空雰囲気から第1の真空雰囲気より真空度の低い真空度A2の第2の真空雰囲気に徐々に吸気ガスを導入する第1の吸気期間T1と、真空度A2の第2の真空雰囲気から大気圧A3の大気雰囲気に吸気ガスを導入する第2の吸気期間T2とを有している。また、第1の吸気期間T1は、第2の吸気期間T2より時間が長くなるように設定している。すなわち、第1の吸気期間T1においては、緩やかなカーブで、高真空度から徐々に真空度を低下させ、第2の吸気期間T2においては、急なカーブで大気圧に戻すように設定している。

【0042】

これは、このように所定の真空度まで緩やかなカーブで吸気を行う第1の吸気期間T1と、急なカーブで大気圧まで吸気を行う第2の吸気期間T2とを組み合わせることにより、成膜後の基板41に水滴などが付着するのを防止できることが判明したことに基づいている。

10

【0043】

このように本技術によれば、成膜後の基板を待機させる工程は、第1の真空雰囲気から第1の真空雰囲気より真空度の低い第2の真空雰囲気に徐々に吸気ガスを導入する第1の吸気期間T1と、第2の真空雰囲気から大気雰囲気に吸気ガスを導入する第2の吸気期間T2とを有し、かつ第1の吸気期間T1は第2の吸気期間T2より時間が長くなるように設定していることにより、成膜後の基板41に水滴などが付着するのを防止することができ、EL表示装置の製造時において、製品が不良品になるのを少なくすることが可能となり、歩留まり向上を図ることができる。

20

【0044】

なお、上記実施の形態においては、より高精細化を実現しやすい構造であるトップエミッション型で作成したが、本技術はボトムエミッション構造にも有効な技術である。

【0045】

以上のように、本技術の例示として、上記の実施の形態を説明した。しかしながら、本技術は、これに限定されず、変更、置き換え、付加、省略などを行った実施の形態にも適用できる。

【産業上の利用可能性】

【0046】

以上のように本技術によれば、EL表示装置を製造する際の歩留まりを向上させる上で有用である。

30

【符号の説明】

【0047】

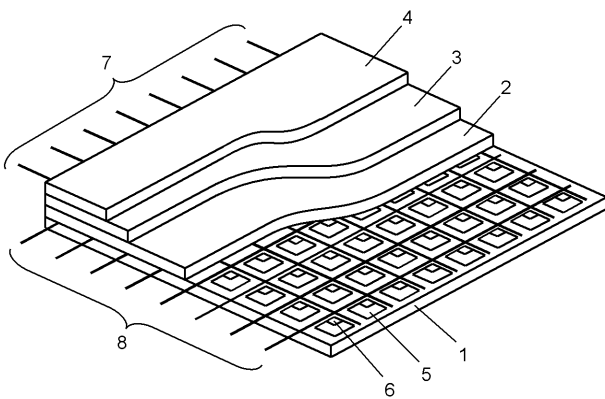
- 1, 22 薄膜トランジスタアレイ装置
- 2, 23 陽極
- 3, 25 発光層
- 4, 27 陰極
- 5 画素
- 6 画素回路
- 7 ゲート配線
- 8 ソース配線
- 9 電源配線
- 10, 11 薄膜トランジスタ
- 21 ベース基板
- 24 正孔輸送層
- 26 電子輸送層
- 28 バンク
- 29 封止層
- 30 接着層
- 31 封止用基板

40

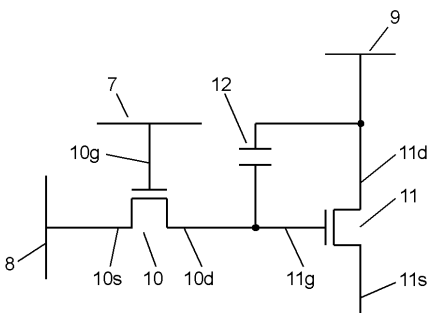
50

- 4 1 基板
- 4 2 搬送トレイ
- 4 3 成膜装置
- 4 4 ロードロック室

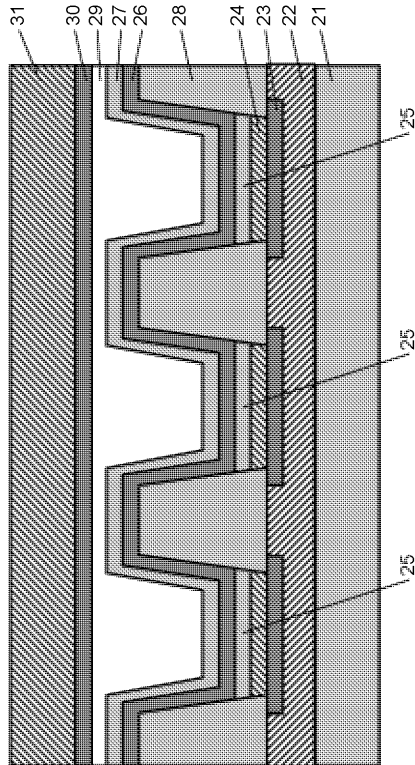
【 図 1 】



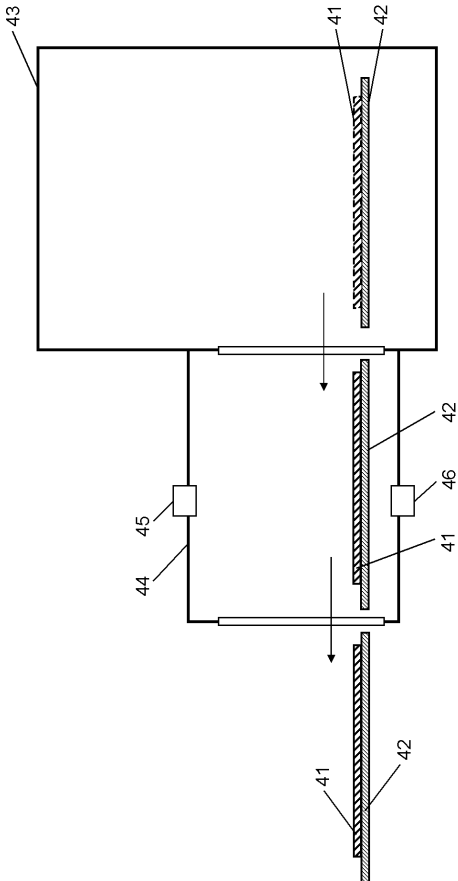
【 図 2 】



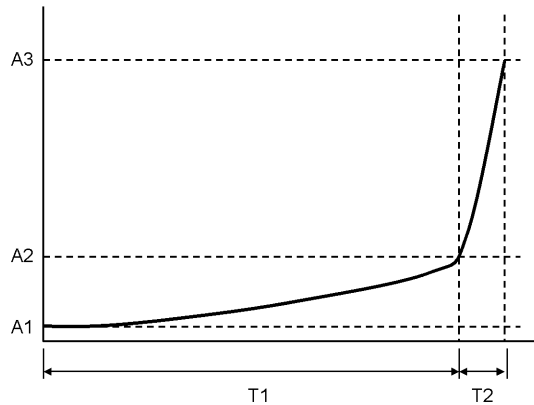
【 図 3 】



【図 4】



【図 5】



## 【手続補正書】

【提出日】平成26年12月24日(2014.12.24)

## 【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、EL表示装置の製造方法に関するものである。

【背景技術】

【0002】

近年、次世代の表示装置が盛んに開発されており、駆動用基板に、第1電極、発光層を含む複数の有機層および第2電極を順に積層したEL(Electroluminescence)表示装置が注目されている。EL表示装置は、自発光型であるので視野角が広く、バックライトを必要としないので省電力が期待でき、応答性が高く、装置の厚みを薄くできるなどの特徴を有している。そのため、テレビ等の大画面表示装置への応用が強く望まれている。

【0003】

カラーディスプレイ用としては赤と青と緑の三色の画素による表示が最も一般的であり、省電力化や信頼性などを目的として赤と青と緑と白や赤と青と緑と薄青などの四色の画素による表示技術も各社で開発が進んでいる。

【0004】

有機EL発光素子においては画素ごとに赤と青と緑の三色や赤と青と緑と白などの四色

に有機EL発光部を形成する必要がある。

【0005】

個別の有機EL部を形成する工法として最も一般的な工法は微細な穴の開いたファインメタルマスクを用いて、穴の部分だけに蒸着により有機EL部を形成する工法である。例えば、赤用ファインメタルマスクにより赤色に発色する有機EL部を蒸着により形成し、緑用ファインメタルマスクにより緑色に発色する有機EL部を蒸着により形成し、青用ファインメタルマスクにより青色に発色する有機EL部を蒸着により形成して、赤と緑と青の発光部が形成される。

【0006】

一方大型の有機EL発光素子の作成やコストダウンには大型基板による有機EL発光素子技術の開発が重要である。

【0007】

近年、大型基板による有機EL発光素子を形成する方法として二つの方法が注目されている。

【0008】

一つ目の工法は白色有機EL素子を表示領域全域に形成し、赤と緑と青と白の四色のカラーフィルターにより着色表示させる方法である。この方法は大画面を形成したり、高精細ディスプレイを作成したりするには有効な方法である。

【0009】

大型基板による有機EL発光素子の形成方法として注目されているもうひとつの工法は、塗布法により有機EL発光部を形成する方法である。塗布法としては様々な工法が検討されてきたが、大きく分けると凸版印刷やフレキソ印刷やスクリーン印刷やグラビア印刷などを用いるものとインクジェット法を用いるものである（特許文献1参照）。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2011-249089号公報

【発明の概要】

【0011】

本技術は、複数個の画素を配列して配置した発光部と、発光部の発光を制御する薄膜トランジスタアレイ装置とからなるパネル部を備え、パネル部を構成する構成要素が真空雰囲気中で成膜されるEL表示装置の製造方法において、パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する際に、成膜後の基板を待機させる工程は、第1の真空雰囲気から第1の真空雰囲気より真空度の低い第2の真空雰囲気に徐々に吸気ガスを導入する第1の吸気期間と、第2の真空雰囲気から大気雰囲気に吸気ガスを導入する第2の吸気期間とを有し、かつ第1の吸気期間は第2の吸気期間より時間が長いことを特徴とする。

【0012】

本技術によれば、EL表示装置を製造する際に、歩留まりを向上させることが可能となる。

【図面の簡単な説明】

【0013】

【図1】図1は、本技術の一実施の形態による有機EL表示装置の斜視図である。

【図2】図2は、画素を駆動する画素回路の回路構成を示す電気回路図である。

【図3】図3は、EL表示装置において、RGBのサブピクセル部分の断面構造を示す断面図である。

【図4】図4は、本技術の一実施の形態によるEL表示装置の製造方法において、パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する工程を示す説明図である。

【図5】図5は、本技術の一実施の形態によるEL表示装置の製造方法において、成膜後

の基板をロードロック室に待機させる工程における圧力変化を示す図である。

【発明を実施するための形態】

【0014】

以下、本技術の一実施の形態によるEL表示装置の製造方法について、図1～図5の図面を用いて説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

【0015】

なお、添付図面および以下の説明は、当業者が本開示を十分に理解するために、提供されるのであって、これらにより請求の範囲に記載の主題を限定することは意図されていない。

【0016】

図1は本技術の一実施の形態によるEL表示装置の概略構成を示す斜視図、図2は画素を駆動する画素回路の回路構成を示す図である。

【0017】

図1、図2に示すように、EL表示装置は、下層より、複数個の薄膜トランジスタを配置した薄膜トランジスタアレイ装置1と、下部電極である陽極2、有機材料からなる発光層3及び透明な上部電極である陰極4からなる発光部との積層構造により構成され、発光部は薄膜トランジスタアレイ装置1により発光制御される。また、発光部は、一对の電極である陽極2と陰極4との間に発光層3を配置した構成であり、陽極2と発光層3の間には正孔輸送層が積層形成され、発光層3と透明な陰極4の間には電子輸送層が積層形成されている。薄膜トランジスタアレイ装置1には、複数の画素5がマトリックス状に配置されている。

【0018】

各画素5は、それぞれに設けられた画素回路6によって駆動される。また、薄膜トランジスタアレイ装置1は、行状に配置される複数のゲート配線7と、ゲート配線7と交差するように列状に配置される複数の信号配線としてのソース配線8と、ソース配線8に平行に延びる複数の電源配線9（図1では省略）とを備える。

【0019】

ゲート配線7は、画素回路6のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ10のゲート電極10gを行毎に接続する。ソース配線8は、画素回路6のそれぞれに含まれるスイッチング素子として動作する薄膜トランジスタ10のソース電極10sを列毎に接続する。電源配線9は、画素回路6のそれぞれに含まれる駆動素子として動作する薄膜トランジスタ11のドレイン電極11dを列毎に接続する。

【0020】

図2に示すように、画素回路6は、スイッチ素子として動作する薄膜トランジスタ10と、駆動素子として動作する薄膜トランジスタ11と、対応する画素に表示するデータを記憶するキャパシタ12とで構成される。

【0021】

薄膜トランジスタ10は、ゲート配線7に接続されるゲート電極10gと、ソース配線8に接続されるソース電極10sと、キャパシタ12及び薄膜トランジスタ11のゲート電極11gに接続されるドレイン電極10dと、半導体膜（図示せず）とで構成される。この薄膜トランジスタ10は、接続されたゲート配線7及びソース配線8に電圧が印加されると、当該ソース配線8に印加された電圧値を表示データとしてキャパシタ12に保存する。

【0022】

薄膜トランジスタ11は、薄膜トランジスタ10のドレイン電極10dに接続されるゲート電極11gと、電源配線9及びキャパシタ12に接続されるドレイン電極11dと、陽極2に接続されるソース電極11sと、半導体膜（図示せず）とで構成される。この薄

膜トランジスタ 11 は、キャパシタ 12 が保持している電圧値に対応する電流を電源配線 9 からソース電極 11s を通じて陽極 2 に供給する。すなわち、上記構成の E L 表示装置は、ゲート配線 7 とソース配線 8 との交点に位置する画素 5 毎に表示制御を行うアクティブマトリックス方式を採用している。

【 0 0 2 3 】

また、E L 表示装置において、少なくとも赤色、緑色および青色の発光色で発光する発光部は、少なくとも赤色 ( R )、緑色 ( G )、青色 ( B ) の発光層を有するサブピクセルが複数個マトリクス状に配列されて複数個の画素が形成されている。各画素を構成するサブピクセルは、バンクによって互いに分離されている。このバンクは、ゲート配線 7 に平行に延びる突条と、ソース配線 8 に平行に延びる突条とが互いに交差するように形成することにより設けられる。そして、この突条で囲まれる部分、すなわちバンクの開口部に R G B の発光層を有するサブピクセルが形成されている。

【 0 0 2 4 】

図 3 は、E L 表示装置において、R G B のサブピクセル部分の断面構造を示す断面図である。図 3 に示すように、E L 表示装置のパネル部は、ガラス基板、フレキシブル樹脂基板などのベース基板 21 上に、上述した画素回路 6 を構成する薄膜トランジスタアレイ装置 22 を形成している。また、薄膜トランジスタアレイ装置 22 には、平坦化絶縁膜 ( 図示せず ) を介して下部電極である陽極 23 が形成されている。そして、陽極 23 上には、正孔輸送層 24、有機材料からなる R G B に発光する発光層 25、電子輸送層 26、透明な上部電極である陰極 27 が順に積層形成され、これにより R G B の有機 E L 発光部が構成されている。

【 0 0 2 5 】

また、発光部の発光層 25 は、絶縁層であるバンク 28 により区画された領域に形成されている。バンク 28 は、陽極 23 と陰極 27 との絶縁性を確保するとともに、発光領域を所定の形状に区画するためのものであり、例えば酸化シリコンまたはポリイミドなどの感光性樹脂により構成されている。

【 0 0 2 6 】

なお、上記実施の形態においては、正孔輸送層 24、電子輸送層 26 のみを示しているが、正孔輸送層 24、電子輸送層 26 それぞれには、正孔注入層、電子注入層が積層形成されている。

【 0 0 2 7 】

このように構成された発光部は、窒化ケイ素などの封止層 29 により被覆され、さらにこの封止層 29 上に接着層 30 を介して透明なガラス基板、フレキシブル樹脂基板などの封止用基板 31 が全面にわたって貼り合わされることにより封止されている。

【 0 0 2 8 】

ここで、ベース基板 21 としては、その形状、材質、大きさ等については、特に制限はなく、目的に応じて適宜選択することができる。例えば、無アルカリガラス、ソーダガラスなどのガラス材料やシリコン基板でも金属基板でも良い。また、軽量化やフレキシブル化を目的として高分子系材料を用いても良い。高分子系材料としては、ポリエチレンテレフタレート、ポリカーボネート、ポリエチレンナフタレート、ポリアミド、ポリイミドなどが適しているが、その他のアセテート系樹脂やアクリル系樹脂やポリエチレンやポリプロピレンやポリ塩化ビニル樹脂などの既知の高分子基板材料を用いても良い。高分子系材料を基板として用いるときには、ガラスなどの剛性のある基材の上に高分子基板を塗布法や貼り付けなどで形成した後、有機 E L 発光素子を形成し、その後ガラスなどの剛性のある基材を除去する製造方法が用いられる。

【 0 0 2 9 】

陽極 23 は、アルミニウムやアルミニウム合金や銅などの導電性の良い金属材料や、光透過性の I Z O、I T O、酸化スズ、酸化インジウム、酸化亜鉛などの電気伝導度の高い金属酸化物や金属硫化物などにより構成される。成膜方法としては、真空蒸着法やスパッタリング法やイオンプレーティング法などの薄膜形成法が用いられる。

## 【 0 0 3 0 】

正孔輸送層 2 4 は、ポリビニルカルバゾール系材料、ポリシラン系材料、ポリシロキサン誘導体、銅フタロシアニンなどのフタロシアニン系化合物や芳香族アミン系化合物等などが用いられる。成膜方法としては、各種の塗布工法を用いることが可能であり、10 nm ~ 200 nm 程度の厚みに形成される。また、正孔輸送層 2 4 に積層される正孔注入層は、陽極 2 3 からの正孔注入を高める層であり、酸化モリブデンや酸化バナジウムや酸化アルミニウムなどの金属酸化物、金属窒化物、金属酸化窒化物によりスパッタ法を用いて形成される。

## 【 0 0 3 1 】

発光層 2 5 は、蛍光や燐光などを発光する有機系材料を主成分とし、必要に応じてドーパントを添加して特性を改善する。印刷法に適した高分子系有機材料としては、ポリビニルカルバゾール誘導体、ポリパラフェニリン誘導体、ポリフルオレン誘導体、ポリフェニレンビニレン誘導体などが用いられる。ドーパントは、発光波長のシフトや発光効率の改善のために用いられるものであり、色素系および金属錯体系のドーパントが数多く開発されている。また、大型基板に発光層 2 5 を形成する場合には印刷法が適しており、各種の印刷法の中でもインクジェット法が用いられ、20 nm ~ 200 nm 程度の厚みの発光層 2 5 が形成される。

## 【 0 0 3 2 】

電子輸送層 2 6 は、ベンゾキノン誘導体、ポリキノリン誘導体、オキサジアゾール誘導体などの材料が用いられる。成膜方法としては、真空蒸着法や塗布法が用いられ、通常 10 nm ~ 200 nm 程度の厚みに形成される。また、電子注入層は、バリウム、フタロシアニン、フッ化リチウムなどの材料が用いられ、真空蒸着法や塗布法により形成される。

## 【 0 0 3 3 】

陰極 2 7 は、光の取り出し方向により材料が異なり、陰極 2 7 側から光を取り出す場合は、ITO、IZO、酸化スズ、酸化亜鉛などの光透光性の導電材料を用いる。陽極 2 3 側から光を取り出す場合は、白金、金、銀、銅、タンゲステン、アルミニウム及びアルミニウム合金などの材料を用いる。成膜方法としては、スパッタ法や真空蒸着法が用いられ、50 nm ~ 500 nm 程度の厚みに形成される。

## 【 0 0 3 4 】

バンク 2 8 は、領域内に発光層 2 5 の材料を含む溶液を十分な量で充填するために必要な構造物で、フォトリソ法によって所定の形状に形成される。バンク 2 8 の形状により、有機 EL 発光部のサブピクセルの形状を制御することができる。

## 【 0 0 3 5 】

封止層 2 9 は、窒化ケイ素膜を成膜することにより形成され、成膜法としては CVD (化学気相成長) 法が用いられる。

## 【 0 0 3 6 】

上記のように、EL 表示装置は、薄膜トランジスタアレイ装置 2 2 や発光部の陽極 2 3 などのパネル部を構成する構成要素の一部または全部は、真空蒸着法などの真空雰囲気中で成膜する方法が用いられる。また、真空雰囲気中で成膜する方法においては、真空雰囲気の成膜装置内に基板を搬送するとき、および真空雰囲気中の成膜装置内から成膜後の基板を取り出して大気雰囲気に搬送するときに、基板を一時的に待機させ、基板周囲の雰囲気を大気雰囲気から真空雰囲気に、または真空雰囲気から大気雰囲気に変える工程を設けている。

## 【 0 0 3 7 】

図 4 は、本技術の一実施の形態による EL 表示装置の製造方法において、パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する工程を示す説明図である。

## 【 0 0 3 8 】

図 4 に示すように、構成要素が成膜された基板 4 1 は、搬送トレー 4 2 に載置された状態で、真空雰囲気の成膜装置 4 3 から取り出され、成膜装置 4 3 に繋がるロードロック室

44に搬送され、成膜後の基板41を待機させる。なお、成膜装置43は、通常、10 - 2 Pa ~ 10 - 4 Paの圧力(真空度)の真空雰囲気、成膜を行う。

【0039】

成膜後の基板41をロードロック室44に待機させる工程においては、上部に設けられた吸気ライン45から吸気ガスとしての乾燥ガスが導入され、10 - 2 Pa ~ 10 - 4 Paの高い真空度の真空雰囲気から大気雰囲気に変換される。ロードロック室44が大気雰囲気になった後、成膜後の基板41は、搬送トレイ42に載置された状態で、ロードロック室44より取り出され、次の工程に搬送される。なお、ロードロック室44の下部には、排気ライン46が設けられており、上部の吸気ライン45から乾燥ガスが導入するとともに、下部の排気ライン46から排気することにより、ロードロック室44の真空度を調整するように構成している。

【0040】

図5は、本技術の一実施の形態によるEL表示装置の製造方法において、成膜後の基板をロードロック室に待機させる工程における圧力変化を示す図である。

【0041】

図5に示すように、成膜後の基板を待機させる工程は、高い真空度A1の第1の真空雰囲気から第1の真空雰囲気より真空度の低い真空度A2の第2の真空雰囲気に徐々に吸気ガスを導入する第1の吸気期間T1と、真空度A2の第2の真空雰囲気から大気圧A3の大気雰囲気に吸気ガスを導入する第2の吸気期間T2とを有している。また、第1の吸気期間T1は、第2の吸気期間T2より時間が長くなるように設定している。すなわち、第1の吸気期間T1においては、緩やかなカーブで、高真空度から徐々に真空度を低下させ、第2の吸気期間T2においては、急なカーブで大気圧に戻すように設定している。

【0042】

これは、このように所定の真空度まで緩やかなカーブで吸気を行う第1の吸気期間T1と、急なカーブで大気圧まで吸気を行う第2の吸気期間T2とを組み合わせることにより、成膜後の基板41に水滴などが付着するのを防止できることが判明したことに基づいている。

【0043】

このように本技術によれば、成膜後の基板を待機させる工程は、第1の真空雰囲気から第1の真空雰囲気より真空度の低い第2の真空雰囲気に徐々に吸気ガスを導入する第1の吸気期間T1と、第2の真空雰囲気から大気雰囲気に吸気ガスを導入する第2の吸気期間T2とを有し、かつ第1の吸気期間T1は第2の吸気期間T2より時間が長くなるように設定していることにより、成膜後の基板41に水滴などが付着するのを防止することができ、EL表示装置の製造時において、製品が不良品になるのを少なくすることが可能となり、歩留まり向上を図ることができる。

【0044】

なお、上記実施の形態においては、より高精細化を実現しやすい構造であるトップエミッション型で作成したが、本技術はボトムエミッション構造にも有効な技術である。

【0045】

以上のように、本技術の例示として、上記の実施の形態を説明した。しかしながら、本技術は、これに限定されず、変更、置き換え、付加、省略などを行った実施の形態にも適用できる。

【産業上の利用可能性】

【0046】

以上のように本技術によれば、EL表示装置を製造する際の歩留まりを向上させる上で有用である。

【符号の説明】

【0047】

- 1, 22 薄膜トランジスタアレイ装置
- 2, 23 陽極

- 3 , 2 5 発光層
- 4 , 2 7 陰極
- 5 画素
- 6 画素回路
- 7 ゲート配線
- 8 ソース配線
- 9 電源配線
- 1 0 , 1 1 薄膜トランジスタ
- 2 1 ベース基板
- 2 4 正孔輸送層
- 2 6 電子輸送層
- 2 8 バンク
- 2 9 封止層
- 3 0 接着層
- 3 1 封止用基板
- 4 1 基板
- 4 2 搬送トレー
- 4 3 成膜装置
- 4 4 ロードロック室

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数個の画素を配列して配置した発光部と、前記発光部の発光を制御する薄膜トランジスタアレイ装置とからなるパネル部を備え、前記パネル部を構成する構成要素が真空雰囲気中で成膜される E L 表示装置の製造方法において、

前記パネル部を構成する構成要素を真空雰囲気中で成膜した後、成膜後の基板を真空雰囲気中から大気雰囲気に搬送する際に、成膜後の基板を待機させる工程は、第 1 の真空雰囲気から第 1 の真空雰囲気より真空度の低い第 2 の真空雰囲気に徐々に吸気ガスを導入する第 1 の吸気期間と、前記第 2 の真空雰囲気から大気雰囲気に吸気ガスを導入する第 2 の吸気期間とを有し、かつ前記第 1 の吸気期間は前記第 2 の吸気期間より時間が長く、前記第 1 の吸気期間において吸気ガスを導入した時間と真空雰囲気の圧力変化とにより得られる第 1 のカーブは、前記第 2 の吸気期間において吸気ガスを導入した時間と真空雰囲気の圧力変化とにより得られるカーブより緩やかである

ことを特徴とする E L 表示装置の製造方法。

【請求項 2】

前記パネル部を構成する構成要素を真空雰囲気中で成膜する成膜装置と、成膜装置に繋がりが、成膜後の基板を待機させるロードロック室とを有し、成膜後の基板をロードロック室に待機させる工程は、前記ロードロック室の上部に設けた吸気ラインから乾燥ガスを導入し、前記ロードロック室の下部に設けた排気ラインから排気することを特徴とする請求項 1 に記載の E L 表示装置の製造方法。

【手続補正 3】

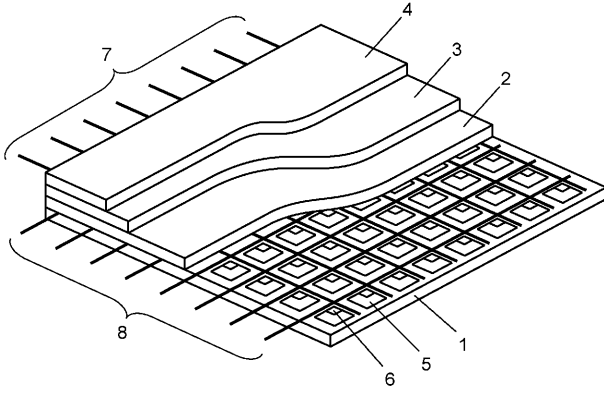
【補正対象書類名】図面

【補正対象項目名】全図

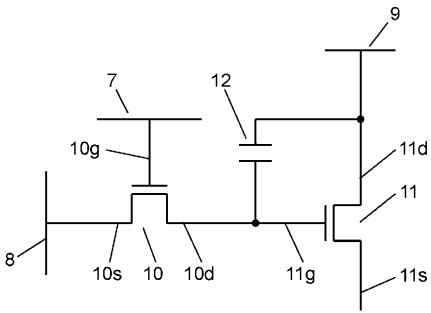
【補正方法】変更

【補正の内容】

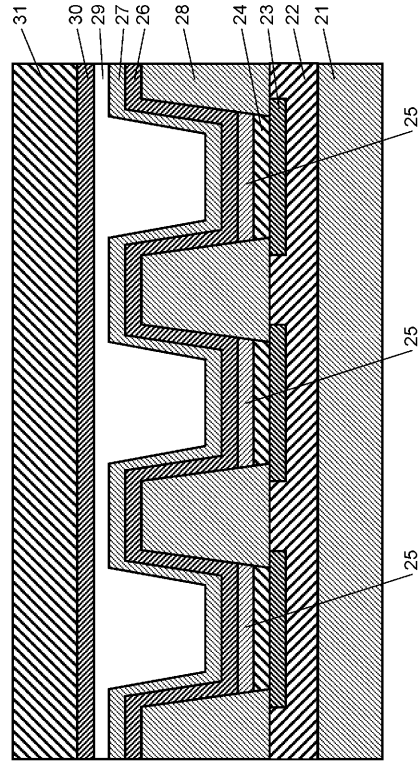
【 図 1 】



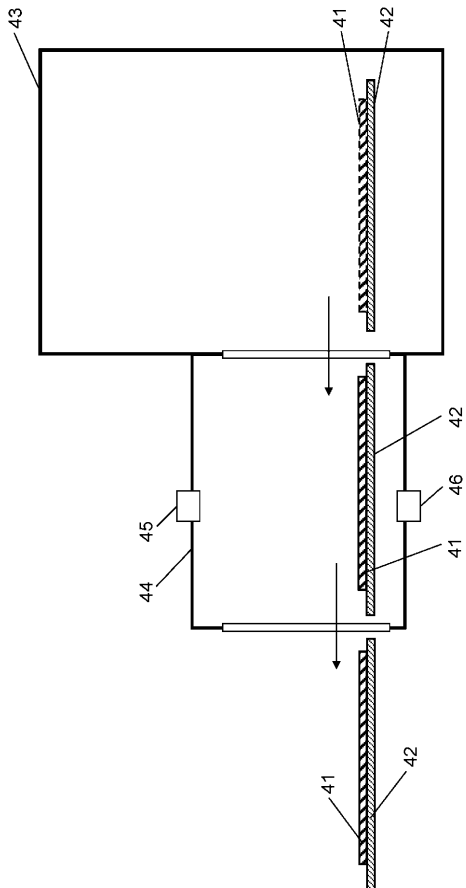
【 図 2 】



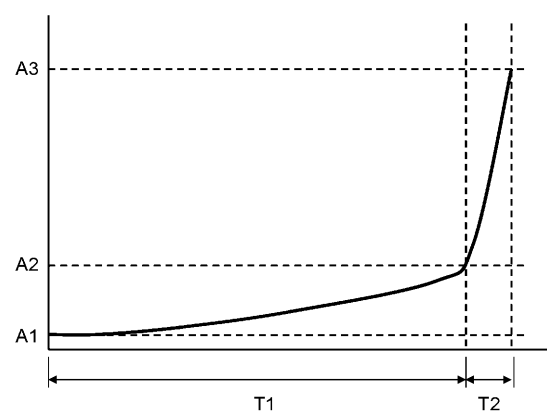
【 図 3 】



【 図 4 】



【 図 5 】



## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2014/002159
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> H05B33/10(2006.01)i, C23C14/24(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H05B33/10, C23C14/24, G09F9/30, H01L27/32, H01L51/50  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2008-240016 A (Seiko Epson Corp.), 09 October 2008 (09.10.2008), paragraphs [0001], [0004], [0014]; fig. 1 (Family: none)	1-2
Y	JP 5-217673 A (NEC Kansai, Ltd.), 27 August 1993 (27.08.1993), paragraph [0004]; fig. 3 (Family: none)	1
Y	JP 2009-252566 A (Sony Corp.), 29 October 2009 (29.10.2009), paragraphs [0001], [0007], [0018] (Family: none)	1-2
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 30 May, 2014 (30.05.14)		Date of mailing of the international search report 10 June, 2014 (10.06.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2014/002159

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-231783 A (Matsushita Electric Industrial Co., Ltd.), 16 August 2002 (16.08.2002), paragraphs [0001] to [0013], [0023] to [0033]; fig. 1 (Family: none)	1-2
Y	JP 11-110050 A (Tokyo Electron Ltd.), 23 April 1999 (23.04.1999), paragraphs [0010], [0047] to [0051]; fig. 10, 12 & US 6131307 A	1

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 0 2 1 5 9	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. H05B33/10(2006.01)i, C23C14/24(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i, H01L51/50(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. H05B33/10, C23C14/24, G09F9/30, H01L27/32, H01L51/50			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y	JP 2008-240016 A (セイコーエプソン株式会社) 2008.10.09, 段落【0001】、【0004】、【0014】、図1 (ファミリーなし)	1-2	
Y	JP 5-217673 A (関西日本電気株式会社) 1993.08.27, 段落【0004】、図3 (ファミリーなし)	1	
Y	JP 2009-252566 A (ソニー株式会社) 2009.10.29, 段落【0001】、【0007】、【0018】 (ファミリーなし)	1-2	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー		の日の後に公表された文献	
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献	
「P」国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日 30.05.2014		国際調査報告の発送日 10.06.2014	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 池田 博一	20 3491
		電話番号 03-3581-1101 内線 3271	

国際調査報告		国際出願番号 PCT/J P 2 0 1 4 / 0 0 2 1 5 9
C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2002-231783 A (松下電器産業株式会社) 2002.08.16, 段落【0001】-【0013】, 【0023】-【0033】, 図1 (ファミリーなし)	1-2
Y	JP 11-110050 A (東京エレクトロン株式会社) 1999.04.23, 段落【0010】, 【0047】-【0051】, 図10, 図12 & US 6131307 A	1

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 猪飼 茂晃

大阪府門真市大字門真 1 0 0 6 番地 パナソニック株式会社内

Fターム(参考) 3K107 AA01 BB01 CC42 CC45 EE03 FF00 FF16 GG02 GG28

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	EL显示器件的制造方法		
公开(公告)号	<a href="#">JPWO2014174805A1</a>	公开(公告)日	2017-02-23
申请号	JP2015513551	申请日	2014-04-16
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司		
申请(专利权)人(译)	株式会社JOLED		
[标]发明人	佐々木滋之 近藤義明 猪飼茂晃		
发明人	佐々木 滋之 近藤 義明 猪飼 茂晃		
IPC分类号	H05B33/10 H01L51/50		
CPC分类号	H01L51/56 C23C14/12 C23C14/566 C23C14/584 G09F9/30 H01L27/3244 H01L51/001 H01L2227/323		
FI分类号	H05B33/10 H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC42 3K107/CC45 3K107/EE03 3K107/FF00 3K107/FF16 3K107/GG02 3K107/GG28		
代理人(译)	吉川修 Sobashima正雄		
优先权	2013089024 2013-04-22 JP		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

在真空气氛中形成，构成它淀积在真空气氛中的面板，构成面板部分的组件后的组件的EL显示装置中，在真空气氛沉积后的基板的制造方法从第一真空气氛第一输送从气氛下，成膜后等待一个衬底的步骤中，当

