

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5538477号  
(P5538477)

(45) 発行日 平成26年7月2日(2014.7.2)

(24) 登録日 平成26年5月9日(2014.5.9)

(51) Int.Cl.	F I
G09G 3/30 (2006.01)	G09G 3/30 J
G09G 3/20 (2006.01)	G09G 3/20 642P
HO1L 51/50 (2006.01)	G09G 3/20 611H
	G09G 3/20 642A
	G09G 3/20 642B

請求項の数 5 (全 17 頁) 最終頁に続く

(21) 出願番号	特願2012-136232 (P2012-136232)	(73) 特許権者	511254491
(22) 出願日	平成24年6月15日(2012.6.15)		エルジー ディスプレイ カンパニー リ
(62) 分割の表示	特願2007-546425 (P2007-546425)		ミテッド
原出願日	平成18年11月17日(2006.11.17)		大韓民国 140-716, ソウル, ヨン
(65) 公開番号	特開2012-215896 (P2012-215896A)		サング, 3ガ, ハンガンダロ, 65-22
(43) 公開日	平成24年11月8日(2012.11.8)	(74) 代理人	100094112
審査請求日	平成24年7月13日(2012.7.13)		弁理士 岡部 譲
(31) 優先権主張番号	特願2005-342541 (P2005-342541)	(74) 代理人	100106183
(32) 優先日	平成17年11月28日(2005.11.28)		弁理士 吉澤 弘司
(33) 優先権主張国	日本国(JP)	(74) 代理人	100160967
			弁理士 ▲濱▼口 岳久
		(72) 発明者	高杉 親知
			神奈川県大和市下鶴間1623-14 株
			式会社京セラディスプレイ研究所内
			最終頁に続く

(54) 【発明の名称】 画像表示装置およびその駆動方法

(57) 【特許請求の範囲】

【請求項1】

発光素子と、  
前記発光素子の発光輝度に相当する画像信号電圧が保持される保持容量素子と、  
 前記発光素子に電氣的に接続され、前記発光素子の発光を制御するドライバ素子と、  
 前記発光素子及び前記ドライバ素子に電氣的に接続され、前記発光素子の両端に印加される電圧を検出し、前記保持容量素子に保持された画像信号電圧に該検出結果を加算し前記ドライバ素子に印加して前記ドライバ素子のゲート端子に印加される電圧を調節する制御回路を含み、  
前記制御回路は、  
第1電極および第2電極を備える追加容量素子と、  
前記第1電極および前記発光素子のアノード間を導通または非導通させる第1トランジスタと、  
前記第2電極および前記発光素子のカソード間を導通または非導通させる第2トランジスタと、  
前記第1電極および前記ドライバ素子のゲート間を導通または非導通させる第3トランジスタと、  
前記第2電極および前記ドライバ素子のソースまたはドレイン間を導通または非導通させる第4トランジスタとを備え、  
前記第1、第2トランジスタを導通させ、前記第3、第4トランジスタを非導通させる

ことにより、前記発光素子の両端に印加される電圧を前記追加容量素子に保持し、  
前記第 1、第 2 トランジスタを非導通させ、前記第 3、第 4 トランジスタを導通させる  
 ことにより、前記追加容量素子に保持された電圧を前記保持容量素子の前記画像信号電圧  
 に加算することを特徴とする画像表示装置。

【請求項 2】

前記検出手段は、  
前記第 1、第 2 トランジスタのそれぞれのゲートに接続された第 1 制御線と、  
前記第 3、第 4 トランジスタのそれぞれのゲートに切側された第 2 制御線とを含むこと  
 を特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】

前記検出手段のチャンネル幅は、前記ドライバ素子のチャンネル幅よりも小さいことを特徴  
 とする、請求項 1 に記載の画像表示装置。

【請求項 4】

発光素子と、前記発光素子の発光輝度に相当する画像信号電圧が保持される保持容量素  
 子と、前記発光素子に電氣的に接続され、前記発光素子の発光を制御するドライバ素子と  
 、第 1 電極および第 2 電極を備える追加容量素子と、前記第 1 電極および前記発光素子の  
 アノード間を導通または非導通させる第 1 トランジスタと、前記第 2 電極および前記発光  
 素子のカソード間を導通または非導通させる第 2 トランジスタと、前記第 1 電極および前  
 記ドライバ素子のゲート間を導通または非導通させる第 3 トランジスタと、前記第 2 電極  
 および前記ドライバ素子のソースまたはドレイン間を導通または非導通させる第 4 トラン  
 ジスタとを備える画像表示装置の駆動方法において、

前記第 1、第 2 トランジスタを導通させ、前記第 3、第 4 トランジスタを非導通させる  
 ことにより、前記発光素子の両端に印加される電圧を前記追加容量素子に保持する検出段  
 階と、

前記第 1、第 2 トランジスタを非導通させ、前記第 3、第 4 トランジスタを導通させる  
 ことにより、前記追加容量素子に保持された電圧を前記保持容量素子の前記画像信号電圧  
 に加算する調節段階と、  
 を含むことを特徴とする、画像表示装置の駆動方法。

【請求項 5】

前記検出段階と前記調節段階が同一フレーム内で行われることを特徴とする、請求項 4  
 記載の画像表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、有機 EL ディスプレイ装置等の画像表示装置およびその駆動方法に関するも  
 のである。

【背景技術】

【0002】

従来から、発光層に注入された正孔と電子とが再結合することによって光を生じる機能  
 を有する有機 EL (Electroluminescence) 素子を用いた画像表示装  
 置が提案されている。

【0003】

この種の画像表示装置では、例えばアモルファスシリコンや多結晶シリコン等で形成さ  
 れた薄膜トランジスタ (Thin Film Transistor: 以下「TFT」と  
 いう) や有機 EL 素子の一つである有機発光ダイオード (Organic Light  
 Emitting Diode: 以下「OLED」という) などが各画素を構成しており  
 、各画素に適切な電流値が設定されることにより、各画素の輝度が制御される。

【0004】

例えば、OLED などの電流駆動型発光素子と、OLED に流れる電流を制御する、例  
 えば TFT などの駆動トランジスタとが直列に配置された複数の画素を有するアクティブ

10

20

30

40

50

・マトリクス型の画像表示装置では、各画素に設けられた駆動トランジスタの閾値電圧のばらつきにより、発光素子に流れる電流値が変化して輝度むらが発生する。この現象を改善するための手法として、例えば駆動トランジスタの閾値電圧を予め検出するとともに、検出した閾値電圧に基づいて発光素子に流れる電流を制御する方式（例えば非特許文献1）や、当該方式に基づく具体的な回路構成（例えば非特許文献2）などが開示されている。

【0005】

また、駆動トランジスタの閾値電圧のばらつきに加え、OLEDにも経時的な変化があり、自身への印加電圧に応じて自身の電流密度や輝度が変化（低下）するといった現象が知られている。この現象に対処するための手法として、光導電素子を用いることなく、単純な回路構成にて経時変化に伴う輝度の変化を補うことが可能な表示装置およびその駆動方法を開示した文献が存在する（例えば特許文献1）。この特許文献1では、発光素子への印加電圧や発光素子に流れる電流を検出するとともに、検出した検出電圧または検出電流に基づいて発光素子の輝度を補正するようにしている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2003-330418号公報

【非特許文献】

【0007】

【非特許文献1】R. M. A. Dawson, et al. (1998). Design of an Improved Pixel for a Polysilicon Active-Matrix Organic LED Display. SID98 Digest, pp. 11-14.

【非特許文献2】S. Ono, et al. (2003). Pixel Circuit for a-Si AM-OLED. Proceedings of IDW'03, pp. 255-258.

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、上記特許文献1に示された手法では、OLEDなどの発光素子を含む回路の電流または電圧の検出処理や、発光素子の輝度変化の補正処理を画素内で行っていないので、外部回路が複雑かつ大型化するという問題点があった。

【0009】

本発明は、上記に鑑みてなされたものであって、外部回路を簡素に維持しつつ発光素子の経時的変化による発光輝度の変化を補償する画像表示装置およびその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

本発明にかかる画像表示装置は、複数の画素を備え、各前記画素は、通電により発光する発光素子と、前記発光素子に電気的に接続され、前記発光素子の発光を制御するドライバ素子と、前記発光素子及び前記ドライバ素子に対して電気的に接続され、少なくとも前記発光素子の発光中に前記発光素子に印加される電圧を直接的または間接的に検出し、該検出結果を前記ドライバ素子に反映させる制御回路と、を備えている。

【0011】

また本発明に係る画像表示装置の駆動方法において、発光素子と、前記発光素子の発光を制御するドライバ素子と、を備えた画像表示装置を準備するステップと、少なくとも前記発光素子の発光中に、前記発光素子に印加される電圧を直接的または間接的に検出するステップと、少なくとも前記発光素子の発光中に、前記検出された電圧に対応する電圧を前記ドライバ素子に印加するステップと、を備えている。

## 【発明の効果】

## 【0012】

本発明によれば、各画素内の回路で発光素子の経時変化による輝度の変化を抑制できるため、発光素子の輝度補償を行っても、外部回路を簡素に維持することができる。

## 【図面の簡単な説明】

## 【0013】

【図1】本発明にかかる画像表示装置の一実施形態を説明するための図であり、画像表示装置の1画素に対応する画素回路の構成例を示す図である。

【図2】図1に示した画素回路上にトランジスタの寄生容量および有機発光素子容量を示した回路構成を示す図である。

10

【図3】図2に示した画素回路の一般的な動作を説明するためのシーケンス図である。

【図4】図3に示した準備期間の動作を説明する図である。

【図5】図3に示した閾値電圧検出期間の動作を説明する図である。

【図6】図3に示した書き込み期間の動作を説明する図である。

【図7】図3に示した発光期間の動作を説明する図である。

【図8】有機発光素子OLEDへの印加電圧と有機発光素子OLEDに流れる電流の電流密度との関係の一例を示す図である。

【図9】有機発光素子OLEDに流れる電流の電流密度と有機発光素子OLEDの発光輝度との関係の一例を示す図である。

【図10】有機発光素子OLEDを制御する駆動トランジスタTdのゲートに印加する電圧（画像信号電位）と有機発光素子OLEDの発光輝度との関係の一例を示す図である。

20

【図11】図8～図10と同様な試験を行った際の、501時間経過後の  $V_{oled}$  と  $V_{gs}$  との関係を示す図である。

【図12】図11の特性図上（破線P3）にそれぞれ48.5時間経過後（実線P1）および165.5時間経過後（破線P2）の特性曲線を重ね合わせた図である。

【図13】本実施の形態にかかる補償手法に基づいて補償した補償後の特性（駆動トランジスタTdのゲートに印加する画像信号電位と有機発光素子OLEDの発光輝度特性）を示す図である。

【図14】本実施の形態にかかる補償手法を図1に示した画素回路に適用する場合の一構成例を示す図である。

30

【図15】図14に示した画素回路の動作を説明するためのシーケンス図である。

【図16】図14に示した画素回路の動作を説明するための他のシーケンス図である。

【図17】本発明にかかる画像表示装置の他の実施形態を説明するための図であり、画像表示装置の1画素に対応する画素回路の構成例を示す図である。

【図18】本発明にかかる画像表示装置の他の実施形態を説明するための図であり、画像表示装置の1画素に対応する画素回路の構成例を示す図である。

## 【発明を実施するための形態】

## 【0014】

以下に、本発明の画像表示装置およびその駆動方法にかかる実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態により本発明が限定されるものではない。

40

## 【0015】

図1は、本発明にかかる画像表示装置の一実施形態を説明するための図であり、画像表示装置の1画素に対応する画素回路の構成例を示す図である。同図に示す画素回路は、発光素子の一つである有機発光素子OLED、有機発光素子OLEDを駆動するためのドライバ素子である駆動トランジスタTd、閾値電圧検出用トランジスタTth、保持容量Csと、スイッチングトランジスタTsと、スイッチングトランジスタTmと、を備えるように構成されている。なお、図1に示す構成は、有機発光素子などを制御する画素回路の一般的構成であり、本発明の特徴を示すものではない。また、この画像表示装置は複数の画素をマトリクス状に配列した構成を有している。

## 【0016】

50

図1において、駆動トランジスタ $T_d$ は、第1の端子であるゲートと第2の端子であるソースとの間に与えられる電位差に応じて有機発光素子 $OLED$ に流れる電流量を制御するための制御素子（駆動素子）である。

【0017】

閾値電圧検出用トランジスタ $T_{th}$ は、オン状態となったときに、駆動トランジスタ $T_d$ のゲートとドレインとを電氣的に接続する。その結果、駆動トランジスタ $T_d$ のゲート・ソース間の電位差が実質的に駆動トランジスタ $T_d$ の閾値電圧 $V_{th}$ となるまで、駆動トランジスタ $T_d$ のゲートからドレインに向かって電流が流れ、駆動トランジスタ $T_d$ の閾値電圧 $V_{th}$ が検出される。

【0018】

有機発光素子 $OLED$ は、有機発光素子 $OLED$ の閾値電圧以上の電位差がアノード・カソード間に印加されることにより、電流が流れて発光する特性を有する素子である。具体的には、有機発光素子 $OLED$ は、例えば、 $Al$ 、 $Cu$ または $ITO$ （ $Indium\ Tin\ Oxide$ ）等によって形成されたアノード層およびカソード層と、アノード層とカソード層との間に介在され、フタルシアニン、トリスアルミニウム錯体、ベンゾキノリノラト、ベリリウム錯体等の有機系の材料によって形成された発光層と、を少なくとも備えた構造を有している。そして、有機発光素子 $OLED$ は、発光層に注入された正孔と電子とが再結合することによって光を生じる機能を有する。

【0019】

駆動トランジスタ $T_d$ 、閾値電圧検出用トランジスタ $T_{th}$ 、スイッチングトランジスタ $T_s$ およびスイッチングトランジスタ $T_m$ は、例えば、薄膜トランジスタとして構成される。なお、以下で参照される各図面においては、各薄膜トランジスタについてのチャネル（ $n$ 型または $p$ 型）については、特に明示していないが、 $n$ 型または $p$ 型のいずれを用いてもよい。本実施形態においては、各薄膜トランジスタとして、 $n$ 型の薄膜トランジスタを用いている。また各薄膜トランジスタは、非晶質シリコン、微結晶シリコン、及びポリシリコンのいずれを用いても良い。

【0020】

電源線10は、駆動トランジスタ $T_d$ およびスイッチングトランジスタ $T_m$ に複数の所定電圧を供給する。 $T_{th}$ 制御線11は、閾値電圧検出用トランジスタ $T_{th}$ の駆動を制御するための信号を閾値電圧検出用トランジスタ $T_{th}$ に供給する。マージ線12は、スイッチングトランジスタ $T_m$ の駆動を制御するための信号をスイッチングトランジスタ $T_m$ に供給する。走査線13は、スイッチングトランジスタ $T_s$ の駆動を制御するための信号をスイッチングトランジスタ $T_s$ に供給する。画像信号線14は、画像信号を保持容量 $C_s$ に供給する。

【0021】

なお、図1では、有機発光素子 $OLED$ のアノード側にグラウンド線を、カソード側に電源線10を配するようになっているが、アノード側に電源線10を、カソード側にグラウンド線を配するようにしても良い。また、有機発光素子 $OLED$ のアノード側およびカソード側の双方に対して電源線を配置するようにしてもよい。

【0022】

ところで、トランジスタには、一般的にゲート・ソース間およびゲート・ドレイン間に寄生容量が存在する。本実施形態において駆動トランジスタ $T_d$ のゲート電位に影響を与える寄生容量は、駆動トランジスタ $T_d$ のゲート・ソース間容量 $C_{gsT_d}$ 、駆動トランジスタ $T_d$ のゲート・ドレイン間容量 $C_{gdT_d}$ 、および閾値電圧検出用トランジスタ $T_{th}$ のゲート・ソース間容量 $C_{gsT_{th}}$ 、閾値電圧検出用トランジスタ $T_{th}$ のゲート・ドレイン間容量 $C_{gdT_{th}}$ である。なお、これらの寄生容量と、有機発光素子 $OLED$ が固有に有している有機発光素子容量 $C_{oled}$ を加えたものを図2に示す。

【0023】

つぎに、本実施の形態の動作について、図3～図7を参照して説明する。ここで、図3は、図2に示した画素回路の一般的な動作を説明するためのシーケンス図であり、図4～

10

20

30

40

50

図7は、4つの期間に区分された準備期間(図4)、閾値電圧検出期間(図5)、書き込み期間(図6)および発光期間(図7)の各区間の動作を説明するための図である。なお、以下に説明する動作は、制御部(図示略)の制御下で行われる。

【0024】

(準備期間)

準備期間の動作については、図3および図4を参照して説明する。準備期間では、電源線10が高電位(Vp)、マージ線12が高電位(VgH)、Tth制御線11が低電位(VgL)、走査線13が低電位(VgL)、画像信号線14がゼロ電位とされる。これにより、図4に示すように、閾値電圧検出用トランジスタTthがオフ、スイッチングトランジスタTsがオフ、駆動トランジスタTdがオン、スイッチングトランジスタTmがオンとされ、電源線10 駆動トランジスタTd 有機発光素子容量Coledという経路で電流が流れ、有機発光素子容量Coledに電荷が蓄積される。なお、この準備期間で有機発光素子容量Coledに電荷を蓄積する理由は、後述する閾値電圧検出期間に駆動トランジスタTdのドレイン・ソース間電流(以下「Ids」と表記)が実質的に流れなくなる状態における駆動トランジスタTdのゲート・ソース間電圧(すなわち駆動トランジスタTdの閾値電圧)を検出する際に、有機発光素子容量Coledを駆動トランジスタTdのドレイン・ソース間に流す電流の供給源として作用させるためである。

10

【0025】

(閾値電圧検出期間)

つぎに、閾値電圧検出期間の動作について図3および図5を参照して説明する。閾値電圧検出期間では、電源線10がゼロ電位、マージ線12が高電位(VgH)、Tth制御線11が高電位(VgH)、走査線13が低電位(VgL)、画像信号線14がゼロ電位とされる。これにより、図5に示すように、閾値電圧検出用トランジスタTthがオンとなり、駆動トランジスタTdのゲートとドレインとが接続される。

20

【0026】

また、保持容量Csおよび有機発光素子容量Coledに蓄積された電荷が放電され、駆動トランジスタTd 電源線10という経路で電流が流れる。そして、駆動トランジスタTdのゲート・ソース間の電位差が閾値電圧Vthに実質的に達すると、駆動トランジスタTdが実質的にオフとされ、駆動トランジスタTdの閾値電圧Vthが検出される。

30

【0027】

(書き込み期間)

さらに、書き込み期間の動作について図3および図6を参照して説明する。書き込み期間では、データ電位(-Vdata)を保持容量Csに供給することにより、駆動トランジスタTdのゲート電位を、データ電位に応じた所望の電位に変化させることが行われる。具体的には、電源線10がゼロ電位、マージ線12が低電位(VgL)、Tth制御線11が高電位(VgH)、走査線13が高電位(VgH)、画像信号線14がデータ電位(-Vdata)とされる。

【0028】

これにより、図6に示したように、スイッチングトランジスタTsがオン、スイッチングトランジスタTmがオフとなり、有機発光素子容量Coledに蓄積された電荷が放電され、有機発光素子容量Coled 閾値電圧検出用トランジスタTth 保持容量Csという経路で電流が流れ、保持容量Csに電荷が蓄積される。すなわち、有機発光素子容量Coledに蓄積された電荷は、保持容量Csに移動する。その結果、駆動トランジスタTdのゲート電位がデータ電位に対応した電位となる。

40

【0029】

ここで、駆動トランジスタTdの閾値電圧をVth、保持容量Csの容量値をCs、閾値電圧検出用トランジスタTthがオンの場合の全容量(すなわち駆動トランジスタTdのゲートに接続された静電容量および寄生容量)をCallとすると、駆動トランジスタTdのゲート電位Vgは、次式で表される(なお、上記仮定は、以下の式についても及ぶものとする)。

50

## 【 0 0 3 0 】

$$V_g = V_{th} - (C_s / C_{all}) \cdot V_{data} \quad \dots (1)$$

また、保持容量  $C_s$  の両端の電位差  $V_{Cs}$  は、次式で表される。

## 【 0 0 3 1 】

$$V_{Cs} = V_g - (-V_{data}) = V_{th} + [(C_{all} - C_s) / C_{all}] \cdot V_{data} \quad \dots (2)$$

上記 (2) 式に示される全容量  $C_{all}$  は、閾値電圧検出用トランジスタ  $T_{th}$  の導通時の全容量であり、次式で表される。

## 【 0 0 3 2 】

$$C_{all} = C_{oled} + C_s + C_{gsTth} + C_{gdTth} + C_{gsTd} \quad \dots (3)$$

なお、上記 (3) 式に駆動トランジスタ  $T_d$  のゲート・ドレイン間容量  $C_{gdTd}$  が含まれていないのは、駆動トランジスタ  $T_d$  のゲート・ドレイン間が閾値電圧検出用トランジスタ  $T_{th}$  によって接続され、駆動トランジスタ  $T_d$  両端が略同電位となっているからである。また、保持容量  $C_s$  と有機発光素子容量  $C_{oled}$  とは、 $C_s < C_{oled}$  の関係を満足している。

## 【 0 0 3 3 】

(発光期間)

最後に、発光期間の動作について図 3 および図 7 を参照して説明する。発光期間では、電源線 10 がマイナス電位 ( $-V_{DD}$ )、マージ線 12 が高電位 ( $V_{gH}$ )、 $T_{th}$  制御線 11 が低電位 ( $V_{gL}$ )、走査線 13 が低電位 ( $V_{gL}$ )、画像信号線 14 がゼロ電位とされる。

## 【 0 0 3 4 】

これにより、図 7 に示したように、駆動トランジスタ  $T_d$  がオン、閾値電圧検出用トランジスタ  $T_{th}$  がオフ、スイッチングトランジスタ  $T_s$  がオフとなり、有機発光素子  $OLED$  駆動トランジスタ  $T_d$  電源線 10 という経路で電流が流れ、有機発光素子  $OLED$  が発光する。

## 【 0 0 3 5 】

このとき、駆動トランジスタ  $T_d$  のドレインからソースに流れる電流(すなわち  $I_{ds}$ ) は、駆動トランジスタ  $T_d$  の構造および材質から決定される定数、駆動トランジスタ  $T_d$  のゲート・ソース間の電位差  $V_{gs}$ 、駆動トランジスタ  $T_d$  の閾値電圧  $V_{th}$  を用いて次式で表される。

## 【 0 0 3 6 】

$$I_{ds} = ( \quad / 2 ) \cdot (V_{gs} - V_{th})^2 \quad \dots (4)$$

つぎに、駆動トランジスタ  $T_d$  のゲート・ソース間の電位差  $V_{gs}$  と電流  $I_{ds}$  との関係を考察するため、画素回路の寄生容量を考慮しない場合の電位差  $V_{gs}$  を算出する。

## 【 0 0 3 7 】

図 7 において、発光時には駆動トランジスタ  $T_d$  が導通しており、駆動トランジスタ  $T_d$  のソース電位とドレイン電位が略同電位に保持される。また、図 7 において、駆動トランジスタ  $T_d$  のゲート電位は、書き込み電位 ( $-V_{data}$ ) が保持容量  $C_s$  と有機発光素子容量  $C_{oled}$  との間で分圧された状態となるので、電位差  $V_{gs}$  は、次式で表せる。

## 【 0 0 3 8 】

$$V_{gs} = V_{th} + C_{oled} / (C_s + C_{oled}) \cdot V_{data} \quad \dots (5)$$

したがって、駆動トランジスタ  $T_d$  のゲート・ソース間の電位差  $V_{gs}$  と電流  $I_{ds}$  との関係式は、上記 (4) 式、(5) 式を用いて次式のようになる。

## 【 0 0 3 9 】

$$I_{ds} = ( \quad / 2 ) \cdot (C_{oled} / (C_s + C_{oled}) \cdot V_{data})^2 \\ = a \cdot V_{data}^2 \quad \dots (6)$$

(6) 式に示されるように、駆動トランジスタ  $T_d$  の閾値電圧  $V_{th}$  を検出することにより、理論的には、閾値電圧  $V_{th}$  に依存しない電流  $I_{ds}$  を得ることができる。

## 【 0 0 4 0 】

10

20

30

40

50

上述した画素回路は、駆動トランジスタT<sub>d</sub>の経時的な変化や、駆動トランジスタT<sub>d</sub>を含む各トランジスタが有する寄生容量の影響を補償する。ところが、駆動トランジスタT<sub>d</sub>だけでなく、有機発光素子OLEDにも経時的な変化があり、有機発光素子OLEDへの印加電圧に対する有機発光素子OLEDに流れる電流の電流密度特性や、有機発光素子OLEDに流れる電流の電流密度に対する有機発光素子OLEDの発光輝度特性が、有機発光素子OLEDの使用時間に応じて低下することになる。

#### 【0041】

例えば、図8は、有機発光素子OLEDへの印加電圧と有機発光素子OLEDに流れる電流の電流密度との関係の一例を示す図である。なお、同図に示すグラフは、有機発光素子OLEDを連続的に点灯させる常時点灯試験を行った結果を示すものであり、初期(OLED使用時間0時間：実線K1)、OLED使用時間48.5時間経過後(破線K2)、OLED使用時間165.5時間経過後(破線K3)およびOLED使用時間501時間経過後(破線K4)の各特性を示している。なお、同図に示す特性には、上記特許文献1の図2、図7などに示された発光素子の特性とは異なり、駆動トランジスタT<sub>d</sub>を含む各トランジスタの劣化成分は含まれていない。

10

#### 【0042】

図8の特性から明らかなように、有機発光素子OLEDの使用時間が長くなるに従って、同一電圧を印加しても、得られる電流密度が小さくなるのが分かる。また、同一の発光輝度を得るためには、使用時間の経過に応じて有機発光素子OLEDへの印加電圧を増加させる必要があることも分かる。

20

#### 【0043】

また、図9は、有機発光素子OLEDに流れる電流の電流密度と有機発光素子OLEDの発光輝度との関係の一例を示す図である。なお、同図に示すグラフは、図8と同様な常時点灯試験を行った試験結果であり、初期(OLED使用時間0時間：実線L1)、OLED使用時間48.5時間経過後(破線L2)、OLED使用時間165.5時間経過後(破線L3)およびOLED使用時間501時間経過後(破線L4)の各特性を示している。なお、同図に示す特性にも、図8と同様に、駆動トランジスタT<sub>d</sub>を含む各トランジスタの劣化成分は含まれていない。図9から理解されるように、有機発光素子OLEDの使用時間が長くなるに従って有機発光素子OLEDに同一電流を流した場合に得られる発光輝度が小さくなっているのが分かる。また、同一の発光輝度を得るためには、使用時間の経過に応じて有機発光素子OLEDに流す電流を増加させる必要があることも分かる。

30

#### 【0044】

一方、図10は、有機発光素子OLEDを制御する駆動トランジスタT<sub>d</sub>のゲートに印加する電圧(画像信号電位)と有機発光素子OLEDの発光輝度との関係の一例を示す図であり、図8および図9と同様な常時点灯試験を行なった試験結果であり、初期(OLED使用時間0時間：実線M1)、OLED使用時間48.5時間経過後(破線M2)、OLED使用時間165.5時間経過後(破線M3)およびOLED使用時間501時間経過後(破線M4)の各特性が示されている。例えば、上述した画素回路の例では、直接的に制御される対象は、有機発光素子OLEDを駆動し、画像信号電位が書き込まれる駆動トランジスタT<sub>d</sub>のゲートの電位であるので、図10に示すような変動特性を明らかにする必要はある。

40

#### 【0045】

なお、図10に示す特性においても、図8および図9と同様な特性が表れている。すなわち、閾値電圧V<sub>th</sub>を考慮して書き込んだ画像信号電位V<sub>data</sub>を駆動トランジスタT<sub>d</sub>のゲートに印加したとしても、有機発光素子OLEDの使用時間が大きくなるに従って得られる発光輝度が低下することが分かる。また、同一の発光輝度を得るためには、使用時間の経過に応じて駆動トランジスタT<sub>d</sub>への印加電圧を増加させる必要があることも分かる。

#### 【0046】

50

ところで、上記特許文献 1 に示された手法は、検出電圧や検出電流を検出したフレーム（以下「検出フレーム」という）内において反映させているのではなく、最短でも検出したフレームよりも 1 フレーム後のフレームにしか反映させることができない。したがって、従来手法では、例えばフレームの前後で輝度が大きく変化する場合には、適切な補正を行なうことができない。なお、ここでいう「フレーム」とは、画像表示装置のディスプレイに表示される画像を書き換える周期を意味するものであり、例えば、60 Hz の周期で駆動されるディスプレイであれば、1 フレーム周期が 16.67 ms となる。

【0047】

一方、後述する本実施形態にかかる手法では、有機発光素子 OLED への印加電圧の変化を画素回路の内部、すなわち個々の画素回路自身が有機発光素子 OLED に印加される電圧を検出し、検出した電圧に対応する電圧を同一フレーム内で駆動トランジスタ Td に反映する。以下、その原理について説明する。

【0048】

発光時における有機発光素子 OLED への印加電圧  $V_{oled}$  の初期値と、有機発光素子 OLED を一定時間使用した後における有機発光素子 OLED への印加電圧との差分値を「 $V_{oled}$ 」とする。また、一定時間使用後における有機発光素子 OLED の発光輝度を初期値にまで上げるのに必要な  $V_{gs}$  の値（差分値）を「 $V_{gs}$ 」とする。図 11 は、上記と同様な常時点灯試験を行った際の、501 時間経過後の  $V_{oled}$  と  $V_{gs}$  との関係を示す図である。同図によれば、画像信号電位  $V_{data}$  に依存して  $V_{oled}$  および  $V_{gs}$  の両者ともに変化することが分かる。

【0049】

図 12 は、図 11 の特性図上（破線 P3）にそれぞれ 48.5 時間使用後（実線 P1）および 165.5 時間使用後（破線 P2）の特性曲線を重ね合わせた図である。なお、図 12 では、所定の傾き（同図の例では、傾き 0.43）を有する直線が併せて示されており、本願発明者らは、 $V_{oled}$  に対する  $V_{gs}$  の特性曲線の全体が有機発光素子 OLED の使用時間をパラメータとして、所定の傾きを有する直線に沿って並ぶということを見出している。

【0050】

したがって、発光時における有機発光素子 OLED への印加電圧の変化  $V_{oled}$  に略比例した電圧（図 12 の例では、比例定数 0.43）を駆動トランジスタ Td のゲート・ソース間の電位差  $V_{gs}$  に加算するようになれば、輝度劣化を全階調でほぼ補償することができる。

【0051】

図 13 は、上述の手法に基づいて補償した補償後の特性を示す図である。補償前の特性を示す図 10 と比較すれば明らかなように、使用時間に依存する輝度変化を低減することができる。

【0052】

つぎに、上述の電圧加算の実現手法について説明する。なお、実際の制御に際しては、制御の容易性を確保する観点から、 $V_{oled}$  に代えて  $V_{oled}$  の加算で代用することを考える。なお、無論、 $V_{oled}$  に基づく電圧加算を行うことも可能である。

【0053】

いま、有機発光素子 OLED への印加電圧の初期値を  $V_{oled0}$  とし、駆動トランジスタ Td のゲート・ソース間に印加する補正後の印加電圧を  $V_{gs}'$  とすれば、この  $V_{gs}'$  は、上記特性曲線上に示した直線の傾きに相当する比例定数  $b$  を用いて次式のように表すことができる。

【0054】

$$\begin{aligned} V_{gs}' &= V_{gs} + V_{gs} \\ &= V_{gs} + b \cdot V_{oled} \\ &= V_{gs} + b \cdot (V_{oled} - V_{oled0}) \end{aligned} \quad \dots (7)$$

また、上記 (5) 式において、 $d = C_{oled} / (C_s + C_{oled})$  とし、上記 (7) 式に (5) 式

10

20

30

40

50

を代入することで、補正後の印加電圧を  $V_{gs}'$  は、次式で表すことができる。

【 0 0 5 5 】

$$\begin{aligned} V_{gs}' &= V_{th} + d \cdot V_{data} + b \cdot (V_{oled} - V_{oled0}) \\ &= V_{gs} + (d \cdot V_{data} - b \cdot V_{oled0}) + b \cdot V_{oled} \quad \dots (8) \end{aligned}$$

上記(8)式において、第2項の  $b \cdot V_{oled0}$  は、有機発光素子 O L E D の経時変化に依存することなく  $V_{data}$  によって決まる項であり、有機発光素子 O L E D の経時変化に依存する項は、第3項の  $V_{oled}$  である。したがって、有機発光素子 O L E D の経時変化に依存しない  $b \cdot V_{oled0}$  を予め考慮することで、上記(8)式に基づいて有機発光素子 O L E D の輝度変化を補償することができる。なお、この  $b \cdot V_{oled0}$  は有機発光素子 O L E D の特性によって決まる定数値なので、例えば図1に示した画素回路であれば、保持容量  $C_s$  に画像信号電位 ( $-V_{data}$ ) を書き込む際に、 $b \cdot V_{oled0}$  に対応する所定値を減算した電圧を書き込むようにすれば、有機発光素子 O L E D の初期特性を記憶しておく必要はない。また、 $b \cdot V_{oled0}$  以外の定数値が加わった場合であっても同様であり、それらの値を記憶する必要はない。

10

【 0 0 5 6 】

図14は、上述の実現手法を図1に示した画素回路に適用する場合の一構成例を示す図である。同図に示す画素回路は、図1に示す構成から、有機発光素子 O L E D の両端の電圧を検出する検出手段としての検出回路21と、検出回路21にて検出された電圧を保持する電圧保持手段としての電圧保持回路23と、電圧保持回路23に保持された電圧を駆動トランジスタ  $T_d$  のゲート・ソース間に印加するフィードバック手段としてのフィードバック回路25と、を有する制御回路Aを備えるように構成されている。この制御回路Aは各画素に配設されている。なお、図14では、制御回路Aを構成するトランジスタに存在する寄生容量の表示は省略している。

20

【 0 0 5 7 】

図14において、電圧保持回路23は、電圧を保持可能な追加容量  $C_{add}$  を具備する。また、検出回路21は、例えば電圧保持回路23を介して接続された一対のトランジスタを具備し、それぞれのゲートが第1の制御線である  $V_{oled}$  制御線15に共通的に接続されるような構成を採用することができる。なお、検出回路21の一端(例えば一方のトランジスタのドレインまたはソース)は、有機発光素子 O L E D のカソードに接続し、検出回路21の他端(例えば他方のトランジスタのドレインまたはソース)は、有機発光素子 O L E D のアノードに接続すればよい。

30

【 0 0 5 8 】

フィードバック回路25は、検出回路21と同様な構成を採ることができる。例えば、電圧保持回路23を介して接続された一対のトランジスタを具備し、それぞれのゲートが第2の制御線である  $V_{oled}$  制御線16に共通的に接続されるような構成を採用することができる。なお、フィードバック回路25の一端(例えば一方のトランジスタのドレインまたはソース)は、駆動トランジスタ  $T_d$  の第1の端子(ゲート)に接続し、フィードバック回路25の他端(例えば他方のトランジスタのドレインまたはソース)は、駆動トランジスタ  $T_d$  の第2の端子(ソースまたはドレイン)に接続すればよい。

【 0 0 5 9 】

つぎに、図14に示した画素の動作について、図14および図15を参照して説明する。ここで、図15は、図14に示した画素回路の動作を説明するためのシーケンス図である。

40

【 0 0 6 0 】

図15において、まず、準備期間、 $V_{th}$  検出期間および書き込み期間の動作については、図3に示したシーケンスと同一であり、その説明を省略する。つづいて、発光期間では、 $V_{oled}$  制御線15を高電位 ( $V_{gH}$ ) にし、検出回路21を構成する一対のトランジスタを導通させる。一方、 $V_{oled}$  制御線16を低電位 ( $V_{gL}$ ) にし、フィードバック回路25を構成する一対のトランジスタを非導通にする。この後、有機発光素子 O L E D を発光させると、追加容量  $C_{add}$  に有機発光素子 O L E D の両端電圧  $V_{oled}$

50

に基づく電荷が蓄積され、V o l e dに相当する電圧が電圧保持回路23によって保持される。つづいて、V o l e d制御線15を低電位(V g L)にし、V o l e d制御線16を高電位(V g H)にすると、保持容量C sに書き込まれた画像信号電位に追加容量C a d dに保持されたV o l e dが加算されるので、上記(8)式に基づく制御手法を実現することができる。なお、(8)式における比例定数bは、駆動トランジスタT dのゲート・ソース間に電氣的に接続される各容量値(駆動トランジスタT dの寄生容量等)と、追加容量C a d dとの容量比によって決定されるので、追加容量C a d dの容量値を適切に定めることで所望の比例定数を選択することができる。例えば、本実施形態の場合、図12より、比例定数b = 0.43である。

#### 【0061】

このように、本実施の形態にかかる画像表示装置では、有機発光素子O L E Dへの印加電圧の変化を個々の画素回路自身が検出し、検出した電圧に対応する電圧をドライバ素子へ印加して検出した結果を反映させることができる。それ故、外部回路の構成を簡素に維持することができる。また、駆動トランジスタの特性変動の影響を抑制した有機発光素子O L E Dの輝度変化の補償を実現することができる。また、有機発光素子O L E Dへの印加電圧を検出する工程と、検出した有機発光素子O L E Dへの印加電圧に対応する電圧を駆動トランジスタT dへ印加する工程とを同一フレーム内で行うことにより、有機発光素子O L E Dの発光輝度をより適切に補償を行うことができる。またこれら一連の工程は毎フレーム行うことが好ましい。

#### 【0062】

なお、図1などの回路構成から明らかなように、有機発光素子O L E Dの両端電圧V o l e dと駆動トランジスタT dのドレイン・ソース間電圧V d sとの和は略一定なので、V o l e dの電圧変化を、これと等価な駆動トランジスタT dのV d sの電圧変化として検出し、検出した電圧に基づいて駆動トランジスタT dを制御するようにしてもよい。この場合には、検出回路21の一端および他端をそれぞれ駆動トランジスタT dのドレイン、ソースに接続すればよい。例えば、図18に示すように、検出回路21を駆動トランジスタT dのドレイン・ソースに接続し、フィードバック回路25を駆動トランジスタT dのゲートと、有機発光素子O L E Dのアノードに接続するようにしても良い。図18の画素回路は、図15、16と同様のシーケンスにより駆動することができる。なお、フィードバック回路25を駆動トランジスタT dのゲートと、有機発光素子O L E Dのカソード(または駆動トランジスタT dのドレイン)に接続するようにしても良い。しかしながら、図18に示すように、フィードバック回路25の一端を有機発光素子O L E Dのアノードに接続し、有機発光素子O L E Dを介してフィードバック回路25を駆動トランジスタT dのゲートとドレインに接続する方が有機発光素子O L E Dの輝度をダイレクトに調整することができ、輝度補償が容易であるというメリットがある。

#### 【0063】

また、図16は、図15とは異なる他のシーケンス図である。同図に示すシーケンスでは、準備期間中にV o l e d制御線15を高電位(V g H)とする一方で、V o l e d制御線16を低電位(V g L)に設定している。なお、準備期間中にV o l e d制御線15を高電位に設定している場合であっても、V o l e d制御線16を低電位(V g L)に設定している限りにおいて、追加容量C a d dに保持された電圧が駆動トランジスタT dのゲート・ソース間に印加されることはないので問題はない。特に、図15のシーケンスにおいて、発光時間を十分に確保したい場合には、有機発光素子O L E Dの両端電圧の検出時間を短くする必要があり、その場合には追加容量C a d dへの電荷の蓄積が充分になされないことが考えられる。一方、図16のシーケンスでは、有機発光素子O L E Dの両端電圧の検出時間を十分に確保することができる。なお、図16において、V o l e d制御線15を低電位(V g L)から高電位(V g H)にするタイミングと、V o l e d制御線16を高電位(V g H)から低電位(V g L)にするタイミングを準備期間中に行うようにしているが、これらのタイミングはV t h検出期間あるいは書き込み期間であっても構わない。

10

20

30

40

50

## 【0064】

また、本実施形態において、検出回路21及びフィードバック回路25を構成する薄膜トランジスタのチャンネル幅 $W_{21}$ 、 $W_{25}$ は、駆動トランジスタ $T_d$ のチャンネル幅 $W_{T_d}$ よりも小さくなるように設定されることが好ましい。この場合、制御回路Aの配設に必要なスペースを小さくすることができる。なお、検出回路21やフィードバック回路25に流れる電流は、駆動トランジスタ $T_d$ に流れる電流よりも小さいため、駆動トランジスタ $T_d$ よりも検出回路21及びフィードバック回路25のチャンネル幅を小さくしても特に問題はない。また、制御回路Aのスペースを小さくするという観点から、検出回路21及びフィードバック回路25を構成する薄膜トランジスタのチャンネル幅 $W_{21}$ 及び $W_{25}$ は、

10

## 【0065】

さらに、電圧保持回路23を構成する追加容量 $C_{add}$ の容量値を駆動トランジスタ $T_d$ に接続される保持容量 $C_s$ の容量値よりも小さくすることが好ましい。その理由は、大きいと書込み効率（画像信号線の変化量に対する $(V_{gs} - V_{th})$ の変化量）が低下するからである。

## 【0066】

また、制御回路Aを構成するトランジスタと、駆動トランジスタ $T_d$ 及びスイッチングトランジスタ $T_s$ 、 $T_m$ 、 $T_k$ 等のトランジスタとは、互いに異なる層に形成することが可能である。その結果、1画素の面積を拡大することなく、制御回路Aを配置することができる。

20

## 【0067】

また、上述の実施形態においては、駆動トランジスタ $T_d$ の閾値電圧 $V_{th}$ を検出するための閾値電圧検出用トランジスタ $T_{th}$ を有する画素回路に対して本発明を適用したが、閾値電圧検出用トランジスタ $T_{th}$ を有さない、図17のような画素回路に対しても本発明を適用可能である。

## 【0068】

また、これまでの説明は、画像表示装置の1画素に対応する画素回路に関するものであったが、例えば、赤、緑、青の三原色画素が一つの絵素を構成する多色表示あるいは類似の多色表示にかかる画像表示装置に適用しても良い。この場合、駆動トランジスタ $T_d$ の

30

## 【0069】

また、本実施形態においては、発光素子として有機発光素子を用いたが、無機のLED等、他の発光素子であっても良い。

## 【符号の説明】

## 【0070】

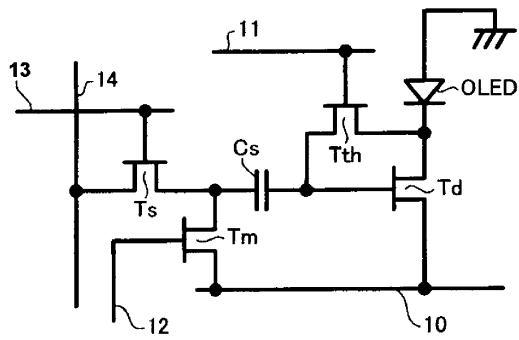
- 10 電源線
- 11  $T_{th}$ 制御線
- 12 マージ線
- 13 走査線
- 14 画像信号線
- 15, 16  $V_{oled}$ 制御線
- 21 検出回路
- 23 電圧保持回路
- 25 フィードバック回路
- A 制御回路
- OLED 有機発光素子
- $T_d$  駆動トランジスタ

40

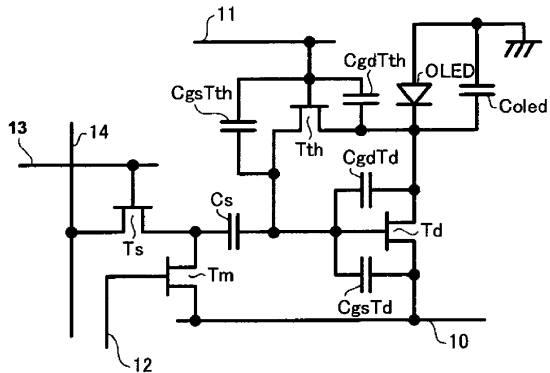
50

T t h 閾値電圧検出用トランジスタ  
T s , T m , T k スイッチングトランジスタ  
C s 保持容量  
C a d d 追加容量

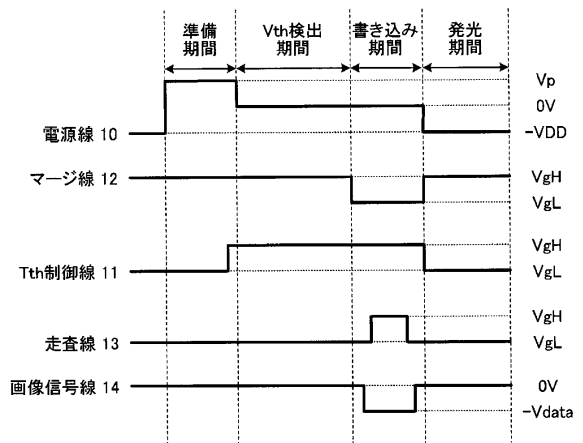
【図1】



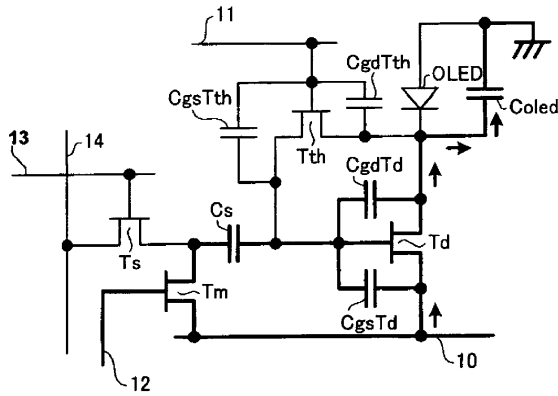
【図2】



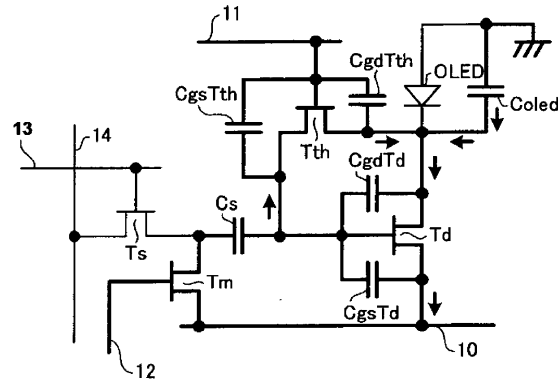
【図3】



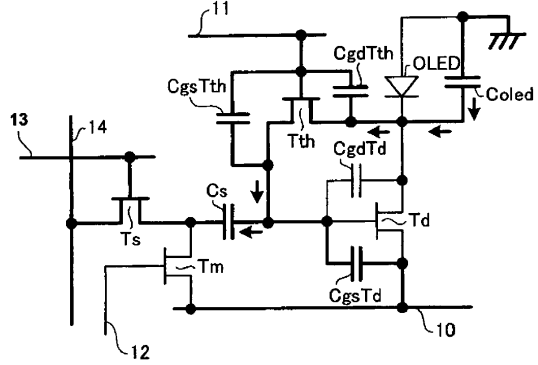
【図4】



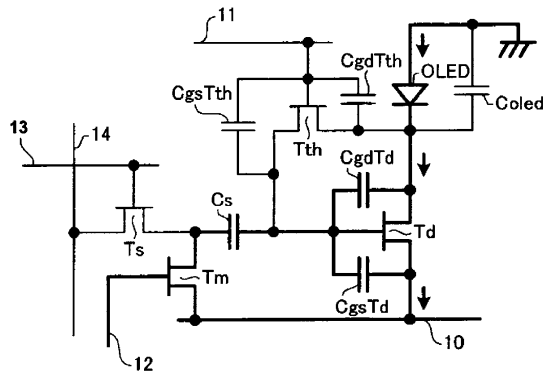
【図5】



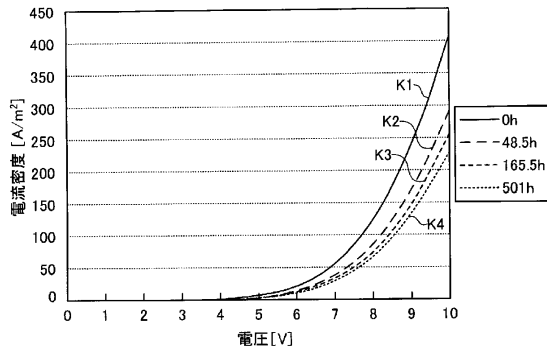
【図6】



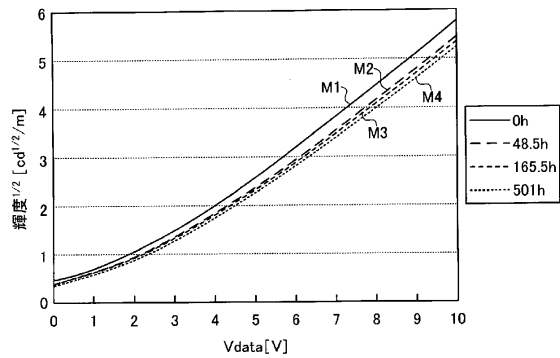
【図7】



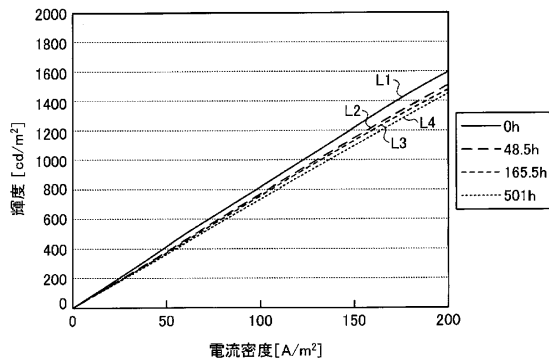
【図8】



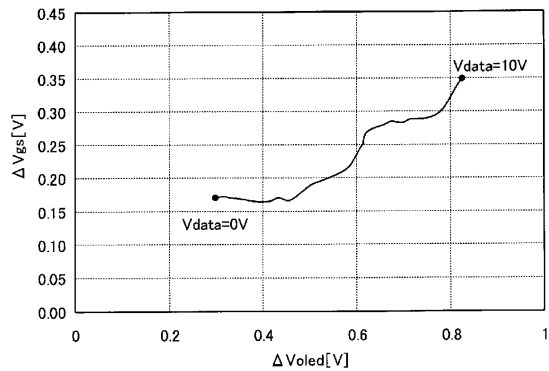
【図10】



【図9】

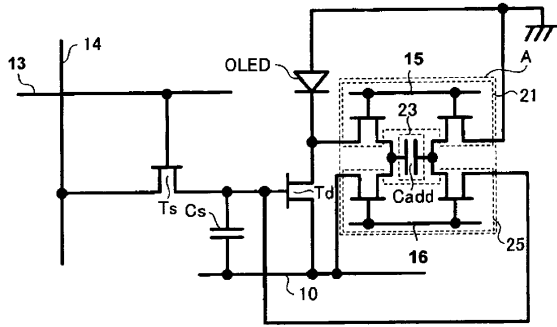


【図11】

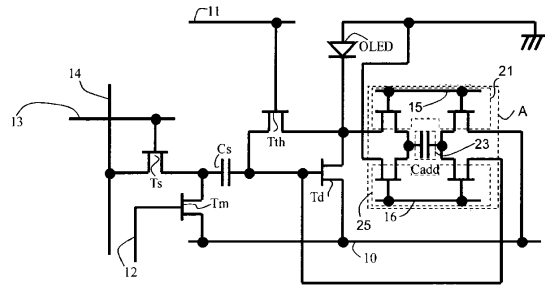




【 図 17 】



【 図 18 】



## フロントページの続き

(51)Int.Cl. F I  
 G 0 9 G 3/20 6 4 1 D  
 G 0 9 G 3/20 6 4 1 P  
 G 0 9 G 3/20 6 4 2 C  
 G 0 9 G 3/20 6 7 0 J  
 H 0 5 B 33/14 A

(72)発明者 徳弘 修  
 神奈川県大和市下鶴間1623-14 株式会社京セラディスプレイ研究所内  
 (72)発明者 草深 薫  
 神奈川県大和市下鶴間1623-14 株式会社京セラディスプレイ研究所内  
 (72)発明者 久芳 豊  
 神奈川県大和市下鶴間1623-14 株式会社京セラディスプレイ研究所内

審査官 中村 直行

(56)参考文献 特表2005-530200(JP,A)  
 特開2003-108069(JP,A)  
 特開2004-045647(JP,A)  
 特開2003-058106(JP,A)

(58)調査した分野(Int.Cl., DB名)  
 G 0 9 G 3 / 0 0 - 3 / 3 8  
 H 0 1 L 5 1 / 5 0

专利名称(译)	图像显示装置及其驱动方法		
公开(公告)号	<a href="#">JP5538477B2</a>	公开(公告)日	2014-07-02
申请号	JP2012136232	申请日	2012-06-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	高杉親知 德弘修 草深薫 久芳豊		
发明人	高杉 親知 德弘 修 草深 薫 久芳 豊		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3283 G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0852 G09G2300/0866 G09G2310/0262 G09G2320/0295 G09G2320/043 G09G2320/045 H01L2251/562		
FI分类号	G09G3/30.J G09G3/20.642.P G09G3/20.611.H G09G3/20.642.A G09G3/20.642.B G09G3/20.641.D G09G3/20.641.P G09G3/20.642.C G09G3/20.670.J H05B33/14.A G09G3/3233 G09G3/3266 G09G3 /3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC43 3K107/HH02 3K107/HH04 3K107/HH05 5C080 /AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD14 5C080/DD22 5C080/DD29 5C080/EE29 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB23 5C380 /AB34 5C380/BA11 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB04 5C380/BD04 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CB01 5C380/CB16 5C380/CB20 5C380/CC04 5C380/CC07 5C380 /CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC38 5C380/CC41 5C380/CC48 5C380/CC52 5C380/CC64 5C380/CC66 5C380/CC71 5C380/CC72 5C380/CC77 5C380/CD014 5C380/CD026 5C380/CD028 5C380/CD044 5C380/CF43 5C380/DA02 5C380/DA06 5C380/DA35 5C380/DA47 5C380 /DA50 5C380/EA13 5C380/FA02 5C380/FA18 5C380/FA21 5C380/FA24		
代理人(译)	吉泽博 ▲滨▼口 岳久		
审查员(译)	中村直之		
优先权	2005342541 2005-11-28 JP		
其他公开文献	JP2012215896A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种图像显示装置，其中补偿由于发光装置随时间的变化而引起的亮度变化，同时抑制驱动晶体管中的特性变化的影响。解决方案：图像显示装置包括多个像素每个像素具有当电流通过时发光的发光装置（OLED），用于控制发光装置的发光的驱动装置（Td），以及电连接到的控制电路（A）。发光装置和驱动装置，至少在发光装置发光时直接或间接地检测施加到发光装置的电压，并将检测结果反映到驱动装置。

【 図 2 】

