

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5012422号
(P5012422)

(45) 発行日 平成24年8月29日(2012.8.29)

(24) 登録日 平成24年6月15日(2012.6.15)

(51) Int.CI.	F 1
G09G 3/30	(2006.01) G09G 3/30 J
G09G 3/20	(2006.01) G09G 3/20 623B
H05B 33/14	(2006.01) G09G 3/20 621B
	G09G 3/20 642A
	G09G 3/20 622B

請求項の数 6 (全 16 頁) 最終頁に続く

(21) 出願番号	特願2007-283464 (P2007-283464)	(73) 特許権者 000004260
(22) 出願日	平成19年10月31日(2007.10.31)	株式会社デンソー
(62) 分割の表示	特願平11-92130の分割	愛知県刈谷市昭和町1丁目1番地
原出願日	平成11年3月31日(1999.3.31)	(74) 代理人 100100022
(65) 公開番号	特開2008-97019 (P2008-97019A)	弁理士 伊藤 洋二
(43) 公開日	平成20年4月24日(2008.4.24)	(74) 代理人 100108198
審査請求日	平成19年11月1日(2007.11.1)	弁理士 三浦 高広
		(72) 発明者 木下 弘之
		愛知県刈谷市昭和町1丁目1番地 株式会
		社デンソー内
		(72) 発明者 長田 雅彦
		愛知県刈谷市昭和町1丁目1番地 株式会
		社デンソー内

最終頁に続く

(54) 【発明の名称】ディスプレイ装置

(57) 【特許請求の範囲】

【請求項 1】

複数の走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、

出力段に前記複数の走査電極の各々に対してドレインが共通接続された P チャンネル FET と N チャンネル FET を有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前記データ電極に出力するようになっており、

前記 P チャンネル FET のソースは、正のフィールド時に前記変調電圧の 2 倍を超える正極性の走査電圧を生成する電源に接続され、負のフィールド時に接地電圧を生成する電源に接続され、前記 N チャンネル FET のソースは、正のフィールド時に前記変調電圧を生成する電源に接続され、負のフィールド時に前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を生成する電源に接続され、前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走

10

20

査を行う走査電極に対して前記負極性の走査電圧を出力するようになっており、

前記データ電極駆動回路は、フィールド反転後、始めて選択走査を行う前に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、全ての発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記PチャンネルFETとNチャンネルFETの寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴とするディスプレイ装置。

【請求項2】

前記フィールド反転後の始めての選択走査は、前記複数の走査電極のうち1行目の走査電極に対する選択走査であることを特徴とする請求項1に記載のディスプレイ装置。 10

【請求項3】

前記走査電極駆動回路および前記データ電極駆動回路は、前記選択走査を行った後、その走査電極に接続された発光素子に蓄積した電荷を放電する経路を形成するようになっており、

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電するようになっていることを特徴とする請求項1または2に記載のディスプレイ装置。

【請求項4】

前記データ電極駆動回路は、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧の充電が行われた後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記FETの寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴とする請求項3に記載のディスプレイ装置。 20

【請求項5】

複数の走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、

出力段に前記複数の走査電極の各々に対してドレインが共通接続されたPチャンネルFETとNチャンネルFETを有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、 30

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前記データ電極に出力するようになっており、

前記PチャンネルFETのソースは、正のフィールド時に前記変調電圧の2倍を超える正極性の走査電圧を生成する電源に接続され、負のフィールド時に接地電圧を生成する電源に接続され、前記NチャンネルFETのソースは、正のフィールド時に前記変調電圧を生成する電源に接続され、負のフィールド時に前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を生成する電源に接続され、前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走査を行う走査電極に対して前記負極性の走査電圧を出力するようになっており、 40

前記走査電極駆動回路および前記データ電極駆動回路は、前記選択走査を行った後、その走査電極に接続された発光素子に蓄積した電荷を放電する経路を形成するようになっており、

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フ 50

フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記PチャンネルFETとNチャンネルFETの寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴とするディスプレイ装置。

【請求項 6】

前記複数の走査電極または前記複数のデータ電極のそれぞれは両端から同時に電圧が印加されるようになっていることを特徴とする請求項1ないし5のいずれか1つに記載のディスプレイ装置。10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、容量性の発光素子、例えばEL(エレクトロルミネッセンス)素子を発光駆動して表示を行うディスプレイ装置に関する。20

【背景技術】

【0002】

従来、EL素子の発光駆動を行う回路として特許文献1に示されるものがある。このものにおいては、EL素子を画素としてマトリクス配置し、走査側およびデータ側にそれぞれ走査側ドライバIC、データ側ドライバICを備え、それぞれのドライバICにより、正負のフィールド毎に極性の異なる駆動電圧パルスを線順次走査方式でEL素子に印加して画像表示を行うようにしている。20

【0003】

具体的には、正フィールドでは、走査側ドライバICからオフセット電圧(変調電圧Vmと同じ電圧)を基準電圧として走査電極に電圧Vrを順次出力する選択走査を行い、またデータ側ドライバICから、発光させるEL素子には接地電圧を、非発光状態とするEL素子には変調電圧Vmをデータ電極に出力する。また、負フィールドでは、走査側ドライバICから接地電圧を基準電圧として走査電極に-Vr+Vmの電圧を順次出力し、データ側ドライバICから、発光させるEL素子には変調電圧Vmを、非発光状態とするEL素子には接地電圧をデータ電極に出力する。30

【0004】

そして、Vrの電圧が印加されたEL素子が発光し、Vr-Vmの電圧が印加されたEL素子が非発光状態になるようにしておくことにより、マトリクス配置されたEL素子を選択的に発光させて、画像表示が行われるようにしている。なお、選択走査の終了後、選択走査が行われた走査電極に接続されたEL素子に蓄積された電荷が放電されるようになっている。

【特許文献1】特開平9-54566号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

上記した従来の構成のものによれば、フィールド切替時および選択走査後に、EL素子に蓄積された電荷が放電されるため、その後に他の走査電極に対する選択走査を行う際にそのEL素子に回り込み電流が流れ充電が行われる。すなわち、正フィールドでは、各走査電極の基準電圧がVmの電圧になっているため、データ電極の電圧が接地電圧になると、変調電圧Vmで充電されていないEL素子に電流が流れ、そのEL素子が充電される。また、負フィールドでは、各走査電極の基準電圧が接地電圧になっているため、データ電極の電圧が変調電圧Vmになると、変調電圧Vmで充電されていないEL素子に電流が流れ、そのEL素子が充電される。この充電により流れる電流は、発光に寄与しないため、不要な回り込み電流となる。

【0006】

10

20

30

40

50

このような不要な回り込み電流は、データ側ドライバICがEL素子を発光させようとするときに同時に流れるため、発光駆動用の出力電流が低い場合は、駆動波形がなまり、輝度ムラとなる。その駆動波形のなまりは、発光駆動用の電圧波形およびデータ電圧波形の変化によって生じる。例えば、走査側ドライバICに電源回路から上記した電圧（すなわち正フィールドにおける V_r と V_m の電圧、負フィールドにおける $-V_r + V_m$ の電圧と接地電圧）が供給され、それぞれのフィールドにおける電圧が単一電源を用いて作成されているときには、電源回路と走査側ドライバICの間のラインの抵抗成分などによって、上記した回り込み電流が流れると正フィールドにおいてはオフセット電圧 V_m が低下し、負フィールドにおいては接地電圧が上昇し、それに伴って発光駆動用の電圧 V_r 、 $-V_r + V_m$ が変化するため、EL素子に十分な発光駆動電圧を印加することができなくなる。
特に、何行か非発光画素が続いた直後の行で、発光画素が多いような表示をする場合には、上記した回り込み電流が大きくなるため、発光駆動用の電圧 V_r 、 $-V_r + V_m$ の変化が大きくなる。このような発光駆動用の電圧の変化に加え、回り込み電流によってデータ電圧波形も変化するため、上記した輝度ムラが生じる。なお、このような輝度ムラは、階調制御などでパルス幅を小さくする必要があるときには、選択走査電極上の画素に十分な電圧を印加することができないため、特に大きくなる。

【0007】

本発明は上記問題に鑑みたもので、選択走査時に不要な回り込み電流が流れるのを防止して、輝度ムラが生じないようにすることを目的とする。

【課題を解決するための手段】

【0008】

上記目的を達成するため、請求項1に記載の発明では、走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、

出力段に前記複数の走査電極の各々に対してドレインが共通接続されたPチャンネルFETとNチャンネルFETを有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前記データ電極に出力するようになっており、

前記PチャンネルFETのソースは、正のフィールド時に前記変調電圧の2倍を超える正極性の走査電圧を生成する電源に接続され、負のフィールド時に接地電圧を生成する電源に接続され、前記NチャンネルFETのソースは、正のフィールド時に前記変調電圧を生成する電源に接続され、負のフィールド時に前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を生成する電源に接続され、前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走査を行う走査電極に対して前記負極性の走査電圧を出力するようになっており、

前記データ電極駆動回路は、フィールド反転後、始めて選択走査を行う前に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、全ての発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記PチャンネルFETとNチャンネルFETの寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴としている。

【0009】

請求項2に記載の発明では、請求項1に記載のディスプレイ装置において、前記フィー

10

20

30

40

50

ルド反転後の始めての選択走査は、前記複数の走査電極のうち1行目の走査電極に対する選択走査であることを特徴としている。

【0010】

請求項3に記載の発明では、請求項1または2に記載のディスプレイ装置において、前記走査電極駆動回路および前記データ電極駆動回路は、前記選択走査を行った後、その走査電極に接続された発光素子に蓄積した電荷を放電する経路を形成するようになっており、

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電するようになっていることを特徴としている。10

【0011】

請求項4に記載の発明では、請求項3に記載のディスプレイ装置において、前記データ電極駆動回路は、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧の充電が行われた後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記FETの寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴としている。

【0012】

請求項5に記載の発明では、複数の走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、20

出力段に前記複数の走査電極の各々に対してドレインが共通接続されたPチャンネルFETとNチャンネルFETを有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前記データ電極に出力するようになっており、30

前記PチャンネルFETのソースは、正のフィールド時に前記変調電圧の2倍を超える正極性の走査電圧を生成する電源に接続され、負のフィールド時に接地電圧を生成する電源に接続され、前記NチャンネルFETのソースは、正のフィールド時に前記変調電圧を生成する電源に接続され、負のフィールド時に前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を生成する電源に接続され、前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走査を行う走査電極に対して前記負極性の走査電圧を出力するようになっており、

前記走査電極駆動回路および前記データ電極駆動回路は、前記選択走査を行った後、その走査電極に接続された発光素子に蓄積した電荷を放電する経路を形成するようになっており、40

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記PチャンネルFETとNチャンネルFETの寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴としている。

【0013】

請求項6に記載の発明では、請求項1ないし5のいずれか1つに記載のディスプレイ装置において、前記複数の走査電極または前記複数のデータ電極のそれぞれは両端から同時に電圧が印加されるようになっていることを特徴としている。

【発明を実施するための最良の形態】

【0014】

以下、本発明を図に示す実施形態について説明する。なお、以下に説明する第1実施形態が特許請求の範囲に記載した発明の実施形態であり、第2実施形態は参考例である。

(第1実施形態) 図1に第1実施形態を示すEL表示装置の全体構成を示す。表示パネル1は、発光層の一方の側に複数の走査電極201、202、203、…が形成され、他方の側に複数のデータ電極301、302、303、…が形成されたもので、走査電極201、202、203、…は行方向に、データ電極301、302、303、…は列方向に配置されている。そして、走査電極201、202、203、…とデータ電極301、302、303、…のそれぞれの交差領域には、画素としてEL素子111、112、…121、…が形成されている。なお、EL素子は容量性の素子であるため、図ではコンデンサの記号で表している。

【0015】

この表示パネル1の表示駆動を行うために、走査側ドライバIC(走査電極駆動回路)2およびデータ側ドライバIC(データ電極駆動回路)3が設けられている。走査側ドライバIC2は、プッシュプルタイプの駆動回路であって、走査電極201、202、203、…に接続されたPチャンネルFET21a、22a、23a…とNチャンネルFET21b、22b、23b、…を有しており、制御回路20からの出力信号に従って走査電極201、202、203、…に走査電圧(電圧パルス)を印加する。なお、FET21a、21b、22a、22b、23a、23b、…には、寄生ダイオード21c、21d、22c、22d、23c、23d、…がそれぞれ形成されており、走査電極を所望の基準電圧に設定する。

【0016】

データ側ドライバIC3も、同様に、PチャンネルFET31a、32a、33a、…とNチャンネルFET31b、32b、33b、…を有しており、制御回路30からの出力信号に従ってデータ電極301、302、303、…にデータ電圧を供給する。走査電圧供給回路5、6は、走査側ドライバIC2に走査電圧を供給する。走査電圧供給回路5は、スイッチング素子51、52を有しており、そのオンオフ状態に応じて、書き込み電圧Vrまたは接地電圧(0V)を、走査側ドライバIC2におけるPチャンネルFETソース側共通線L1に供給する。走査電圧供給回路6は、スイッチング素子61、62を有しており、そのオンオフ状態に応じて、書き込み電圧-Vr+Vmまたはオフセット電圧Vmを、走査側ドライバIC2におけるNチャンネルFETソース側共通線L2に供給する。

【0017】

データ電圧供給回路7は、データ側ドライバIC3にデータ電圧を供給するもので、具体的には、データ側ドライバIC3のPチャンネルFETソース側共通線に変調電圧Vmを供給し、NチャンネルFETソース側共通線に接地電圧を供給する。上記構成において、EL素子を発光させるには、走査電極とデータ電極との間に交流のパルス電圧を印加する必要があり、このためフィールド毎に正負に極性反転するパルス電圧を各走査線毎に作成して駆動を行うようにしている。以下、図2に示すタイミングチャートを参照して、正負フィールドでの作動について説明する。

(正フィールド)スイッチング素子51、62をオン、52、61をオフにする。この時、走査電極201、202、203、…の基準電圧は、走査側ドライバIC2のFETの寄生ダイオード21d、22d、23d、…の作動により、電圧Vmとなっている。また、データ側ドライバIC3のFET31a、32a、33a、…をオンし、データ電極301、302、303、…の電圧をVmにする。この状態では、全てのEL素子に印加さ

10

20

30

40

50

れる電圧が 0 V になるため、EL 素子は発光しない。

【0018】

次に、データ側ドライバ I C 3 の F E T 3 1 b、3 2 b、3 3 b、…をオンし、データ電極 3 0 1、3 0 2、3 0 3、…を接地電圧とする。このとき、走査側ドライバ I C 2 の寄生ダイオード 2 1 d、2 2 d、2 3 d、…の作動により、全ての走査電極から EL 素子を介してデータ側ドライバ I C 3 に電流が流れ、全ての EL 素子が変調電圧 V m 分充電される。その後、再びデータ側ドライバ I C 3 の F E T 3 1 a、3 2 a、3 3 a、…をオンし、データ電極 3 0 1、3 0 2、3 0 3、…の電圧を V m にする。このとき、走査側ドライバ I C 2 の寄生ダイオードの極性により、EL 素子に充電された電荷は放電しない。

【0019】

この後、正フィールドでの発光動作を開始する。まず、1 行目の走査電極 2 0 1 に接続されている走査側ドライバ I C 2 の P チャンネル F E T 2 1 a をオンにして、走査電極 2 0 1 の電圧を V r にする。また、他の走査電極に接続されている走査側ドライバ I C 2 の出力段 F E T を全てオフにしそれらの走査電極をフローティング状態にする。

【0020】

一方、データ電極 3 0 1、3 0 2、3 0 3、…のうち発光させたい EL 素子のデータ電極に接続されているデータ側ドライバ I C 3 の P チャンネル F E T をオフ、N チャンネル F E T をオンにし、発光させたくない EL 素子のデータ電極に接続されているデータ側ドライバ I C 3 の P チャンネル F E T をオン、N チャンネル F E T をオフにする。

【0021】

このことにより、発光させたい EL 素子のデータ電極の電圧が接地電圧になるため、EL 素子にしきい値電圧以上の電圧 V r がかかり、EL 素子が発光する。また、発光させたくない EL 素子のデータ電極の電圧は V m のままだり、EL 素子にはしきい値電圧より低い V r - V m の電圧が印加されるため、EL 素子は発光しない。

【0022】

図 2 のタイミングチャートでは、データ側ドライバ I C 3 の P チャンネル F E T 3 1 a をオフ、N チャンネル F E T 3 1 b をオンにして、EL 素子 1 1 1 に V r の電圧を印加し、EL 素子 1 1 1 を発光させる状態を示している。この後、1 行目の走査電極 2 0 1 に接続されている走査側ドライバ I C 2 の P チャンネル F E T 2 1 a をオフ、N チャンネル F E T 2 1 b をオンにし、データ側ドライバ I C 3 の P チャンネル F E T 3 1 a、3 2 a、3 3 a、…をオン、N チャンネル F E T 3 1 b、3 2 b、3 3 b、…をオフにより、走査電極 2 0 1 上の EL 素子に蓄積した電荷を放電させ、その EL 素子にかかる電圧を一旦 0 V にする。

【0023】

次に、データ側ドライバ I C 3 の F E T 3 1 b、3 2 b、3 3 b、…をオンし、データ電極 3 0 1、3 0 2、3 0 3、…を接地電圧とする。すると、走査電極 2 0 1 に接続される走査側ドライバ I C 2 内の寄生ダイオード 2 1 d の作動により、走査電極 2 0 1 から、選択走査終了後に電荷が放電された EL 素子 1 1 1、1 1 2、…を介してデータ側ドライバ I C 3 に電流が流れ、EL 素子 1 1 1、1 1 2、…が変調電圧 V m 分充電される。このことにより、再び全ての EL 素子が変調電圧 V m 分充電される。そして、データ側ドライバ I C 3 の F E T 3 1 a、3 2 a、3 3 a、…をオンし、データ電極 3 0 1、3 0 2、3 0 3、…の電圧を V m にする。このとき、走査側ドライバ I C 2 の寄生ダイオードの極性により、EL 素子に充電された電荷は放電しない。

【0024】

次に、2 行目の走査電極 2 0 2 に接続されている走査側ドライバ I C 2 の P チャンネル F E T 2 2 a をオンして、走査電極 2 0 2 の電圧を V r にする。また、他の走査電極に接続されている走査側ドライバ I C 2 の出力段 F E T を全てオフにしそれらの走査電極をフローティング状態にする。また、データ電極 3 0 1、3 0 2、3 0 3、…の電圧レベルを、発光させたい EL 素子と発光させたくない EL 素子に応じた電圧レベルとすることにより、上記したのと同様にして 2 行目の EL 素子の発光駆動を行う。

10

20

30

40

50

【0025】

図2のタイミングチャートでは、データ側ドライバIC3のPチャンネルFET31aをオン、NチャンネルFET31bをオフにし、データ電極301の電圧をVmとして、EL素子121にVr-Vmの電圧を印加し、EL素子121を発光させない状態を示している。この後、2行目の走査電極202に接続されている走査側ドライバIC2のPチャンネルFET22aをオフ、NチャンネルFET22bをオンにし、データ側ドライバIC3のPチャンネルFET31a、32a、33a...をオン、NチャンネルFET31b、32b、33b...をオフにすることにより、走査電極202上のEL素子に蓄積した電荷を放電させる。

【0026】

10

次に、データ側ドライバIC3のFET31b、32b、33b、...をオンし、データ電極301、302、303、...を接地電圧とする。すると、走査電極202に接続される走査側ドライバIC2内の寄生ダイオード22dの作動により、走査電極202からEL素子121、...を介してデータ側ドライバIC3に電流が流れ、EL素子121、...が変調電圧Vm分充電される。このことにより、再び全てのEL素子が変調電圧Vm分充電される。そして、データ側ドライバIC3のFET31a、32a、33a、...をオンし、データ電極301、302、303、...の電圧をVmにする。このとき、走査側ドライバIC2の寄生ダイオードの極性により、EL素子に充電された電荷は放電しない。

【0027】

20

以後、同様にして、最後の走査線に至るまで上記した正フィールドでの作動を繰り返す、線順次走査を行う。

(負フィールド)スイッチング素子52、61をオン、51、62をオフにし、極性を反転させて正フィールドと同様な動作を行う。この時、走査電極の基準電圧は接地電圧となる。また、データ側ドライバIC3のFET31b、32b、33b...をオンし、データ電極301、302、303、...の電圧を接地電圧にする。この状態では、全てのEL素子に印加される電圧が0Vになるため、EL素子は発光しない。

【0028】

30

次に、データ側ドライバIC3のFET31a、32a、33a、...をオンし、データ電極301、302、303、...を変調電圧Vmとする。このとき、走査側ドライバIC2の寄生ダイオード21c、22c、23c、...の作動により、全てのEL素子から走査電極を介して走査側ドライバIC2に電流が流れ、全てのEL素子が変調電圧Vm分充電される。その後、再びデータ側ドライバIC3のFET31b、32b、33b、...をオンし、データ電極301、302、303、...の電圧を接地電圧にする。このとき、走査側ドライバIC2の寄生ダイオードの極性により、EL素子に充電された電荷は放電しない。

【0029】

この後、負フィールドでの発光動作を開始する。まず、1行目の走査電極201に接続されている走査側ドライバIC2のNチャンネルFET21bをオンにして、走査電極201の電圧を-Vr+Vmにする。また、他の走査電極に接続されている走査側ドライバIC2の出力段FETを全てオフにしそれらの走査電極をフローティング状態にする。

40

【0030】

一方、データ電極301、302、303、...のうち発光させたいEL素子のデータ電極に接続されているデータ側ドライバIC3のPチャンネルFETをオン、NチャンネルFETをオフにし、発光させたくないEL素子のデータ電極に接続されているデータ側ドライバIC3のPチャンネルFETをオフ、NチャンネルFETをオンにする。

【0031】

このことにより、発光させたいEL素子のデータ電極の電圧がVmになるため、EL素子に電圧Vrがかかり、EL素子が発光する。また、発光させたくないEL素子のデータ電極の電圧は接地電圧のままでなり、EL素子にはVr-Vmの電圧が印加されるため、EL素子は発光しない。図2のタイミングチャートでは、データ側ドライバIC3のPチ

50

チャンネルFET31aをオン、NチャンネルFET31bをオフにして、EL素子111にV_rの電圧を印加し、EL素子111を発光させる状態を示している。この後、1行目の走査電極201に接続されている走査側ドライバIC2のPチャンネルFET21aをオン、NチャンネルFET21bをオフにし、データ側ドライバIC3のPチャンネルFET31a、32a、33a…側をオフ、NチャンネルFET31b、32b、33b…側をオンにすることにより、走査電極201上のEL素子に蓄積した電荷を放電させる。

【0032】

次に、データ側ドライバIC3のFET31a、32a、33a…をオンし、データ電極301、302、303…の電圧をV_mとする。すると、走査電極201に接続される走査側ドライバIC2内の寄生ダイオード21cの作動により、EL素子111、112…から走査電極201を介して走査側ドライバIC2に電流が流れ、EL素子111、112…が変調電圧V_m分充電される。このことにより、再び全てのEL素子が変調電圧V_m分充電される。そして、データ側ドライバIC3のFET31b、32b、33b…をオンし、データ電極301、302、303…を接地電圧にする。このとき、走査側ドライバIC2の寄生ダイオードの極性により、EL素子に充電された電荷は放電しない。

【0033】

次に、2行目の走査電極202に接続されている走査側ドライバIC2のNチャンネルFET31aをオンして、走査電極202の電圧を-V_r+V_mにする。また、他の走査電極に接続されている走査側ドライバIC2の出力段FETを全てオフにしそれらの走査電極をフローティング状態にする。また、データ電極301、302、303…の電圧レベルを、発光させたいEL素子と発光させたくないEL素子に応じた電圧レベルとすることにより、上記したのと同様にして2行目のEL素子の発光駆動を行う。

【0034】

図2のタイミングチャートでは、データ側ドライバIC3のPチャンネルFET31aをオフ、NチャンネルFET31bをオンにし、データ電極301を接地電圧として、EL素子121にV_r-V_mの電圧を印加し、EL素子121を発光させない状態を示している。この後、2行目の走査電極202に接続されている走査側ドライバIC2のPチャンネルFET21aをオン、NチャンネルFET21bをオフにし、データ側ドライバIC3のPチャンネルFET31a、32a、33a…をオフ、NチャンネルFET31b、32b、33b…をオンにすることにより、走査電極202上のEL素子に蓄積した電荷を放電させる。

【0035】

次に、データ側ドライバIC3のFET31a、32a、33a…をオンし、データ電極301、302、303…の電圧をV_mとする。すると、走査電極202に接続される走査側ドライバIC2内の寄生ダイオード22cの作動により、EL素子121…から走査電極202を介して走査側ドライバIC2に電流が流れ、EL素子121…が変調電圧V_m分充電される。このことにより、再び全てのEL素子が変調電圧V_m分充電される。そして、データ側ドライバIC3のFET31b、32b、33b…をオンし、データ電極301、302、303…を接地電圧にする。このとき、走査側ドライバIC2の寄生ダイオードの極性により、EL素子に充電された電荷は放電しない。

【0036】

以後、同様にして、最後の走査線に至るまで上記した負フィールドでの作動を繰り返す。そして、上記した正負フィールドでの駆動により1サイクルの表示動作が終了し、これを繰り返し行う。従って、この実施形態によれば、正負のフィールドにおいて1行目の走査を開始する前に、全てのEL素子を変調電圧V_m分充電し、また選択走査終了後に、逐次、選択走査が行われた走査電極に接続されたEL素子を変調電圧V_m分充電するようにしているから、ある行の選択走査を行うときに他の行のEL素子に不要な回り込み電流が流れるのを防止し、各行間で輝度ムラが生じないようにすることができる。

【0037】

10

20

30

40

50

特に、走査側ドライバIC2、データ側ドライバIC3の出力段にFETなどの電流を制限する機能を有する素子を用いた場合や、抵抗やインダクタ等で出力電流を制限しながら駆動を行う場合には、不要な回り込み電流による輝度ムラの影響が大きいため、上記実施形態のように構成することによって輝度ムラを低減する効果は大きい。

【0038】

次に、上記した変調電圧Vm分の充電を行うためのデータ側ドライバIC3の構成について説明する。図3にその具体的な構成を示す。データ側ドライバIC3は、シフトレジスタ回路311、ラッチ回路312、カウンタ313、コンパレータ314、アンド回路315、排他的論理和回路316、出力回路317、および図1に示すPチャンネルFET31a、32a、…、NチャンネルFET31b、32b、…から構成されている。

10

【0039】

シフトレジスタ回路311には、A PORT IN、B PORT INに4ビットのカラムデータ信号（階調表示を行うための階調データ）が入力される。その入力されたカラムデータ信号は、ドットクロック信号CK1の立ち上がりに同期して、図に示す各シフトレジスタに転送される。シフトレジスタ回路311に全てのカラムデータ信号が転送された後、水平同期信号をなすSTB（ストローブ）バー信号がL（ロー）レベルになると、その時のシフトレジスタ回路311の出力がラッチ回路312にラッチされ、STBバー信号がLレベルの期間中そのデータが保持される。

【0040】

次に、CL（クリア）バー信号がLレベルからH（ハイ）レベルになると、発光層に印加する電圧のパルス幅を決定するカウンタ313とコンパレータ314が動作可能になる。このとき、コンパレータ314からは、カラムデータ信号が0V（表示を行わないデータ）以外のとき、Hレベル信号が出力される。カウンタ313は、クロック信号CK2によりカウントアップを行い、コンパレータ314は、カウンタ313のカウント値とラッチ回路312にラッチされた出力Q1、…Q1とをそれぞれ比較し、値が一致したものの出力をHレベルからLレベルにする。

20

【0041】

コンパレータ314の出力は、アンド回路315に入力される。この実施形態においては、BLK（ブランкиング）信号は常にHレベルになっており、コンパレータ314の出力は、そのまま排他的論理和回路316の各論理素子の一方の端子に入力される。また、排他的論理和回路316の各論理素子の他方の端子には、PCバー信号を反転した信号が入力される。このPCバー信号は、図2に示す波形になるように設定されている。すなわち、PCバー信号は、正フィールドでは、1行目の走査開始前および各行の選択走査終了後に所定期間Lレベルになり、それ以外はHレベルになるように変化し、また負フィールドでは、1行目の走査開始前および各行の選択走査終了後に所定期間Hレベルになり、それ以外はLレベルになる。その結果、正フィールドにおいては、1行目の走査開始前および各行の選択走査終了後に、Hレベルの信号が出力回路317に出力され、それ以外の時には、コンパレータ314の出力信号が出力回路317に出力される。また、負フィールドにおいては、1行目の走査開始前および各行の選択走査終了後に、Lレベルの信号が出力回路317に出力され、それ以外の時には、コンパレータ314の出力を反転した信号が出力回路317に出力される。

30

【0042】

出力回路317の各論理素子には、OE（出力イネーブル）信号が入力されており、この実施形態ではOE信号は常にHレベルになっている。従って、排他的論理和回路315からの出力信号に応じ、出力信号がHレベルのときにはNチャンネルFET側がオンし、出力信号がLレベルのときにはPチャンネルFET側がオンする。

40

【0043】

その結果、正負のフィールドにおいて、階調データに応じたデータ電圧がデータ電極301、302、303、…に出力されるとともに、正フィールドにおいては、1行目の走査開始前および各行の選択走査終了後に、データ側ドライバIC3のNチャンネルFET

50

31b、32b、33b、…側のみがオンし、データ電極301、302、303、…が接地電圧になって上記した変調電圧Vm分の充電が行われ、また負フィールドにおいては、1行目の走査開始前および各行の選択走査終了後に、データ側ドライバIC3のPチャンネルFET31a、32a、33a、…側のみがオンし、データ電極301、302、303、…の電圧がVmになって上記した変調電圧Vm分の充電が行われる。

【0044】

なお、図3では40個の出力をを行う1つのデータ側ドライバICについて示しているが、このドライバICのA PORT OUT、B PORT OUTを、後段のドライバICのA PORT IN、B PORT INに接続するようにしていけば、複数のデータ側ドライバICにて所望数の出力を得ることができる。次に、図1に示す走査電圧供給回路5、6、データ電圧供給回路7の具体的な構成について説明する。10

【0045】

図4にその具体的な構成を示す。電圧供給回路(電源回路)5～7は、Vmの電圧を有する第1の電源81と、Vr-Vmの電圧を有する第2の電源82を有しており、第1の電源81の陽極と第2の電源82の陰極とがPチャンネルFET(第1のスイッチング手段)84を介して接続されている。また、第2の電源82の陽極はNチャンネルFET(第2のスイッチング手段)83を介して接地されている。

【0046】

PチャンネルFET84には、入力端子S2からカップリングコンデンサ85、入力保護用のツエナーダイオード86、抵抗87、およびフィルタ回路88を介して制御信号が入力される。また、NチャンネルFET83には、入力端子S1からフィルタ回路89を介して制御信号が入力される。正フィールドにおいては、入力端子S1、S2共にローレベルの制御信号が入力され、NチャンネルFET83がオフし、PチャンネルFET84がオンする。この時、第2の電源82の陰極から第1の電源81の電圧Vmがオフセット電圧としてNチャンネルFETソース側共通線L2に出力され、また第2の電源82の陽極から電圧Vr(=Vr-Vm+Vm)がPチャンネルFETソース側共通線L1に出力される。また、第1の電源81の陽極、陰極から電圧Vm、接地電圧がそれぞれデータ側ドライバIC3に供給される。20

【0047】

従って、上記した電圧により、正フィールドでの駆動電圧が作成される。また、負フィールドにおいては、入力端子S1、S2共にハイレベルの制御信号が入力され、NチャンネルFET83がオンし、PチャンネルFET84がオフする。このことにより、第2の電源82の陰極から-Vr+Vmの電圧がNチャンネルFETソース側共通線L2に出力され、また第2の電源82の陽極から接地電圧がPチャンネルFETソース側L1に出力される。30

【0048】

従って、これらの電圧により負フィールドでの駆動電圧が作成される。このように単一の電源手段82を用いて、正フィールドにおけるVrとVmの電圧、負フィールド時ににおける-Vr+Vmの電圧と接地電圧を走査側ドライバIC2に供給するようにした場合、電源回路5～7と走査側ドライバIC2の間のラインL1、L2の抵抗成分(ラインL1、L2に抵抗を設ける場合もある)やFET83、84のオン抵抗により、上記した実施形態のように各EL素子に予め変調電圧Vm分の充電を行っておかないと、選択走査時に流れる回り込み電流によって正フィールドにおいてはオフセット電圧Vmが低下し、負フィールドにおいては接地電圧が上昇し、それに伴って発光駆動用の電圧Vr、-Vr+Vmが変化する。このため、EL素子に十分な発光駆動電圧を印加することができなくなるという問題が生じるが、上記実施形態のように各EL素子に予め変調電圧Vm分の充電を行っておくことにより、選択走査時には回り込み電流が流れないため、発光駆動用の電圧Vr、-Vr+Vmを安定させることができる。40

【0049】

なお、上記した実施形態における走査側ドライバIC2、データ側ドライバIC3、電50

源回路 5 ~ 7 は、図示しないコントロール回路からの種々の制御信号によって制御される。また、電源回路 5 ~ 7 としては、上記したような単一の電源手段 8 2 を用いずに、独立した電圧構成のものとすることもできる。但し、この場合には、正のフィールドにおいて、N チャンネル F E T ソース側共通線 L 2 の電圧が V m より低下したときでも P チャンネル F E T ソース側 L 1 の電圧 V r は変化しないため、走査側ドライバ I C 2 に印加される電圧が V r - V m より大きくなる。また負のフィールドにおいて、P チャンネル F E T ソース側 L 1 の電圧が接地電圧より高くなったときでも N チャンネル F E T ソース側共通線 L 2 の - V r + V m は変化しないため、走査側ドライバ I C 2 に印加される電圧が V r - V m より大きくなる。

【 0 0 5 0 】

10

従って、この場合には、走査側ドライバ I C 2 の耐圧を大きくしておく必要があるが、図 5 に示すように、正のフィールドにおいて、走査電圧を印加するときにスイッチング素子 5 1 をオン、スイッチング素子 6 2 をオフするようにしておけば、N チャンネル F E T ソース側共通線 L 2 の電圧を V m にすることができるため、走査側ドライバ I C 2 に印加される電圧を V r - V m にすることことができ、また負のフィールドにおいても、走査電圧を印加するときにスイッチング素子 6 1 をオン、スイッチング素子 5 2 をオフするようにしておけば、P チャンネル F E T ソース側 L 1 の電圧を接地電圧にすることができるため、走査側ドライバ I C 2 に印加される電圧を V r - V m にすることができる。このため、上記した走査側ドライバ I C 2 の耐圧の問題を解決することができる。

【 0 0 5 1 】

20

なお、この第 1 実施形態において、図 6 に示すように、走査電圧、データ電圧を、走査電極、データ電極の両側から印加するようにしてもよい。この場合、配線抵抗により駆動波形がなまるのを低減することができるため、選択走査後の画素への充電を短時間で行うことが可能になり、次の行の走査に移るまでの時間を短くすることができる。その結果、走査周波数を上げることができるために、輝度を大きくすることができます。

(第 2 実施形態) 次に、第 2 実施形態について説明する。この実施形態では、走査電圧パルスの印加終了直後に、全てのデータ電極 3 0 1、3 0 2、3 0 3、... をハイインピーダンスにして、選択走査が終了した走査電極（以下、選択走査電極という）に接続された E L 素子に蓄積された電荷を、選択走査されていない走査電極（以下、非選択走査電極という）に接続された E L 素子に移動させ、その E L 素子に回り込み電流を流して変調電圧 V m 分の充電を行うようにしている。

30

【 0 0 5 2 】

このため、この実施形態においては、選択走査電極に接続された走査側ドライバ I C 2 における P チャンネル F E T をオンして選択走査電極に走査電圧パルスを印加した後、その選択走査電極に接続された N チャンネル F E T をオンして選択走査電極に接続された各 E L 素子の放電を行うタイミングで、データ電極 3 0 1、3 0 2、3 0 3、... をハイインピーダンスにしている。

【 0 0 5 3 】

40

具体的には、図 3 に示すデータ側ドライバ I C 3 の構成において、P C バー信号を正フィールドでは H レベル、負フィールドではロー レベルに固定して従来のものと同様のものとし、その代わりに、選択走査電極に接続された各 E L 素子を放電するとき、すなわち選択走査電極に接続された走査側ドライバ I C 2 における N チャンネル F E T をオンして放電を行うときに、O E バー信号を、図 7 に示すように L レベルにして、全てのデータ電極 3 0 1、3 0 2、3 0 3、... をハイインピーダンスにしている。すなわち、O E バー信号が L レベルになると、出力回路 3 1 7 におけるオアゲートの出力が H レベル、アンドゲートの出力が L レベルになって、データ側ドライバ I C 3 の出力段である P チャンネル F E T 3 1 a、3 2 a、3 3 a、...、N チャンネル F E T 3 1 b、3 2 b、3 3 b、... が全てオフし、全てのデータ電極 3 0 1、3 0 2、3 0 3、... がハイインピーダンスになる。

【 0 0 5 4 】

このように選択走査電極に走査電圧パルスを印加して選択走査電極に接続された E L 素

50

子の放電を行うときに、全てのデータ電極 301、302、303、…をハイインピーダンスにすることによって、選択走査電極に接続された EL 素子に蓄積された電荷を、非選択走査電極に接続された EL 素子に移動させ、その EL 素子に回り込み電流を流して変調電圧 Vm 分の充電を行うことができる。

【0055】

すなわち、選択走査電極に走査電圧パルスが印加されると、その選択走査電極に接続された各 EL 素子の走査電極側にはプラスの電荷が蓄積され、データ電極側にはマイナスの電荷が蓄積される。そして、その EL 素子に蓄積された電荷を放電するときに、走査電極側に蓄積されたプラスの電荷は、走査電極を介した放電経路の形成によって放電されるが、データ電極側に蓄積されたマイナスの電荷は、データ電極がハイインピーダンスになつているため、非選択電極に接続された EL 素子に回り込む。その結果、その EL 素子に回り込み電流が流れ、変調電圧 Vm 分充電される。10

【0056】

このように、この実施形態においても各 EL 素子に変調電圧 Vm 分の充電を行っているから、第 1 実施形態と同様、輝度ムラを低減することができる。この場合、選択走査に接続された EL 素子に蓄積された電荷を利用して非選択電極に接続された EL 素子に回り込み電流を流して充電を行うようにしているから、第 1 実施形態に比べて消費電力を少なくすることができる。

【0057】

なお、データ電極 301、302、303、…をハイインピーダンスにするタイミングは、非選択電極に接続された EL 素子に変調電圧 Vm 分の充電ができるのであれば、選択走査電極に接続された各 EL 素子を放電するタイミングと異なっていてもよい。また、この実施形態においても、第 1 実施形態と同様、正負のフィールドにおける 1 行目の走査開始前に全ての EL 素子に変調電圧 Vm 分の充電を行うようにしてもよい。20

【図面の簡単な説明】

【0058】

【図 1】第 1 実施形態に係る EL 表示装置の構成図である。

【図 2】図 1 に示すものの駆動タイミングチャートを示す図である。

【図 3】データ側ドライバ I C 3 の具体的構成を示す図である。

【図 4】走査電圧供給回路 5、6、データ電圧供給回路 7 の具体的な構成を示す図である30。

【図 5】第 1 実施形態の変形例における駆動タイミングチャートを示す図である。

【図 6】第 1 実施形態の変形例を示す EL 表示装置の構成図である。

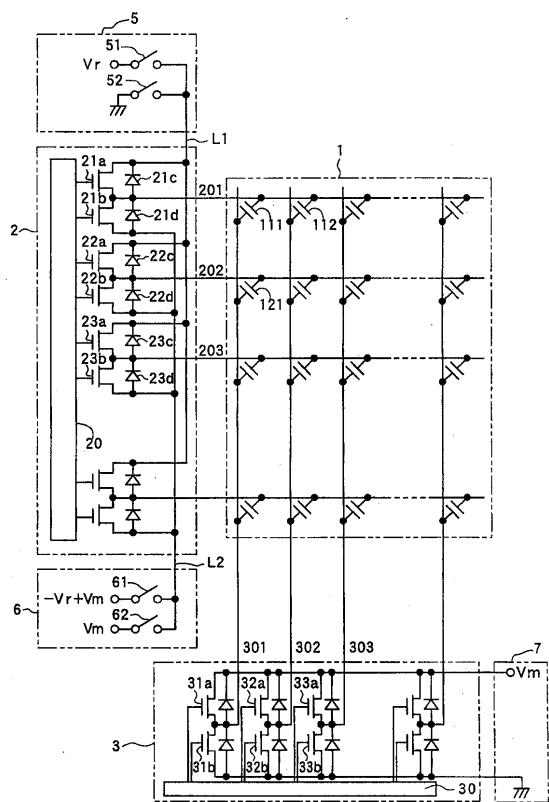
【図 7】第 2 実施形態における駆動タイミングチャートを示す図である。

【符号の説明】

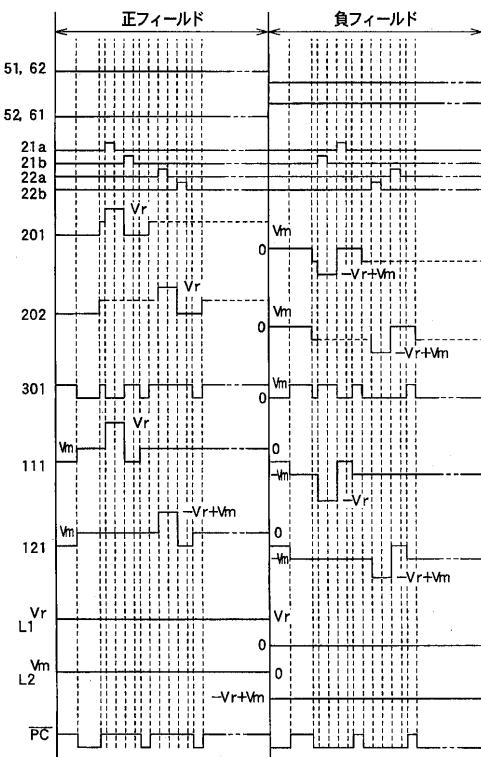
【0059】

1 … EL 表示パネル、2 … 走査側ドライバ I C、3 … データ側ドライバ I C、5、6 … 走査電圧供給回路、7 … データ電圧供給回路。

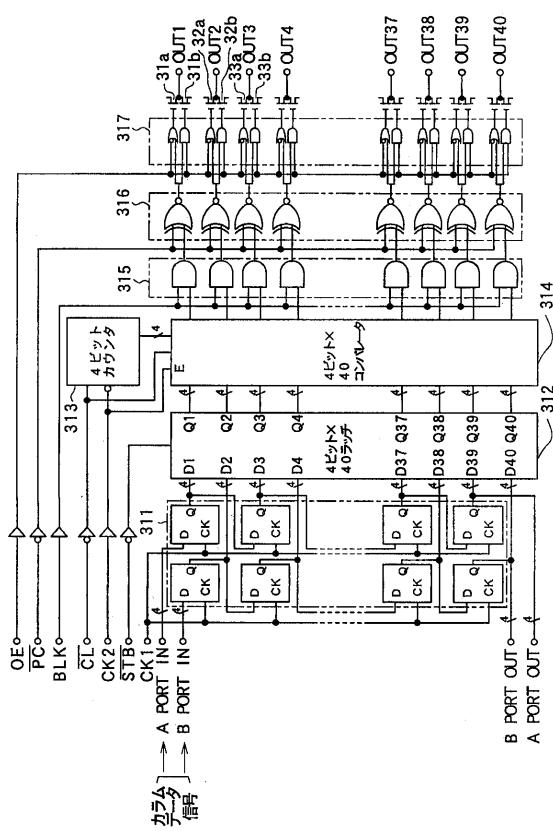
【図1】



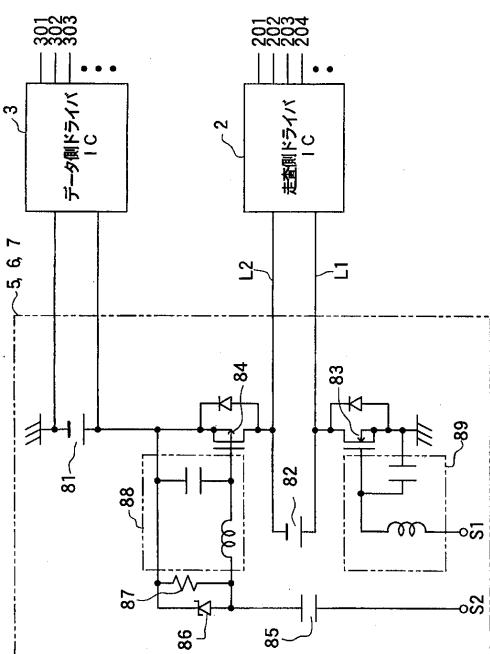
【図2】



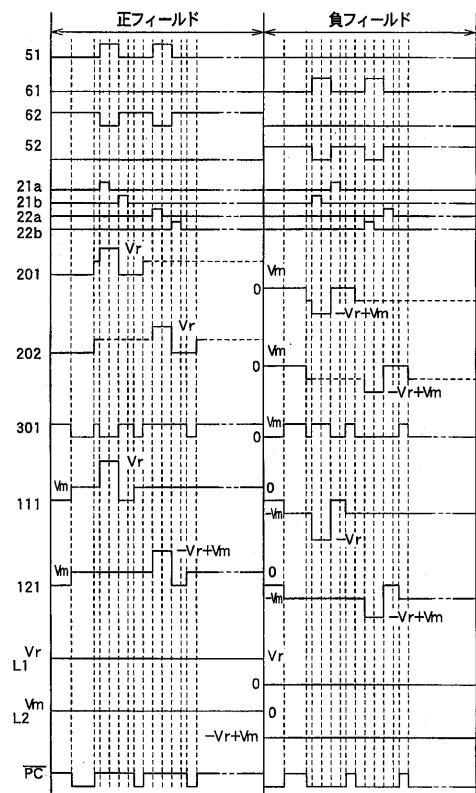
【図3】



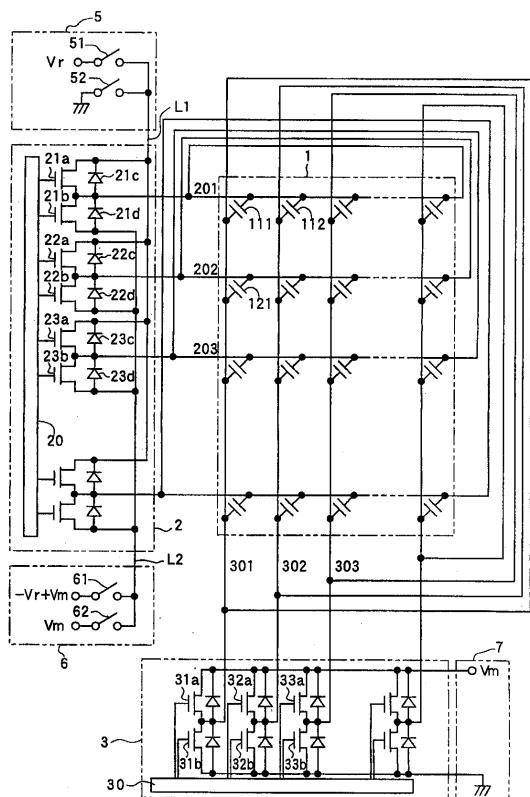
【図4】



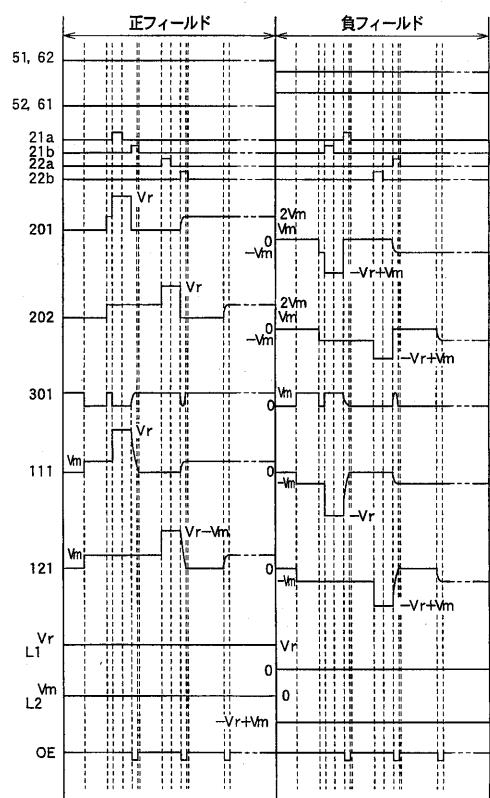
【図5】



【図6】



【図7】



フロントページの続き

(51)Int.Cl.

F I

H 05B 33/14

Z

(72)発明者 小楠 幸治

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

(72)発明者 花木 孝史

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

(72)発明者 松本 直樹

愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

審査官 佐野 潤一

(56)参考文献 特開平04-134395 (JP, A)

特開平08-106982 (JP, A)

特開平09-054565 (JP, A)

特開平09-073282 (JP, A)

特開平09-212129 (JP, A)

特開平09-258691 (JP, A)

特開平09-305144 (JP, A)

特開昭63-168998 (JP, A)

特開平10-039835 (JP, A)

特開昭62-257196 (JP, A)

特開昭62-042193 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 09 G 3 / 30

G 09 G 3 / 20

专利名称(译)	显示设备		
公开(公告)号	JP5012422B2	公开(公告)日	2012-08-29
申请号	JP2007283464	申请日	2007-10-31
[标]申请(专利权)人(译)	日本电装株式会社		
申请(专利权)人(译)	Denso公司		
当前申请(专利权)人(译)	Denso公司		
[标]发明人	木下弘之 長田雅彦 小楠幸治 花木孝史 松本直樹		
发明人	木下 弘之 長田 雅彦 小楠 幸治 花木 孝史 松本 直樹		
IPC分类号	G09G3/30 G09G3/20 H05B33/14		
FI分类号	G09G3/30.J G09G3/20.623.B G09G3/20.621.B G09G3/20.642.A G09G3/20.622.B H05B33/14.Z		
F-TERM分类号	3K107/AA05 3K107/BB01 3K107/CC33 3K107/EE02 3K107/HH00 3K107/HH04 5C080/AA06 5C080 /BB05 5C080/DD05 5C080/EE29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA02 5C380/AB05 5C380/BA01 5C380/BA05 5C380/BA10 5C380/BA19 5C380/BA20 5C380/BA40 5C380/BB01 5C380 /BB22 5C380/BC02 5C380/BC04 5C380/BC09 5C380/BC13 5C380/BC18 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA39 5C380/CA42 5C380/CA53 5C380/CA54 5C380/CA57 5C380/CB01 5C380 /CB07 5C380/CB37 5C380/CE04 5C380/CF07 5C380/CF09 5C380/CF32 5C380/CF33 5C380/CF34 5C380/CF41 5C380/CF43 5C380/CF45 5C380/CF46 5C380/CF56 5C380/CF61 5C380/DA01 5C380 /DA07		
代理人(译)	伊藤洋二 三浦貴大		
审查员(译)	佐野純一		
其他公开文献	JP2008097019A		
外部链接	Espacenet		

摘要(译)

要解决的问题：在选择性扫描时防止不必要的周围电流流动，以防止亮度不均匀。解决方案：在开始扫描正负场中的第一行之前，所有EL元件都通过调制电压Vm充电，并且在完成选择扫描后，它们连接到顺序选择和扫描的扫描电极EL元件由调制电压Vm充电。因此，当执行特定行的选择性扫描时，可以防止不希望的漏电流流入其他行的EL元件中，并且可以防止在行之间发生亮度不均匀。 点域1

