

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4623939号
(P4623939)

(45) 発行日 平成23年2月2日 (2011.2.2)

(24) 登録日 平成22年11月12日 (2010.11.12)

(51) Int.Cl.	F I
G O 9 G 3/30 (2006.01)	G O 9 G 3/30 J
G O 9 G 3/20 (2006.01)	G O 9 G 3/20 6 1 1 H
G O 9 F 9/30 (2006.01)	G O 9 G 3/20 6 2 4 B
H O 1 L 27/32 (2006.01)	G O 9 G 3/20 6 4 1 D
G O 9 F 9/33 (2006.01)	G O 9 G 3/20 6 4 1 K
請求項の数 6 (全 19 頁) 最終頁に続く	

(21) 出願番号	特願2003-139665 (P2003-139665)	(73) 特許権者	000153878
(22) 出願日	平成15年5月16日 (2003.5.16)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2004-341368 (P2004-341368A)		神奈川県厚木市長谷398番地
(43) 公開日	平成16年12月2日 (2004.12.2)	(72) 発明者	官川 恵介
審査請求日	平成18年5月15日 (2006.5.15)		神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		審査官	榎本 剛
		最終頁に続く	

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

一方の端子と第3の電源線に電氣的に接続された他方の端子とを有する発光素子に流れる電流で輝度が決定される表示装置であって、

第1のアナログ信号が入力される第1の信号線にソース又はドレインの一方が電氣的に接続され、走査線にゲートが電氣的に接続される第1のトランジスタと、

前記発光素子の一方の端子にソース又はドレインの一方が電氣的に接続され、ソース又はドレインの他方が第1の電源線に電氣的に接続され、ゲートが前記第1のトランジスタのソース又はドレインの他方に電氣的に接続される第2のトランジスタと、

前記第2のトランジスタのゲートと、第2の電源線との間に電氣的に接続される第1の容量素子と、

第2のアナログ信号が入力される第2の信号線にソース又はドレインの一方が電氣的に接続され、前記走査線にゲートが電氣的に接続される第3のトランジスタと、

前記発光素子の一方の端子にソース又はドレインの一方が電氣的に接続され、ソース又はドレインの他方が前記第1の電源線に電氣的に接続され、ゲートが前記第3のトランジスタのソース又はドレインの他方に電氣的に接続される第4のトランジスタと、

前記第4のトランジスタのゲートと、前記第2の電源線との間に電氣的に接続される第2の容量素子と、を有し、

前記第2のトランジスタの電流能力と、前記第4のトランジスタの電流能力とは異なることを特徴とする表示装置。

【請求項 2】

一方の端子と第 3 の電源線に電氣的に接続された他方の端子とを有する発光素子に流れる電流で輝度が決定される表示装置であって、

第 1 のアナログ信号が入力される第 1 の信号線にソース又はドレインの一方が電氣的に接続され、走査線にゲートが電氣的に接続される第 1 のトランジスタと、

前記発光素子の一方の端子にソース又はドレインの一方が電氣的に接続され、ソース又はドレインの他方が第 1 の電源線に電氣的に接続され、ゲートが前記第 1 のトランジスタのソース又はドレインの他方に電氣的に接続される第 2 のトランジスタと、

前記第 2 のトランジスタのゲートと、第 2 の電源線との間に電氣的に接続される第 1 の容量素子と、

10

第 2 のアナログ信号が入力される第 2 の信号線にソース又はドレインの一方が電氣的に接続され、前記走査線にゲートが電氣的に接続される第 3 のトランジスタと、

前記発光素子の一方の端子にソース又はドレインの一方が電氣的に接続され、ソース又はドレインの他方が前記第 1 の電源線に電氣的に接続され、ゲートが前記第 3 のトランジスタのソース又はドレインの他方に電氣的に接続される第 4 のトランジスタと、

前記第 4 のトランジスタのゲートと、前記第 2 の電源線との間に電氣的に接続される第 2 の容量素子と、を有し、

前記第 2 のトランジスタのゲートソース間電圧と、前記第 4 のトランジスタのゲートソース間電圧とは異なることを特徴とする表示装置。

【請求項 3】

20

請求項 1 又は請求項 2 のいずれかーにおいて、

前記第 2 のトランジスタの電流能力は、前記第 4 のトランジスタの電流能力より高く、高階調表示を行うことを特徴とする表示装置。

【請求項 4】

請求項 1 又は請求項 2 のいずれかーにおいて、

前記第 4 のトランジスタの電流能力は、前記第 2 のトランジスタの電流能力より低く、低階調表示を行うことを特徴とする表示装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれかーにおいて、

前記第 1 のトランジスタ及び前記第 3 のトランジスタはスイッチとして機能することを特徴とする表示装置。

30

【請求項 6】

請求項 1 乃至請求項 5 のいずれかーにおいて、

前記第 2 のトランジスタ及び前記第 4 のトランジスタは駆動用トランジスタとして機能することを特徴とする表示装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明はトランジスタを有する表示装置に関する。本発明は特に、絶縁体上に作製した薄膜トランジスタ（以後、TFTと表記する）等とEL素子を有する表示装置に関する。また、このような構成の表示装置を用いた電子機器に関する。

40

【0002】**【従来の技術】**

近年、エレクトロルミネッセンス（Electro Luminescence：EL）素子等を始めとした発光素子を用いた表示装置の開発が活発化している。発光素子は、自らが発光するために視認性が高く、液晶表示装置（LCD）等において必要なバックライトを必要としないために薄型化に適しているとともに、視野角にほとんど制限がない。

【0003】

一般に、EL素子に電流を流すことでEL素子は発光する。そのためLCDとは異なる画素構成が提案されている（非特許文献1参照）。

50

【 0 0 0 4 】

【非特許文献 1】

「有機 E L ディスプレイにおける材料技術と素子の作製」技術情報協会、2 0 0 2 年 1 月、p. 1 7 9 - 1 9 5

【 0 0 0 5 】

【発明が解決しようとする課題】

上記非特許文献 1 では、駆動 T F T を飽和領域で動作させることによって E L 素子が劣化しても輝度が低下しにくい。しかし劣化分を見越した電圧をあらかじめ印加する必要があるため高電圧となり、消費電力が高くなる、発熱が多くなる、などの問題が生ずる。また、駆動 T F T を飽和領域で動作させた場合、駆動 T F T のばらつきが生じ、その結果輝度むらが生ずる。本発明は上記欠点に鑑み、E L 素子の劣化の影響が少なく、低電圧で動作可能であり、しかも駆動 T F T のばらつきの影響を少なくする回路構成を用いた表示装置を提供することを目的とする。

10

【 0 0 0 6 】

【課題を解決するための手段】

T F T はソースとドレインが同じ構造で示せるため、本文では一方を第 1 の電極他方を第 2 の電極と呼ぶ。また本文では T F T のゲート - ソース間に閾値を超える電圧が印加され、ソース - ドレイン間に電流が流れる状態になることを O N すると呼ぶ。また T F T のゲート - ソース間に閾値以下の電圧が印加され、ソース - ドレイン間に電流が流れない状態になることを O F F すると呼ぶ。なお、本明細書においては表示装置を構成する素子の例として T F T を挙げているが、これに限定するものではない。例えば、M O S トランジスタ、有機トランジスタ、バイポーラトランジスタ、分子トランジスタ等を用いても良い。また、機械的スイッチを用いてもよい。

20

【 0 0 0 7 】

本明細書においては発光素子の例として E L 素子を挙げているが、これに限定するものではない。例えば、発光ダイオード等を用いても良い。

【 0 0 0 8 】

図 1 に示す駆動 T F T 101 と E L 素子 102 が接続された表示装置において、駆動 T F T 101 のゲートは信号端子 103 と接続し、第 1 の端子は第 1 の電源端子 104 と接続し、第 2 の端子は E L 素子 102 の第 1 の端子と接続し、E L 素子 102 の第 2 の端子は第 2 の電源端子 105 と接続している。上記表示装置は駆動 T F T 101 が E L 素子 102 に流れる電流を調節し、E L 素子 102 の発光輝度を決定する。駆動 T F T 101 を飽和領域で動作させると、駆動 T F T 101 のゲートソース間電圧 V_{gs} によってソースドレイン間電流 I_{ds} を調節することができる。図 1 において、駆動 T F T 101 は N c h T F T でもよいし P c h T F T でもよい。

30

【 0 0 0 9 】

なお本明細書において便宜上端子と表記するが、実際に端子が設けられている必要はなく、配線と電氣的に接続していればよい。また本明細書においては、T F T のゲートソース間電圧を V_{gs} 、T F T のソースドレイン間電圧を V_{ds} 、T F T のドレインソース間電流を I_{ds} 、T F T の閾値電圧を V_{th} と呼ぶ。

【 0 0 1 0 】

ここで、駆動 T F T 101 を飽和領域で動作させる場合は下記の第 1 の問題と第 2 の問題が生ずる。またソース端子とドレイン端子は、駆動 T F T 101 に印加される電位に応じて決定されるため、図 1 において駆動 T F T 101 の第 1 の電源端子 104 側がソース端子でもドレイン端子でもよい。また、ソース端子とドレイン端子は、駆動 T F T 101 の第 1 の電極と第 2 の電極に印加される電圧と、駆動 T F T 101 が N c h T F T か P c h T F T かによって決定される。

40

【 0 0 1 1 】

第 1 の問題は、特に E L 素子 102 に流れる電流値の多い高階調では線形領域での動作となりやすいことである。図 2 では駆動 T F T 101 の V_{ds} - I_{ds} 特性 201a ~ b と E L 素子 102 の V - I 特性 202a ~ b について負荷曲線で示している。特性 201a は V_{gs} が高く I_{ds} の多い高階調表示の

50

場合、特性201bはVgsが低くIdsの少ない低階調表示の場合を示している。また、特性202aはE L素子102が劣化する前、特性202bはE L素子102が劣化した場合を示している。特性201a~bと特性202a~bの交差点が動作点203a~dとなる。E L素子102の劣化により特性202aから特性202bに変化すると、動作点203a、bから動作点203c、dに変化する。このとき駆動T F T 101のVdsは低くなる。特に高階調での特性201aではVdsの低下によって、図2に示すように飽和領域である動作点203aから線形領域である動作点203cに駆動状態が変化してしまう。これはVgsが高いため、より低いVdsから線形領域での動作となるためである。なお、Vgs=Vdsが線形領域と飽和領域の境界であり、図2では破線204で示している。線形領域ではVdsの変化によってIdsが著しく変化するため、E L素子102に流れる電流が変動して輝度に変化し、焼き付きなどの表示品位の低下原因となる。また、線形領域ではVgsを変えてもIdsがほとんど変化しないため、Vgsの制御による輝度調節が難しくなる。この問題を避けるためには、あらかじめ劣化を見越した十分な電圧を印加することで線形領域での動作になりにくくすればよいが、消費電力が高くなる、発熱が多くなる、T F T素子の劣化が早まる、などの問題が生ずる。

10

【0012】

Idsが小さい低階調での特性201bではVdsの低下によって、図2に示すように動作点203bから動作点203dに変化しても、駆動状態は飽和領域のままである。これはVgsが低いため、より低いVdsまで飽和領域となるためである。

【0013】

第2の問題は、特にE L素子102に流れる電流値の少ない低階調ではT F Tの特性ばらつきの影響を受けやすいことである。図3では駆動T F T 101のVds-Ids特性301a~bとE L素子102のV-I特性302について負荷曲線で示している。特性301aと特性301bは駆動T F T 101の特性がばらついた場合を示している。特性301a~bと特性302の交差点が動作点303a~bとなる。T F Tの特性は一定ではなく、Vthのばらつきなどの特性ばらつきを持つ。駆動T F T 101の特性ばらつきにより特性301aから特性301bに変化すると、動作点303aから動作点303bに変化し、Idsが変化する。Idsは $(Vgs-Vth)^2$ に比例するが、特にIdsが少ない低階調ではVgsが小さいためVthのばらつきの影響が大きい。この影響は表示装置での輝度むらとして表われ、表示品位の低下原因となる。

20

【0014】

Idsが大きい高階調では、Vgsが大きいためVthのばらつきの影響は小さくなる。

30

【0015】

本発明では駆動T F Tとして、高階調(表示)では電流能力の高いT F Tを使い、低階調(表示)では電流能力の低いT F Tを使うことを特徴とする。

【0016】

高階調では駆動T F Tとして電流能力の高いT F Tを使う理由は、電流能力の高いT F Tはより低いVgsでも大きな電流を供給できるため、Vdsが低くなっても線形領域になりやすい。このためE L素子が劣化しても輝度低下を発生しにくく、またより低い電圧で駆動できるため低消費電力で低発熱であり、またT F T素子の劣化を防ぐことができる。

【0017】

低階調では駆動T F Tとして電流能力の低いT F Tを使う理由は、電流能力の低いT F Tはより高いVgsを印加することで電流を供給する。Vgsが高いことでT F Tの特性ばらつき、特にVthのばらつきの影響を少なくすることができる。特にVgsが低くなる低階調において効果が大きく、表示品位を高めることができる。また、電流能力を低くするためにT F TのL長を長くすることで、特性ばらつきを少なくすることができる。

40

【0018】

本発明の構成を以下に記す。

【0019】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第1の信号線と、前記走査線とに接続される第1のトランジスタと、前記発光素子に接続される第1の駆動用トラ

50

ンジスタと、前記第２の信号線と、前記走査線とに接続される第２のトランジスタと、前記発光素子に接続される第２の駆動用トランジスタと、を有することを特徴としている。

【００２０】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第１の信号線と、前記走査線とに接続される第１のトランジスタと、前記第１のトランジスタと電源線とに接続される第１の容量素子と、前記第１の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第１の駆動用トランジスタと、前記第２の信号線と、前記走査線とに接続される第２のトランジスタと、前記第２のトランジスタと電源線とに接続される第２の容量素子と、前記第２の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第２の駆動用トランジスタと、を有することを特徴としている。

10

【００２１】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第１の信号線と、前記走査線とに接続される第１のトランジスタと、前記発光素子に接続される第１の駆動用トランジスタと、前記第２の信号線と、前記走査線とに接続される第２のトランジスタと、前記発光素子に接続される第２の駆動用トランジスタと、を有し、前記第１の駆動用トランジスタ電流能力と、前記第２の駆動用トランジスタとの電流能力とは異なることを特徴としている。

【００２２】

20

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第１の信号線と、前記走査線とに接続される第１のトランジスタと、前記第１のトランジスタと電源線とに接続される第１の容量素子と、前記第１の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第１の駆動用トランジスタと、前記第２の信号線と、前記走査線とに接続される第２のトランジスタと、前記第２のトランジスタと電源線とに接続される第２の容量素子と、前記第２の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第２の駆動用トランジスタと、を有し、前記第１の駆動用トランジスタ電流能力と、前記第２の駆動用トランジスタとの電流能力とは異なることを特徴としている。

30

【００２３】

本発明の表示装置は、第１の駆動用トランジスタ電流能力は、第２の駆動用トランジスタとの電流能力より高く、高階調表示を行うことを特徴としている。

【００２４】

本発明の表示装置は、前記第２の駆動用トランジスタ電流能力は、前記第１の駆動用トランジスタとの電流能力より低く、低階調表示を行うことを特徴としている。

【００２５】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第１の信号線と、前記走査線とに接続される第１のトランジスタと、前記発光素子に接続される第１の駆動用トランジスタと、前記第２の信号線と、前記走査線とに接続される第２のトランジスタと、前記発光素子に接続される第２の駆動用トランジスタと、を有し、前記第１の駆動用トランジスタのゲートドレイン間電圧と、前記第２の駆動用トランジスタのゲートドレイン間電圧とは異なることを特徴としている。

40

【００２６】

本発明の表示装置は、アナログ信号が入力される信号線と、走査線と、複数のトランジスタと、発光素子と、を少なくとも有する表示装置において、前記第１の信号線と、前記走査線とに接続される第１のトランジスタと、前記第１のトランジスタと電源線とに接続される第１の容量素子と、前記第１の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第１の駆動用トランジスタと、前記第２の信号線と、前記走査線と

50

に接続される第2のトランジスタと、前記第2のトランジスタと電源線とに接続される第2の容量素子と、前記第2の容量素子にゲート電極が接続され、一方の電極が前記発光素子に接続される第2の駆動用トランジスタと、を有し、前記第1の駆動用トランジスタのゲートドレイン間電圧と、前記第2の駆動用トランジスタのゲートドレイン間電圧とは異なることを特徴としている。

【0027】

本発明の表示装置は、前記発光素子の輝度に応じて、前記発光素子に接続される複数の駆動用トランジスタを選択する手段を有することを特徴としている。

【0028】

【発明の実施の形態】

10

(実施の形態1)

図4に、本発明の一実施形態を示す。一以上の画素406により構成された表示装置で、画素406はE L素子402a、402bと、E L素子402a、402bを駆動する駆動T F T 401a、401bと、駆動T F T 401a、401bのゲートと接続した信号端子403a、403bと、駆動T F T 401a、401bの第1の端子と接続した第1の電源端子404a、404bと、E L素子402a、402bの第2の端子と接続した第2の電源端子405a、405bとを有する。駆動T F T 401a、401bの第2の端子はE L素子402a、402bの第1の端子と接続している。

【0029】

駆動T F T 401aと駆動T F T 401bは異なる特性とする。異なる特性のT F Tを用いることで、高階調表示と低階調表示の両方に適した駆動が可能となる。T F Tを異なる特性とする方法は、T F Tのサイズや形状を異なるものとする、T F Tのドーパントやドーピング量を異なるものとする、T F Tの並列数や直列数を異なるものとする、などがある。

20

【0030】

なお、駆動T F T 401a、401bのゲートと信号端子403a、403bとの間、駆動T F T 401a、401bの第1の端子と第1の電源端子404a、404bとの間、E L素子402a、402bの第2の端子と第2の電源端子405a、405bとの間、駆動T F T 401a、401bの第2の端子とE L素子402a、402bの第1の端子との間に、別の素子を挿入しても良い。例えば、駆動T F T 401a、401bの第1の端子と第1の電源端子404a、404bとの間にスイッチを挿入すれば、信号端子403a、403bの状態に関わりなくE L素子402a、402bの表示と非表示を制御できる。

【0031】

30

また、駆動T F T 401a、401bはN c h T F TでもP c h T F Tでも良い。

【0032】

また、E L素子402a、402bと、第1の電源端子404a、404bと、第2の電源端子405a、405bは、通常それぞれ共通とすることができるが、分けても良い。分けることで、高階調と低階調でのT F Tの動作状態を別に制御することができる。例えばE L素子402aとE L素子402bを、高階调用と低階调用として別にして、例えば素子面積をE L素子402aは広く、E L素子402bは狭く作成する。素子面積が狭いほど一般に抵抗値は高くなり、また低階調ほどE L素子に流れる電流値は小さくなるため、E L素子での電圧降下が高階調と低階調で近くなる。駆動T F T 401a、401bのVdsは、第1の電源端子404a、404bと第2の電源端子405a、405bの差からE L素子402a、402bでの電圧降下分を引いた値となる。ここでE L素子での電圧降下が高階調と低階調で近ければ、駆動T F T 401a、401bのVdsは高階調と低階調で近い値となる。一般にT F Tは飽和領域においてもVdsの上昇によってIdsが多少上昇する傾向にあり、正確な輝度調整の妨げとなる。ここでVdsを高階調と低階調で近い値とすることで、より正確な輝度調整ができるようになる。

40

【0033】

また、信号端子403a、403bは、別に分ける。しかし共通にしても良い。

【0034】

図5を用いて、動作について説明する。

【0035】

図5(A)は、駆動T F T 401a～bのVgsとIdsとの関係を示している。ここでは例として駆動

50

T F T 401aに電流能力の高いT F Tを使用し、駆動401bに電流能力の低いT F Tを使用する。特性501aが駆動T F T 401aのVgs-Ids特性、特性501bが駆動T F T 401bのVgs-Ids特性である。なお、図4でIdsはE L素子402a、402bに流れる。

【0036】

E L素子は一般に電流値と輝度が比例関係にある。そのためIdsを制御することで輝度を制御することができる。表示装置の輝度はE L素子402a～bに流れる電流値の和となる。

【0037】

ここで駆動T F T 401aと駆動T F T 401bのVgsをそれぞれ個別に制御する。ここで駆動T F T 401aのVgsをVgsa、駆動T F T 401bのVgsをVgsbとする。個別に制御された駆動T F T 401a、401bはそれぞれVgsa、Vgsbに応じた電流Idsa、IdsbをE L素子402a、402bに供給し、電流Idsa + Idsbが表示装置の輝度を決定する。

10

【0038】

輝度の高い高階調では駆動T F T 401aのVgsをより高くし、輝度の低い低階調では駆動T F T 401bのVgsをより高くする。

【0039】

図6に、駆動T F T 401aと駆動T F T 401bのゲートを異なる電圧にする例を示す。VgsaとVgsbは以下の関係になるよう決定する。

【0040】

【数1】

20

$$Vgsa = Vgsb - Vdiff \quad \dots \quad (式1)$$

【0041】

特性601a'は駆動T F T 401aのゲートにVgsaを印加した場合を示し、特性601bは駆動T F T 401bのゲートにVgsbを印加した場合を示す。なお特性601a'は駆動T F T 401aのゲートにVgsbを印加した特性特性601aをVdiffだけ電圧シフトした特性となる。

【0042】

30

飽和領域での電流値Idsは、駆動T F T 401aのドレイン電流をIdsa'、駆動T F T 401bのドレイン電流をIdsbとしたとき、以下の式であらわされる。

【0043】

【数2】

$$\begin{aligned} Idsa' &= \frac{Wa}{La} \mu_a C_a \frac{(Vgsa - Vtha)^2}{2} \\ &= \frac{Wa}{La} \mu_a C_a \frac{(Vgsb - Vdiff - Vtha)^2}{2} \quad \dots \quad (式2) \\ Idsb &= \frac{Wb}{Lb} \mu_b C_b \frac{(Vgsb - Vthb)^2}{2} \end{aligned}$$

40

【0044】

ここでWa、Wb、La、Lb、 μ_a 、 μ_b 、Ca、Cb、Vtha、Vthb、はそれぞれ駆動T F T 401aと駆動T F T 401bのゲート幅、ゲート長、移動度、酸化膜の単位面積当たり容量、閾値電圧である。

【0045】

EL素子402aと402bに流れる電流値の和Ielは、以下の式であらわされる。

50

【 0 0 4 6 】

【 数 3 】

$$\begin{aligned}
 I_{el} &= I_{dsa'} + I_{dsb} \\
 &= \frac{W_a}{L_a} \mu_a C_a \frac{(V_{gsb} - V_{diff} - V_{tha})^2}{2} \dots \quad (\text{式 3}) \\
 &\quad + \frac{W_b}{L_b} \mu_b C_b \frac{(V_{gsb} - V_{thb})^2}{2}
 \end{aligned}$$

10

【 0 0 4 7 】

また I_{el} は図6で特性602のように示すことができる。この I_{el} が表示装置の輝度を決定する。

【 0 0 4 8 】

駆動 T F T 401b よりも駆動 T F T 401a の方が電流能力が高い。また消費電流の多い高階調表示では $I_{dsa'}$ の比率が高く、消費電流が少なくばらつきの影響を小さくしたい低階調表示では I_{dsb} の比率が高くなる。駆動 T F T を階調に応じて使い分けることで、E L 素子 402a ~ b の劣化の影響が少なく、消費電力が少なく、ばらつきの影響の小さい表示装置となる。

20

【 0 0 4 9 】

$|V_{gsb} - V_{diff} - V_{tha}| = 0$ では $I_{dsa'}$ はほぼ0となるため、表示装置の輝度はほとんど駆動 T F T 401b の供給する電流によって発生する。また、 V_{gsa} と V_{gsb} が高くなるほど駆動 T F T 401a の供給する電流の I_{el} に占める割合は多くなる。以上のように、低階調では駆動 T F T 401b の供給する電流が多く、高階調では駆動 T F T 401a の供給する電流を多くする。

【 0 0 5 0 】

高階調で電流能力の高い T F T を用いた場合の利点を図7(A)で負荷曲線で示す。駆動 T F T 401a として、電流能力の高い T F T を用いた場合の $V_{ds} - I_{ds}$ 特性を特性701aとすると、電流能力の低い T F T を用いた場合の $V_{ds} - I_{ds}$ 特性は特性701bのようになる。また E L 素子 402a の劣化前の $V - I$ 特性を特性702a、劣化後の $V - I$ 特性を特性702bとする。特性701a ~ b と特性702a ~ b の交点が動作点703a ~ cとなる。このとき、特性701aと特性701bで、動作点703aでの I_{ds} が同じになるように駆動 T F T の V_{gs} を調整する。電流能力の高い T F T では、線形領域での電流値の立上り特性が急峻になる。同時により低い V_{ds} から飽和領域となっているため、E L 素子 402a が劣化して V_{ds} が低下しても線形領域での動作となりにくい。図7(A)では E L 素子 402a が劣化した場合の動作点の例として、電流能力の高い T F T を用いた場合の動作点を動作点703b、電流能力の低い T F T を使った場合の動作点を動作点703cとして示す。

30

【 0 0 5 1 】

低階調で電流能力の低い T F T を用いた場合の利点を図7(B)で負荷曲線で示す。駆動 T F T 401b として、電流能力の高い T F T を用いた場合の $V_{ds} - I_{ds}$ 特性が特性711aから特性711dまでの範囲でばらついたとすると、電流能力の低い T F T を用いた場合の $V_{ds} - I_{ds}$ 特性は特性711bから特性711cまでの範囲のばらつきとなり、ばらつきの範囲は狭くなる。また E L 素子 402b の $V - I$ 特性を特性712とする。特性711a ~ d と特性712の交点が動作点713a ~ dとなる。動作点は電流能力の高い T F T を用いた場合は713aから713dの範囲でばらつくが、電流能力の低い T F T を用いた場合は713bから713cの範囲でのばらつきとなり、ばらつきの範囲は狭くなる。

40

【 0 0 5 2 】

電流能力の低い T F T を用いることで、ばらつきの範囲が狭くなる理由を説明する。飽和領域での T F T の I_{ds} は以下の式で示すことができる。

50

【 0 0 5 3 】

【 数 4 】

$$I_{ds} = \frac{W}{L} \mu C \frac{(V_{gs} - V_{th})^2}{2} \quad \dots \quad (式 4)$$

10

【 0 0 5 4 】

ここでW、L、 μ 、C、 V_{th} はそれぞれT F Tのゲート幅、ゲート長、移動度、酸化膜の単位面積当たり容量、閾値電圧である。ここで例えばW/Lを小さくすることで、電流能力が低くなる。上記式より駆動T F T 401bの電流能力が低いほど、同じ I_{ds} でもより高い V_{gs} を印加することとなる。より高い V_{gs} を印加することで V_{th} のばらつきの I_{ds} への影響を小さくすることが出来、 I_{ds} のばらつきを小さくすることができる。

【 0 0 5 5 】

高階調ではもともと V_{gs} が高くなるため V_{th} の影響は小さいため、駆動T F T 401aに電流能力の高いT F Tを用いても問題になることはない。また低階調では V_{gs} が低いため飽和領域となりやすく、駆動T F T 401bに電流能力の低いT F Tを用いても問題になることはない。

20

【 0 0 5 6 】

本実施形態では、高階調では電流能力の高い駆動T F T 401aを電流源として主に用い、低階調では電流能力の低い駆動T F T 401bを電流源として主に用いる。階調に応じてT F Tを使い分けることで、E L素子402a～bが劣化しても輝度が低下しにくく、またT F Tのばらつきの影響が少ない表示装置とすることができる。

【 0 0 5 7 】

第1の電源端子404a、404bと第2の電源端子405a、405bとの間には、E L素子402a、402bの駆動電圧と駆動T F T 401a、401bの飽和領域までの電圧の他に、E L素子402a、402bが劣化した場合のE L素子402a、402bの抵抗増による電圧降下分をあらかじめ印加している。こうすることでE L素子402a、402bでの電圧降下が増加して駆動T F T 401a、401bの V_{ds} が低くなっても、駆動T F T 401a、401bが線形領域での動作とならず、輝度低下の原因とならないようにしている。しかしE L素子402a、402bの抵抗増による電圧降下分をあらかじめ印加することは、電源電圧を高くすることであり、消費電力が増加する原因となる。本実施形態では高階調で電流能力の高い駆動T F Tを主に用いることで、より低い V_{ds} まで飽和領域としている。より低い V_{ds} まで飽和領域となっているため、電源端子404a、404bと電源端子405a、405bとの間をより低い電圧に設定しても、E L素子402a、402bの劣化の影響が発生しにくくなる。以上により消費電力が低く、また発熱が少なく、T F Tの劣化が生じにくくできる。

30

【 0 0 5 8 】

V_{gsa} と V_{gsb} に電位差 V_{diff} を与える方法の一例を示す。両端に電位差を持った容量素子を、駆動T F T 401a、401bのどちらか一方または両方の、ゲートと信号端子403a、403bの間に挿入する。結果として容量素子を挿入した駆動T F T 401a、401bのゲートには、信号端子403a、403bの電圧と容量素子の両端の電位差の和が印加される。この例では、信号端子403a、403bを共通にしても、容量素子を使うことで駆動T F T 401a、401bのゲートに電位差 V_{diff} を与えることが可能である。信号端子403a、403bを共通に出来れば、駆動T F T 401a、401bの制御が容易になる。

40

【 0 0 5 9 】

(実施の形態2)

図8にて、本発明の一実施形態を説明する。駆動T F T 401aと駆動T F T 401bの V_{gs} を異な

50

る電圧に設定する方法として、実施形態 1 では駆動 T F T 401a の V_{gs} を電圧シフトさせた。図 8(A) に駆動 T F T 401a の V_{gs} と、駆動 T F T 401b の V_{gs} との関係を示す。ここで駆動 T F T 401a の V_{gs} を V_{gsa} 、駆動 T F T 401b の V_{gs} を V_{gsb} とする。 V_{gsa} と V_{gsb} として等しい電圧を印加する場合を特性 811 とすると、実施形態 1 では特性 812 となる。本実施形態では実施形態 1 と異なる電圧設定方法を示す。

【 0 0 6 0 】

V_{gsb} に対して V_{gsa} が低階調では低くなるように設定し、高階調になるほど V_{gsa} に対して V_{gsb} が近い電圧となるよう設定する。特性 813 で本実施形態での電圧設定を示す。

【 0 0 6 1 】

図 8(B) に上記 V_{gs} を印加した駆動 T F T 401a の V_{gs} - I_{ds} 特性 801a と、駆動 T F T 401b の V_{gs} - I_{ds} 特性 801b と、駆動 T F T 401a と駆動 T F T 401b の合計電流の特性 802 を示す。低階調では駆動 T F T 401b の I_{ds} の比率が高く、また高階調では駆動 T F T 401a の I_{ds} の比率が高くなる。E L 素子 401a、401b が劣化しても輝度が低下しにくく、また駆動 T F T 401a、401b のばらつきの影響が少ない表示装置を作ることができる。

【 0 0 6 2 】

E L 素子 401a、401b の劣化によって輝度が変わらないためには、駆動 T F T 402a、402b の飽和領域がより低い V_{ds} から始まるようにする。このとき飽和領域は $V_{ds}=V_{gs}$ となる V_{ds} から始まるため、E L 素子 401a、401b の劣化の影響を避けるには V_{gs} が低いほどよい。 V_{gs} は階調によって変化し、最高階調で V_{gs} が最大値となる。つまり最高階調での駆動 T F T 402a と駆動 T F T 402b の V_{gs} を極力低くすることが有効となる。最高階調では駆動 T F T 402a と駆動 T F T 402b の電流値を最大にしつつ V_{gs} を最も低くするためには、最高階調での V_{gs} を等しくすればよい。

【 0 0 6 3 】

本実施形態により、低階調で T F T のばらつきの影響が少なく、高階調で E L 素子の劣化の影響が少なくできる。さらに劣化の影響を最も受ける階調での V_{gs} をできるだけ低くすることが可能となるため、より劣化の影響を受けにくくなる。

【 0 0 6 4 】

(実施の形態 3)

図 9 にて、本発明の一実施形態を説明する。実施形態 1 と 2 では駆動 T F T 401a と駆動 T F T 401b の V_{gs} を異なる電圧に設定した。本実施形態では駆動 T F T 401a と駆動 T F T 401b の V_{gs} を等しくした場合でも、高階調で駆動 T F T 401a を主に使い、低階調で駆動 T F T 401b を主に使う動作とできる。

【 0 0 6 5 】

駆動 T F T 401a の供給する電流を I_{dsa} 、駆動 T F T 401b の供給する電流を I_{dsb} とする。本実施形態では I_{dsa} から一定電流 I_{diff} を引いた電流を E L 素子 402a に供給する。E L 素子 102a ~ b に供給される電流 I_{el} は、以下の式であらわされる。

【 0 0 6 6 】

【 数 5 】

$$\begin{aligned} I_{el} &= I_{dsa} - I_{diff} + I_{dsb} \cdots (I_{dsa} > I_{diff}) \\ I_{el} &= I_{dsb} \cdots (I_{dsa} \leq I_{diff}) \end{aligned} \quad \dots \quad (式 5)$$

【 0 0 6 7 】

図 9 で V_{gs} を印加した駆動 T F T 401a の V_{gs} - I_{ds} 特性 901a と、特性 901a から I_{diff} を引いた特性 901a' と、駆動 T F T 401b の V_{gs} - I_{ds} 特性 901b と、特性 901a' と特性 901b の和の特性 902 を示す。ここで特性 901a が I_{dsa} で、特性 901b が I_{dsb} で、特性 902 が I_{el} である。低階調では駆

10

20

30

40

50

動 T F T 401b の I_{ds} の比率が高く、また高階調では駆動 T F T 401a の I_{ds} の比率が高くなる。これにより E L 素子 401a ~ b が劣化しても輝度が低下しにくく、また駆動 T F T 401a、401b のばらつきの影響が少ない表示装置を作ることができる。

【 0 0 6 8 】

駆動 T F T 401a の V_{gs} を電圧シフトさせる実施形態 1 の方法や、駆動 T F T 401a と駆動 T F T 401b の V_{gs} をそれぞれ個別に制御する実施形態 2 の方法と異なり、本実施形態では駆動 T F T 401a と駆動 T F T 401b の V_{gs} が等しい。 V_{gs} が等しければ信号端子 403a、403b を共通化でき、階調の制御が簡略化できる。

【 0 0 6 9 】

(実施の形態 4)

実施形態 1 から 3 において、駆動 T F T を三つ以上使ってもよい。例えば駆動 T F T を三つ使う場合は、低階調、中階調、高階調と階調を三領域に分け、それぞれに適した特性の駆動 T F T を配置する。駆動 T F T を三つ以上使うことにより、微小輝度発光でも高輝度発光でも劣化とばらつきの影響を抑えることができる。

【 0 0 7 0 】

特に携帯機器のように暗環境でも明環境でも利用する表示装置の場合、暗環境では微小輝度領域での発光、明環境では高輝度領域での発光が要求される。例えば駆動 T F T を三つ使う場合は、微小輝度領域と高輝度領域でそれぞれ二つの駆動 T F T を使う。微小輝度領域での発光の場合、電流能力の弱い第 1 の駆動 T F T と電流能力が中程度の第 2 の駆動 T F T を使い、微小輝度領域の中でも低階調は第 1 の駆動 T F T を、微小輝度領域の高階調は第 2 の駆動 T F T を使う。また高輝度領域での発光の場合、電流能力が中程度の第 2 の駆動 T F T と電流能力の強い第 3 の駆動 T F T を使い、高輝度領域の中でも低階調は第 2 の駆動 T F T を、高輝度領域の高階調は第 3 の駆動 T F T を使う。また微小輝度領域では V_{ds} が低くても飽和領域を維持するため電源電圧を低くすることができ、消費電力の低減が可能である。以上により三つ以上の駆動 T F T を使うことで、輝度領域に関わらず最適な駆動が可能となる。もちろん三つ以上の駆動 T F T を単一の輝度領域で同時に使ってもよい。

【 0 0 7 1 】

【 実施例 】

以下に、本発明の実施例について記載する。

【 0 0 7 2 】

[実施例 1]

本実施例においては、実施形態 1 で示した表示装置の構成例について説明する。図 10 に表示装置の構成例を示す。複数の画素 1006 が m 行 n 列のマトリクス状に配置された画素部 1012 を有し、画素部 1012 周辺には、信号線駆動回路 1013、行選択線駆動回路 1014 を有している。 $S_1 \sim S_n$ で表記された信号線 1023 は画素 1006 と列に対応して接続しており、また信号線駆動回路 1013 に接続している。 $G_1 \sim G_m$ で表記された行選択線 1024 は画素 1006 と行に対応して接続しており、また行選択線駆動回路 1014 に接続している。その他に電源線などを有するが図 10 では省略する。

【 0 0 7 3 】

図 11 に画素 1006 の構成例を示す。駆動 T F T 1101a、1101b と、E L 素子 1102 と、書込用スイッチ 1103 と、第 1 の容量素子 (画素容量) 1104 と、電圧シフト容量用スイッチ 1105a ~ b と、第 2 の容量素子 (電圧シフト容量) 1106 とを有する。E L 素子 1102 の第 2 の端子はカソード 1126 と接続し、駆動 T F T 1101a、1101b のドレインは E L 素子 1102 の第 1 の端子と接続し、ソースはアノード 1125 と接続する。駆動 T F T 1101a のゲートは電圧シフト容量 1106 の第 2 の端子と接続し、かつ電圧シフト容量用スイッチ 1105a を介して配線 (画素容量線) 1122 と接続する。駆動 T F T 1101b のゲートと電圧シフト容量 1106 の第 1 の端子は書込用スイッチ 1103 を介して信号線 1023 と接続し、かつ電圧シフト容量用スイッチ 1105b を介してアノード 1125 と接続し、かつ画素容量 1104 の第 1 の端子と接続している。画素容量 1104 の第 2 の端子は画素容量線 1122 と接続している。書込用スイッチ 1103 は走査線 (行選

10

20

30

40

50

択線) 1024で制御し、電圧シフト容量用スイッチ1105a~bは配線(電圧シフト容量制御信号線) 1121で制御する。

【0074】

本実施例における画素1006の動作について説明する。

【0075】

まず電圧シフト容量1106に任意の電圧Vdiffを印加する。なお電圧Vdiffは駆動TF T 1101a、1101bのVgsの差となる。アノード1125と画素容量線1122にVdiffの電位差を与え、電圧シフト容量制御信号線1121により電圧シフト容量用スイッチ1105a~bをONする。電圧シフト容量1106に電圧Vdiff分の電荷が充電された後、電圧シフト容量制御信号線1121により電圧シフト容量用スイッチ1105a~bをOFFする。以上の動作により電圧シフト容量1106の両端に電位差Vdiffが印加できる。なお、これらの動作時には書込用スイッチ1103はOFFすることが望ましいがこれに限らない。

【0076】

次に電圧シフト容量1106の両端に電位差Vdiffが印加された状態で、行選択線1024により書込用スイッチ1103をONする。このとき信号線1023にEL素子1102の発光輝度に見合う電圧Vsignalを印加する。画素容量1104の第1の端子がVsignalに達した後、行選択線1024により書込用スイッチ1103をOFFする。以上の動作により駆動TF T 1101bのゲートにはVsignalが印加され、駆動TF T 1101aのゲートにはVsignal-Vdiffが印加される。

【0077】

以上の動作により、EL素子1102は発光する。ここで駆動TF T 1101aと駆動TF T 1101bの特性が異なり、かつ駆動TF T 1101aと駆動TF T 1101bのVgsが異なるため、実施形態1で示した特徴を持つ表示装置とすることができる。

【0078】

また、比較的単純な方法で駆動TF T 1101aと駆動TF T 1101bに異なるVgsを与えることができる。

【0079】

電圧シフト容量1106に電位差を与えるために、アノード1125と画素容量線1122の電位差を用いた理由を示す。アノード1125はEL素子1102の特性によって調整する必要がある。またVdiffも駆動TF T 1101a~bとEL素子1102の特性によって調整する必要がある。しかし画素容量線1122の電位は一般に任意であり、適当な電位に設定してもよく、アノード1125とVdiffに応じて決めることが可能だからである。

【0080】

[実施例2]

本実施例においては、実施形態2で示した表示装置の構成例について説明する。図12に表示装置の構成例を示す。複数の画素1206がm行n列のマトリクス状に配置された画素部1212を有し、画素部1212周辺には、信号線駆動回路1213、行選択線駆動回路1214を有している。S1~Snで表記された信号線1223a~bは画素1206と列に対応して接続しており、また信号線駆動回路1213に接続している。G1~Gmで表記された行選択線1224は画素1206と行に対応して接続しており、また行選択線駆動回路1214に接続している。その他に電源線などを有するが図12では省略する。

【0081】

図13に画素1206の構成例を示す。駆動TF T 1301a、1301bと、EL素子1302と、書込用スイッチ1303a、1303bと、画素容量1304a~bとを有する。EL素子1302の第2の端子はカソード1326と接続し、駆動TF T 1301a、1301bのドレインはEL素子1302の第1の端子と接続し、ソースはアノード1325と接続する。駆動TF T 1301a、1301bのゲートはそれぞれ画素容量1304a、1304bの第1の端子と接続し、かつそれぞれ書込用スイッチ1303a、1303bを介してそれぞれ信号線1023a、1023bと接続している。画素容量1304a、1304bの第2の端子は画素容量線1322と接続している。書込用スイッチ1303a、1303bは行選択線1224で制御する。

【0082】

10

20

30

40

50

画素1206の動作について説明する。

【0083】

行選択線1224により書込用スイッチ1303a、1303bをONする。このとき信号線1223a、1223bにEL素子1302の発光輝度に見合う電圧V_{signal}a、V_{signal}bを印加する。このときV_{signal}aとV_{signal}bは異なる電圧に設定する。画素容量1304a、1304bの第1の端子がV_{signal}a、V_{signal}bに達した後、行選択線1224により書込用スイッチ1303a、1303bをOFFする。以上の動作により駆動TF_T1301a、1301bのゲートにはV_{signal}a、V_{signal}bが印加される。

【0084】

以上の動作により、EL素子1302は発光する。ここで駆動TF_T1301aと駆動TF_T1301bの特性が異なり、かつ駆動TF_T1301aと駆動TF_T1301bのV_{gs}が異なるため、実施形態2で示した特徴を持つ表示装置とすることができる。

10

【0085】

また、駆動TF_T1301aと駆動TF_T1301bのV_{gs}を、階調に応じて個別に設定できるため、制御の自由度が高い。また構造が単純であるため信頼性が高い。

【0086】

[実施例3]

本実施例においては、実施形態3で示した表示装置の構成について説明する。表示装置の構成例については図10と実施例1で示した。ただし実施例1とは画素1006の構成が異なる。

20

【0087】

図14に画素1006の構成例を示す。駆動TF_T1401a、1401bと、EL素子1402a、1402bと、書込用スイッチ1403と、画素容量1404とを有する。EL素子1402a、1402bの第2の端子はカソード1426と接続し、駆動TF_T1401a、1401bのドレインはそれぞれEL素子1402a、1402bの第1の端子と接続し、ソースはアノード1425と接続する。EL素子1402aの第1の端子はさらに電流源1409と接続している。電流源は画素容量線1422と接続しているが、これに限らない。駆動TF_T1401a、1401bのゲートは画素容量1404の第1の端子と接続し、かつ書込用スイッチ1403を介して信号線1023と接続している。画素容量1404の第2の端子は画素容量線1422と接続している。書込用スイッチ1403は行選択線1024で制御する。

【0088】

本実施例における画素1006の動作について説明する。

30

【0089】

行選択線1024により書込用スイッチ1403をONする。このとき信号線1023にEL素子1402a、1402bの発光輝度に見合う電圧V_{signal}を印加する。画素容量1404の第1の端子がV_{signal}に達した後、行選択線1024により書込用スイッチ1403をOFFする。以上の動作により駆動TF_T1401a、1401bのゲートにはV_{signal}が印加される。

【0090】

以上の動作により、EL素子1402a、1402bは発光する。ここで駆動TF_T1401aと駆動TF_T1401bの特性が異なり、かつ駆動TF_T1401aのドレインに接続した電流源1409によりEL素子1402aへの電流供給が減るため、実施形態3で示した特徴を持つ表示装置とすることができる。

40

【0091】

また、比較的単純な方法で駆動TF_T1401aと駆動TF_T1401bを高階調と低階調で使い分けることができる。

【0092】

電流源1409はTF_Tを使うことで容易に実現できる。TF_TのV_{gs}を飽和領域で動作するように設定することで、駆動TF_T1401aのドレイン電圧に関わりなく電流を減らすことができる。また、駆動TF_T1401aの供給電流が少ないとドレイン電圧が低下し、電流源1409のTF_Tは線形領域で動作するようになり減らす電流値も少なくなる。

【0093】

50

実施例 2 から 3 において、容量線とアノードは共通にしてもよい。また実施例 1 から 3 において、駆動 T F T を 3 つ以上使ってもよい。

【 0 0 9 4 】

[実施例 4]

本発明の表示装置には様々な用途がある。本実施例では、本発明の適用が可能な電子機器の例について説明する。

【 0 0 9 5 】

このような電子機器には、携帯情報端末（電子手帳、モバイルコンピュータ、携帯電話等）、ビデオカメラ、デジタルカメラ、パーソナルコンピュータ、テレビ等が挙げられる。それらの一例を図 7 に示す。

10

【 0 0 9 6 】

図 15 (A) は E L ディスプレイであり、筐体 3 3 0 1、支持台 3 3 0 2、表示部 3 3 0 3 等を含む。本発明の表示装置は表示部 3 3 0 3 にて用いることが出来る。

【 0 0 9 7 】

図 15 (B) はビデオカメラであり、本体 3 3 1 1、表示部 3 3 1 2、音声入力部 3 3 1 3、操作スイッチ 3 3 1 4、バッテリー 3 3 1 5、受像部 3 3 1 6 等を含む。本発明の表示装置は表示部 3 3 1 2 にて用いることが出来る。

【 0 0 9 8 】

図 15 (C) はパーソナルコンピュータであり、本体 3 3 2 1、筐体 3 3 2 2、表示部 3 3 2 3、キーボード 3 3 2 4 等を含む。本発明の表示装置は表示部 3 3 2 3 にて用いることが出来る。

20

【 0 0 9 9 】

図 15 (D) は携帯情報端末であり、本体 3 3 3 1、スタイラス 3 3 3 2、表示部 3 3 3 3、操作ボタン 3 3 3 4、外部インターフェイス 3 3 3 5 等を含む。本発明の表示装置は表示部 3 3 3 3 にて用いることが出来る。

【 0 1 0 0 】

図 15 (E) は携帯電話であり、本体 3 4 0 1、音声出力部 3 4 0 2、音声入力部 3 4 0 3、表示部 3 4 0 4、操作スイッチ 3 4 0 5、アンテナ 3 4 0 6 を含む。本発明の表示装置は表示部 3 4 0 4 にて用いることが出来る。

【 0 1 0 1 】

図 15 (F) はデジタルカメラであり、本体 3 5 0 1、表示部 (A) 3 5 0 2、接眼部 3 5 0 3、操作スイッチ 3 5 0 4、表示部 (B) 3 5 0 5、バッテリー 3 5 0 6 を含む。本発明の表示装置は、表示部 (A) 3 5 0 2、表示部 (B) 3 5 0 5 にて用いることが出来る。

30

【 0 1 0 2 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。

【発明の効果】

本発明によると、特性の異なる駆動 T F T を複数使うことで、E L 素子の劣化の影響が少なく、低電圧で動作可能であり、しかも駆動 T F T のばらつきの影響を少なくすることができる。

40

【図面の簡単な説明】

【図 1】 E L 素子の発光方法を示す図。

【図 2】 図 1 の特性を示す負荷曲線図。

【図 3】 図 1 の特性を示す負荷曲線図。

【図 4】 本発明の表示装置の構成を示す図。

【図 5】 駆動 T F T の特性を示す図。

【図 6】 本発明の表示装置の動作を示す図。

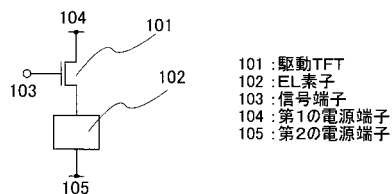
【図 7】 本発明の表示装置の動作を示す負荷曲線図。

【図 8】 本発明の表示装置の動作を示す図。

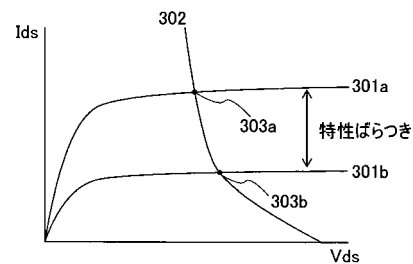
50

- 【図 9】 本発明の表示装置の動作を示す図。
 【図 10】 本発明の実施例を示す図。
 【図 11】 本発明の実施例を示す図。
 【図 12】 本発明の実施例を示す図。
 【図 13】 本発明の実施例を示す図。
 【図 14】 本発明の実施例を示す図。
 【図 15】 本発明が適用可能な電子機器の例を示す図。

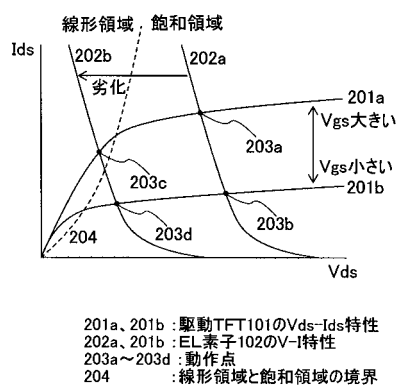
【図 1】



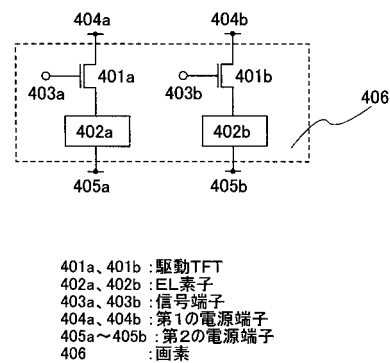
【図 3】



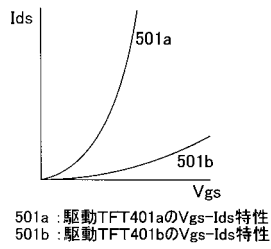
【図 2】



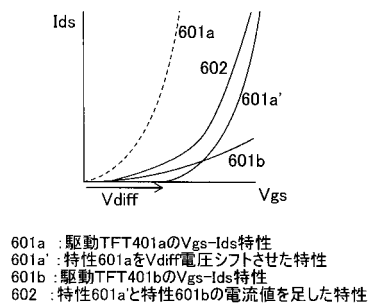
【図 4】



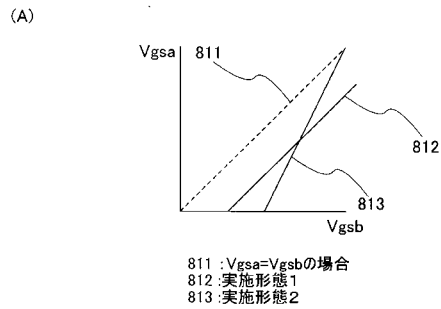
【図5】



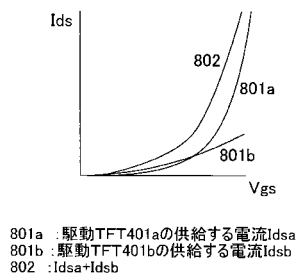
【図6】



【図8】

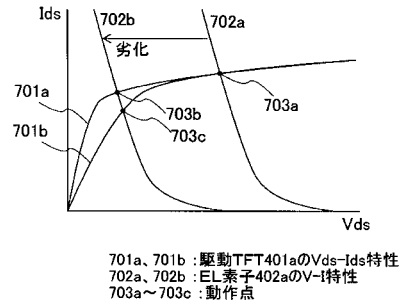


(B)

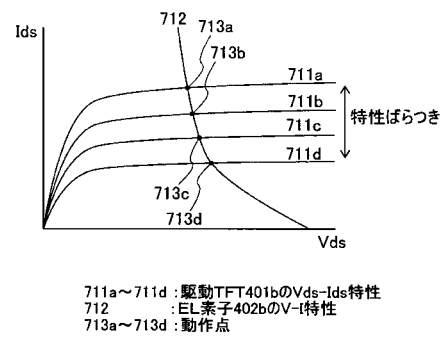


【図7】

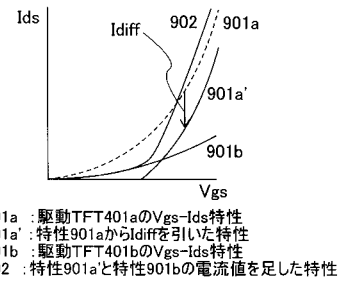
(A)



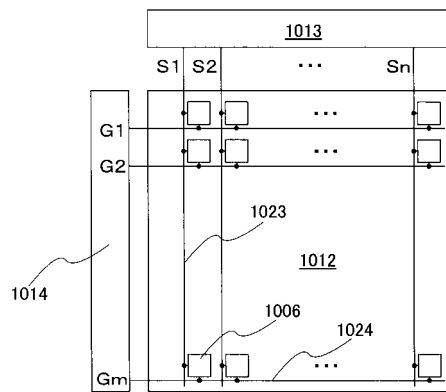
(B)



【図9】

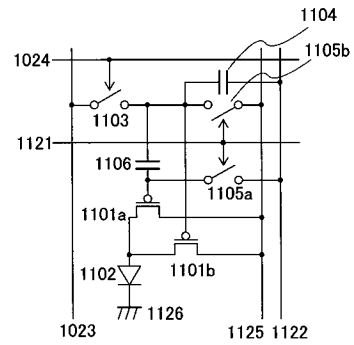


【 図 1 0 】



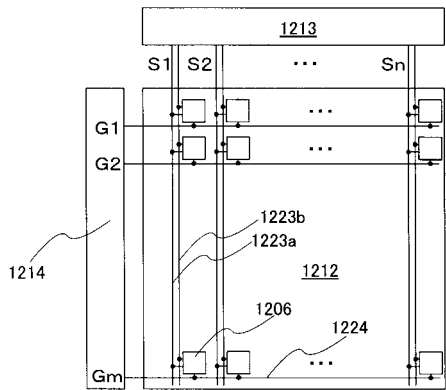
1006 : 画素
1012 : 画素部
1013 : 信号線駆動回路
1014 : 行選択線駆動回路
1023 : 信号線
1024 : 行選択線

【 図 1 1 】



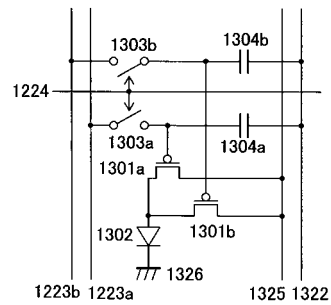
1101a, 1101b : 駆動TFT
1102 : EL素子
1103 : 書込用スイッチ
1104 : 画素容量
1105a, 1105b : 電圧シフト容量用スイッチ
1106 : 電圧シフト容量
1121 : 電圧シフト容量制御信号線
1122 : 画素容量線
1023 : 信号線
1024 : 行選択線
1125 : アノード
1126 : カソード

【 図 1 2 】



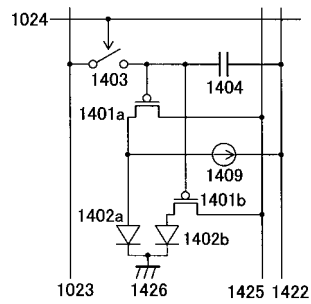
1206 : 画素
1212 : 画素部
1213 : 信号線驅動回路
1214 : 行選択線驅動回路
1223a~b : 信号線
1224 : 行選択線

【 図 1 3 】



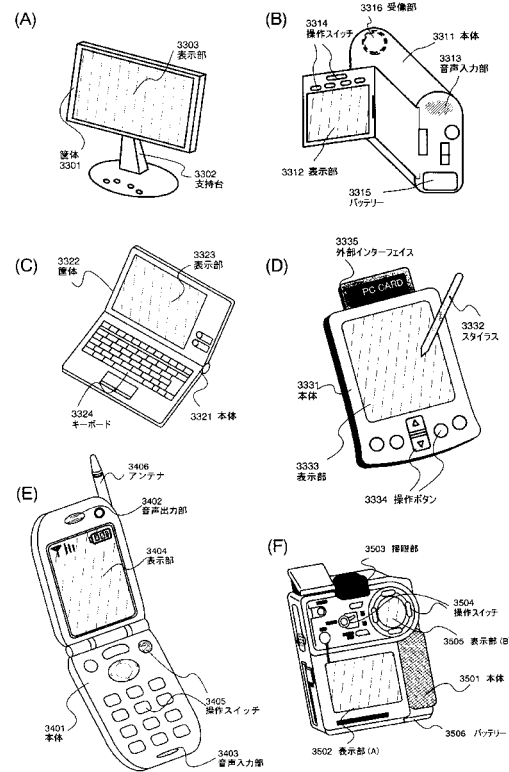
1301a、1301b : 駆動TFT
1302 : EL素子
1303a、1303b : 書込スイッチ
1304a、1304b : 画素容量
1322 : 画素容量線
1223a、1223b : 信号線
1224 : 行選択線
1325 : アノード
1326 : カソード

【図 14】



1401a、1401b : 駆動TFT
 1402 : EL素子
 1403 : 書込用スイッチ
 1404 : 画素容量
 1409 : 電流源
 1422 : 画素容量線
 1023 : 信号線
 1024 : 行選択線
 1425 : アノード
 1426 : カソード

【図 15】



フロントページの続き

(51)Int.Cl.		F I		
H 0 1 L 51/50	(2006.01)	G 0 9 G	3/20	6 4 2 C
		G 0 9 G	3/20	6 7 0 J
		G 0 9 F	9/30	3 3 8
		G 0 9 F	9/30	3 6 5 Z
		G 0 9 F	9/33	Z
		H 0 5 B	33/14	A

(56)参考文献 特開平08-129359(JP,A)
 特開2000-347623(JP,A)
 特開2003-131618(JP,A)
 特開2000-276075(JP,A)
 特開2003-108071(JP,A)
 特開2003-345306(JP,A)
 特開2004-094211(JP,A)
 特開2000-284751(JP,A)
 特開2002-372703(JP,A)
 特開2000-347624(JP,A)
 特開平11-282419(JP,A)
 特開2001-242827(JP,A)
 特開平08-129358(JP,A)
 特表2006-518473(JP,A)
 特開2003-022050(JP,A)
 特表2006-523322(JP,A)
 特表2006-509233(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/20 - 3/38
 G09F 9/30
 G09F 9/33
 H01L 27/32
 H01L 51/50

专利名称(译)	表示装置		
公开(公告)号	JP4623939B2	公开(公告)日	2011-02-02
申请号	JP2003139665	申请日	2003-05-16
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	宫川惠介		
发明人	宫川 惠介		
IPC分类号	G09G3/30 G09G3/20 G09F9/30 H01L27/32 G09F9/33 H01L51/50 H05B33/14		
CPC分类号	G09G3/3233 G09G3/3258 G09G2300/0819 G09G2300/0852 G09G2300/0876 G09G2310/0262 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.624.B G09G3/20.641.D G09G3/20.641.K G09G3/20.642.C G09G3/20.670.J G09F9/30.338 G09F9/30.365.Z G09F9/33.Z H05B33/14.A G09F9/30.365 G09F9/33 G09G3/3233 G09G3/3266 G09G3/3291 H01L27/32		
F-TERM分类号	3K007/AB03 3K007/AB06 3K007/AB11 3K007/AB17 3K007/BA06 3K007/DB03 3K007/GA00 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC12 3K107/CC21 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD03 5C080/DD29 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/KK01 5C080/KK07 5C080/KK43 5C080/KK47 5C094/AA04 5C094/AA13 5C094/AA24 5C094/AA31 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA26 5C094/BA29 5C094/CA19 5C094/DB04 5C094/EA04 5C094/FB14 5C094/HA06 5C094/HA08 5C380/AA01 5C380/AA03 5C380/AB06 5C380/AB15 5C380/AB21 5C380/AB25 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA01 5C380/BA05 5C380/BA38 5C380/BA39 5C380/BA46 5C380/BB02 5C380/BD02 5C380/BD10 5C380/CA12 5C380/CB17 5C380/CB31 5C380/CC01 5C380/CC26 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC38 5C380/CC42 5C380/CC45 5C380/CC46 5C380/CC52 5C380/CC62 5C380/CC63 5C380/CD013 5C380/CD024 5C380/CD025 5C380/CE02 5C380/DA02 5C380/DA06 5C380/HA12 5C380/HA13		
其他公开文献	JP2004341368A5 JP2004341368A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了解决尽管通过在饱和区域中操作驱动TFT而使EL元件劣化而使亮度难以降解的问题，但是通过这样做，电压，功耗和发热结果的增加和如果TFT在饱和区域中被驱动，则由于驱动TFT的变化而引起亮度不均匀。解决方案：高电流容量的TFT用于高灰度级，而低电流容量的TFT用作低灰度级用作驱动TFT。由于具有高电流容量的TFT即使在较低的V_{gs}下也可以提供大电流，因此尽管V_{ds}低，但几乎不发生线性区域。因此，即使EL元件劣化，也几乎不会发生亮度劣化，并且可以进行低电压驱动。通过向低电流容量的TFT施加更高的V_{gs}来提供电流。高V_{gs}可以减小TFT特性变化的影响，特别是V_{th}的变化。Ž

$$\begin{aligned}
 I_{dsa}' &= \frac{W_a}{L_a} \mu_a C_a \frac{(V_{gsa} - V_{tha})^2}{2} \\
 &= \frac{W_a}{L_a} \mu_a C_a \frac{(V_{gsb} - V_{diff} - V_{tha})^2}{2} \\
 I_{dsb} &= \frac{W_b}{L_b} \mu_b C_b \frac{(V_{gsb} - V_{thb})^2}{2}
 \end{aligned}$$