

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-97019

(P2008-97019A)

(43) 公開日 平成20年4月24日(2008.4.24)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 623B	5C080
H05B 33/14 (2006.01)	G09G 3/20 621B	
	G09G 3/20 642A	
	G09G 3/20 622B	
審査請求 有 請求項の数 6 O L (全 16 頁) 最終頁に続く		

(21) 出願番号	特願2007-283464 (P2007-283464)	(71) 出願人	000004260
(22) 出願日	平成19年10月31日 (2007.10.31)		株式会社デンソー
(62) 分割の表示	特願平11-92130の分割		愛知県刈谷市昭和町1丁目1番地
原出願日	平成11年3月31日 (1999.3.31)	(74) 代理人	100100022
			弁理士 伊藤 洋二
		(74) 代理人	100108198
			弁理士 三浦 高広
		(72) 発明者	木下 弘之
			愛知県刈谷市昭和町1丁目1番地 株式会
			社デンソー内
		(72) 発明者	長田 雅彦
			愛知県刈谷市昭和町1丁目1番地 株式会
			社デンソー内

最終頁に続く

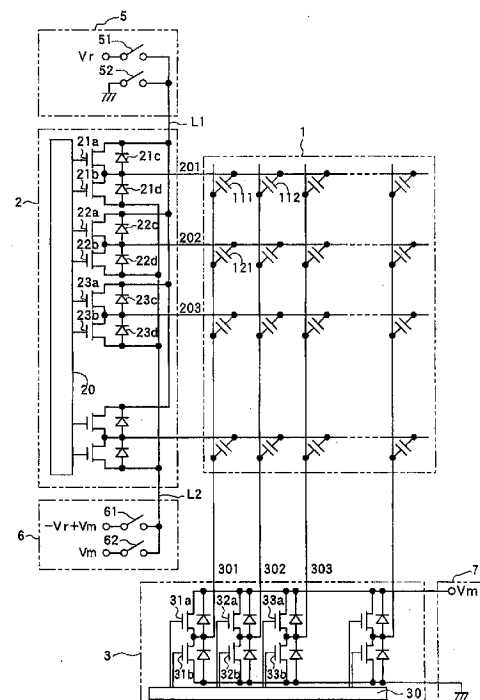
(54) 【発明の名称】 ディスプレイ装置

(57) 【要約】

【課題】選択走査時に不要な回り込み電流が流れるのを防止して、輝度ムラが生じないようにする。

【解決手段】正負のフィールドにおいて1行目の走査を開始する前に、全てのEL素子を変調電圧V_m分充電し、また選択走査終了後に、逐次、選択走査が行われた走査電極に接続されたEL素子を変調電圧V_m分充電する。従って、ある行の選択走査を行うときに他の行のEL素子に不要な回り込み電流が流れるのを防止でき、各行間で輝度ムラが生じないようにすることができる。

【選択図】図1



【特許請求の範囲】

【請求項 1】

複数の走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、

出力段に F E T を有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前記データ電極に出力するようになっており、

前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を出力するようになっており、

前記データ電極駆動回路は、フィールド反転後、始めて選択走査を行う前に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、全ての発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記 F E T の寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴とするディスプレイ装置。

【請求項 2】

前記フィールド反転後の初めての選択走査は、前記複数の走査電極のうち 1 行目の走査電極に対する選択走査であることを特徴とする請求項 1 に記載のディスプレイ装置。

【請求項 3】

前記走査電極駆動回路および前記データ電極駆動回路は、前記選択走査を行った後、その走査電極に接続された発光素子に蓄積した電荷を放電する経路を形成するようになっており、

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電するようになっていることを特徴とする請求項 1 または 2 に記載のディスプレイ装置。

【請求項 4】

前記データ電極駆動回路は、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧の充電が行われた後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記 F E T の寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴とする請求項 3 に記載のディスプレイ装置。

【請求項 5】

複数の走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、

出力段に F E T を有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前

10

20

30

40

50

前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を出力するようになっており、

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記FETの寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴とするディスプレイ装置。

前記複数の走査電極または前記複数のデータ電極のそれぞれは両端から同時に電圧が印加されるようになっていて、請求項 1 ないし 5 のいずれか 1 つに記載のディスプレイ装置。

【技術分野】

本発明は、容量性の発光素子、例えばＥＬ（エレクトロルミネッセンス）素子を発光駆動して表示を行うディスプレイ装置に関する。

【 0 0 0 2 】

従来、E L 素子の発光駆動を行う回路として特許文献 1 に示されるものがある。このものにおいては、E L 素子を画素としてマトリクス配置し、走査側およびデータ側にそれぞれ走査側ドライバ I C、データ側ドライバ I C を備え、それぞれのドライバ I C により、正負のフィールド毎に極性の異なる駆動電圧パルスを経順次走査方式で E L 素子に印加して画像表示を行うようにしている。

具体的には、正フィールドでは、走査側ドライバＩＣからオフセット電圧（変調電圧 V_m と同じ電圧）を基準電圧として走査電極に電圧 V_r を順次出力する選択走査を行い、またデータ側ドライバＩＣから、発光させるＥＬ素子には接地電圧を、非発光状態とするＥＬ素子には変調電圧 V_m をデータ電極に出力する。また、負フィールドでは、走査側ドライバＩＣから接地電圧を基準電圧として走査電極に $-V_r + V_m$ の電圧を順次出力し、データ側ドライバＩＣから、発光させるＥＬ素子には変調電圧 V_m を、非発光状態とするＥＬ素子には接地電圧をデータ電極に出力する。

そして、 V_r の電圧が印加されたEL素子が発光し、 $V_r - V_m$ の電圧が印加されたEL素子が非発光状態になるようにしておくことにより、マトリクス配置されたEL素子を選択的に発光させて、画像表示が行われるようにしている。なお、選択走査の終了後、選択走査が行われた走査電極に接続されたEL素子に蓄積された電荷が放電されるようになっている。

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 5 】

上記した従来の構成のものによれば、フィールド切替時および選択走査後に、EL素子に蓄積された電荷が放電されるため、その後に他の走査電極に対する選択走査を行う際にそのEL素子に回り込み電流が流れて充電が行われる。すなわち、正フィールドでは、各走査電極の基準電圧がVmの電圧になっているため、データ電極の電圧が接地電圧になると、変調電圧Vmで充電されていないEL素子に電流が流れ、そのEL素子が充電される。また、負フィールドでは、各走査電極の基準電圧が接地電圧になっているため、データ電極の電圧が変調電圧Vmになると、変調電圧Vmで充電されていないEL素子に電流が流れ、そのEL素子が充電される。この充電により流れる電流は、発光に寄与しないため、不要な回り込み電流となる。

【0006】

このような不要な回り込み電流は、データ側ドライバICがEL素子を発光させようとするときに同時に流れるため、発光駆動用の出力電流が低い場合は、駆動波形がなまり、輝度ムラとなる。その駆動波形のなまりは、発光駆動用の電圧波形およびデータ電圧波形の変化によって生じる。例えば、走査側ドライバICに電源回路から上記した電圧（すなわち正フィールド時におけるVrとVmの電圧、負フィールド時における $-Vr + Vm$ の電圧と接地電圧）が供給され、それぞれのフィールドにおける電圧が単一電源を用いて作成されているときには、電源回路と走査側ドライバICの間のラインの抵抗成分などによって、上記した回り込み電流が流れると正フィールドにおいてはオフセット電圧Vmが低下し、負フィールドにおいては接地電圧が上昇し、それに伴って発光駆動用の電圧Vr、 $-Vr + Vm$ が変化するため、EL素子に十分な発光駆動電圧を印加することができなくなる。特に、何行か非発光画素が続いた直後の行で、発光画素が多いような表示をする場合には、上記した回り込み電流が大きくなるため、発光駆動用の電圧Vr、 $-Vr + Vm$ の変化が大きくなる。このような発光駆動用の電圧の変化に加え、回り込み電流によってデータ電圧波形も変化するため、上記した輝度ムラが生じる。なお、このような輝度ムラは、階調制御などでパルス幅を小さくする必要があるときには、選択走査電極上の画素に十分な電圧を印加することができないため、特に大きくなる。

【0007】

本発明は上記問題に鑑みたもので、選択走査時に不要な回り込み電流が流れるのを防止して、輝度ムラが生じないようにすることを目的とする。

【課題を解決するための手段】

【0008】

上記目的を達成するため、請求項1に記載の発明では、走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、

出力段にFETを有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前記データ電極に出力するようになっており、

前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を出力するようになっており、

前記データ電極駆動回路は、フィールド反転後、始めて選択走査を行う前に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、全ての発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧に

10

20

30

40

50

し、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記 F E T の寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴としている。

【 0 0 0 9 】

請求項 2 に記載の発明では、請求項 1 に記載のディスプレイ装置において、前記フィールド反転後の初めての選択走査は、前記複数の走査電極のうち 1 行目の走査電極に対する選択走査であることを特徴としている。

【 0 0 1 0 】

請求項 3 に記載の発明では、請求項 1 または 2 に記載のディスプレイ装置において、前記走査電極駆動回路および前記データ電極駆動回路は、前記選択走査を行った後、その走査電極に接続された発光素子に蓄積した電荷を放電する経路を形成するようになっており、

10

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電するようになっていることを特徴としている。

【 0 0 1 1 】

請求項 4 に記載の発明では、請求項 3 に記載のディスプレイ装置において、前記データ電極駆動回路は、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧の充電が行われた後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記 F E T の寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴としている。

20

【 0 0 1 2 】

請求項 5 に記載の発明では、複数の走査電極と複数のデータ電極を有し、前記走査電極と前記データ電極が交差する位置にて容量性の発光素子がマトリクス配置されてなる表示パネルと、

出力段に F E T を有し、前記複数の走査電極に対し正負のフィールド毎に異なる極性にて選択的に走査電圧を出力して選択走査を行う走査電極駆動回路と、

30

前記複数のデータ電極に対しデータ電圧を出力するデータ電極駆動回路とを備え、

前記走査電圧と前記データ電圧の合成波形を前記発光素子に線順次走査方式で印加して表示を行うようにしたディスプレイ装置において、

前記データ電極駆動回路は、前記データ電圧として変調電圧と接地電圧のいずれかを前記データ電極に出力するようになっており、

前記走査電極駆動回路は、前記正のフィールドにおいて、前記走査電極の電圧を前記変調電圧と同じ電圧にするとともに、選択走査を行う走査電極に対して正極性の走査電圧を出力し、前記負のフィールドにおいて、前記走査電極の電圧を前記接地電圧にするとともに、選択走査を行う走査電極に対して前記正極性の走査電圧と前記変調電圧の差の電圧を接地電圧から引いた負極性の走査電圧を出力するようになっており、

40

前記走査電極駆動回路および前記データ電極駆動回路は、前記選択走査を行った後、その走査電極に接続された発光素子に蓄積した電荷を放電する経路を形成するようになっており、

前記データ電極駆動回路は、前記放電後に、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記接地電圧にし、前記負フィールドにおいては前記変調電圧にして、前記選択走査が行われた走査電極に接続された発光素子に前記変調電圧分の電圧を充電し、この充電後、前記複数のデータ電極の電圧を、前記正フィールドにおいては前記変調電圧にし、前記負フィールドにおいては前記接地電圧にして、前記走査電極駆動回路の前記 F E T の寄生ダイオードの極性により、前記発光素子に充電された電荷を保持するようになっていることを特徴としている。

【 0 0 1 3 】

50

請求項 6 に記載の発明では、請求項 1 ないし 5 のいずれか 1 つに記載のディスプレイ装置において、前記複数の走査電極または前記複数のデータ電極のそれぞれは両端から同時に電圧が印加されるようになっていて、ことを特徴としている。

【発明を実施するための最良の形態】

【0014】

以下、本発明を図に示す実施形態について説明する。なお、以下に説明する第 1 実施形態が特許請求の範囲に記載した発明の実施形態であり、第 2 実施形態は参考例である。

(第 1 実施形態) 図 1 に第 1 実施形態を示す EL 表示装置の全体構成を示す。表示パネル 1 は、発光層の一方の側に複数の走査電極 201、202、203、... が形成され、他方の側に複数のデータ電極 301、302、303、... が形成されたもので、走査電極 201、202、203、... は行方向に、データ電極 301、302、303、... は列方向に配置されている。そして、走査電極 201、202、203、... とデータ電極 301、302、303、... のそれぞれの交差領域には、画素として EL 素子 111、112、... 121、... が形成されている。なお、EL 素子は容量性の素子であるため、図ではコンデンサの記号で表している。

10

【0015】

この表示パネル 1 の表示駆動を行うために、走査側ドライバ IC (走査電極駆動回路) 2 およびデータ側ドライバ IC (データ電極駆動回路) 3 が設けられている。走査側ドライバ IC 2 は、プッシュプルタイプの駆動回路であって、走査電極 201、202、203、... に接続された P チャンネル FET 21a、22a、23a ... と N チャンネル FET 21b、22b、23b、... を有しており、制御回路 20 からの出力信号に従って走査電極 201、202、203、... に走査電圧 (電圧パルス) を印加する。なお、FET 21a、21b、22a、22b、23a、23b、... には、寄生ダイオード 21c、21d、22c、22d、23c、23d、... がそれぞれ形成されており、走査電極を所望の基準電圧に設定する。

20

【0016】

データ側ドライバ IC 3 も、同様に、P チャンネル FET 31a、32a、33a、... と N チャンネル FET 31b、32b、33b、... を有しており、制御回路 30 からの出力信号に従ってデータ電極 301、302、303、... にデータ電圧を供給する。走査電圧供給回路 5、6 は、走査側ドライバ IC 2 に走査電圧を供給する。走査電圧供給回路 5 は、スイッチング素子 51、52 を有しており、そのオンオフ状態に応じて、書き込み電圧 V_r または接地電圧 ($0V$) を、走査側ドライバ IC 2 における P チャンネル FET ソース側共通線 L1 に供給する。走査電圧供給回路 6 は、スイッチング素子 61、62 を有しており、そのオンオフ状態に応じて、書き込み電圧 - $V_r + V_m$ またはオフセット電圧 V_m を、走査側ドライバ IC 2 における N チャンネル FET ソース側共通線 L2 に供給する。

30

【0017】

データ電圧供給回路 7 は、データ側ドライバ IC 3 にデータ電圧を供給するもので、具体的には、データ側ドライバ IC 3 の P チャンネル FET ソース側共通線に変調電圧 V_m を供給し、N チャンネル FET ソース側共通線に接地電圧を供給する。上記構成において、EL 素子を発光させるには、走査電極とデータ電極との間に交流のパルス電圧を印加する必要があり、このためフィールド毎に正負に極性反転するパルス電圧を各走査線毎に作成して駆動を行うようにしている。以下、図 2 に示すタイミングチャートを参照して、正負フィールドでの作動について説明する。

40

(正フィールド) スwitching 素子 51、62 をオン、52、61 をオフにする。この時、走査電極 201、202、203、... の基準電圧は、走査側ドライバ IC 2 の FET の寄生ダイオード 21d、22d、23d、... の作動により、電圧 V_m となっている。また、データ側ドライバ IC 3 の FET 31a、32a、33a、... をオンし、データ電極 301、302、303、... の電圧を V_m にする。この状態では、全ての EL 素子に印加される電圧が $0V$ になるため、EL 素子は発光しない。

50

【 0 0 1 8 】

次に、データ側ドライバ I C 3 の F E T 3 1 b、3 2 b、3 3 b、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... を接地電圧とする。このとき、走査側ドライバ I C 2 の寄生ダイオード 2 1 d、2 2 d、2 3 d、... の作動により、全ての走査電極から E L 素子を介してデータ側ドライバ I C 3 に電流が流れ、全ての E L 素子に変調電圧 V_m 分充電される。その後、再びデータ側ドライバ I C 3 の F E T 3 1 a、3 2 a、3 3 a、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... の電圧を V_m にする。このとき、走査側ドライバ I C 2 の寄生ダイオードの極性により、E L 素子に充電された電荷は放電しない。

【 0 0 1 9 】

この後、正フィールドでの発光動作を開始する。まず、1 行目の走査電極 2 0 1 に接続されている走査側ドライバ I C 2 の P チャンネル F E T 2 1 a をオンにして、走査電極 2 0 1 の電圧を V_r にする。また、他の走査電極に接続されている走査側ドライバ I C 2 の出力段 F E T を全てオフにしそれらの走査電極をフローティング状態にする。

【 0 0 2 0 】

一方、データ電極 3 0 1、3 0 2、3 0 3、... のうち発光させたい E L 素子のデータ電極に接続されているデータ側ドライバ I C 3 の P チャンネル F E T をオフ、N チャンネル F E T をオンにし、発光させたくない E L 素子のデータ電極に接続されているデータ側ドライバ I C 3 の P チャンネル F E T をオン、N チャンネル F E T をオフにする。

【 0 0 2 1 】

このことにより、発光させたい E L 素子のデータ電極の電圧が接地電圧になるため、E L 素子にしきい値電圧以上の電圧 V_r がかかり、E L 素子が発光する。また、発光させたくない E L 素子のデータ電極の電圧は V_m のままとなり、E L 素子にはしきい値電圧より低い $V_r - V_m$ の電圧が印加されるため、E L 素子は発光しない。

【 0 0 2 2 】

図 2 のタイミングチャートでは、データ側ドライバ I C 3 の P チャンネル F E T 3 1 a をオフ、N チャンネル F E T 3 1 b をオンにして、E L 素子 1 1 1 に V_r の電圧を印加し、E L 素子 1 1 1 を発光させる状態を示している。この後、1 行目の走査電極 2 0 1 に接続されている走査側ドライバ I C 2 の P チャンネル F E T 2 1 a をオフ、N チャンネル F E T 2 1 b をオンにし、データ側ドライバ I C 3 の P チャンネル F E T 3 1 a、3 2 a、3 3 a、... をオン、N チャンネル F E T 3 1 b、3 2 b、3 3 b、... をオフにすることにより、走査電極 2 0 1 上の E L 素子に蓄積した電荷を放電させ、その E L 素子にかかる電圧を一旦 0 V にする。

【 0 0 2 3 】

次に、データ側ドライバ I C 3 の F E T 3 1 b、3 2 b、3 3 b、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... を接地電圧とする。すると、走査電極 2 0 1 に接続される走査側ドライバ I C 2 内の寄生ダイオード 2 1 d の作動により、走査電極 2 0 1 から、選択走査終了後に電荷が放電された E L 素子 1 1 1、1 1 2、... を介してデータ側ドライバ I C 3 に電流が流れ、E L 素子 1 1 1、1 1 2、... が変調電圧 V_m 分充電される。このことにより、再び全ての E L 素子に変調電圧 V_m 分充電される。そして、データ側ドライバ I C 3 の F E T 3 1 a、3 2 a、3 3 a、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... の電圧を V_m にする。このとき、走査側ドライバ I C 2 の寄生ダイオードの極性により、E L 素子に充電された電荷は放電しない。

【 0 0 2 4 】

次に、2 行目の走査電極 2 0 2 に接続されている走査側ドライバ I C 2 の P チャンネル F E T 2 2 a をオンして、走査電極 2 0 2 の電圧を V_r にする。また、他の走査電極に接続されている走査側ドライバ I C 2 の出力段 F E T を全てオフにしそれらの走査電極をフローティング状態にする。また、データ電極 3 0 1、3 0 2、3 0 3、... の電圧レベルを、発光させたい E L 素子と発光させたくない E L 素子に応じた電圧レベルとすることにより、上記したのと同様にして 2 行目の E L 素子の発光駆動を行う。

【 0 0 2 5 】

10

20

30

40

50

図 2 のタイミングチャートでは、データ側ドライバ IC 3 の P チャンネル FET 3 1 a をオン、N チャンネル FET 3 1 b をオフにし、データ電極 3 0 1 の電圧を V_m として、EL 素子 1 2 1 に $V_r - V_m$ の電圧を印加し、EL 素子 1 2 1 を発光させない状態を示している。この後、2 行目の走査電極 2 0 2 に接続されている走査側ドライバ IC 2 の P チャンネル FET 2 2 a をオフ、N チャンネル FET 2 2 b をオンにし、データ側ドライバ IC 3 の P チャンネル FET 3 1 a、3 2 a、3 3 a ... をオン、N チャンネル FET 3 1 b、3 2 b、3 3 b ... をオフにすることにより、走査電極 2 0 2 上の EL 素子に蓄積した電荷を放電させる。

【0026】

次に、データ側ドライバ IC 3 の FET 3 1 b、3 2 b、3 3 b、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... を接地電圧とする。すると、走査電極 2 0 2 に接続される走査側ドライバ IC 2 内の寄生ダイオード 2 2 d の作動により、走査電極 2 0 2 から EL 素子 1 2 1、... を介してデータ側ドライバ IC 3 に電流が流れ、EL 素子 1 2 1、... が変調電圧 V_m 分充電される。このことにより、再び全ての EL 素子に変調電圧 V_m 分充電される。そして、データ側ドライバ IC 3 の FET 3 1 a、3 2 a、3 3 a、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... の電圧を V_m にする。このとき、走査側ドライバ IC 2 の寄生ダイオードの極性により、EL 素子に充電された電荷は放電しない。

【0027】

以後、同様にして、最後の走査線に至るまで上記した正フィールドでの作動を繰り返す、線順次走査を行う。

(負フィールド) スwitchング素子 5 2、6 1 をオン、5 1、6 2 をオフにし、極性を反転させて正フィールドと同様な動作を行う。この時、走査電極の基準電圧は接地電圧となる。また、データ側ドライバ IC 3 の FET 3 1 b、3 2 b、3 3 b ... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... の電圧を接地電圧にする。この状態では、全ての EL 素子に印加される電圧が 0 V になるため、EL 素子は発光しない。

【0028】

次に、データ側ドライバ IC 3 の FET 3 1 a、3 2 a、3 3 a、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... を変調電圧 V_m とする。このとき、走査側ドライバ IC 2 の寄生ダイオード 2 1 c、2 2 c、2 3 c、... の作動により、全ての EL 素子から走査電極を介して走査側ドライバ IC 2 に電流が流れ、全ての EL 素子に変調電圧 V_m 分充電される。その後、再びデータ側ドライバ IC 3 の FET 3 1 b、3 2 b、3 3 b、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... の電圧を接地電圧にする。このとき、走査側ドライバ IC 2 の寄生ダイオードの極性により、EL 素子に充電された電荷は放電しない。

【0029】

この後、負フィールドでの発光動作を開始する。まず、1 行目の走査電極 2 0 1 に接続されている走査側ドライバ IC 2 の N チャンネル FET 2 1 b をオンにして、走査電極 2 0 1 の電圧を $-V_r + V_m$ にする。また、他の走査電極に接続されている走査側ドライバ IC 2 の出力段 FET を全てオフにしそれらの走査電極をフローティング状態にする。

【0030】

一方、データ電極 3 0 1、3 0 2、3 0 3、... のうち発光させたい EL 素子のデータ電極に接続されているデータ側ドライバ IC 3 の P チャンネル FET をオン、N チャンネル FET をオフにし、発光させたくない EL 素子のデータ電極に接続されているデータ側ドライバ IC 3 の P チャンネル FET をオフ、N チャンネル FET をオンにする。

【0031】

このことにより、発光させたい EL 素子のデータ電極の電圧が V_m になるため、EL 素子に電圧 V_r がかかり、EL 素子が発光する。また、発光させたくない EL 素子のデータ電極の電圧は接地電圧のままとなり、EL 素子には $V_r - V_m$ の電圧が印加されるため、EL 素子は発光しない。図 2 のタイミングチャートでは、データ側ドライバ IC 3 の P チャンネル FET 3 1 a をオン、N チャンネル FET 3 1 b をオフにして、EL 素子 1 1 1

10

20

30

40

50

に V_r の電圧を印加し、 EL 素子 1 1 1 を発光させる状態を示している。この後、1 行目の走査電極 2 0 1 に接続されている走査側ドライバ IC 2 の P チャンネル FET 2 1 a をオン、N チャンネル FET 2 1 b をオフにし、データ側ドライバ IC 3 の P チャンネル FET 3 1 a、3 2 a、3 3 a ... 側をオフ、N チャンネル FET 3 1 b、3 2 b、3 3 b ... 側をオンにすることにより、走査電極 2 0 1 上の EL 素子に蓄積した電荷を放電させる。

【0032】

次に、データ側ドライバ IC 3 の FET 3 1 a、3 2 a、3 3 a、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... の電圧を V_m とする。すると、走査電極 2 0 1 に接続される走査側ドライバ IC 2 内の寄生ダイオード 2 1 c の作動により、 EL 素子 1 1 1、1 1 2、... から走査電極 2 0 1 を介して走査側ドライバ IC 2 に電流が流れ、 EL 素子 1 1 1、1 1 2、... が変調電圧 V_m 分充電される。このことにより、再び全ての EL 素子に変調電圧 V_m 分充電される。そして、データ側ドライバ IC 3 の FET 3 1 b、3 2 b、3 3 b、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... を接地電圧にする。このとき、走査側ドライバ IC 2 の寄生ダイオードの極性により、 EL 素子に充電された電荷は放電しない。

10

【0033】

次に、2 行目の走査電極 2 0 2 に接続されている走査側ドライバ IC 2 の N チャンネル FET 3 1 a をオンして、走査電極 2 0 2 の電圧を $-V_r + V_m$ にする。また、他の走査電極に接続されている走査側ドライバ IC 2 の出力段 FET を全てオフにしそれらの走査電極をフローティング状態にする。また、データ電極 3 0 1、3 0 2、3 0 3、... の電圧レベルを、発光させたい EL 素子と発光させたくない EL 素子に応じた電圧レベルとすることにより、上記したのと同様にして 2 行目の EL 素子の発光駆動を行う。

20

【0034】

図 2 のタイミングチャートでは、データ側ドライバ IC 3 の P チャンネル FET 3 1 a をオフ、N チャンネル FET 3 1 b をオンにし、データ電極 3 0 1 を接地電圧として、 EL 素子 1 2 1 に $V_r - V_m$ の電圧を印加し、 EL 素子 1 2 1 を発光させない状態を示している。この後、2 行目の走査電極 2 0 2 に接続されている走査側ドライバ IC 2 の P チャンネル FET 2 1 a をオン、N チャンネル FET 2 1 b をオフにし、データ側ドライバ IC 3 の P チャンネル FET 3 1 a、3 2 a、3 3 a ... をオフ、N チャンネル FET 3 1 b、3 2 b、3 3 b ... をオンにすることにより、走査電極 2 0 2 上の EL 素子に蓄積した電荷を放電させる。

30

【0035】

次に、データ側ドライバ IC 3 の FET 3 1 a、3 2 a、3 3 a、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... の電圧を V_m とする。すると、走査電極 2 0 2 に接続される走査側ドライバ IC 2 内の寄生ダイオード 2 2 c の作動により、 EL 素子 1 2 1、... から走査電極 2 0 2 を介して走査側ドライバ IC 2 に電流が流れ、 EL 素子 1 2 1、... が変調電圧 V_m 分充電される。このことにより、再び全ての EL 素子に変調電圧 V_m 分充電される。そして、データ側ドライバ IC 3 の FET 3 1 b、3 2 b、3 3 b、... をオンし、データ電極 3 0 1、3 0 2、3 0 3、... を接地電圧にする。このとき、走査側ドライバ IC 2 の寄生ダイオードの極性により、 EL 素子に充電された電荷は放電しない。

40

【0036】

以後、同様にして、最後の走査線に至るまで上記した負フィールドでの作動を繰り返す。そして、上記した正負フィールドでの駆動により 1 サイクルの表示動作が終了し、これを繰り返し行う。従って、この実施形態によれば、正負のフィールドにおいて 1 行目の走査を開始する前に、全ての EL 素子を変調電圧 V_m 分充電し、また選択走査終了後に、逐次、選択走査が行われた走査電極に接続された EL 素子を変調電圧 V_m 分充電するようにしているから、ある行の選択走査を行うときに他の行の EL 素子に不要な回り込み電流が流れるのを防止し、各行間で輝度ムラが生じないようにすることができる。

【0037】

特に、走査側ドライバ IC 2、データ側ドライバ IC 3 の出力段に FET などの電流を

50

制限する機能を有する素子を用いた場合や、抵抗やインダクタ等で出力電流を制限しながら駆動を行う場合には、不要な回り込み電流による輝度ムラの影響が大きいいため、上記実施形態のように構成することによって輝度ムラを低減する効果は大きい。

【0038】

次に、上記した変調電圧 V_m 分の充電を行うためのデータ側ドライバ IC 3 の構成について説明する。図 3 にその具体的な構成を示す。データ側ドライバ IC 3 は、シフトレジスタ回路 311、ラッチ回路 312、カウンタ 313、コンパレータ 314、アンド回路 315、排他的論理和回路 316、出力回路 317、および図 1 に示す P チャンネル FET 31a、32a、...、N チャンネル FET 31b、32b、... から構成されている。

【0039】

シフトレジスタ回路 311 には、A PORT IN、B PORT IN に 4 ビットのカラムデータ信号（階調表示を行うための階調データ）が入力される。その入力されたカラムデータ信号は、ドットクロック信号 CK 1 の立ち上がり同期して、図に示す各シフトレジスタに転送される。シフトレジスタ回路 311 に全てのカラムデータ信号が転送された後、水平同期信号をなす STB（ストロブ）バー信号が L（ロー）レベルになると、その時のシフトレジスタ回路 311 の出力がラッチ回路 312 にラッチされ、STB バー信号が L レベルの期間中そのデータが保持される。

【0040】

次に、CL（クリア）バー信号が L レベルから H（ハイ）レベルになると、発光層に印加する電圧のパルス幅を決定するカウンタ 313 とコンパレータ 314 が動作可能になる。このとき、コンパレータ 314 からは、カラムデータ信号が 0 V（表示を行わないデータ）以外のとき、H レベル信号が出力される。カウンタ 313 は、クロック信号 CK 2 によりカウントアップを行い、コンパレータ 314 は、カウンタ 313 のカウント値とラッチ回路 312 にラッチされた出力 Q1、... Q1 とをそれぞれ比較し、値が一致したものの出力を H レベルから L レベルにする。

【0041】

コンパレータ 314 の出力は、アンド回路 315 に入力される。この実施形態においては、BLK（ブランキング）信号は常に H レベルになっており、コンパレータ 314 の出力は、そのまま排他的論理和回路 316 の各論理素子の一方の端子に入力される。また、排他的論理和回路 316 の各論理素子の他方の端子には、PC バー信号を反転した信号が入力される。この PC バー信号は、図 2 に示す波形になるように設定されている。すなわち、PC バー信号は、正フィールドでは、1 行目の走査開始前および各行の選択走査終了後に所定期間 L レベルになり、それ以外は H レベルになるように変化し、また負フィールドでは、1 行目の走査開始前および各行の選択走査終了後に所定期間 H レベルになり、それ以外は L レベルになる。その結果、正フィールドにおいては、1 行目の走査開始前および各行の選択走査終了後に、H レベルの信号が出力回路 317 に出力され、それ以外の時には、コンパレータ 314 の出力信号が出力回路 317 に出力される。また、負フィールドにおいては、1 行目の走査開始前および各行の選択走査終了後に、L レベルの信号が出力回路 317 に出力され、それ以外の時には、コンパレータ 314 の出力を反転した信号が出力回路 317 に出力される。

【0042】

出力回路 317 の各論理素子には、OE（出力イネーブル）信号が入力されており、この実施形態では OE 信号は常に H レベルになっている。従って、排他的論理和回路 315 からの出力信号に応じ、出力信号が H レベルのときには N チャンネル FET 側がオンし、出力信号が L レベルのときには P チャンネル FET 側がオンする。

【0043】

その結果、正負のフィールドにおいて、階調データに応じたデータ電圧がデータ電極 301、302、303、... に出力されるとともに、正フィールドにおいては、1 行目の走査開始前および各行の選択走査終了後に、データ側ドライバ IC 3 の N チャンネル FET 31b、32b、33b、... 側のみがオンし、データ電極 301、302、303、... が

10

20

30

40

50

接地電圧になって上記した変調電圧 V_m 分の充電が行われ、また負フィールドにおいては、1 行目の走査開始前および各行の選択走査終了後に、データ側ドライバ IC 3 の P チャンネル FET 31a、32a、33a、... 側のみがオンし、データ電極 301、302、303、... の電圧が V_m になって上記した変調電圧 V_m 分の充電が行われる。

【0044】

なお、図 3 では 40 個の出力を行う 1 つのデータ側ドライバ IC について示しているが、このドライバ IC の A PORT OUT、B PORT OUT を、後段のドライバ IC の A PORT IN、B PORT IN に接続するようにしていけば、複数のデータ側ドライバ IC にて所望数の出力を得ることができる。次に、図 1 に示す走査電圧供給回路 5、6、データ電圧供給回路 7 の具体的な構成について説明する。

10

【0045】

図 4 にその具体的な構成を示す。電圧供給回路（電源回路）5～7 は、 V_m の電圧を有する第 1 の電源 81 と、 $V_r - V_m$ の電圧を有する第 2 の電源 82 を有しており、第 1 の電源 81 の陽極と第 2 の電源 82 の陰極とが P チャンネル FET（第 1 のスイッチング手段）84 を介して接続されている。また、第 2 の電源 82 の陽極は N チャンネル FET（第 2 のスイッチング手段）83 を介して接地されている。

【0046】

P チャンネル FET 84 には、入力端子 S2 からカップリングコンデンサ 85、入力保護用のツェナーダイオード 86、抵抗 87、およびフィルタ回路 88 を介して制御信号が入力される。また、N チャンネル FET 83 には、入力端子 S1 からフィルタ回路 89 を介して制御信号が入力される。正フィールドにおいては、入力端子 S1、S2 共にローレベルの制御信号が入力され、N チャンネル FET 83 がオフし、P チャンネル FET 84 がオンする。この時、第 2 の電源 82 の陰極から第 1 の電源 81 の電圧 V_m がオフセット電圧として N チャンネル FET ソース側共通線 L2 に出力され、また第 2 の電源 82 の陽極から電圧 V_r ($= V_r - V_m + V_m$) が P チャンネル FET ソース側共通線 L1 に出力される。また、第 1 の電源 81 の陽極、陰極から電圧 V_m 、接地電圧がそれぞれデータ側ドライバ IC 3 に供給される。

20

【0047】

従って、上記した電圧により、正フィールドでの駆動電圧が作成される。また、負フィールドにおいては、入力端子 S1、S2 共にハイレベルの制御信号が入力され、N チャンネル FET 83 がオンし、P チャンネル FET 84 がオフする。このことにより、第 2 の電源 82 の陰極から $-V_r + V_m$ の電圧が N チャンネル FET ソース側共通線 L2 に出力され、また第 2 の電源 82 の陽極から接地電圧が P チャンネル FET ソース側 L1 に出力される。

30

【0048】

従って、これらの電圧により負フィールドでの駆動電圧が作成される。このように単一の電源手段 82 を用いて、正フィールド時における V_r と V_m の電圧、負フィールド時における $-V_r + V_m$ の電圧と接地電圧を走査側ドライバ IC 2 に供給するようにした場合、電源回路 5～7 と走査側ドライバ IC 2 の間のライン L1、L2 の抵抗成分（ライン L1、L2 に抵抗を設ける場合もある）や FET 83、84 のオン抵抗により、上記した実施形態のように各 EL 素子に予め変調電圧 V_m 分の充電を行っておかないと、選択走査時に流れる回り込み電流によって正フィールドにおいてはオフセット電圧 V_m が低下し、負フィールドにおいては接地電圧が上昇し、それに伴って発光駆動用の電圧 V_r 、 $-V_r + V_m$ が変化する。このため、EL 素子に十分な発光駆動電圧を印加することができなくなるという問題が生じるが、上記実施形態のように各 EL 素子に予め変調電圧 V_m 分の充電を行っておくことにより、選択走査時には回り込み電流が流れないため、発光駆動用の電圧 V_r 、 $-V_r + V_m$ を安定させることができる。

40

【0049】

なお、上記した実施形態における走査側ドライバ IC 2、データ側ドライバ IC 3、電源回路 5～7 は、図示しないコントロール回路からの種々の制御信号によって制御される

50

。また、電源回路 5 ～ 7 としては、上記したような単一の電源手段 8 2 を用いずに、独立した電圧構成のものとすることもできる。但し、この場合には、正のフィールドにおいて、N チャンネル F E T ソース側共通線 L 2 の電圧が V_m より低下したときでも P チャンネル F E T ソース側 L 1 の電圧 V_r は変化しないため、走査側ドライバ I C 2 に印加される電圧が $V_r - V_m$ より大きくなる。また負のフィールドにおいて、P チャンネル F E T ソース側 L 1 の電圧が接地電圧より高くなったときでも N チャンネル F E T ソース側共通線 L 2 の $-V_r + V_m$ は変化しないため、走査側ドライバ I C 2 に印加される電圧が $V_r - V_m$ より大きくなる。

【0050】

従って、この場合には、走査側ドライバ I C 2 の耐圧を大きくしておく必要があるが、図 5 に示すように、正のフィールドにおいて、走査電圧を印加するときにスイッチング素子 5 1 をオン、スイッチング素子 6 2 をオフするようにしておけば、N チャンネル F E T ソース側共通線 L 2 の電圧を V_m にすることができるため、走査側ドライバ I C 2 に印加される電圧を $V_r - V_m$ にすることができ、また負のフィールドにおいても、走査電圧を印加するときにスイッチング素子 6 1 をオン、スイッチング素子 5 2 をオフするようにしておけば、P チャンネル F E T ソース側 L 1 の電圧を接地電圧にすることができるため、走査側ドライバ I C 2 に印加される電圧を $V_r - V_m$ にすることができる。このため、上記した走査側ドライバ I C 2 の耐圧の問題を解決することができる。

【0051】

なお、この第 1 実施形態において、図 6 に示すように、走査電圧、データ電圧を、走査電極、データ電極の両側から印加するようにしてもよい。この場合、配線抵抗により駆動波形がなまるのを低減することができるため、選択走査後の画素への充電を短時間で行うことが可能になり、次の行の走査に移るまでの時間を短くすることができる。その結果、走査周波数を上げることができるため、輝度を大きくすることができる。

(第 2 実施形態) 次に、第 2 実施形態について説明する。この実施形態では、走査電圧パルスの印加終了直後に、全てのデータ電極 3 0 1、3 0 2、3 0 3、... をハイインピーダンスにして、選択走査が終了した走査電極 (以下、選択走査電極という) に接続された E L 素子に蓄積された電荷を、選択走査されていない走査電極 (以下、非選択走査電極という) に接続された E L 素子に移動させ、その E L 素子に回り込み電流を流して変調電圧 V_m 分の充電を行うようにしている。

【0052】

このため、この実施形態においては、選択走査電極に接続された走査側ドライバ I C 2 における P チャンネル F E T をオンして選択走査電極に走査電圧パルスを印加した後、その選択走査電極に接続された N チャンネル F E T をオンして選択走査電極に接続された各 E L 素子の放電を行うタイミングで、データ電極 3 0 1、3 0 2、3 0 3、... をハイインピーダンスにしている。

【0053】

具体的には、図 3 に示すデータ側ドライバ I C 3 の構成において、P C バー信号を正フィールドでは H レベル、負フィールドではローレベルに固定して従来のものと同様のものとし、その代わりに、選択走査電極に接続された各 E L 素子を放電するとき、すなわち選択走査電極に接続された走査側ドライバ I C 2 における N チャンネル F E T をオンして放電を行うときに、O E バー信号を、図 7 に示すように L レベルにして、全てのデータ電極 3 0 1、3 0 2、3 0 3、... をハイインピーダンスにしている。すなわち、O E バー信号が L レベルになると、出力回路 3 1 7 におけるオアゲートの出力が H レベル、アンドゲートの出力が L レベルになって、データ側ドライバ I C 3 の出力段である P チャンネル F E T 3 1 a、3 2 a、3 3 a、...、N チャンネル F E T 3 1 b、3 2 b、3 3 b、... が全てオフし、全てのデータ電極 3 0 1、3 0 2、3 0 3、... がハイインピーダンスになる。

【0054】

このように選択走査電極に走査電圧パルスを印加して選択走査電極に接続された E L 素子の放電を行うときに、全てのデータ電極 3 0 1、3 0 2、3 0 3、... をハイインピーダ

10

20

30

40

50

ンスにすることによって、選択走査電極に接続されたＥＬ素子に蓄積された電荷を、非選択走査電極に接続されたＥＬ素子に移動させ、そのＥＬ素子に回り込み電流を流して変調電圧 V_m 分の充電を行うことができる。

【 0 0 5 5 】

すなわち、選択走査電極に走査電圧パルスが印加されると、その選択走査電極に接続された各ＥＬ素子の走査電極側にはプラスの電荷が蓄積され、データ電極側にはマイナスの電荷が蓄積される。そして、そのＥＬ素子に蓄積された電荷を放電するときに、走査電極側に蓄積されたプラスの電荷は、走査電極を介した放電経路の形成によって放電されるが、データ電極側に蓄積されたマイナスの電荷は、データ電極がハイインピーダンスになっているため、非選択電極に接続されたＥＬ素子に回り込む。その結果、そのＥＬ素子に回り込み電流が流れ、変調電圧 V_m 分充電される。

10

【 0 0 5 6 】

このように、この実施形態においても各ＥＬ素子に変調電圧 V_m 分の充電を行っているから、第１実施形態と同様、輝度ムラを低減することができる。この場合、選択走査に接続されたＥＬ素子に蓄積された電荷を利用して非選択電極に接続されたＥＬ素子に回り込み電流を流して充電を行うようにしているから、第１実施形態に比べて消費電力を少なくすることができる。

【 0 0 5 7 】

なお、データ電極 301、302、303、...をハイインピーダンスにするタイミングは、非選択電極に接続されたＥＬ素子に変調電圧 V_m 分の充電ができるのであれば、選択走査電極に接続された各ＥＬ素子を放電するタイミングと異なってもよい。また、この実施形態においても、第１実施形態と同様、正負のフィールドにおける１行目の走査開始前に全てのＥＬ素子に変調電圧 V_m 分の充電を行うようにしてもよい。

20

【図面の簡単な説明】

【 0 0 5 8 】

【図１】第１実施形態に係るＥＬ表示装置の構成図である。

【図２】図１に示すものの駆動タイミングチャートを示す図である。

【図３】データ側ドライバＩＣ３の具体的構成を示す図である。

【図４】走査電圧供給回路５、６、データ電圧供給回路７の具体的な構成を示す図である。

30

【図５】第１実施形態の変形例における駆動タイミングチャートを示す図である。

【図６】第１実施形態の変形例を示すＥＬ表示装置の構成図である。

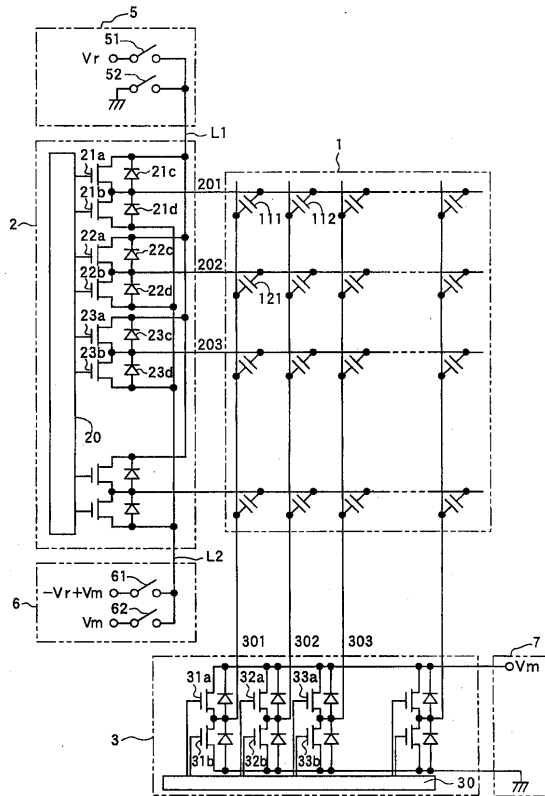
【図７】第２実施形態における駆動タイミングチャートを示す図である。

【符号の説明】

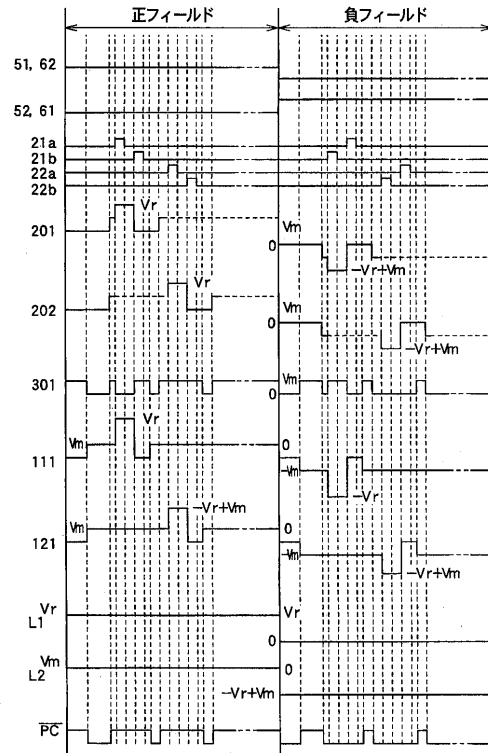
【 0 0 5 9 】

１... ＥＬ表示パネル、２... 走査側ドライバＩＣ、３... データ側ドライバＩＣ、５、６... 走査電圧供給回路、７... データ電圧供給回路。

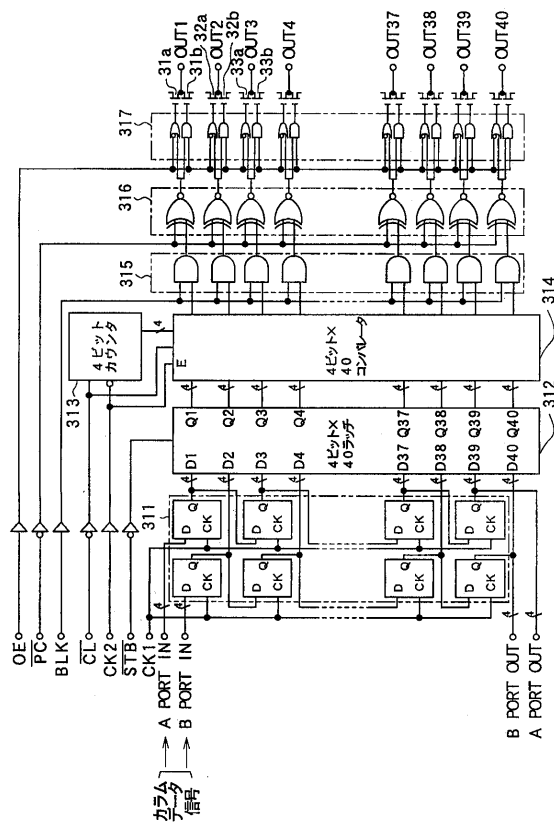
【図 1】



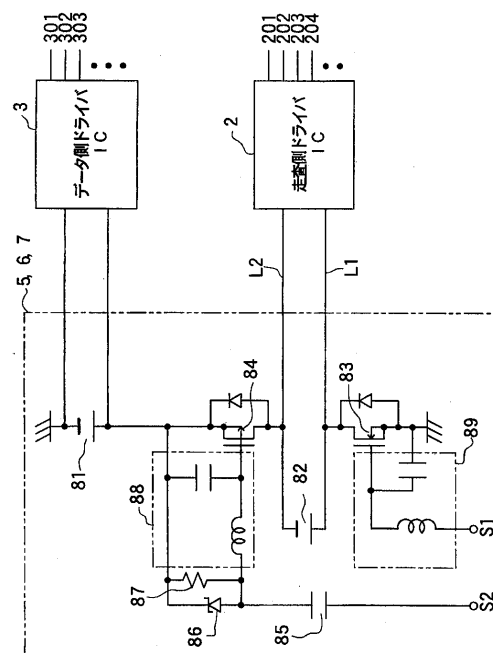
【図 2】



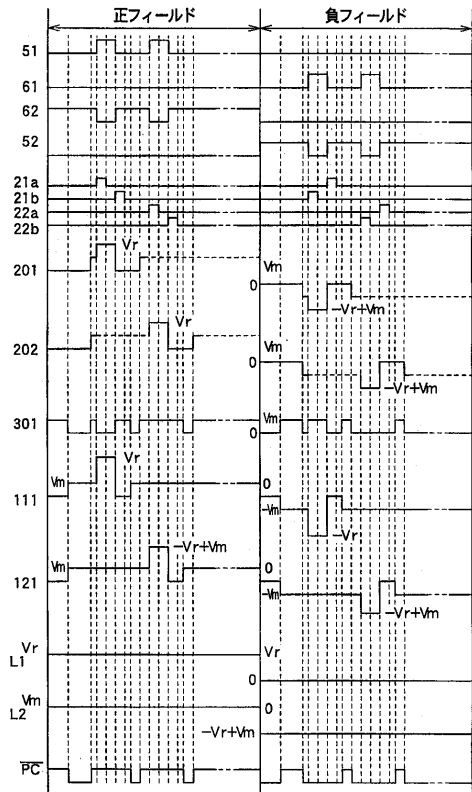
【図 3】



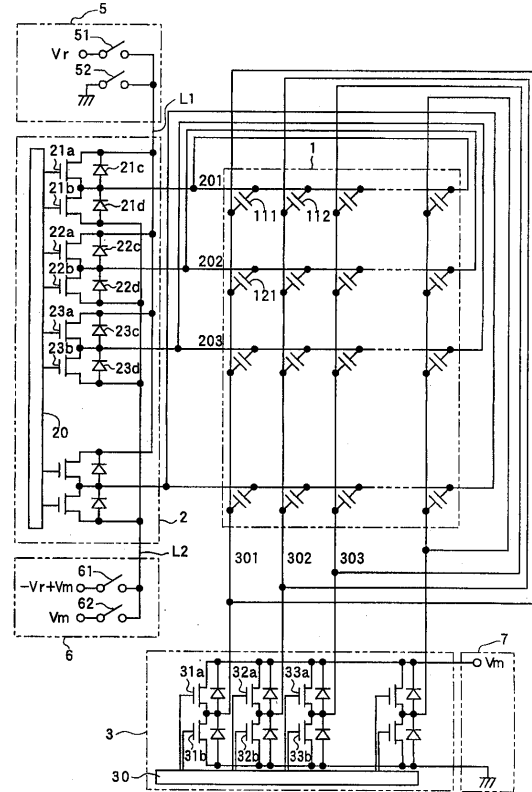
【図 4】



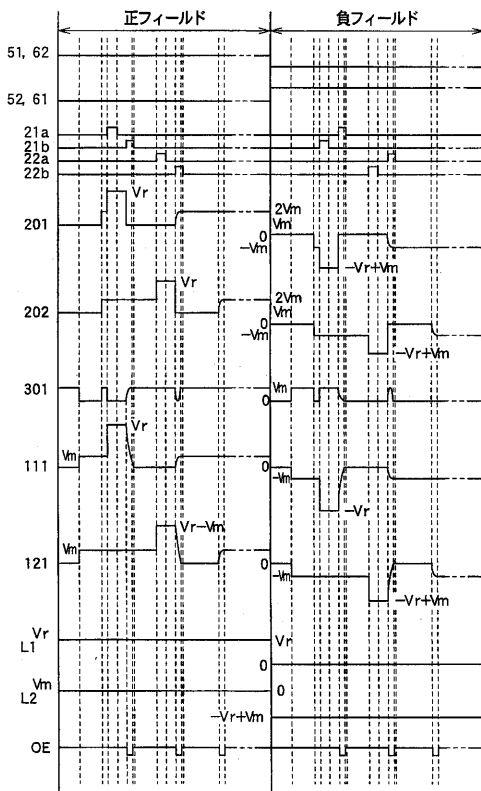
【図 5】



【図 6】



【図 7】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 5 B 33/14 Z

(72)発明者 小楠 幸治
愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

(72)発明者 花木 孝史
愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

(72)発明者 松本 直樹
愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

F ターム(参考) 3K107 AA05 BB01 CC33 EE02 HH00 HH04
5C080 AA06 BB05 DD05 EE29 JJ02 JJ03 JJ04

专利名称(译)	显示设备		
公开(公告)号	JP2008097019A	公开(公告)日	2008-04-24
申请号	JP2007283464	申请日	2007-10-31
[标]申请(专利权)人(译)	日本电装株式会社		
申请(专利权)人(译)	Denso公司		
[标]发明人	木下弘之 長田雅彦 小楠幸治 花木孝史 松本直樹		
发明人	木下 弘之 長田 雅彦 小楠 幸治 花木 孝史 松本 直樹		
IPC分类号	G09G3/30 G09G3/20 H05B33/14		
FI分类号	G09G3/30.J G09G3/20.623.B G09G3/20.621.B G09G3/20.642.A G09G3/20.622.B H05B33/14.Z		
F-TERM分类号	3K107/AA05 3K107/BB01 3K107/CC33 3K107/EE02 3K107/HH00 3K107/HH04 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C380/AA02 5C380/AB05 5C380/BA01 5C380/BA05 5C380/BA10 5C380/BA19 5C380/BA20 5C380/BA40 5C380/BB01 5C380/BB22 5C380/BC02 5C380/BC04 5C380/BC09 5C380/BC13 5C380/BC18 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA39 5C380/CA42 5C380/CA53 5C380/CA54 5C380/CA57 5C380/CB01 5C380/CB07 5C380/CB37 5C380/CE04 5C380/CF07 5C380/CF09 5C380/CF32 5C380/CF33 5C380/CF34 5C380/CF41 5C380/CF43 5C380/CF45 5C380/CF46 5C380/CF56 5C380/CF61 5C380/DA01 5C380/DA07		
代理人(译)	伊藤洋二 三浦贵大		
其他公开文献	JP5012422B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过在选扫描期间防止不必要的潜行电流的流动来防止亮度不均匀的发生。
 ŽSOLUTION：在正和负场扫描第一行之前，所有EL元件的充电量与调制电压Vm一样多。在选择扫描结束之后，连接到经过选择扫描的扫描电极的EL元件依次充电到调制电压Vm。因此，可以防止在执行特定行的选择扫描时不必要的潜行电流流到另一行的EL元件，并且可以避免各行之间出现亮度不均匀。
 Ž

