

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-242573

(P2007-242573A)

(43) 公開日 平成19年9月20日(2007.9.20)

(51) Int. Cl.		F I		テーマコード (参考)
<b>H05B 33/22</b>	<b>(2006.01)</b>	H05B 33/22	Z	3K107
<b>H05B 33/14</b>	<b>(2006.01)</b>	H05B 33/14	Z	
<b>H05B 33/10</b>	<b>(2006.01)</b>	H05B 33/10		

審査請求 未請求 請求項の数 10 O L (全 10 頁)

(21) 出願番号	特願2006-67048 (P2006-67048)	(71) 出願人	000002897 大日本印刷株式会社 東京都新宿区市谷加賀町一丁目1番1号
(22) 出願日	平成18年3月13日 (2006.3.13)	(74) 代理人	100096091 弁理士 井上 誠一
		(72) 発明者	寺内 伸行 東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内
		(72) 発明者	沓掛 正樹 東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内
		Fターム(参考)	3K107 AA07 CC21 CC25 CC26 DD99 GG04 GG07

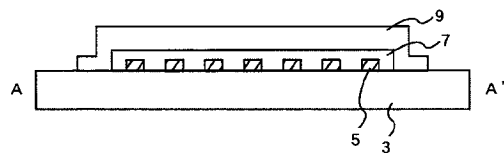
(54) 【発明の名称】 複合基板とその製造法、および複合基板を用いたE L素子パネル

(57) 【要約】

【課題】 基板上の電極等にクラックを発生し、これに伴い配線電極の断線を引き起こす可能性のある、誘電体層の端部の急峻な膜厚変化を解消した、複数層を有する複合基板とその製造方法、および複合基板を用いたE L素子パネルを提供する。

【解決手段】 複合基板1は、基板3上に所定のパターンに形成された第1の電極層5と、その上に厚膜誘電体層7と、さらに厚膜誘電体層9が順次積層された構造である。複合基板の最上層にある厚膜誘電体層9の端部が、下層の厚膜誘電体層7の端部を覆い、基板上に形成される。E L素子パネルは、複合基板上に、発光層、薄膜誘電体層、更に第2の電極層が積層されている。基板上の電極等にクラックを発生し、これに伴い配線電極の断線を引き起こす可能性のある、誘電体層の端部の急峻な膜厚変化を解消した、複数層を有する複合基板とその製造方法、および複合基板を用いたE L素子パネルを提供することができる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

基板と、  
前記基板上に形成され、2層以上積層された厚膜誘電体層と、  
を有し、  
最上層の前記厚膜誘電体層の端部が下層の前記厚膜誘電体層の端部を覆い、前記基板上に形成されることを特徴とする複合基板。

## 【請求項 2】

前記基板と厚膜誘電体層の間に電極層が形成されていることを特徴とする請求項 1 記載の複合基板。

10

## 【請求項 3】

前記基板上に薄膜絶縁体層が少なくとも1層以上形成されていることを特徴とする請求項 1 記載の複合基板。

## 【請求項 4】

前記厚膜誘電体層の間に薄膜誘電体層が少なくとも1層以上形成されていることを特徴とする請求項 1 記載の複合基板。

## 【請求項 5】

基板上に、2層以上積層された厚膜誘電体層を形成する複合基板の製造方法であって、最上層の前記厚膜誘電体層の端部が下層の前記厚膜誘電体層の端部を覆い、前記基板上に形成されることを特徴とする複合基板の製造方法。

20

## 【請求項 6】

前記基板と前記厚膜誘電体層の間に電極層を形成する工程を更に有することを特徴とする請求項 5 記載の複合基板の製造方法。

## 【請求項 7】

前記基板上に薄膜絶縁体層を少なくとも1層以上形成する工程を更に有することを特徴とする請求項 5 記載の複合基板の製造方法。

## 【請求項 8】

前記厚膜誘電体層の間に薄膜誘電体層を少なくとも1層以上形成する工程を更に有することを特徴とする請求項 5 記載の複合基板の製造方法。

## 【請求項 9】

基板と、  
前記基板上に形成された第1の電極層と、  
前記電極層上に形成され、2層以上積層された厚膜誘電体層と、  
前記厚膜誘電体層上に形成された発光層と、  
前記発光層上に形成された第2の電極層と、  
を有し、  
最上層の前記厚膜誘電体層の縁部が下層の前記厚膜誘電体層の縁部を覆い、前記基板上に形成されることを特徴とするEL素子パネル。

30

## 【請求項 10】

前記発光層と前記第1の電極層との間に薄膜誘電体層が少なくとも1層以上形成されていることを特徴とする請求項 9 に記載のEL素子パネル。

40

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、主に発光表示装置に利用される複合基板とその製造方法、および複合基板を用いたEL素子パネルに関するものである。

## 【背景技術】

## 【0002】

EL素子とは電解の印加によって蛍光物質が発光する現象、すなわちエレクトロルミネセンス(EL)現象を応用した素子である。近年、広く利用されている薄膜型EL素子は

50

、電気絶縁性の基板上に電極層を形成後さらにその上に薄膜絶縁体層を形成したものに於いて、2つの薄膜絶縁体層の間に挟む形で形成した薄膜発光体を用いたEL素子であり、高輝度、長寿命という特性を持つ。図8に薄膜型EL素子の代表的な構造を示す。この薄膜型EL素子は透明基板101上にITOなどからなる所定のパターンに形成された透明電極層103、薄膜透明第1絶縁体層105、発光層107、薄膜第2絶縁体層109とが積層され、さらに前記透明電極層103と直交するようにストライプ状にパターンニングされた金属電極層111が形成されている。しかしながら、このような薄膜型EL素子は、絶縁体層が薄膜で形成されているため、透明電極のパターンエッジの段差部分や、製造工程で発生するゴミ等による薄膜絶縁体層の欠陥を無くすることが難しく、局所的な絶縁耐圧の低下により発光層の破壊が生じるという問題があった。

10

**【0003】**

このような問題を解決するために、薄膜絶縁体層のかわりにニオブ酸鉛からなる厚膜誘電体層を用い、さらにその誘電体層表面を平滑にするために、ゾルゲル法によりチタン酸ジルコン酸鉛等の薄膜誘電体層を形成する方法が開示されている(例えば、特許文献1)。図9に示すように、基板115上に電極113を形成し、厚膜誘電体として第1の誘電体層117を形成した後、ゾルゲル法により形成されるチタン酸ジルコン酸鉛などの薄膜誘電体として第2の誘電体層119を形成し表面平坦性を改善している。これは、さらに発光表示部の表面性を均一に安定化させることを目的としている。

【特許文献1】特開平7-50197号公報

**【発明の開示】**

20

**【発明が解決しようとする課題】****【0004】**

しかし、多孔質体である厚膜誘電体層上に形成した平坦な高誘電率層に微小なクラックが発生しこの部分の絶縁性が低下するため、長時間にわたる発光層等の安定性に問題があった。特に、発光表示部周りの厚膜の段差部分、電極の段差部分およびその周辺でクラックが発生しやすく、上部透明電極を作製する際、クラックの生じやすい段差およびその周辺部分上に上部電極と接続する金属配線電極を配線しなければならなかった。

**【課題を解決するための手段】****【0005】**

本発明は、前述した問題点に鑑みてなされたものでその目的とするところは、基板上の電極等にクラックが発生し、これに伴い配線電極の断線を引き起こす可能性のある、誘電体層端部の急峻な膜厚変化を解消した、複数層を有する複合基板とその製造方法、および複合基板を用いたEL素子パネルを提供することである。

30

**【0006】**

前述した目的を達成するために本発明の第1の発明は、基板と、前記基板上に形成され、2層以上積層された厚膜誘電体層とを有し、最上層の前記厚膜誘電体層の端部が下層の前記厚膜誘電体層の端部を覆い、前記基板上に形成されることを特徴とする複合基板である。

前記基板と厚膜誘電体層の間に電極層が形成されていることを特徴とする。

また、前記基板上に薄膜絶縁体層を少なくとも1層以上形成したり、前記厚膜誘電体層の間に薄膜誘電体層を少なくとも1層以上形成することができる。

40

**【0007】**

また、第2の発明は、基板上に、2層以上積層された厚膜誘電体層を形成する複合基板の製造方法であって、最上層の前記厚膜誘電体層の端部が下層の前記厚膜誘電体層の端部を覆い、前記基板上に形成されることを特徴とする複合基板の製造方法である。

複合基板の製造方法において、前記基板と前記厚膜誘電体層の間に電極層を形成する工程を更に有したり、前記基板上に薄膜絶縁体層を少なくとも1層以上形成する工程を更に有したり、また、前記厚膜誘電体層の間に薄膜誘電体層を少なくとも1層以上形成する工程を更に有することができる。

**【0008】**

50

また、第3の発明は、基板と、前記基板上に形成された電極層と、前記電極層上に形成され、2層以上積層された厚膜誘電体層と、前記厚膜誘電体層上に形成された発光層と、前記発光層上に形成された電極層とを有し、最上層の前記厚膜誘電体層の縁部が下層の前記厚膜誘電体層の縁部を覆い、前記基板上に形成されることを特徴とするEL素子パネルである。

前記発光層と電極層との間に薄膜誘電体層を少なくとも1層以上形成することができる。

【発明の効果】

【0009】

本発明により、基板上の電極等にクラックを発生し、これに伴い配線電極の断線を引き起こす可能性のある、誘電体層の端部の急峻な膜厚変化を解消した、複数層を有する複合基板とその製造方法、および複合基板を用いたEL素子パネルを提供することができる。

10

【発明を実施するための最良の形態】

【0010】

以下図面に基づいて、本発明の実施形態を詳細に説明する。

【0011】

図1は、本発明の第1の実施形態に係る複合基板1の断面図、図2はその平面図である。図1は、図2のA-A'による断面図である。

【0012】

複合基板1は、基板3上に所定のパターンに形成された第1の電極層5と、その上に厚膜誘電体層7と、さらに厚膜誘電体層9が順次積層された構造である。図1では、複合基板1の最上層にある厚膜誘電体層9の端部が、下層の厚膜誘電体層7の端部を覆い、基板上に形成される。

20

【0013】

基板3として、アルミナ( $Al_2O_3$ )、石英ガラス( $SiO_2$ )、マグネシア( $MgO$ )、フォルステライト( $2MgO \cdot SiO_2$ )、ステアタイト( $MgO \cdot SiO_2$ )、ムライト( $3Al_2O_3 \cdot 2SiO_2$ )、ベリリア( $BeO$ )、ジルコニア( $ZrO_2$ )、窒化アルミニウム( $AlN$ )、窒化シリコン( $SiN$ )、炭化シリコン( $SiC + BeO$ )等のセラミック基板、結晶化ガラス、石英ガラス等を挙げることができる。その他、Ba系、Sr系、及びPb系ペロブスカイトを用いることができる。あるいは基板3として、高耐熱ガラスなどを用いてもよく、またハウロウ等の絶縁処理を行った金属基板等も使用可能である。

30

【0014】

第1の電極層5は例えば、Pd等の金属もしくはAg/Pd等の合金であって、導電性のよい素材からなり、好ましくは所定のストライプ状等のパターン状に形成されたものである。第1の電極層5は、これらの素材の他、Au、Pt、Ir等の貴金属、もしくはNi、W、Mo、Nb、Ta等の高融点金属、またはこれらの貴金属もしくは高融点金属の合金を素材として構成されたものであってもよい。

【0015】

第1の電極層5の形成は、これらの貴金属もしくは高融点金属の合金の粉体を、例えば溶剤、もしくは樹脂と溶剤、さらにはガラスフリット等を配合し、これらを混合して練って得られたペーストを用い、厚膜の形成に適したスクリーン印刷等の方式によって基板3上にパターン状に適用し、適用後、焼成することによって行える。あるいは、ペーストをパターン状にではなく、全面に適用して焼成した後に、フォトリソグラフィ法によりパターン状に形成してもよい。または、第1の電極層5は、これらの金属もしくは合金を用いてめっき、蒸着、もしくはスputタリングを行うことにより、全面に様に金属層もしくは合金層を形成した後、フォトリソグラフィ法によりパターン状に形成してもよい。めっき、蒸着、もしくはスputタリングをマスクパターンを介して行うことにより、パターン状に金属層もしくは合金層を形成することもできる。

40

【0016】

50

第1の電極層の厚みは、形式方法によっても異なるが、スクリーン印刷等の厚膜の形成に適した方式による場合は、1~5 μm程度であることが好ましく、蒸着やスパッタリング等の薄膜の形成に適した方式による場合は、0.1~1.0 μm程度であることが好ましい。

#### 【0017】

厚膜誘電体層7、9は、高誘電率、高耐圧であることが必要である。本発明において、厚膜誘電体層を2層以上積層して形成することにより、高い誘電率、絶縁耐力を有するとともに、より高い平坦性を実現することができる。

厚膜誘電体層7、9の膜厚は、積層された厚膜誘電体層全体の総計として、5~15 μmが好ましい。

厚膜誘電体層7、9の材料として、例えば、BaTiO<sub>3</sub>、PbTiO<sub>3</sub>等のペロブスカイト結晶構造を有す、強誘電体材料が好ましい。高誘電率で、焼成が容易な材料が好ましい。

厚膜誘電体層7、9は、厚膜法により粉末状の誘電体材料を焼成して形成される。第1の電極層5上に、誘電体材料にバインダーとして溶媒を混合して作製された誘電体ペーストを印刷、焼成して形成することができる。

焼成温度は、材料に応じて適宜決定するが、通常、400~1000 が好ましく、焼成時間は1~4時間が好ましい。

#### 【0018】

次に、図3は、本発明の第1の実施形態に係る複合基板1を用いて作製したEL素子パネル11の断面図である。

#### 【0019】

EL素子パネル11は、複合基板1上に、薄膜誘電体層15、発光層13、更に第2の電極層17が積層されている。下部にある第1の電極層5と上部にある第2の電極層17は、それぞれ互いに直交する方向にストライプ状に形成されている。

#### 【0020】

発光層13の材料は、特に限定されないが、ZnS:Mn等の公知の材料が使用される。発光層の膜厚は、発光体材料にもよるが、好ましくは0.1~1.5 μmである。

発光層13の形成方法は、蒸着やスパッタリングなどの物理的気相堆積法やCVDなどの化学的気相堆積法が好ましい。

#### 【0021】

薄膜誘電体層15は高誘電率であることが必要である。

BaTiO<sub>3</sub>やPZT(ジルコン酸-チタン酸鉛)等のペロブスカイト構造を有する強誘電体材料が好ましく、誘電率が高く、比較的低温での形成が容易である。

ゾルゲル法により、誘電体材料の前駆体溶液を基板に塗布し、焼成によって誘電体層を形成する。この方法は誘電体層を構成する元素が均一に混合されるため、緻密な誘電体を形成することが可能である。

薄膜誘電体層15の膜厚は、厚膜誘電体層9の表面を十分平坦化するために、0.1~3 μmが望まれる。

ゾルゲル法による薄膜誘電体層の成膜方法は、スピニングやディップコーティング、スプレーコーティング、スクリーン印刷などの手法が好ましい。

焼成温度は、材料に応じて適宜決定するが、通常、400~1000 が好ましく、焼成時間は1~4時間が好ましい。

#### 【0022】

第2の電極層17は、発光層13からの発光を透過させる必要があるために、透明電極であることが好ましく、具体的には、ITOやSnO<sub>2</sub>(ネサ膜)、ZnO-Al等の酸化物導電性材料等で構成することができる。第2の電極層17の形成方法としては、蒸着法、スパッタ法、CVD法等を用いることができ、厚みは0.2~1 μm程度である。

#### 【0023】

尚、本実施形態の複合基板1は、このような構造に限定されず、厚膜誘電体層は2層以

10

20

30

40

50

上の複数の厚膜誘電体層が積層されているのがよい。ただし、積層された厚膜誘電体層の全体の膜厚が5～15 μmが好ましい。

また、EL素子パネル11はこのような構造に限定されるものではなく、発光層13を複数積層したり、発光層13と第2の電極層17の間に薄膜絶縁体層を積層する構成としてもよい。

このように、本実施の形態によれば、厚膜誘電体層9の表面が平滑であるため、クラックの発生や電極の断線がない複合基板、および複合基板を用いたEL素子パネルを製造することが出来る。

#### 【0024】

次に、図4は、本発明の第2の実施形態に係る複合基板19の断面図である。図4の複合基板19は、基板3と電極層5の間に薄膜絶縁体層21が形成されている点で、図1に示された複合基板1の構造と異なる。

10

#### 【0025】

基板3上にある薄膜絶縁体層21は、耐熱、耐溶剤性があり、緻密であることが望ましい。薄膜絶縁体層21の膜厚は0.01 μm以上が好ましい。材料として、アルミナ(Al<sub>2</sub>O<sub>3</sub>)などを用いることができる。形成方法としては、スパッタ、イオンプレーティングなどの真空法だけでなく、厚膜法を用いることもできる。

複合基板19を構成するその他の層の材料及び作製方法は、図1の複合基板1と同様であるため省略する。

#### 【0026】

また、本発明の第2の実施形態に係る複合基板19を用いてEL素子パネルを作製する。EL素子パネルを構成する、複合基板を除いた各層の材料及び作製条件等は、図3のEL素子パネル11と同様であるため省略する。

20

#### 【0027】

尚、本実施形態の複合基板19は、このような構造に限定されず、厚膜誘電体層は2層以上の複数の厚膜誘電体層が積層されているのがよい。ただし、積層された厚膜誘電体層の全体の膜厚が5～15 μmが好ましい。

また、基板上に形成された薄膜絶縁体層21は少なくとも1層以上積層されているのが好ましい。

#### 【0028】

EL素子パネルは、図3に示すEL素子パネルの構造に限定されるものではなく、発光層を複数積層したり、発光層と第2の電極層の間に薄膜絶縁体層を積層する構成としてもよい。また、厚膜誘電体層上に積層された薄膜誘電体層15は少なくとも1層以上積層されているのが好ましく、積層された薄膜誘電体層の全体の膜厚が0.1～3 μmであることが好ましい。

30

第2の実施形態では、薄膜絶縁体層21を設けているので、ガラス基板内からの元素の拡散を防止することができる。

#### 【0029】

次に、図5は、本発明の第3の実施形態に係る複合基板23の断面図である。

#### 【0030】

複合基板23は、基板3上に所定のパターンに形成された第1の電極層5と、その上に厚膜誘電体層7、更にその上に薄膜誘電体層25、厚膜誘電体層9が順次積層された構造である。複合基板の最上層にある厚膜誘電体層9の端部が下層の厚膜誘電体層7の端部を覆い、基板3上に形成される。図5の複合基板23は、薄膜誘電体層25が2層の厚膜誘電体層7、9の間に設けられている点で、図1に示された複合基板1と異なる。

40

#### 【0031】

薄膜誘電体層25は、図3に示されたEL素子パネル11を構成する薄膜誘電体層15の材料及び作製条件等と同様であるため省略する。

#### 【0032】

また、複合基板23を構成するその他の層の材料及び作成条件等については、図1の複

50

合基板 1 と同様であるため省略する。

【0033】

また、本発明の第 3 の実施形態に係る複合基板 2 3 を用いて E L 素子パネルを作製する。E L 素子パネルを構成する、複合基板を除いた各層の材料及び作製条件等は、上記図 3 の E L 素子パネル 1 1 と同様であるため省略する。

【0034】

尚、本実施形態の複合基板 2 3 は、このような構造に限定されず、厚膜誘電体層は 2 層以上の複数の厚膜誘電体層が積層されているのがよい。ただし、積層された厚膜誘電体層の全体の膜厚が 5 ~ 15  $\mu\text{m}$  が好ましい。

【0035】

また、E L 素子パネルは、図 3 に示す E L 素子パネルの構造に限定されるものではなく、発光層を複数積層したり、発光層と第 2 の電極層の間に薄膜絶縁体層を積層する構成としてもよい。厚膜誘電体層上に積層された薄膜誘電体層 1 5 は少なくとも 1 層以上積層されているのが好ましく、積層された薄膜誘電体層の全体の膜厚が 0 . 1 ~ 3  $\mu\text{m}$  であることが好ましい。

10

【0036】

次に、図 6 は、本発明の第 4 の実施形態に係る複合基板 2 7 の断面図である。図 6 の複合基板 2 7 は、基板 3 と電極層 5 の間に薄膜絶縁体層 2 1 が形成されている点で、図 5 に示された複合基板 2 3 の構造と異なる。

【0037】

複合基板 2 7 を構成する各層の材料及び作製方法は、図 1 及び 5 の複合基板 1、2 3 と同様であるため省略する。

20

【0038】

また、本発明の第 4 の実施形態に係る複合基板 2 7 を用いて E L 素子パネルを作製する。E L 素子パネルを構成する、複合基板 2 7 を除いた各層の材料及び作製条件等は、図 3 の E L 素子パネル 1 1 と同様であるため省略する。

【0039】

尚、本実施形態の複合基板 2 7 は、このような構造に限定されず、厚膜誘電体層は 2 層以上の複数の厚膜誘電体層が積層されているのがよい。ただし、積層された厚膜誘電体層の全体の膜厚が 5 ~ 15  $\mu\text{m}$  が好ましい。

30

【0040】

また、E L 素子パネルは、図 3 に示す E L 素子パネルの構造に限定されるものではなく、発光層を複数積層したり、発光層と第 2 の電極層の間に薄膜絶縁体層を積層する構成としてもよい。また、厚膜誘電体層上に積層された薄膜誘電体層 1 5 は少なくとも 1 層以上積層されているのが好ましく、積層された薄膜誘電体層の全体の膜厚が 0 . 1 ~ 3  $\mu\text{m}$  であることが好ましい。

【実施例】

【0041】

以下に示すように、複数の誘電体層が積層された複合基板を作製し、その誘電体層の端部断面形状を測定した。また、複合基板を用いて、E L 素子パネルを作製し電極の断線の有無を確認した。

40

【0042】

ガラス基板 / 薄膜絶縁体層の複合基板上に電極材料をスクリーン印刷し、焼成、固化して第 1 の電極層を形成した。電極ラインの端子部を除いて第 1 の電極層を覆うように誘電体ペーストをスクリーン印刷し、乾燥、固化後、さらに焼成して、第 1 の誘電体層を得た。第 1 の誘電体層全体を覆うように、さらに誘電体ペーストをスクリーン印刷し、乾燥、固化した後、焼成し、第 2 の誘電体層とした。得られた複合基板の誘電体層部分の断面形状を測定装置サーフコム 1 4 0 0 A (東京精密社製) を用いて測定し、その断面形状を図 7 に示す。第 1 及び第 2 のいずれの誘電体層端部も、なだらかに盛り上がった形状を示すことがわかった。

50

また、得られた複合基板上に発光層、薄膜誘電体層を順次積層し、更に第2の電極層を、下層の第1の電極層に対しストライプ状のパターンが直交する方向に積層した。誘電体層端部で、第2の電極層の断線は確認されなかった。

【比較例】

【0043】

ガラス基板上に電極材料をスクリーン印刷し、焼成、固化して第1の電極層を形成した。電極ラインの端子部を除いて第1の電極層を覆うように誘電体ペーストをスクリーン印刷し、乾燥、固化した後、焼成し、第1の誘電体層を得た。第1の誘電体層内側の領域に、さらに誘電体ペーストをスクリーン印刷し、乾燥、固化した後、焼成し、第2の誘電体層とした。得られた複合基板の誘電体層部分の断面形状を測定装置サーフコム1400Aにより測定し、その断面形状を図7に示す。第1の誘電体層の端部がなだらかに盛り上がった形状を示しているのに対し、第1の誘電体層内側の領域にある第2の誘電体層の端部は、急峻な形状を示すことがわかった。

10

また、得られた複合基板上に発光層、薄膜誘電体層を順次積層し、更に第2の電極層を、下層の第1の電極層に対しストライプ状のパターンが直交する方向に積層した。誘電体層端部で、第2の電極層の断線が確認された。

【産業上の利用可能性】

【0044】

基板上的電極等にクラックを発生し、これに伴い配線電極の断線を引き起こす可能性のある、誘電体層の端部の急峻な膜厚変化を解消した、複数層を有する複合基板とその製造方法、および複合基板を用いたEL素子パネルを提供することができる。

20

【図面の簡単な説明】

【0045】

【図1】第1の実施形態に係る複合基板1の断面図を示した説明図である。

【図2】第1の実施形態に係る複合基板1の平面図を示した説明図である。

【図3】第1の実施形態に係る複合基板1を用いて作製したEL素子パネル11の断面図を示した説明図である。

【図4】第2の実施形態に係る複合基板19の断面図を示した説明図である。

【図5】第3の実施形態に係る複合基板23の断面図を示した説明図である。

【図6】第4の実施形態に係る複合基板27の断面図を示した説明図である。

30

【図7】実施例と比較例における、積層された誘電体層端部の断面形状を示した図である。

【図8】従来の薄膜型EL素子の構造の断面図を示した説明図である。

【図9】第1の誘電体層(厚膜)と第2の誘電体層(薄膜)を含んだ基板の断面図を示した説明図である。

【符号の説明】

【0046】

1、19、23、27.....複合基板

3.....基板

5.....第1の電極層

40

7、9.....厚膜誘電体層

11.....EL素子パネル

13.....発光層

15.....薄膜誘電体層

17.....第2の電極層

21.....薄膜絶縁体層

25.....薄膜誘電体層

101.....透明基板

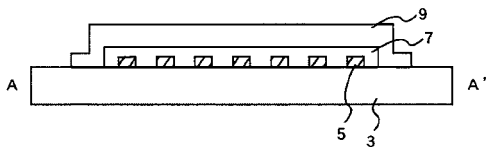
103.....透明電極層

105.....薄膜透明第1絶縁体層

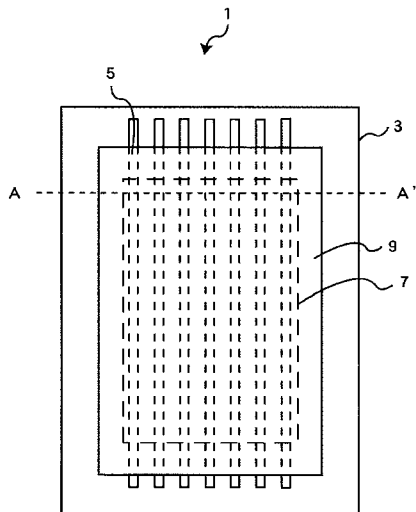
50

- 1 0 7 ..... 発光層
- 1 0 9 ..... 薄膜第 2 絶縁体層
- 1 1 1 ..... 金属電極層
- 1 1 3 ..... 電極
- 1 1 5 ..... 基板
- 1 1 7 ..... 第 1 の誘電体層
- 1 1 9 ..... 第 2 の誘電体層

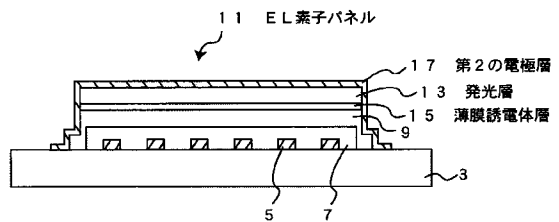
【 図 1 】



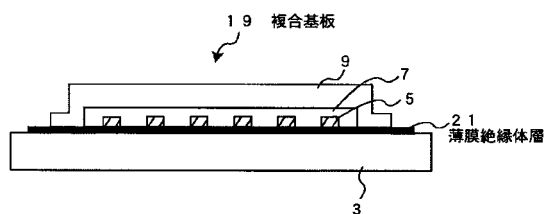
【 図 2 】



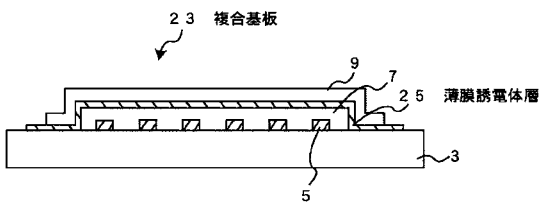
【 図 3 】



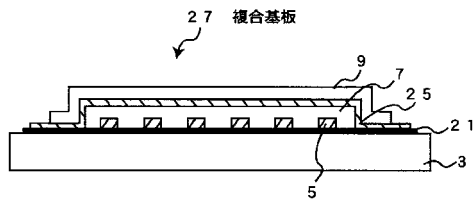
【 図 4 】



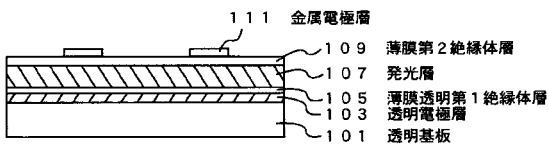
【 図 5 】



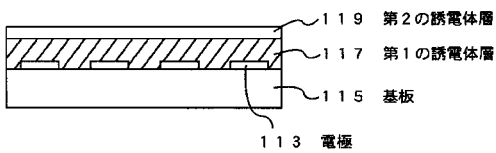
【 図 6 】



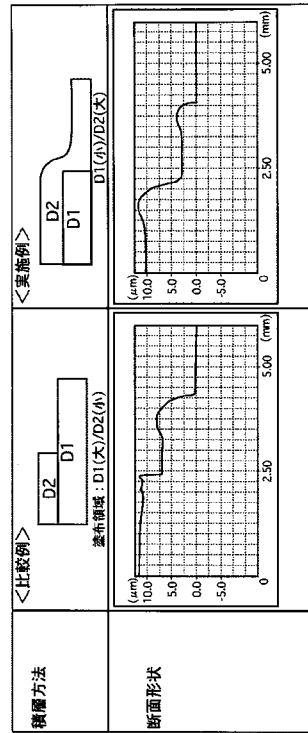
【 図 8 】



【 図 9 】



【 図 7 】



专利名称(译)	复合基板及其制造方法		
公开(公告)号	<a href="#">JP2007242573A</a>	公开(公告)日	2007-09-20
申请号	JP2006067048	申请日	2006-03-13
[标]申请(专利权)人(译)	大日本印刷有限公司		
申请(专利权)人(译)	大日本印刷有限公司		
[标]发明人	寺内伸行 沓掛正樹		
发明人	寺内 伸行 沓掛 正樹		
IPC分类号	H05B33/22 H05B33/14 H05B33/10		
FI分类号	H05B33/22.Z H05B33/14.Z H05B33/10 G09F9/30.365 G09F9/30.365.Z		
F-TERM分类号	3K107/AA07 3K107/CC21 3K107/CC25 3K107/CC26 3K107/DD99 3K107/GG04 3K107/GG07 5C094/AA31 5C094/BA27 5C094/DA15 5C094/FA01 5C094/FA02 5C094/FB12 5C094/FB16		
代理人(译)	井上清一		
其他公开文献	JP4889325B2		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

裂纹发生在电极或基板，可引起与其所附布线电极的破损上等等，并且消除了在该介电层的端部的膜厚度的急剧变化，具有多个层的复合衬底一种制造方法，以及使用复合衬底的EL元件面板。的复合基材1包括形成在基板3上形成预定图案的第一电极层5，和厚膜其上的介电层7，依次层叠进一步厚膜介质层9它有一个结构。在所述复合衬底的最上层的厚膜电介质层9的端部，覆盖所述下层的厚膜电介质层7的端部，其形成在衬底上。在EL元件面板中，发光层，薄膜介电层和第二电极层进一步层压在复合衬底上。裂纹发生在电极或类似物在基片上，这会导致在其上的伴随布线电极的破损，并消除了在该介电层的端部，该复合板及其制造具有多个层的膜厚度的急剧变化可以提供使用复合衬底的方法和EL元件面板。点域1

