

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-108381

(P2007-108381A)

(43) 公開日 平成19年4月26日(2007.4.26)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 670J	
	G09G 3/20 642A	
	G09G 3/20 624B	
審査請求 未請求 請求項の数 8 O L (全 27 頁) 最終頁に続く		

(21) 出願番号 特願2005-298497 (P2005-298497)
 (22) 出願日 平成17年10月13日 (2005.10.13)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100086298
 弁理士 船橋 國則
 (72) 発明者 山本 哲郎
 東京都品川区北品川6丁目7番35号 ソニー株式会社内
 (72) 発明者 内野 勝秀
 東京都品川区北品川6丁目7番35号 ソニー株式会社内
 (72) 発明者 山下 淳一
 東京都品川区北品川6丁目7番35号 ソニー株式会社内
 Fターム(参考) 3K107 AA01 BB01 CC33 EE03 HH04
 最終頁に続く

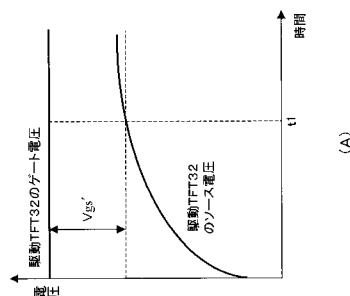
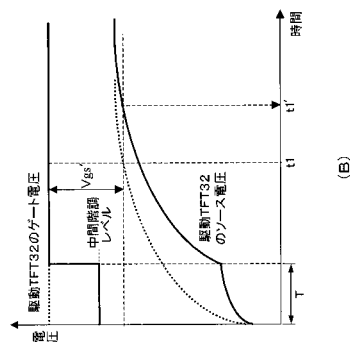
(54) 【発明の名称】 表示装置および表示装置の駆動方法

(57) 【要約】

【課題】 移動度補正において、完全に移動度補正がかかる時間が階調によって異なると、一定の移動度補正時間において全階調の移動度補正を行うことができない。

【解決手段】 駆動TFTの移動度補正を行う際に、所望の信号電圧 V_{sig} での移動度補正を行うのに先立って、中間階調レベルで移動度補正を行うことで、階調ごとに異なる、完全に移動度補正がかかる時間を変更し、一定の移動度補正期間において、全階調について移動度補正を行えるようにする。

【選択図】 図12



【特許請求の範囲】

【請求項 1】

一端が第 1 の電源電位に接続された電気光学素子と、
 前記電気光学素子の他端にソースが接続された N チャンネル型の薄膜トランジスタからなる駆動トランジスタと、
 データ線と前記駆動トランジスタのゲートとの間に接続され、前記データ線から輝度情報に応じた入力信号を取り込むサンプリングトランジスタと、
 前記駆動トランジスタのドレインと第 2 の電源電位との間に接続された第 1 スイッチングトランジスタと、
 前記駆動トランジスタのゲートと第 3 の電源電位との間に接続された第 2 スイッチングトランジスタと、
 前記駆動トランジスタのソースと第 4 の電源電位との間に接続された第 3 スイッチングトランジスタと、
 前記駆動トランジスタのゲートとソースとの間に接続されたキャパシタと
 を有する画素回路が行列状に配置されてなる画素アレイ部と、
 前記第 1 スイッチングトランジスタの導通状態において前記駆動トランジスタのゲートに中間階調レベルを書き込んで当該駆動トランジスタの移動度のバラツキを補正する第 1 の移動度補正動作と、当該第 1 の移動度補正動作後に前記第 1 スイッチングトランジスタの導通状態において前記駆動トランジスタのゲートに前記入力信号を書き込んで当該駆動トランジスタの移動度のバラツキを補正する第 2 の移動度補正動作とを実行する駆動手段と

を具備することを特徴とする表示装置。

【請求項 2】

前記駆動手段は、前記中間階調レベルを書き込む時間を調整可能であることを特徴とする請求項 1 記載の表示装置。

【請求項 3】

選択行の各画素回路に対して 1 水平期間に複数回に亘って前記入力信号の書き込みを行うことを特徴とする請求項 1 記載の表示装置。

【請求項 4】

前記駆動手段は、前記サンプリングトランジスタが導通状態となる水平書き込み期間の前半で前記第 1 の移動度補正動作を実行し、前記水平書き込み期間の後半で前記第 2 の移動度補正動作を実行することを特徴とする請求項 3 記載の表示装置。

【請求項 5】

前記中間階調レベルは、前記データ線を通して書き込まれることを特徴とする請求項 1 記載の表示装置。

【請求項 6】

前記データ線に接続されたプリチャージスイッチを有し、
 前記中間階調レベルは、前記プリチャージスイッチによって前記データ線に供給されることを特徴とする請求項 5 記載の表示装置。

【請求項 7】

前記第 3 の電源電位は、所定の電位と前記中間階調レベルに対応した電位との 2 値を選択的にとり、

前記駆動手段は、前記第 1 の移動度補正動作では前記第 2 スイッチングトランジスタの導通状態において前記第 3 の電源電位を前記中間階調レベルに対応した電位に切り替えることによって当該電位を前記駆動トランジスタのゲートに書き込む

ことを特徴とする請求項 3 記載の表示装置。

【請求項 8】

一端が第 1 の電源電位に接続された電気光学素子と、

10

20

30

40

50

前記電気光学素子の他端にソースが接続されたNチャンネル型の薄膜トランジスタからなる駆動トランジスタと、

データ線と前記駆動トランジスタのゲートとの間に接続され、前記データ線から輝度情報に応じた入力信号を取り込むサンプリングトランジスタと、

前記駆動トランジスタのドレインと第2の電源電位との間に接続された第1スイッチングトランジスタと、

前記駆動トランジスタのゲートと第3の電源電位との間に接続された第2スイッチングトランジスタと、

前記駆動トランジスタのソースと第4の電源電位との間に接続された第3スイッチングトランジスタと、

前記駆動トランジスタのゲートとソースとの間に接続されたキャパシタと

を有する画素回路が行列状に配置されてなる表示装置の駆動方法であって、

先ず前記第1スイッチングトランジスタの導通状態において前記駆動トランジスタのゲートに中間階調レベルを書き込んで当該駆動トランジスタの移動度のバラツキを補正する第1の移動度補正動作を実行し、

次いで前記第1スイッチングトランジスタの導通状態において前記駆動トランジスタのゲートに前記入力信号を書き込んで当該駆動トランジスタの移動度のバラツキを補正する第2の移動度補正動作を実行する

ことを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置および表示装置の駆動方法に関し、特に電気光学素子を含む画素回路が行列状（マトリクス状）に配置されてなる表示装置および当該表示装置の駆動方法に関する。

【背景技術】

【0002】

近年、電気光学素子として、電流値に応じて発光輝度が変化するいわゆる電流駆動型の発光素子、例えば有機EL (electro luminescence) 素子を含む画素回路が行列状に多数配置されてなる有機EL表示装置が開発され、商品化が進められている。有機EL表示装置は、有機EL素子が自発光素子であることから、液晶セルを含む画素回路によって光源（バックライト）からの光強度を制御する液晶表示装置に比べて、画像の視認性が高い、バックライトが不要、応答速度が速い等の特長を持っている。

【0003】

有機EL表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。そのため、近年、発光素子に流れる電流を、当該発光素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、薄膜トランジスタ (Thin Film Transistor; TFT)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。

【0004】

能動素子として薄膜トランジスタ（以下、「TFT」と記述する）を用いた画素回路において、当該TFTとしてNチャンネル型のトランジスタを用いることができれば、TFTの作成に当たって、従来のアモルファスシリコン（a-Si）プロセスを用いることが可能になる。そして、a-Siプロセスを用いることで、TFT基板の低コスト化を図ることができる。

【0005】

ところで、一般的に、有機EL素子の電流-電圧（I-V）特性は、時間が経過すると劣化（経時劣化）する。Nチャンネル型のTFTを用いた画素回路では、有機EL素子を電

10

20

30

40

50

流駆動するTFT（以下、「駆動TFT」と記述する）のソースが有機EL素子に接続されることになるために、有機EL素子のI-V特性が経時変化すると、駆動TFTのゲート・ソース間電圧 V_{gs} が変化し、その結果有機EL素子の発光輝度も変化する。

【0006】

このことについてより具体的に説明する。駆動TFTのソース電圧は、当該駆動TFTと有機EL素子との動作点で決まる。有機EL素子のI-V特性が劣化すると、駆動TFTと有機EL素子との動作点の変動してしまうために、駆動TFTに同じゲート電圧を印加したとしても、駆動TFTのソース電圧が変化する。これにより、駆動TFTのソース・ゲート間電圧 V_{gs} が変化し、当該駆動TFTに流れる電流値が変化するために、有機EL素子に流れる電流値も変化する、その結果有機EL素子の発光輝度が変化する。

10

【0007】

また、Nチャンネル型のTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動TFTの閾値電圧 V_{th} が経時的に変化したり、当該閾値電圧 V_{th} が画素ごとに異なったりする。駆動TFTの閾値電圧 V_{th} が異なると、駆動TFTに流れる電流値にバラツキが生じるために、駆動TFTに同じゲート電圧を印加しても、有機EL素子の発光輝度が変化する。

【0008】

従来は、有機EL素子のI-V特性が経時劣化したり、駆動TFTの閾値電圧 V_{th} が経時変化したりしても、それらの影響を受けることなく、有機EL素子の発光輝度を一定に保つようにするために、有機EL素子の特性変動に対する補償機能および駆動TFTの V_{th} 変動に対する補償機能を画素回路の各々に持たせる構成を採っていた（例えば、特許文献1参照）。この特許文献1に係る従来技術について以下に説明する。

20

【0009】

【特許文献1】特開2004-361640号公報

【0010】

図21は、従来例に係るアクティブマトリクス型表示装置および当該表示装置に用いられる画素回路の構成を示す回路図である。本従来例に係るアクティブマトリクス型表示装置は、電流駆動型の発光素子、例えば有機EL素子を含む画素回路101が行列状に多数配置されてなる画素アレイ部102を有している。ここでは、図面の簡略化のために、ある1つの画素回路101についてその具体的な回路構成を示している。

30

【0011】

この画素アレイ部102において、画素回路101の各々に対して各行毎に走査線103、第1、第2駆動線104、105およびオートゼロ線106がそれぞれ配線され、また各列毎にデータ線107が配線されている。この画素アレイ部102の周囲には、走査線103を駆動する書き込み走査回路108と、第1、第2駆動線104、105を駆動する第1、第2駆動走査回路109、110と、オートゼロ線106を駆動するオートゼロ回路111と、輝度情報に応じたデータ信号をデータ線107に供給するデータ線駆動回路112とが配置されている。

【0012】

画素回路101は、有機EL素子201と、駆動トランジスタ202、キャパシタ（保持容量）203、204、サンプリングトランジスタ205およびスイッチングトランジスタ206～209を構成素子として有している。駆動トランジスタ202、サンプリングトランジスタ205およびスイッチングトランジスタ204～209としては、例えばNチャンネル型の電界効果TFT（薄膜トランジスタ）が用いられている。以下、駆動トランジスタ202、サンプリングトランジスタ205およびスイッチングトランジスタ206～209を、駆動TFT202、サンプリングTFT205およびスイッチングTFT206～209と記述するものとする。

40

【0013】

有機EL素子201は、カソード電極が接地電位GNDに接続されている。駆動TFT202は、有機EL素子201を発光駆動するトランジスタであり、ソースが有機EL素

50

子201のアノード電極に接続されてソースフォロア回路を形成している。キャパシタ203は保持容量であり、一端がTFT駆動202のゲートに、他端が駆動TFT202のソースと有機EL素子201のアノード電極との接続ノードN101にそれぞれ接続されている。

【0014】

サンプリングTFT205は、一端がデータ線107に、他端が駆動TFT202のゲートに、ゲートが走査線103にそれぞれ接続されている。キャパシタ204は、一端がノードN104に、他端が駆動TFT202のゲートとキャパシタ203の一端との接続ノードN102にそれぞれ接続されている。スイッチングTFT206は、ドレインが接続ノードN101に、ソースが負側電源電位V_{ss}にそれぞれ接続されている。

10

【0015】

スイッチングTFT207は、ドレインが正側電源電位V_{cc}に、ソースが駆動TFT202のドレインに、ゲートが第2駆動線105にそれぞれ接続されている。スイッチングTFT208は、一端が駆動TFT202のドレインとスイッチングTFT207のソースとの接続ノードN103に、他端が接続ノードN102に、ゲートがオートゼロ線106にそれぞれ接続されている。スイッチングTFT209は、一端が所定電位V_{ofs}に、他端がノードN104に、ゲートがオートゼロ線106にそれぞれ接続されている。

【0016】

続いて、上記構成の画素回路101をマトリクス状に2次元配置してなるアクティブマトリクス型有機EL表示装置の回路動作について、図22のタイミングチャートを用いて

20

説明する。

【0017】

図22には、ある行の画素回路101を駆動する際に、書き込み走査回路108から走査線103を介して画素回路101に与えられる書き込み信号WS、第1、第2駆動走査回路109、110から第1、第2駆動線104、105を介して画素回路101に与えられる第1、第2駆動信号DS1、DS2およびオートゼロ回路111からオートゼロ線106を介して画素回路101に与えられるオートゼロ信号AZのタイミング関係を示している。

【0018】

通常 of 発光状態では、書き込み走査回路108から出力される書き込み信号WS、第1駆動走査回路109から出力される駆動信号DS1およびオートゼロ回路111から出力されるオートゼロ信号AZが“L”レベルにあり、第2駆動走査回路110から出力される駆動信号DS2が“H”レベルにあるために、サンプリングTFT205およびスイッチングTFT206、208、209はオフした状態にあり、スイッチングTFT207がオンした状態にある。

30

【0019】

このとき、駆動TFT202は、飽和領域で動作するように設計されているために定電流源として動作する。その結果、有機EL素子201には駆動TFT202から、下記の式(1)で与えられる一定電流I_{ds}が供給される。

$$I_{ds} = 1/2 \cdot \mu (W/L) C_{ox} (V_{gs} - |V_{th}|)^2 \quad \dots (1)$$

40

ここで、V_{th}は駆動TFT202の閾値電圧、μはキャリアの移動度、Wはチャネル幅、Lはチャネル長、C_{ox}は単位面積当たりのゲート容量、V_{gs}はゲート・ソース間電圧である。

【0020】

次に、スイッチングTFT207がオンした状態で第1駆動走査回路109から出力される駆動信号DS1およびオートゼロ回路111から出力されるオートゼロ信号AZが共に“H”レベルになり、スイッチングTFT206、208、209がオン状態となる。これにより、有機EL素子201のアノード電極には電源電位V_{ss}が印加され、駆動TFT202のゲートには電源電位V_{cc}が印加される。

【0021】

50

この際、電源電位 V_{ss} が有機 EL 素子 201 のカソード電圧 V_{cat} (本例では、接地電位 GND) と有機 EL 素子 201 の閾値電圧 V_{thel} との和 ($V_{cat} + V_{thel}$) よりも小さいのであれば、有機 EL 素子 201 は非発光状態となり、非発光期間に入る。以下、 $V_{ss} < V_{cat} + V_{thel}$ とし、 V_{ss} は GND レベルであるとする。このとき、スイッチング T F T 206, 208 がオンすることで、ゲート・ソース間電圧 V_{gs} に応じた一定電流 I_{ds} は、 V_{cc} スwitching T F T 207 駆動 T F T 202 ノード N101 スwitching T F T 202 V_{ss} の経路を通過して流れる。

【0022】

次に、第2駆動走査回路110から出力される駆動信号 $DS2$ が“L”レベルになることで、スイッチング T F T 207 がオフ状態となり、駆動 T F T 202 の閾値電圧 V_{th} をキャンセル(補正)する閾値キャンセル期間に入る。このとき、駆動 T F T 202 は、ゲートとドレインがスイッチング T F T 208 を介して接続されているために飽和領域で動作する。また、駆動 T F T 202 のゲートには、キャパシタ 203, 204 が並列に接続されているために、駆動 T F T 202 のゲート・ソース間の電圧 V_{gs} は、時間の経過とともに緩やかに減少してゆく。

10

【0023】

そして、一定期間が経過した後、駆動 T F T 202 のゲート・ソース間電圧 V_{gs} は当該駆動 T F T 202 の閾値電圧 V_{th} となる。このとき、キャパシタ 204 には ($V_{ofs} - V_{th}$) の電圧が、キャパシタ 203 には V_{th} の電圧がそれぞれ充電される。その後、サンプリング T F T 205 およびスイッチング T F T 207 がオフし、スイッチング T F T 206 がオンした状態において、オートゼロ回路111から出力されるオートゼロ信号 AZ が“H”レベルから“L”レベルに遷移すると、スイッチング T F T 208, 209 がオフ状態となり、閾値キャンセル期間の終了となる。このとき、キャパシタ 204 には ($V_{ofs} - V_{th}$) の電圧が、キャパシタ 203 には V_{th} の電圧がそれぞれ保持される。

20

【0024】

次に、サンプリング T F T 205 およびスイッチング T F T 208, 209 がオフし、スイッチング T F T 206 がオン、スイッチング T F T 207 がオフした状態で、書き込み走査回路108から出力される書き込み信号 WS が“H”レベルになると、この書き込み期間では、サンプリング T F T 205 がオン状態となり、データ線107を通して与えられる入力信号電圧 V_{in} の書き込み期間となる。サンプリング T F T 205 がオンすることで、当該 T F T 205 の一端、キャパシタ 204 の一端および T F T 209 のソースの接続ノード N104 に入力信号電圧 V_{in} を取り込み、当該接続ノード N104 の電圧変化量 V を、キャパシタ 204 を介して駆動 T F T 202 のゲートにカップリングさせる。

30

【0025】

このとき、駆動 T F T 202 のゲート電圧 V_g は閾値電圧 V_{th} という値であり、カップリング量 V はキャパシタ 203 の容量値 C_1 、キャパシタ 204 の容量値 C_2 および駆動 T F T 202 の寄生容量値 C_3 によって下記の式(2)のように決定される。

$$V = \{ C_2 / (C_1 + C_2 + C_3) \} \cdot (V_{in} - V_{ofs}) \dots (2)$$

40

【0026】

したがって、キャパシタ 203, 204 の容量値 C_1, C_2 を駆動 T F T 202 の寄生容量値 C_3 に比べて十分大きく設定すれば、駆動 T F T 202 のゲートへのカップリング量 V は、駆動 T F T 202 の閾値電圧 V_{th} の影響を受けずに、キャパシタ 203, 204 の容量値 C_1, C_2 のみによって決定される。

【0027】

書き込み走査回路108から出力される書き込み信号 WS が“H”レベルから“L”レベルに遷移し、サンプリング T F T 205 がオフすることで、入力信号電圧 V_{in} の書き込み期間が終了する。この書き込み期間の終了後、サンプリング T F T 205 およびスイッチング T F T 208, 209 がオフした状態で第1駆動走査回路109から出力される

50

駆動信号DS1が“L”レベルになることで、スイッチングTF T 206がオフ状態となり、その後、第2駆動走査回路110から出力される駆動信号DS2が“H”レベルになることで、スイッチングTF T 207がオン状態となる。

【0028】

スイッチングTF T 207がオンすることで、駆動TF T 202のドレイン電位が電源電位Vccまで上昇する。駆動TF T 202のゲート・ソース間電圧Vgsが一定であるために、駆動TF T 202は一定電流Idsを有機EL素子201に供給する。このとき、接続ノードN101の電位は、有機EL素子201に一定電流Idsが流れる電圧Vxまで上昇し、その結果、有機EL素子201は発光する。

【0029】

上述した一連の動作を行う画素回路101においても、有機EL素子201は発光時間が長くなるとそのI-V特性が変化してしまう。そのため、接続ノードN101の電位も変化する。

【0030】

しかしながら、駆動TF T 202のゲート・ソース間電位Vgsが一定値に保たれているために、有機EL素子201に流れる電流値は変化しない。したがって、有機EL素子201のI-V特性が劣化しても、一定電流Idsが常に流れ続けるために、有機EL素子201の発光輝度が変化することはない。また、閾値キャンセル期間におけるスイッチングTF T 208の作用により、駆動TF T 202の閾値電圧Vthをキャンセルし、当該閾値電圧Vthのバラツキの影響を受けない一定電流Idsを有機EL素子201に流

【発明の開示】

【発明が解決しようとする課題】

【0031】

上述したように、従来技術では、画素回路101の各々に、有機EL素子201のI-V特性の変動に対する補償機能および駆動TF T 202の閾値電圧Vthの変動に対する補償機能を持たせたことで、有機EL素子201のI-V特性が経時劣化したり、駆動TF T 202の閾値電圧Vthが経時変化したりしたとしても、それらの影響を受けることなく、有機EL素子201の発光輝度を一定に保つことができる。

【0032】

しかしながら、Nチャンネル型のTF Tを用いた画素回路では、有機EL素子のI-V特性の経時劣化および駆動TF Tの閾値電圧Vthの経時変化(画素ごとのバラツキ)に加えて、駆動TF Tのキャリアの移動度 μ も画素ごとに異なる。先述した式(1)から明らかのように、駆動TF Tの移動度 μ が画素ごとに異なると、駆動TF Tに流れる電流Idsに画素ごとのバラツキが生じるために、有機EL素子の発光輝度が画素ごとに変化し、その結果スジやムラのある不均一な画質となってしまう。

【0033】

そこで、本発明は、有機EL素子等の電気光学素子の特性変動に対する補償機能と、当該電気光学素子を駆動する駆動TF TのVth変動(画素ごとのバラツキ)に対する補償機能とに加えて、駆動TF Tの移動度のバラツキに対する補正機能をより少ない構成素子

【課題を解決するための手段】

【0034】

上記目的を達成するために、本発明では、一端が第1の電源電位に接続された電気光学素子と、前記電気光学素子の他端にソースが接続されたNチャンネル型の薄膜トランジスタからなる駆動トランジスタと、データ線と前記駆動トランジスタのゲートとの間に接続され、前記データ線から輝度情報に応じた入力信号を取り込むサンプリングトランジスタと、前記駆動トランジスタのドレインと第2の電源電位との間に接続された第1スイッチングトランジスタと、前記駆動トランジスタのゲートと第3の電源電位との間に接続された

10

20

30

40

50

第2スイッチングトランジスタと、前記駆動トランジスタのソースと第4の電源電位との間に接続された第3スイッチングトランジスタと、前記駆動トランジスタのゲートとソースとの間に接続されたキャパシタとを有する画素回路が行列状に配置されてなる表示装置において、先ず前記第1スイッチングトランジスタの導通状態において前記駆動トランジスタのゲートに中間階調レベルを書き込んで当該駆動トランジスタの移動度のバラツキを補正する第1の移動度補正動作を実行し、次いで前記第1スイッチングトランジスタの導通状態において前記駆動トランジスタのゲートに前記入力信号を書き込んで当該駆動トランジスタの移動度のバラツキを補正する第2の移動度補正動作を実行する構成を採っている。

【0035】

10

5個のトランジスタと1個のキャパシタとからなる画素回路が行列状に配置されてなる表示装置において、先ず第1の移動度補正動作を実行し、次いで第2の移動度補正動作を実行する、即ち入力信号レベルでの移動度補正を行うのに先立って、中間階調レベルでの移動度補正を行うことで、階調ごとに異なる、当該駆動トランジスタのゲート・ソース間電圧が、当該当該駆動トランジスタのキャリアの移動度が完全に補正される電圧に到達する時間（完全に移動度補正がかかる時間）を変更できる。具体的には、白階調では上記時間を長くする方向に変更でき、黒階調では上記時間を短くする方向に変更できる。

【発明の効果】

【0036】

本発明によれば、あらかじめ中間階調レベルでの移動度補正を行い、しかる後に入力信号レベルでの移動度補正を行う、2段階での移動度補正を行うことで、移動度補正期間が一定でも、当該移動度補正期間内において全階調について移動度の補正を行うことができるようになるために、移動度の画素ごとのバラツキに起因するスジやムラの無い均一な画質を得ることができる。

20

【発明を実施するための最良の形態】

【0037】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0038】

先ず、本願出願人によって特願2004-164681号明細書にて提案済みの先願に係る画素回路、即ち有機EL素子の特性変動に対する補償機能と、駆動TFTのV_{th}変動（画素ごとのバラツキ）に対する補償機能とを、より少ない構成素子数で実現した画素回路について参考例として説明する。

30

【0039】

[参考例]

図1は、本参考例に係るアクティブマトリクス型表示装置および当該表示装置に用いられる画素回路の構成を示す回路図である。本参考例に係るアクティブマトリクス型表示装置は、電流値に応じて発光輝度が変化する電気光学素子、例えば有機EL素子31を含む画素回路11が行列状（マトリクス状）に2次元配置されてなる画素アレイ部12を有している。ここでは、図面の簡略化のために、ある1つの画素回路11についてその具体的な回路構成を示している。

40

【0040】

この画素アレイ部12において、画素回路11の各々に対して各行毎に走査線13、駆動線14および第1、第2オートゼロ線15、16がそれぞれ配線され、また各列毎にデータ線17が配線されている。この画素アレイ部12の周囲には、走査線13を駆動する書き込み走査回路18と、駆動線14を駆動する駆動走査回路19と、第1、第2オートゼロ線15、16を駆動する第1、第2オートゼロ回路20、21と、輝度情報に応じたデータ信号をデータ線17に供給するデータ線駆動回路22とが配置されている。

【0041】

本例では、書き込み走査回路18および駆動走査回路19が画素アレイ部12を挟んで一方側（例えば、図の右側）に配置され、その反対側に第1、第2オートゼロ回路20、

50

21が配置された構成となっている。ただし、これらの配置関係は一例に過ぎず、これに限定されるものではない。また、書き込み走査回路18、駆動走査回路19および第1、第2オートゼロ回路20、21は、スタートパルス信号spに 응답して動作を開始し、クロックパルスckに同期して書き込み信号WS、駆動信号DSおよび第1、第2オートゼロ信号AZ1、AZ2を適宜出力する。

【0042】

(画素回路)

画素回路11は、有機EL素子31に加えて、駆動トランジスタ32、サンプリングトランジスタ33、スイッチングトランジスタ34~36およびキャパシタ(保持容量)37を回路の構成素子として有する構成となっている。すなわち、本参考例に係る画素回路11は、5個のトランジスタ32~36と1個のキャパシタ37とからなり、図21の従来例に係る画素回路101に比べて、トランジスタ数およびキャパシタ数が1個ずつ少ない回路構成となっている。

10

【0043】

この画素回路11において、駆動トランジスタ32、サンプリングトランジスタ33およびスイッチングトランジスタ34~36として、Nチャンネル型のTFT(薄膜トランジスタ)が用いられている。以下、駆動トランジスタ32、サンプリングトランジスタ33およびスイッチングトランジスタ34~36を、駆動TFT32、サンプリングTFT33およびスイッチングTFT34~36と記述するものとする。

【0044】

有機EL素子31は、カソード電極が第1の電源電位(本例では、接地電位GND)に接続されている。駆動TFT32は、有機EL素子31を電流駆動する駆動トランジスタであり、ソースが有機EL素子31のアノード電極に接続されてソースフォロア回路を形成している。サンプリングTFT33は、ソースがデータ線17に、ドレインが駆動TFT32のゲートに、ゲートが走査線13にそれぞれ接続されている。

20

【0045】

スイッチングTFT34は、ドレインが第2の電源電位Vcc(本例では、正の電源電位)に、ソースが駆動TFT32のドレインに、ゲートが駆動線14にそれぞれ接続されている。スイッチングTFT35は、ドレインが第3の電源電位Vofsに、ソースがサンプリングTFT33のドレイン(駆動TFT32のゲート)に、ゲートが第1オートゼロ線15にそれぞれ接続されている。

30

【0046】

スイッチングTFT36は、ドレインが駆動TFT32のソースと有機EL素子31のアノード電極との接続ノードN11に、ソースが第4の電源電位Vss(本例では、Vss=GND)に、ゲートが第2オートゼロ線16にそれぞれ接続されている。なお、第4の電源電位Vssとして、負の電源電位を用いることも可能である。キャパシタ37は、一端が駆動TFT32のゲートとサンプリングTFT33のドレインとの接続ノードN12に、他端が駆動トランジスタTFT32のソースと有機EL素子31のアノード電極との接続ノードN11にそれぞれ接続されている。

【0047】

上述した接続関係にて各構成素子が接続されてなる画素回路11において、各構成素子は次のような作用をなす。すなわち、サンプリングTFT33は、オン(導通)状態となることにより、データ線17を通して供給される入力信号電圧Vsigをサンプリングする。このサンプリングされた信号電圧Vsigは、キャパシタ37に保持される。スイッチングTFT34は、オン状態になることにより、電源電位Vccから駆動TFT32に電流を供給する。

40

【0048】

駆動TFT32は、キャパシタ37に保持された信号電圧Vsigに応じて有機EL素子31を電流駆動する。スイッチングTFT35、36は、適宜オン状態になることにより、有機EL素子31の電流駆動に先立って駆動TFT32の閾値電圧Vthを検知し、

50

あらかじめその影響をキャンセルするために当該検知した閾値電圧 V_{th} をキャパシタ 37 に保持する。

【0049】

この画素回路 11 では、正常な動作を保証するための条件として、第 4 の電源電位 V_{ss} は、第 3 の電源電位 V_{ofs} から駆動 T F T 3 2 の閾値電圧 V_{th} を差し引いた電位よりも低く設定されている。すなわち、 $V_{ss} < V_{ofs} - V_{th}$ のレベル関係となっている。また、有機 E L 素子 31 のカソード電圧 V_{cat} (本例では、接地電位 G N D) に有機 E L 素子 31 の閾値電圧 V_{thel} に加えたレベルは、電源電位 V_{ofs} から駆動 T F T 3 2 の閾値電圧 V_{th} を差し引いたレベルよりも高く設定されている。すなわち、 $V_{cat} + V_{thel} > V_{ofs} - V_{th}$ のレベル関係となっている。

10

【0050】

続いて、上記構成の画素回路 11 を行列状に 2 次元配置してなるアクティブマトリクス型有機 E L 表示装置の回路動作について、図 2 のタイミングチャートおよび図 3 ~ 図 8 の動作説明図を用いて説明する。

【0051】

図 2 には、ある行の画素回路 11 を駆動する際に、書き込み走査回路 18 から走査線 13 を介して画素回路 11 に与えられる書き込み信号 WS 、駆動走査回路 19 から駆動線 14 を介して画素回路 11 に与えられる駆動信号 DS および第 1, 第 2 オートゼロ回路 20, 21 から第 1, 第 2 オートゼロ線 15, 16 を介して画素回路 11 に与えられる第 1, 第 2 オートゼロ信号 $AZ1$, $AZ2$ のタイミング関係、ならびに駆動 T F T 3 2 のゲート電圧およびソース電圧の変化をそれぞれ示している。

20

【0052】

ここで、書き込み信号 WS 、駆動信号 DS および第 1, 第 2 オートゼロ信号 $AZ1$, $AZ2$ は、“H”レベルの状態がアクティブ状態、“L”レベルの状態が非アクティブ状態とする。また、図 3 ~ 図 8 の動作説明図では、図面の簡略化のために、サンプリング T F T 3 3 およびスイッチング T F T 3 4 ~ 3 6 についてはスイッチのシンボルを用いて図示するものとする。

【0053】

(発光期間)

通常発光状態では、書き込み走査回路 18 から出力される書き込み信号 WS および第 1, 第 2 オートゼロ回路 20, 21 から出力される第 1, 第 2 オートゼロ信号 $AZ1$, $AZ2$ が “L” レベルにあり、駆動走査回路 19 から出力される駆動信号 DS が “H” レベルにあるために、図 3 に示すように、サンプリング T F T 3 3 およびスイッチング T F T 3 5, 3 6 はオフした状態にあり、スイッチング T F T 3 4 がオンした状態にある。このとき、駆動 T F T 3 2 は、飽和領域で動作するように設計されているために定電流源として動作する。その結果、スイッチング T F T 3 4 を通して駆動 T F T 3 2 から、有機 E L 素子 31 に対して先述した式 (1) で与えられる一定電流 I_{ds} が供給される。

30

【0054】

(非発光期間)

スイッチング T F T 3 4 がオンした状態において、時刻 t_1 で第 1, 第 2 オートゼロ回路 20, 21 から出力される第 1, 第 2 オートゼロ信号 $AZ1$, $AZ2$ が共に “H” レベルになることで、図 4 に示すように、スイッチング T F T 3 5, 3 6 がオン状態となる。スイッチング T F T 3 5, 3 6 は、どちらが先にオンしても良い。これにより、駆動 T F T 3 2 のゲートにはスイッチング T F T 3 5 を介して所定の電位 V_{ofs} が印加され、有機 E L 素子 31 のアノード電極にはスイッチング T F T 3 6 を介して電源電位 V_{ss} が印加される。

40

【0055】

このとき、先述したように、 $V_{ss} < V_{cat} + V_{thel}$ の関係にあるために、有機 E L 素子 31 は逆バイアス状態となる。したがって、有機 E L 素子 31 には電流が流れず、非発光状態になる。また、駆動 T F T 3 2 は、そのゲート・ソース間電圧 V_{gs} が V_{o}

50

$f s - V s s$ という値をとる。これにより、当該値、即ち $V o f s - V s s$ に応じた電流 $I d s$ が、図 4 に点線で示す経路、即ち $V c c$ スイッチング T F T 3 3 駆動 T F T 3 2 ノード N 1 1 スイッチング T F T 3 4 $V s s$ の経路を流れる。

【 0 0 5 6 】

(閾値キャンセル期間)

時刻 $t 2$ で第 2 オートゼロ回路 2 1 から出力されるオートゼロ信号 A Z 2 が “ L ” レベルになることで、図 5 に示すように、スイッチング T F T 3 5 がオフ状態となり、駆動 T F T 3 2 の閾値電圧 $V t h$ をキャンセル (補正) する閾値キャンセル期間に入る。

【 0 0 5 7 】

スイッチング T F T 3 5 がオフ状態になることで、駆動 T F T 3 2 を流れる電流 $I d s$ の電流路が遮断される。ここで、有機 E L 素子 3 1 は、図 6 に等価回路で示すように、ダイオード 3 1 A とキャパシタ 3 1 B で表される。そして、有機 E L 素子 3 1 に印加される電圧 $V e l$ が、先述したように、 $V e l < V c a t + V t h e l$ (有機 E L 素子 3 1 のリーク電流が駆動 T F T 3 2 を流れる電流よりもかなり小さい) の関係にある限り、駆動 T F T 3 2 を流れる電流はキャパシタ 3 7 とキャパシタ 3 1 B とを充電する。

【 0 0 5 8 】

このとき、ノード N 1 1 の電位、即ち駆動 T F T 3 2 のソース電圧 $V e l$ は、図 9 に示すように、時間が経過するにつれて徐々に上昇する。一定時間が経過し、ノード N 1 1 とノード N 1 2 との間の電位差、即ち駆動 T F T 3 2 のゲート・ソース間電圧 $V g s$ がちょうど閾値電圧 $V t h$ になったところで、駆動 T F T 3 2 はオン状態からオフ状態になる。そして、N 1 1 - N 1 2 間の電位差 $V t h$ は、閾値キャンセル (補正) 用の電位としてキャパシタ 3 7 に保持される。このとき、 $V e l = V o f s - V t h < V c a t + V t h e l$ となっている。

【 0 0 5 9 】

その後、スイッチング T F T 3 4 , 3 5 がオンし、スイッチング T F T 3 6 がオフした状態で、駆動走査回路 1 9 から出力される駆動信号 D S が時刻 $t 3$ で、第 1 オートゼロ回路 2 0 から出力されるオートゼロ信号 A Z 1 が時刻 $t 4$ で順に “ H ” レベルから “ L ” レベルに遷移することで、スイッチング T F T 3 4 , 3 5 が順にオフ状態となり、閾値キャンセル期間の終了となる。このとき、スイッチング T F T 3 4 がスイッチング T F T 3 5 よりも先にオフすることで、駆動 T F T 3 2 のゲート電圧の変動を抑えることが可能となる。

【 0 0 6 0 】

(書き込み期間)

次に、スイッチング T F T 3 4 , 3 5 , 3 6 がオフした状態から、時刻 $t 5$ で書き込み走査回路 1 8 から出力される書き込み信号 W S が “ H ” レベルになることで、図 7 に示すように、サンプリング T F T 3 3 がオン状態となり、入力信号電圧 $V s i g$ の書き込み期間に入る。この書き込み期間では、入力信号電圧 $V s i g$ がサンプリング T F T 3 3 によってサンプリングされ、キャパシタ 3 7 に書き込まれる。

【 0 0 6 1 】

このとき、信号電圧 $V s i g$ は、キャパシタ 3 7 に保持されている閾値電圧 $V t h$ に足し込まれる形で保持される。その結果、駆動 T F T 3 2 の閾値電圧 $V t h$ のバラツキが常にキャンセルされた形となる。すなわち、キャパシタ 3 7 にあらかじめ閾値電圧 $V t h$ を保持しておくことで、当該閾値電圧 $V t h$ のバラツキのキャンセル (補正) 、即ち閾値キャンセルが行われることになる。

【 0 0 6 2 】

ここで、キャパシタ 3 7 の容量値を $C 1$ 、有機 E L 素子 3 1 のキャパシタ 3 1 B の容量値を $C e l$ 、駆動 T F T 3 2 の寄生容量値を $C 2$ とすると、駆動 T F T 3 2 のゲート・ソース間電圧 $V g s$ は、下記の式 (3) のように決定される。

$$V g s = \{ C e l / (C e l + C 1 + C 2) \} \cdot (V s i g - V o f s) + V t h \quad \dots (3)$$

【0063】

一般に、有機EL素子31のキャパシタ31Bの容量値 C_{e1} は、キャパシタ37の容量値 C_1 および駆動TF T 32の寄生容量値 C_2 に比べて大きい。したがって、駆動TF T 32のゲート・ソース間電圧 V_{gs} はほぼ $V_{sig} + V_{th}$ となる。

【0064】

そして、時刻 t_6 で書き込み走査回路18から出力される書き込み信号 WS が“H”レベルから“L”レベルに遷移し、サンプリングTF T 33がオフすることで、入力信号電圧 V_{sig} の書き込み期間が終了する。

【0065】

(発光期間)

この書き込み期間の終了後、サンプリングTF T 33およびスイッチングTF T 35, 36がオフした状態において、時刻 t_7 で駆動走査回路19から出力される駆動信号 DS が“H”レベルになることで、図8に示すように、スイッチングTF T 34がオン状態となり、発光期間に入る。

【0066】

スイッチングTF T 34がオンすることで、駆動TF T 32のドレイン電圧が電源電位 V_{cc} まで上昇する。駆動TF T 32のゲート・ソース間電圧 V_{gs} が一定であるので、駆動TF T 32は一定電流 I_{ds} を有機EL素子31に供給する。このとき、有機EL素子31のアノード電圧 V_{e1} は、有機EL素子31に一定電流 I_{ds} が流れる電圧 V_x まで上昇する。その結果、有機EL素子31は発光動作を開始する。

【0067】

有機EL素子31に電流が流れると、当該有機EL素子31において電圧降下が生じるために、ノードN11の電位が上昇する。これに連動してノードN12の電位も上昇するために、駆動TF T 32のゲート・ソース間電圧 V_{gs} はノードN11の電位上昇に関わらず、常に $V_{sig} + V_{th}$ に維持される。その結果、有機EL素子31は、入力信号電位 V_{sig} に応じた輝度で発光を続けることになる。

【0068】

上述した参考例に係る画素回路11においても、有機EL素子31の発光時間が長くなると、当該有機EL素子31のI-V特性が変化してしまう。そのため、有機EL素子31のアノード電極と駆動TF T 32のソースとの接続ノードN11の電位も変化する。しかしながら、駆動TF T 32のゲート・ソース間電位 V_{gs} が一定値に保たれているために、有機EL素子31に流れる電流は変化しない。したがって、有機EL素子31のI-V特性が劣化しても、一定電流 I_{ds} が常に流れ続けるために、有機EL素子31の発光輝度が変化することはない(有機EL素子31の特性変動に対する補償機能)。

【0069】

また、入力信号電圧 V_{sig} が書き込まれる前に駆動TF T 32の閾値電圧 V_{th} をあらかじめキャパシタ37に保持しておくことで、閾値キャンセル期間におけるスイッチングTF T 34~36およびキャパシタ37の作用により、駆動TF T 32の閾値電圧 V_{th} をキャンセルし、当該閾値電圧 V_{th} のバラツキの影響を受けない一定電流 I_{ds} を常に有機EL素子31に流すことができるために、高画質の画像を得ることができる(駆動TF T 32の V_{th} 変動に対する補償機能)。

【0070】

ところで、先述したように、NチャンネルTF Tを用いた画素回路11では、有機EL素子31のI-V特性の経時劣化および駆動TF T 32の閾値電圧 V_{th} の経時変化(画素ごとのバラツキ)に加えて、駆動TF T 32のキャリアの移動度 μ も画素ごとに異なる。駆動TF Tの移動度 μ が画素ごとに異なると、駆動TF Tに流れる電流 I_{ds} に画素ごとのバラツキが生じるために、有機EL素子の発光輝度が画素ごとに変化し、スジやムラの発生の一因となる。

【0071】

そこで、本発明は、有機EL素子31の特性変動に対する補償機能と、駆動TF T 32

10

20

30

40

50

の V_{th} 変動に対する補償機能とを、より少ない構成素子数（5個のトランジスタ32～36と1個のキャパシタ37）で実現した画素回路11を行列状に2次元配置してなるアクティブマトリクス型有機EL表示装置において、駆動TFT32の移動度 μ のバラツキ補正（以下、「移動度補正」と記述する）を行うことで、スジやムラの無い均一な画質をえるようにしている。

【0072】

以下に、その具体的な3つの実施形態について説明する。なお、いずれの実施形態においても、画素回路11および当該画素回路11を行列状に2次元配置してなるアクティブマトリクス型有機EL表示装置の構成は、先述した参考例の場合と基本的に同じであるものとする。

10

【0073】

[第1実施形態]

図10は、本発明の第1実施形態に係る駆動タイミングを示すタイミングチャートである。第1実施形態に係る駆動タイミングでは、先述した参考例に係る駆動タイミングに対して、有機EL素子31の非発光期間において、書き込み走査回路18から出力される書き込み信号WSが“H”レベルにあるアクティブ期間と、駆動走査回路18から出力される駆動信号DSが“H”レベルにあるアクティブ期間とをオーバーラップさせ、そのオーバーラップ期間を移動度補正期間としている点で相違しており、それ以外は基本的に同じである。

【0074】

図10のタイミングチャートにおいて、時刻 t_5 以前の動作は参考例の場合と同じであるので、時刻 t_5 以降の特に移動度補正期間、即ち時刻 $t_6 \sim t_7$ の期間の動作について以下に説明する。

20

【0075】

（移動度補正期間）

時刻 t_5 で書き込み信号WSが“H”レベルになり、書き込み期間に入った後に、時刻 t_6 で駆動信号DSが“H”レベルになることで、移動度補正期間に入る。このとき、駆動TFT32のソース電圧が有機EL素子31の閾値電圧 V_{thel} とカソード電圧 V_{cat} の和を超えなければ、即ち有機EL素子31のリーク電流が駆動TFT32を流れる電流よりもかなり小さければ、駆動TFT32を流れる電流はキャパシタ37とキャパシタ31Bとを充電する。

30

【0076】

このとき、先述したように、閾値キャンセル（閾値補正）動作が既に完了しているために、駆動TFT32に流れる電流は、当該駆動TFT32のキャリアの移動度 μ を反映したものとなる。具体的には、図11に示すように、駆動TFT32の移動度 μ が大きいと電流量が大きくなるために、ソース電圧の上昇が早くなる。逆に、駆動TFT32の移動度 μ が小さいと電流量が小さくなるために、ソース電圧の上昇が遅くなる。これにより、駆動TFT32のゲート・ソース間電圧 V_{gs} は、移動度 μ を反映して小さくなり、一定時間経過後に完全に移動度 μ を補正する電圧値 V_{gs} となる（移動度補正機能）。

【0077】

因みに、図11において、駆動TFT32の初期ソース電圧 V_{s0} は、下記の式（4）のように決定される。

40

$$V_{s0} = V_{ofs} - V_{th} + \{ C_1 + C_2 \} / (C_1 + C_2 + C_{el}) \cdot (V_{sig} - V_{ofs}) \quad \dots (4)$$

【0078】

（発光期間）

その後、時刻 t_7 で書き込み信号WSが“H”レベルから“L”レベルに遷移し、サンプリングTFT33がオフすることで、入力信号電圧 V_{sig} の書き込み期間および移動度補正期間が終了し、同時に、スイッチングTFT34がオン状態のままであるために発光期間に入る。このとき、駆動TFT32のゲート・ソース間電圧 V_{gs} が一定であるの

50

で、駆動 T F T 3 2 は一定電流 $I_{d s}$ を有機 E L 素子 3 1 に供給する。その結果、有機 E L 素子 3 1 は発光動作を開始する。

【 0 0 7 9 】

ここで、移動度補正動作について考える。移動度補正期間の開始時における駆動 T F T 3 2 の電流値は、黒階調よりも白階調の方が大きくなる。そのために、駆動 T F T 3 2 のゲート・ソース間電圧 $V_{g s}$ が、移動度 μ が完全に補正されるゲート・ソース間電圧 $V_{g s}$ に到達する時間（以下、「完全に移動度補正がかかる時間」と記述する） t は、下記の式（ 5 ）のように決定され、黒階調よりも白階調の方が早くなってしまふ。

【 0 0 8 0 】

$$t = 1 / V \cdot C / \{ n \cdot 1 / 2 \cdot C_{o x} \cdot W / L \cdot (\mu_1 \cdot \mu_2) \} \dots (5)$$

ここに、 V は各階調における移動度補正初期の電圧 $V_{g s} - V_{t h}$ 、 C は移動度補正期間において駆動 T F T 3 2 のソースから見える全容量（ここでは、 $C_1 + C_2 + C_{e l}$ ）、 n は移動度補正期間における動特性係数、 μ は駆動 T F T 3 2 のキャリアの移動度（ μ_1 : 移動度小、 μ_2 : 移動度大）である。

【 0 0 8 1 】

このように、完全に移動度補正がかかる時間 t が階調によって異なると、一定の移動度補正時間（ $t_6 \sim t_7$ ）において全階調の移動度補正を行うことができないことになる。その結果、移動度補正を行うことができない階調では、移動度に起因するスジやムラが視認されてしまうという懸念がある。

【 0 0 8 2 】

そこで、本実施形態に係る有機 E L 表示装置では、サンプリング T F T 3 3 およびスイッチング T F T 3 4 が共にオン（導通）状態にある移動度補正期間において先ず、データ線駆動回路 2 2 からデータ線 1 7 を通して画素回路 1 1 に中間階調レベル（例えば、グレーレベル）を書き込み、この中間階調で移動度補正をあらかじめ行い、しかる後にデータ線駆動回路 2 2 からデータ線 1 7 を通して画素回路 1 1 に所望の信号電圧 $V_{s i g}$ を書き込んで再び移動度補正を行う、という具合に移動度補正を 2 段階で行うようにする。

【 0 0 8 3 】

ここで、2 段階での移動度補正動作は、サンプリング T F T 3 3 をオン / オフ駆動する書き込み走査回路 1 8 と、スイッチング T F T 3 4 をオン / オフ駆動する駆動走査回路 1 9 の制御の下に実行される。したがって、本実施形態に係る有機 E L 表示装置では、書き込み走査回路 1 8 および駆動走査回路 1 9 が特許請求の範囲における駆動手段に相当することになる。

【 0 0 8 4 】

このように、所望の信号電圧 $V_{s i g}$ での移動度補正を行うのに先立って、中間階調で移動度補正を行うことで、階調ごとに異なる、完全に移動度補正がかかる時間 t を変更することができる。例えば、白階調では時間 t を長くする方向に変更することができ、黒階調では時間 t を短くする方向に変更することができる。これにより、移動度補正期間が一定でも、当該移動度補正期間内において全階調について移動度 μ の補正を行うことができるようになるために、移動度の画素ごとのバラツキに起因するスジやムラの無い均一な画質を得ることができる。

【 0 0 8 5 】

以下に、白階調の移動度補正の場合と黒階調の移動度補正の場合を例に挙げて具体的に説明する。

【 0 0 8 6 】

先ず、白階調では、移動度補正期間の開始時における駆動 T F T 3 2 の電流値が階調レベル範囲内で一番大きく、移動度補正初期の電圧 V も一番大きいために、上記の式（ 5 ）からわかるように、移動度補正にかかる時間が一番短い。この白階調で完全に移動度補正がかかる時間を t_1 とする。移動度補正期間において、最初から白階調レベルで移動度補正を行うと、駆動 T F T 3 2 のソース電圧は、図 1 2 (A) に示すカーブで上昇し、時間 t_1 経過後に移動度 μ が完全に補正されるゲート・ソース間電圧 $V_{g s}$ に到達する。

10

20

30

40

50

【 0 0 8 7 】

これに対して、白階調レベルでの移動度補正に先立って、中間階調で移動度補正を行った後、白階調レベルで再び移動度補正を行うことで、駆動 T F T 3 2 のソース電圧は、最初から白階調レベルで移動度補正を行った場合（点線）に対して、図 1 2 (B) に実線で示すように変化する、即ち中間階調での補正期間では点線で示すカーブよりも緩やかなカーブで上昇し、白階調レベルでの補正期間に入ると点線で示す本来のカーブで上昇することとなる。

【 0 0 8 8 】

これにより、最初から白階調レベルで移動度補正を行った場合よりも長い時間をかけないと、駆動 T F T 3 2 のゲート電圧が完全に移動度 μ を補正するゲート・ソース間電圧 V_{gs} に到達しないことになる。換言すれば、白階調レベルでの移動度補正に先立って、中間階調で移動度補正を行うことで、階調レベル範囲内で一番短かった、完全に移動度補正がかかる時間 t_1 をそれよりも長い時間 t_1 に変更できることになる。

【 0 0 8 9 】

次に、黒階調について考える。白階調の場合とは逆に、黒階調では移動度補正期間の開始時における駆動 T F T 3 2 の電流値が階調レベル範囲内で一番小さく、移動度補正初期の電圧 V も一番小さいために、上記の式 (5) からわかるように、移動度補正にかかる時間が一番長い。この黒階調で完全に移動度補正がかかる時間を t_2 とする。移動度補正期間において、最初から黒階調レベルで移動度補正を行うと、駆動 T F T 3 2 のソース電圧は、図 1 3 (A) に示すカーブで上昇し、時間 t_2 経過後に移動度 μ が完全に補正されるゲート・ソース間電圧 V_{gs} に到達する。

【 0 0 9 0 】

これに対して、黒階調レベルでの移動度補正に先立って、中間階調で移動度補正を行った後、黒階調レベルで再び移動度補正を行うことで、駆動 T F T 3 2 のソース電圧は、最初から黒階調レベルで移動度補正を行った場合（点線）に対して、図 1 3 (B) に実線で示すように変化する、即ち中間階調での補正期間では点線で示すカーブよりも急峻なカーブで上昇し、黒階調レベルでの補正期間に入ると点線で示す本来のカーブで上昇することとなる。

【 0 0 9 1 】

これにより、最初から黒階調レベルで移動度補正を行ったとき場合も短い時間で、駆動 T F T 3 2 のゲート電圧が完全に移動度 μ を補正するゲート・ソース間電圧 V_{gs} に到達できることになる。換言すれば、黒階調レベルでの移動度補正に先立って、中間階調で移動度補正を行うことで、階調レベル範囲内で一番長かった、完全に移動度補正がかかる時間 t_2 をそれよりも短い時間 t_2 に変更できることになる。

【 0 0 9 2 】

ここでは、階調レベル範囲内における最大階調レベルである白階調と最小階調レベルである黒階調を例に挙げて説明したが、他の階調についても、白階調、黒階調の場合と同様のことが言える。

【 0 0 9 3 】

上述したように、有機 E L 素子 3 1 の特性変動に対する補償機能と、駆動 T F T 3 2 の V_{th} 変動に対する補償機能とをより少ない構成素子数、具体的には 5 個のトランジスタ 3 2 ~ 3 6 と 1 個のキャパシタ 3 7 で実現したアクティブマトリクス型有機 E L 表示装置において、駆動 T F T 3 2 の移動度補正を行う際に、所望の信号電圧 V_{sig} での移動度補正を行うのに先立って、中間階調で移動度補正を行うことで、階調ごとに異なる、完全に移動度補正がかかる時間 t を変更することができる。

【 0 0 9 4 】

具体的には、本来移動度 μ の補正動作が完了するまで、例えば、白階調では時間 t_1 、黒階調では時間 t_2 がそれぞれかかっていたのを、一度中間階調で補正をかけることによって白階調では時間 t_1 よりも長い時間 t_1 に、黒階調では時間 t_2 よりも短い時間 t_2 に変更することができる。これにより、一定の移動度補正期間において、全階調につ

10

20

30

40

50

いて移動度 μ の画素ごとのバラツキに対して補正をかけることができるために、移動度 μ の画素ごとのバラツキに起因するスジやムラの無い均一な画質を得ることができる。

【0095】

また、中間階調で移動度補正を行う時間、即ち図12(B)、図13(B)における時間Tの設定によって、時間 t_1 から時間 t_1 へ、時間 t_2 から時間 t_2 へ変更できる時間幅を調整できるように、当該時間幅を調整することによってより良好な移動度補正を行うことができ、その結果、スジやムラの無いより均一な画質を得ることができる。

【0096】

なお、本実施形態では、データ線17に対してデータ線駆動回路22から中間階調レベルを供給するとしたが、データ線17にプリチャージスイッチを接続し、当該プリチャージスイッチを介して選択的に中間階調レベルをデータ線17に供給する構成を採ることも可能である。

【0097】

ところで、一般的に、画素回路11の各トランジスタが低温ポリシリコンプロセスを用いたTFTからなる表示装置では、3回書き込み方式など、1行(1ライン)の各画素に対して1水平期間に複数回に亘って信号電圧 V_{sig} を書き込む複数回書き込み方式が用いられている。

【0098】

例えば、水平方向において隣接する3個の画素回路をR(赤)、G(緑)、B(青)に対応させて、当該3個の画素回路を1表示単位としたカラー表示装置では、図14に示すように、隣り合うR、G、Bを単位として1入力、3出力のセクタ24を配置する。そして、データ線駆動回路22からR、G、Bの時系列の信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} をセクタ24に入力する一方、R、G、Bに対応したセレクト信号 T_R 、 T_G 、 T_B によってセクタ24を順に選択駆動することで、1水平期間内に信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} をデータ線17R、17G、17Bに対して順にサンプリングする。

【0099】

このように、1水平期間に複数回に亘って信号電圧 V_{sig} を書き込む複数回書き込み方式を採る表示装置では、図15のタイミングチャートから明らかなように、1水平期間の終了部分に確保できる移動度補正期間として長い期間を確保できないことから、当該移動度補正期間中に信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} を変化させることができないために、1水平期間内に複数回の書き込みを行うことが困難になる。そして、書き込み回数が増えれば増えるほど、移動度補正期間の確保が難しくなる。

【0100】

[第2実施形態]

そこで、第2実施形態に係る有機EL表示装置では、移動度補正を2段階で行うに当たり、図16のタイミングチャートに示すように、信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} の書き込みを行う水平期間(水平書き込み期間)の前半、具体的には当該期間の最初に中間階調での移動度補正を行い、当該水平書き込み期間の後半、具体的には当該期間の最後に信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} での移動度補正を行うようにする。

【0101】

本実施形態に係る有機EL表示装置においても、書き込み走査回路18および駆動走査回路19が特許請求の範囲における駆動手段に相当することになる。

【0102】

以下に、1水平期間内における動作について、図16のタイミングチャートを用いて説明する。

【0103】

先ず、時刻 t_{11} (図10の時刻 t_5 に相当) で書き込み信号 WS が“H”レベルになることで、信号電圧 V_{sig} (V_{sig_R} 、 V_{sig_G} 、 V_{sig_B}) を書き込む

10

20

30

40

50

書き込み期間（1水平期間）に入る。この水平書き込み期間において、データ線駆動回路22からは信号電圧 V_{sig} に先立って、中間階調レベル、例えばグレーレベル V_{gr} を出力する。

【0104】

次に、時刻 t_{12} でセレクト信号 T_R 、 T_G 、 T_B が“H”レベルになることで、セクタ24はグレーレベル V_{gr} をR、G、Bの各データ線17R、17G、17Bに対して共通に供給する。これにより、R、G、Bの各画素回路11R、11G、11Bにはグレーレベル V_{gr} が書き込まれる。

【0105】

次に、時刻 t_{13} で駆動信号 DS が“H”レベルになり、スイッチング TFT_{34} がオンすることで、1回目の移動度補正、即ち中間階調での移動度補正の動作が行われる。その後、時刻 t_{14} で駆動信号 DS が“H”レベルから“L”レベルに遷移することで、1回目の移動度補正動作が完了する。このとき、駆動 TFT_{32} のソース電圧が有機EL素子31の閾値電圧 V_{thel} とカソード電圧 V_{cat} の和を超えなければ、有機EL素子31に電流が流れないために、駆動 TFT_{32} のソース電圧は一定に保たれている。

【0106】

1回目の移動度補正動作の完了後、時刻 t_{15} でセレクト信号 T_G 、 T_B が“H”レベルから“L”レベルに遷移する。その後、時刻 t_{16} でデータ線駆動回路22からグレーレベル V_{gr} に代えて信号電圧 V_{sig} 、即ちR、G、Bの各信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} が時系列で出力される。

【0107】

そして、セレクト信号 T_R が“H”レベルのままであることから、時刻 t_{16} で信号電圧 V_{sig_R} がセクタ24によって選択されて画素回路11Rに書き込まれ、時刻 t_{17} でセレクト信号 T_G が“H”レベルになることで信号電圧 V_{sig_G} がセクタ24によって選択されて画素回路11Gに書き込まれ、時刻 t_{18} でセレクト信号 T_B が“H”レベルになることで信号電圧 V_{sig_B} がセクタ24によって選択されて画素回路11Bに書き込まれる。

【0108】

信号電圧 V_{sig_B} の書き込みが終了した後、時刻 t_{19} で駆動信号 DS が“H”レベルになり、スイッチング TFT_{34} がオンすることで、2回目の移動度補正、即ち信号電圧 V_{sig} での移動度補正の動作が行われる。このとき、駆動 TFT_{32} に流れる電流は、当該駆動 TFT_{32} のキャリアの移動度 μ を反映したものとなる。これにより、駆動 TFT_{32} のゲート・ソース間電圧 V_{gs} は、移動度 μ を反映して小さくなり、一定時間経過後に完全に移動度 μ を補正する電圧値 V_{gs} となる。

【0109】

その後、時刻 t_{20} （図10の時刻 t_7 に相当）で書き込み信号 WS が“H”レベルから“L”レベルに遷移し、サンプリング TFT_{33} がオフすることで、信号電圧 V_{sig} の書き込み期間が終了し、同時に、スイッチング TFT_{34} がオン状態のままであるために発光期間に入る。このとき、駆動 TFT_{32} のゲート・ソース間電圧 V_{gs} が一定であるので、駆動 TFT_{32} は一定電流 I_{ds} を有機EL素子31に供給する。その結果、有機EL素子31は発光動作を開始する。

【0110】

上述したように、移動度補正を2段階で行うに当たり、信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} の書き込みを行う1水平期間の最初に中間階調での移動度補正を行い、当該水平書き込み期間の最後に信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} での移動度補正を行うことで、第1実施形態の場合のように、1水平期間の終了部分で信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} を変化させる必要がないために、1水平期間に複数回に亘って信号電圧 V_{sig} を書き込む複数回書き込み方式を採用する表示装置においても、一定の移動度補正動作時間で全階調について移動度 μ の画素ごとのバラツキに対して補正をかけることができる。

10

20

30

40

50

【0111】

(第2実施形態の応用例)

なお、本実施形態では、データ線17に対してデータ線駆動回路22からセクタ24を介して中間階調レベルを供給するとしたが、図17に示すように、データ線17の例えばデータ線駆動回路22と反対側の端部にプリチャージスイッチ25を接続し、当該プリチャージスイッチ25を介して選択的に中間階調レベルをデータ線17に供給する構成を採ることも可能である。この場合、図18に示すように、水平書き込み期間の前半でアクティブとなるプリチャージ信号Tpによってプリチャージスイッチ25をオン/オフ制御することになる。

【0112】

このように、プリチャージスイッチ25を用いて中間階調レベルを供給する構成を採ることで、セクタ24では中間階調レベルを書き込むための動作を行う必要がなくなるために、信号電圧Vsig_R, Vsig_G, Vsig_Bの書き込み時間マージンを増加させることができるとともに、セクタ24での消費電力を抑えることができるという利点がある。

【0113】

[第3実施形態]

第3実施形態では、第2実施形態と同様に、1水平期間に複数回に亘って信号電圧Vsigを書き込む複数回書き込み方式を採る表示装置においても、一定の移動度補正動作時間で全階調について移動度補正を実現するために、移動度補正を2段階で行うに当たり、図19に示すような駆動タイミングを採っている。

【0114】

すなわち、所定の電位Vofsを供給する電源線(以下、「Vofs線」と記述する)の電位(第3の電源電位)を、所定の電位Vofsと、中間階調レベルに対応した電位Vgr(以下、「中間階調電位Vgr」と記述する)の2値を選択的にとり得るようにし、スイッチングTF T 35のオン状態において、閾値キャンセル動作後にVofs線の電位を所定の電位Vofsから中間階調電位Vgrに切り替えることによって1回目の移動度補正を行い、水平書き込み期間の最後に2回目の移動度補正を行うようにする。

【0115】

ここで、Vofs線の電位の切り替えは、当該Vofs線に電源電圧を供給する電源供給回路(図示せず)にて行われることになる。そして、2段階での移動度補正動作は、サンプリングTF T 33をオン/オフ駆動する書き込み走査回路18、スイッチングTF T 34をオン/オフ駆動する駆動走査回路19、スイッチングTF T 35をオン/オフ駆動する第1オートゼロ回路20の制御の下に実行される。したがって、本実施形態に係る有機EL表示装置では、書き込み走査回路18、駆動走査回路19、第1オートゼロ回路20および上記電源供給回路が特許請求の範囲における駆動手段に相当することになる。

【0116】

以下に、第3実施形態に係る移動度補間動作について、図19のタイミングチャートを用いて説明する。なお、閾値キャンセル動作までは第1実施形態と同じであり重複するので、ここではその説明を省略する。また、図19において、時刻t1~t7は、図10における時刻t1~t7に対応している。

【0117】

時刻t21でVofs線の電位が所定の電位Vofsから中間階調電位Vgrに切り替わることで、閾値キャンセル動作が終了し、1回目の移動度補正動作に入る。すなわち、Vofs線の電位が中間階調電位Vgrに切り替わることで、当該中間階調電位VgrがスイッチングTF T 35を介して駆動TF T 32のゲートに書き込まれ、中間階調での移動度補正が行われる。

【0118】

次に、時刻t3で駆動信号DSが“H”レベルから“L”レベルに遷移し、1回目の移動度補正動作が完了する。このとき、駆動TF T 32のソース電圧が有機EL素子31の

10

20

30

40

50

閾値電圧 V_{thel} とカソード電圧 V_{cat} の和を超えなければ、有機 EL 素子 31 に電流が流れないために、駆動 TFT 32 のソース電圧は一定に保たれている。その後、時刻 t_4 でオートゼロ信号 AZ_1 が “H” レベルから “L” レベルに遷移し、時刻 t_{22} で V_{ofs} 線の電位が中間階調電位 V_{gr} から所定の電位 V_{ofs} に切り替わる。

【0119】

次に、時刻 t_5 で書き込み信号 WS が “H” レベルになることで、サンプリング TFT 33 がオン状態となり、信号電圧 V_{sig} の水平書き込み期間に入る。この水平書き込み期間では、例えば先述した 3 回書き込み方式を採用する場合は、1 水平期間において R 、 G 、 B の各信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} が順に書き込まれる。

【0120】

そして、駆動 TFT 32 のゲートに所望の信号電圧 V_{sig} が書き込まれた後、水平書き込み期間の後半の時刻 t_6 で駆動信号 DS が “H” レベルになることで、2 回目の移動度補正動作、即ち所望の信号電圧 V_{sig} での移動度補正動作が行われる。このとき、駆動 TFT 32 に流れる電流は、当該駆動 TFT 32 のキャリアの移動度 μ を反映したものとなる。これにより、駆動 TFT 32 のゲート・ソース間電圧 V_{gs} は、移動度 μ を反映して小さくなり、一定時間経過後に完全に移動度 μ を補正する電圧値 V_{gs} となる。

【0121】

その後、時刻 t_7 で書き込み信号 WS が “H” レベルから “L” レベルに遷移し、サンプリング TFT 33 がオフすることで、信号電圧 V_{sig} の書き込み期間が終了し、同時に、スイッチング TFT 34 がオン状態のままであるために発光期間に入る。このとき、駆動 TFT 32 のゲート・ソース間電圧 V_{gs} が一定であるので、駆動 TFT 32 は一定電流 I_{ds} を有機 EL 素子 31 に供給する。その結果、有機 EL 素子 31 は発光動作を開始する。

【0122】

上述したように、移動度補正を 2 段階で行うに当たり、 V_{ofs} 線の電位を、所定の電位 V_{ofs} と中間階調電位 V_{gr} とに切り替え可能とし、閾値キャンセル動作後に V_{ofs} 線の電位を中間階調電位 V_{gr} に切り替えることによって 1 回目の移動度補正を行い、水平書き込み期間の最後に 2 回目の移動度補正を行うことで、複数回書き込み方式を採用する表示装置においても、一定の移動度補正動作時間で全階調について移動度 μ の画素ごとのバラツキに対して補正をかけることができる。

【0123】

また、1 水平期間内に移動度補正は 1 回しか行わないために、信号電圧 V_{sig_R} 、 V_{sig_G} 、 V_{sig_B} の書き込み時間マージンを増加させることができ、さらにセレクト 24 では中間階調レベルを書き込むための動作を行う必要がなくなるために、セレクト 24 での消費電力を抑えることができる。

【0124】

(第 3 実施形態の応用例)

なお、本実施形態では、閾値キャンセル動作後に V_{ofs} 線の電位を中間階調電位 V_{gr} に切り替えることで 1 回目の移動度補正を行うとしたが、第 2 実施形態の応用例 (図 17 参照) と同様に、データ線 17 の例えばデータ線駆動回路 22 と反対側の端部にプリチャージスイッチ 25 を接続し、当該プリチャージスイッチ 25 を介して選択的に中間階調レベルをデータ線 17 に供給する構成を採用することも可能である。

【0125】

この応用例に係る移動度補正動作について、図 20 のタイミングチャートを用いて説明する。なお、閾値キャンセル動作までは第 1 実施形態と同じであり重複するので、ここではその説明を省略する。また、図 20 において、時刻 $t_1 \sim t_7$ は、図 10 における時刻 $t_1 \sim t_7$ に対応している。

【0126】

時刻 t_3 で閾値キャンセル動作が終了し、時刻 t_4 でオートゼロ信号 AZ_1 が “L” レベルになった後、時刻 t_{31} で書き込み信号 WS およびプリチャージ信号 Tp が “H” レ

10

20

30

40

50

ベルになる。これにより、中間階調電位（中間階調レベルに対応した電位） V_{gr} がプリチャージスイッチ25を介してデータ線17R, 17G, 17Bに、さらにサンプリングTFT33を介して駆動TFT32のゲートに書き込まれる。

【0127】

次に、時刻 t_{32} で駆動信号DSが“H”レベルになり、スイッチングTFT34がオンすることで、1回目の移動度補正、即ち中間階調での移動度補正が行われる。そして、時刻 t_{33} で駆動信号DSが“H”レベルから“L”レベルに遷移することで、1回目の移動度補正動作が完了する。

【0128】

1回目の移動度補正動作が完了した後、時刻 t_{34} で書き込み信号WSおよびプリチャージ信号Tpが“H”レベルから“L”レベルに遷移する。その後、時刻 t_5 で書き込み信号WSが“H”レベルになることで、サンプリングTFT33がオン状態となり、信号電圧Vsigの水平書き込み期間に入る。この水平書き込み期間では、例えば先述した3回書き込み方式を採る場合は、1水平期間においてR, G, Bの各信号電圧Vsig_R, Vsig_G, Vsig_Bが順に書き込まれる。

【0129】

そして、駆動TFT32のゲートに所望の信号電圧Vsigが書き込まれた後、水平書き込み期間の後半の時刻 t_6 で駆動信号DSが“H”レベルになることで、2回目の移動度補正動作、即ち所望の信号電圧Vsigでの移動度補正動作が行われる。このとき、駆動TFT32に流れる電流は、当該駆動TFT32のキャリアの移動度 μ を反映したものとなる。これにより、駆動TFT32のゲート・ソース間電圧Vgsは、移動度 μ を反映して小さくなり、一定時間経過後に完全に移動度 μ を補正する電圧値Vgsとなる。

【0130】

このように、移動度補正を2段階で行うに当たり、データ線17にプリチャージスイッチ25を接続し、閾値キャンセル動作後にプリチャージスイッチ25を介してデータ線17に中間階調レベルを選択的に供給することによって1回目の移動度補正を行い、水平書き込み期間の最後に2回目の移動度補正を行うことで、第3実施形態と同様の作用効果を得ることができることに加えて、Vofs線を持たない画素回路を有する表示装置においても、2段階での移動度補正を行うことができる。

【0131】

なお、上記各実施形態では、画素回路11の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、電流値に応じて発光輝度が変化する電流駆動型の発光素子を用いた表示装置全般に適用可能である。

【0132】

また、上記実施形態においては、画素回路11を構成する駆動トランジスタ32、サンプリングトランジスタ33およびスイッチングトランジスタ34~36としてNチャンネル型のTFTを用いた場合を例に挙げて説明したが、サンプリングトランジスタ33およびスイッチングトランジスタ34~36については、必ずしもNチャンネル型のTFTである必要はない。

【図面の簡単な説明】

【0133】

【図1】本発明の参考例に係るアクティブマトリクス型表示装置および当該表示装置に用いられる画素回路の構成を示す回路図である。

【図2】参考例に係る画素回路の回路動作を説明するためのタイミングチャートである。

【図3】参考例に係る画素回路の動作説明図（その1）である。

【図4】参考例に係る画素回路の動作説明図（その2）である。

【図5】参考例に係る画素回路の動作説明図（その3）である。

【図6】参考例に係る画素回路の動作説明図（その4）である。

【図7】参考例に係る画素回路の動作説明図（その5）である。

10

20

30

40

50

【図 8】参考例に係る画素回路の動作説明図（その 6）である。

【図 9】参考例に係る画素回路の動作説明に供する特性図である。

【図 10】本発明の第 1 実施形態に係る駆動タイミングを示すタイミングチャートである。

【図 11】駆動 T F T の移動度とソース電圧との関係を示す図である。

【図 12】白階調での中間階調補正有りの場合（A）と無しの場合（B）の駆動 T F T のゲート電圧、ソース電圧の変化を示す図である。

【図 13】黒階調での中間階調補正有りの場合（A）と無しの場合（B）の駆動 T F T のゲート電圧、ソース電圧の変化を示す図である。

【図 14】3 回書き込み方式を採る表示装置の要部の構成例を示す回路図である。

10

【図 15】3 回書き込み方式を採る表示装置の動作説明のためのタイミングチャートである。

【図 16】本発明の第 2 実施形態に係る駆動タイミングを示すタイミングチャートである。

【図 17】第 2 実施形態の応用例に係る表示装置の要部の構成を示す回路図である。

【図 18】応用例に係る表示装置の動作説明のためのタイミングチャートである。

【図 19】本発明の第 3 実施形態に係る駆動タイミングを示すタイミングチャートである。

【図 20】第 3 実施形態の応用例に係る駆動タイミングを示すタイミングチャートである。

20

【図 21】従来例に係るアクティブマトリクス型表示装置および当該表示装置に用いられる画素回路の構成を示す回路図である。

【図 22】従来例に係る画素回路の回路動作を説明するためのタイミングチャートである。

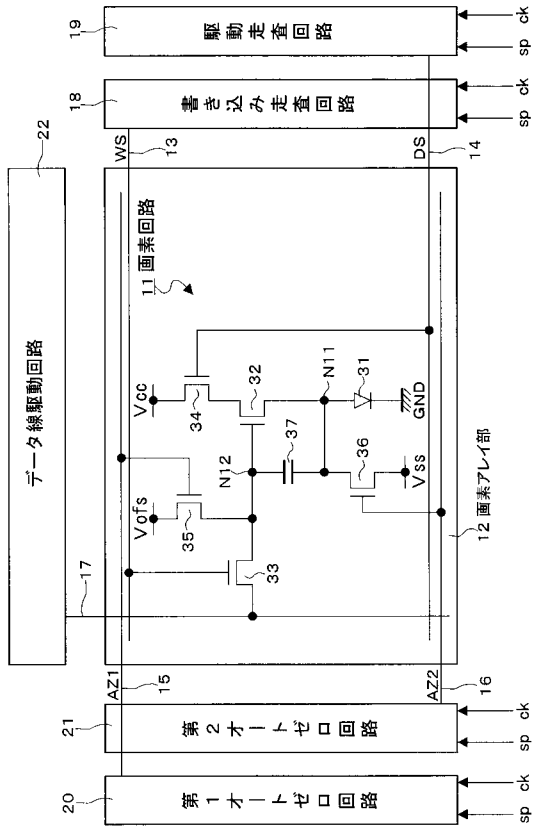
【符号の説明】

【0134】

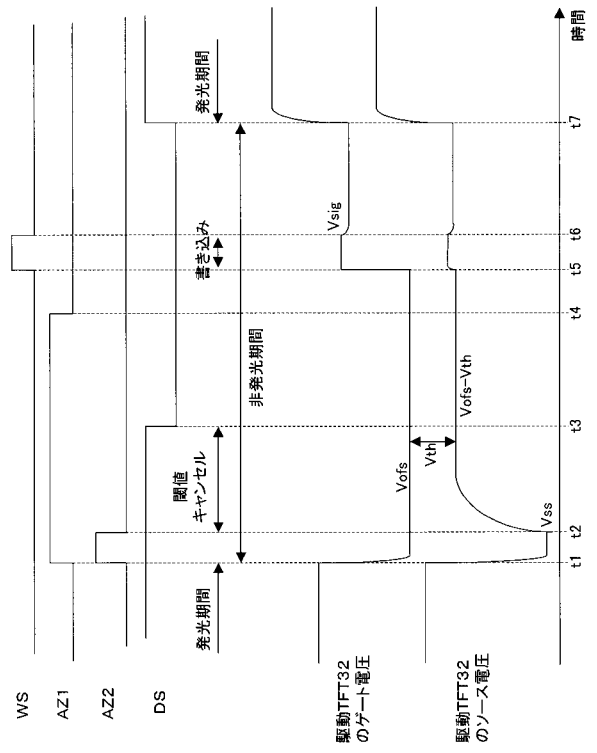
11 ... 画素回路、12 ... 画素アレイ部、13 ... 走査線、14 ... 駆動線、15 ... 第 1 オートゼロ線、16 ... 第 2 オートゼロ線、17 ... データ線、18 ... 書き込み走査回路、19 ... 駆動走査回路、20 ... 第 1 オートゼロ回路、21 ... 第 2 オートゼロ回路、22 ... データ線駆動回路、24 ... セレクタ、25 ... プリチャージスイッチ、31 ... 有機 E L 素子、32 ... 駆動 T F T、33 ... サンプリング T F T、34 ~ 36 ... スイッチング T F T、37 ... キャパシタ

30

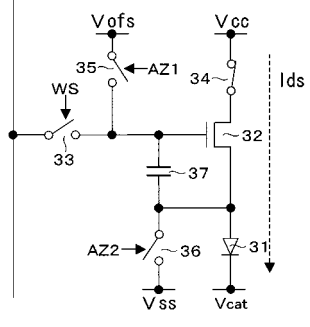
【 図 1 】



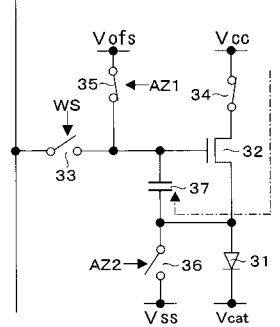
【 図 2 】



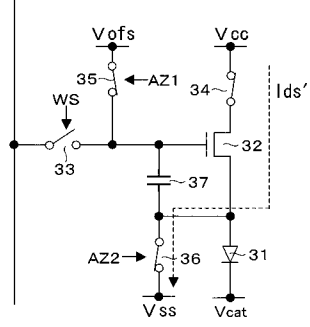
【 図 3 】



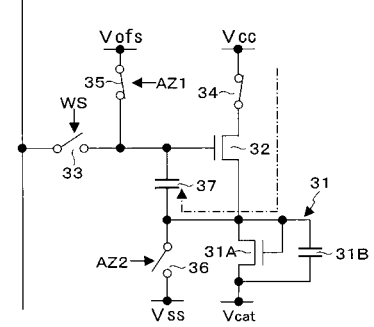
【 図 5 】



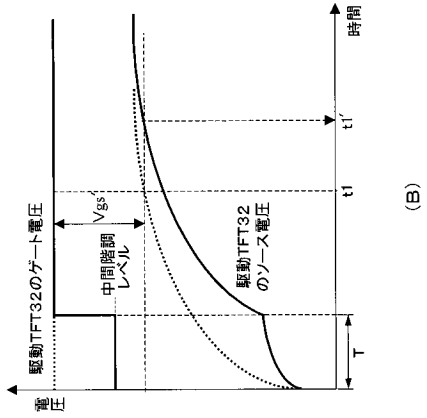
【 図 4 】



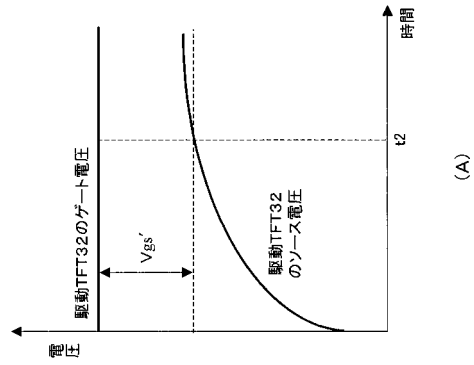
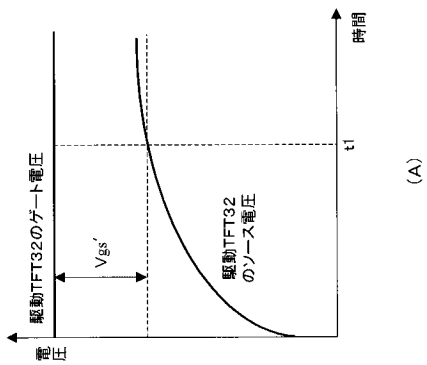
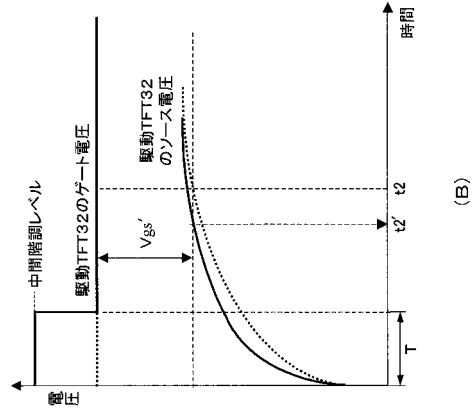
【 図 6 】



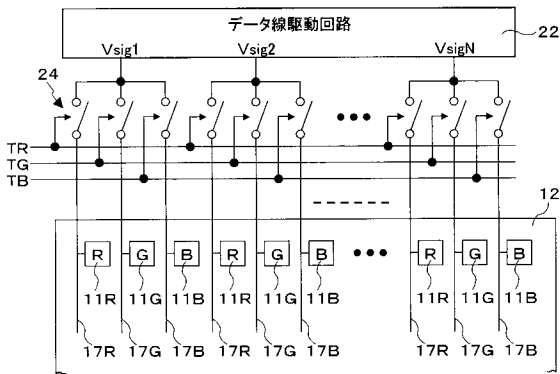
【図12】



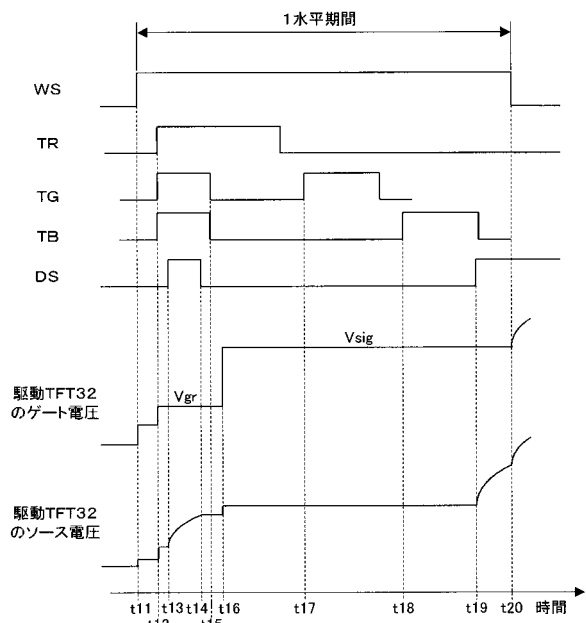
【図13】



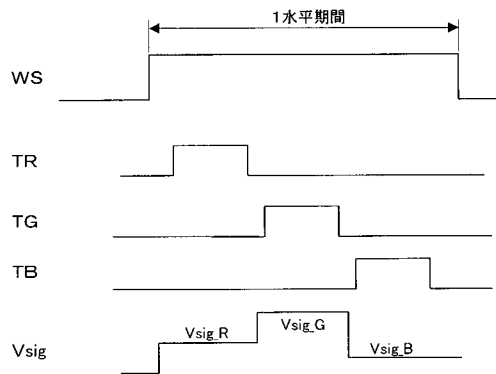
【図14】



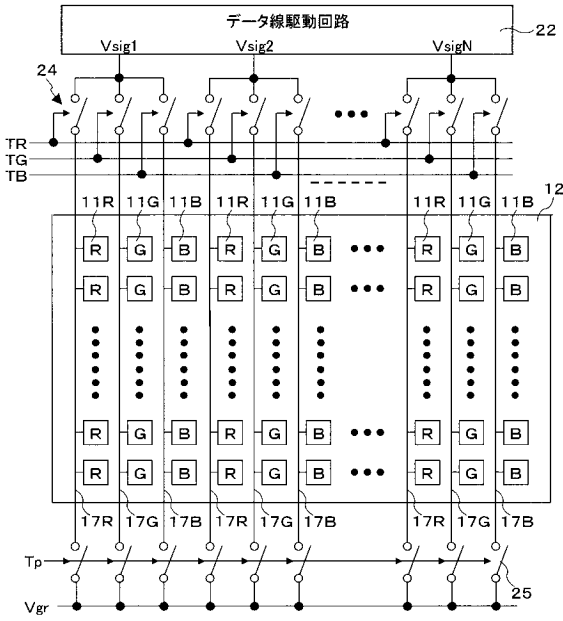
【図16】



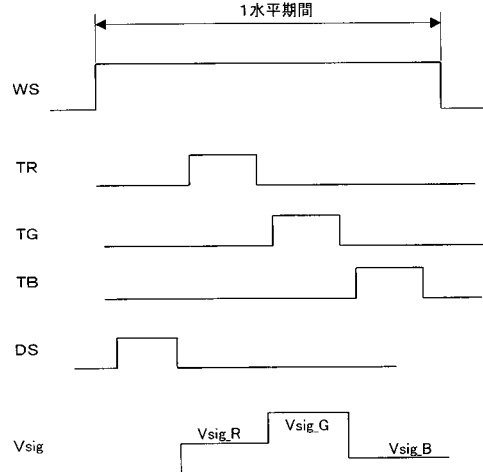
【図15】



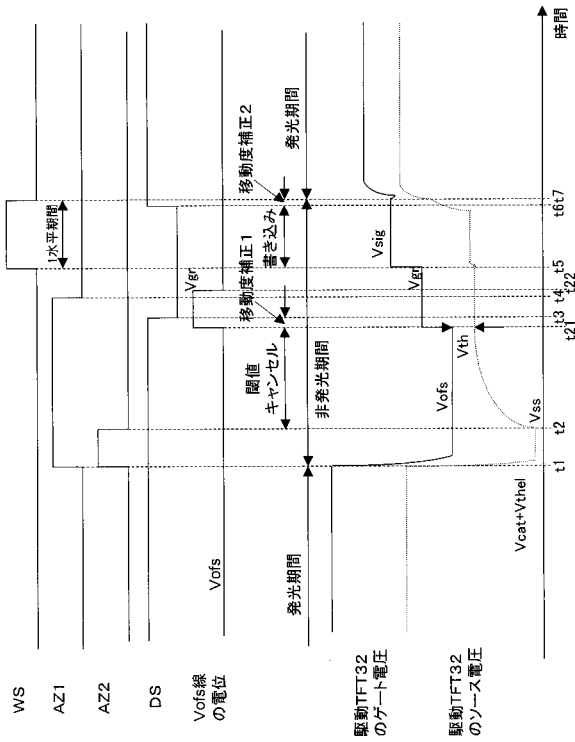
【図 17】



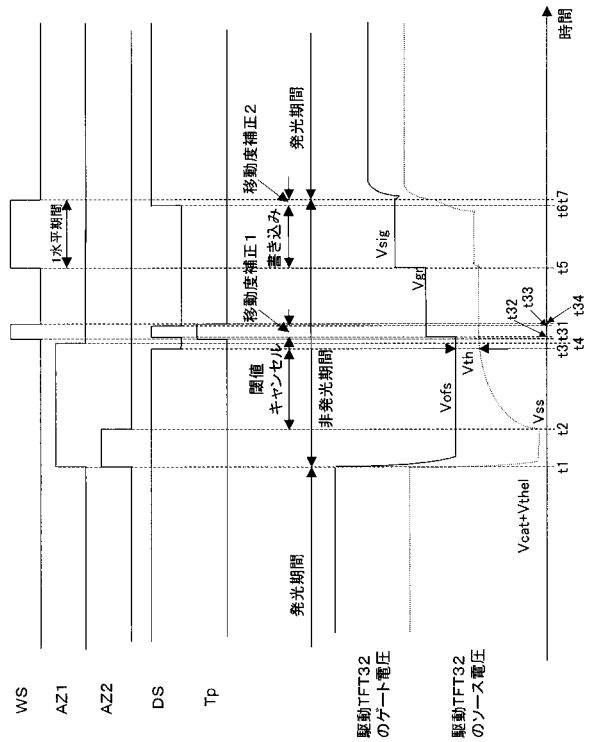
【図 18】



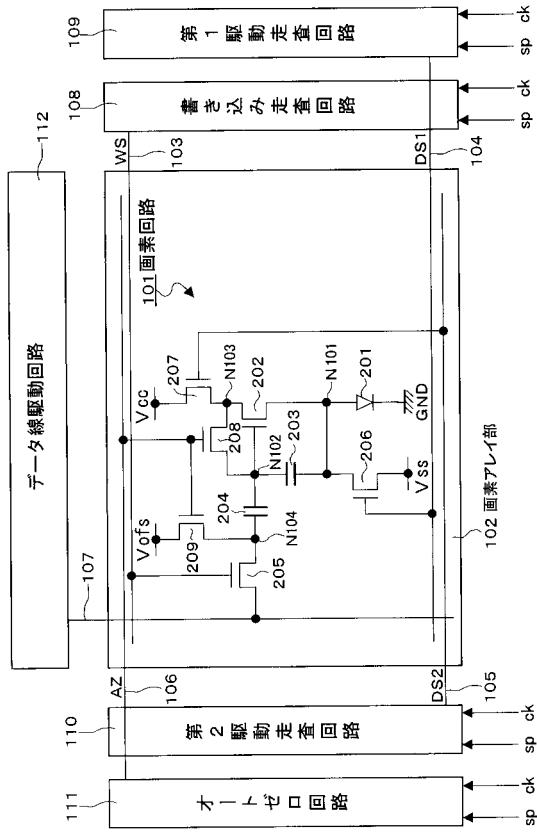
【図 19】



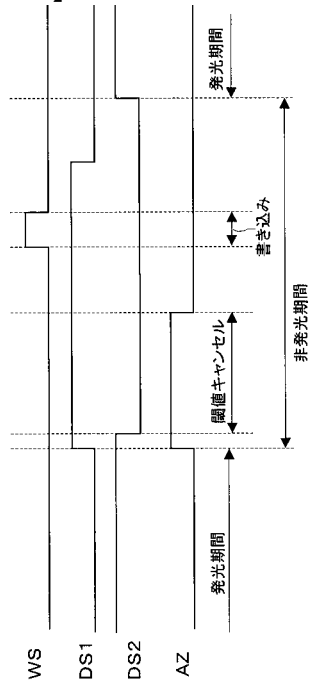
【図 20】



【 図 2 1 】



【 図 2 2 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 2 3 Y
G 0 9 G	3/20	6 2 3 R
H 0 5 B	33/14	A
G 0 9 G	3/20	6 4 1 D

Fターム(参考) 5C080 AA06 BB05 CC03 DD04 DD05 DD28 DD29 EE28 FF11 JJ02
JJ03 JJ04 JJ05

专利名称(译)	显示装置和显示装置的驱动方法		
公开(公告)号	JP2007108381A	公开(公告)日	2007-04-26
申请号	JP2005298497	申请日	2005-10-13
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	山本哲郎 内野勝秀 山下淳一		
发明人	山本 哲郎 内野 勝秀 山下 淳一		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0248 G09G2320/0233 G09G2320/043		
FI分类号	G09G3/30.J G09G3/20.611.H G09G3/20.670.J G09G3/20.642.A G09G3/20.624.B G09G3/20.641.A G09G3/20.623.Y G09G3/20.623.R H05B33/14.A G09G3/20.641.D G09G3/3225 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE03 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD04 5C080/DD05 5C080/DD28 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C380/AA01 5C380/AB06 5C380/AB22 5C380/AB24 5C380/AB34 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BC02 5C380/BC03 5C380/BC09 5C380/BC13 5C380/BD03 5C380/CA08 5C380/CA12 5C380/CA29 5C380/CB01 5C380/CB16 5C380/CB17 5C380/CB26 5C380/CC03 5C380/CC04 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC52 5C380/CC65 5C380/CD015 5C380/CD026 5C380/CF52 5C380/DA06 5C380/DA47		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

在迁移率校正中，如果完全执行迁移率校正的时间根据灰度而变化，则不能在固定迁移率校正时间中执行所有色调的迁移率校正。当执行驱动TFT的迁移率校正时，在利用期望信号电压 V_{sig} 执行迁移率校正之前，在中间灰度级执行迁移率校正，从而针对每个灰度级改变，改变完全执行迁移率校正的时间，使得可以在恒定迁移率校正时段中对所有灰度执行迁移率校正。 .The 12

