

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3883854号**  
**(P3883854)**

(45) 発行日 平成19年2月21日(2007.2.21)

(24) 登録日 平成18年11月24日(2006.11.24)

(51) Int.Cl.	F I
<b>G09G 3/30 (2006.01)</b>	G09G 3/30 H
<b>G09F 9/30 (2006.01)</b>	G09G 3/30 K
<b>H01L 27/32 (2006.01)</b>	G09F 9/30 338
<b>G09G 3/20 (2006.01)</b>	G09F 9/30 365Z
	G09G 3/20 624B
請求項の数 17 (全 29 頁) 最終頁に続く	

(21) 出願番号	特願2001-365324 (P2001-365324)	(73) 特許権者	000153878
(22) 出願日	平成13年11月29日(2001.11.29)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2003-167550 (P2003-167550A)		神奈川県厚木市長谷398番地
(43) 公開日	平成15年6月13日(2003.6.13)	(72) 発明者	山崎 舜平
審査請求日	平成16年11月29日(2004.11.29)		神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	小山 潤
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内
		審査官	西島 篤宏
		最終頁に続く	

(54) 【発明の名称】 表示装置、コンピュータ、ナビゲーションシステム、ゲーム機器、及び携帯情報端末

(57) 【特許請求の範囲】

## 【請求項1】

表示部とセンサ部とを有し、  
 前記表示部は複数の表示用画素を有し、  
 前記センサ部は1つ又は複数のセンサ用画素を有し、  
 前記複数の表示用画素と前記1つ又は複数のセンサ用画素には同一構造の発光素子が設けられ、  
 前記表示部と前記1つ又は複数のセンサ用画素は同一ガラス基板上に設けられ、  
 前記表示部及びセンサ部が設けられている側とは逆側の前記ガラス基板に形成された凹部に、発光素子の輝度を検知する光センサが設けられ、  
 前記光センサを流れる電流によって、前記複数の表示用画素がそれぞれ有する発光素子の輝度を調節する制御手段が備えられていることを特徴とする表示装置。

## 【請求項2】

表示部とセンサ部とを有し、  
 前記表示部は複数の表示用画素を有し、  
 前記センサ部は1つ又は複数のセンサ用画素を有し、  
 前記複数の表示用画素と前記1つ又は複数のセンサ用画素には同一構造の発光素子が設けられ、  
 前記表示部と前記1つ又は複数のセンサ用画素は同一ガラス基板上に設けられ、  
 前記表示部及びセンサ部が設けられている側とは逆側の前記ガラス基板に形成された凹

部に、発光素子の輝度を検知する光センサが設けられ、

前記光センサは、FPC（フレキシブルプリントサーキット）によって実装されており、

前記光センサを流れる電流によって、前記複数の表示用画素がそれぞれ有する発光素子の輝度を調節する制御手段が備えられていることを特徴とする表示装置。

【請求項 3】

表示部とセンサ部とを有し、

前記表示部は複数の表示用画素を有し、

前記センサ部は 1 つ又は複数のセンサ用画素を有し、

前記複数の表示用画素と前記 1 つ又は複数のセンサ用画素には同一構造の発光素子が設けられ、

前記表示部と前記 1 つ又は複数のセンサ用画素は同一ガラス基板上に設けられ、

前記表示部及びセンサ部が設けられている側とは逆側の前記ガラス基板に形成された凹部に、発光素子の輝度を検知する光センサが設けられ、

前記光センサは、FPC（フレキシブルプリントサーキット）によって実装されており、

前記光センサと前記ガラス基板との間にはカラーフィルターが設けられ、

前記光センサを流れる電流によって、前記複数の表示用画素がそれぞれ有する発光素子の輝度を調節する制御手段が備えられていることを特徴とする表示装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか 1 項において、

前記発光素子は、赤色、青色又は緑色に発光する発光素子であることを特徴とする表示装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか 1 項において、

前記光センサは、オペアンプの反転入力端子と接続され、

前記オペアンプの出力と前記反転入力端子とが接続され、

前記オペアンプの出力は、前記発光素子の輝度を調節する制御手段の入力部と接続されていることを特徴とする表示装置。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか 1 項において、

前記光センサはアモルファスシリコンフォトダイオードであることを特徴とする表示装置。

【請求項 7】

請求項 1 乃至請求項 5 のいずれか 1 項において、

前記光センサは、ガラス基板上に形成されたアモルファスシリコンと、

前記アモルファスシリコン上に形成された Ni 電極と、

前記 Ni 電極上に形成された絶縁膜と、

前記絶縁膜上に形成され、前記 Ni 電極とコンタクトするはんだパッドとを有することを特徴とする表示装置。

【請求項 8】

請求項 1 乃至請求項 7 のいずれか 1 項において、

前記光センサによって、前記センサ用画素の有する発光素子の輝度を検知することを特徴とする表示装置。

【請求項 9】

請求項 1 乃至請求項 7 のいずれか 1 項において、

前記光センサによって、前記センサ用画素の有する発光素子の輝度及び外光の輝度を検知することを特徴とする表示装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか 1 項において、前記発光素子は、陽極と陰極との間に

10

20

30

40

50

有機化合物層が備えられ、前記有機化合物層は低分子系有機物質またはポリマー系有機物質で形成されていることを特徴とする表示装置。

【請求項 1 1】

請求項 1 0 において、

前記低分子系有機物質は、 $Alq_3$ （トリス - 8 - キノリライト - アルミニウム）または TPD（トリフェニルアミン誘導体）からなることを特徴とする表示装置。

【請求項 1 2】

請求項 1 0 において、

前記ポリマー系有機物質は、PPV（ポリフェニレンビニレン）、PVK（ポリビニルカルバゾール）またはポリカーボネートからなることを特徴とする表示装置。

10

【請求項 1 3】

請求項 1 0 乃至請求項 1 2 のいずれか 1 項において、

前記陽極は、酸化インジウムと酸化亜鉛との化合物、または酸化インジウムと酸化スズとの化合物でなる導電膜であることを特徴とする表示装置。

【請求項 1 4】

請求項 1 乃至請求項 1 3 のいずれか 1 項に記載の前記表示装置を用いることを特徴とするコンピュータ。

【請求項 1 5】

請求項 1 乃至請求項 1 3 のいずれか 1 項に記載の前記表示装置を用いることを特徴とするナビゲーションシステム。

20

【請求項 1 6】

請求項 1 乃至請求項 1 3 のいずれか 1 項に記載の前記表示装置を用いることを特徴とするゲーム機器。

【請求項 1 7】

請求項 1 乃至請求項 1 3 のいずれか 1 項に記載の前記表示装置を用いることを特徴とする携帯情報端末。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、発光素子を配列して画像表示部が形成された表示装置に関する。特に本発明は、有機エレクトロルミネセンス材料を用いて形成された発光素子が備えられた表示装置に関する。

30

【0002】

【従来の技術】

発光素子は、蛍光又は燐光が得られる有機化合物を含む薄膜（有機化合物層）を、陽極と陰極から成る一対の電極間に挟んだ構造をもって形成されている。その発光機構は、陰極から注入された電子と、陽極から注入された正孔が発光性物質を含む発光層で再結合して分子励起子を形成し、その分子励起子が基底状態に戻る時に光を放出する現象として捉えられている。発光輝度は 10 V 以下の印加電圧であっても数千～数万  $cd/m^2$  を得ることができ、有機化合物材料やそのドーパントを適宜選択することにより青色から赤色までの発光が可能である。従って、原理的には表示装置などへの応用が十分可能であると考えられている。

40

【0003】

この種の表示装置として、薄膜トランジスタ（以下、TFT という）を用いて発光素子を駆動する方式が考えられている。これは、アクティブマトリクス駆動方式と呼ばれ、TFT により個々の画素に設けられた発光素子を制御している。特に、多結晶シリコン膜を用いた TFT は、アモルファスシリコン膜を用いた TFT よりも電界効果移動度が高いため、高速動作が可能となっている。そのため、TAB 方式や COG 方式により実装されていた駆動回路を画素と同一の基板上に作り込むことが可能となっている。

【0004】

50

**【発明が解決しようとする課題】**

しかしながら、発光素子を用いた表示装置は、発光素子の劣化により、発光輝度が低下するという問題点を有していた。これは、発光素子の構成部材である有機化合物層又は有機化合物材料や陰極材料が、水分、酸素、光、熱により劣化するものと考えられている。劣化のモードは一様でなく、表示装置の構造や作製条件、さらに動作環境によって変わるので、その防止策を図るのは困難な状況にある。

**【0005】**

表示装置として捉えられるこの劣化は、表示される画像が暗くなり、不鮮明になることで視認することができる。

**【0006】**

表示装置には大きく分けて四つのカラー化表示方式があり、R（赤）G（緑）B（青）に対応した三種類の発光素子を形成する方式、白色発光の発光素子とカラーフィルタを組み合わせた方式、青色又は青緑発光の発光素子と蛍光体（蛍光性の色変換層：CCM）とを組み合わせた方式、陰極（対向電極）に透明電極を使用してRGBに対応した発光素子を重ねる方式（RGBスタッキング法）がある。

**【0007】**

有機化合物層を構成する有機材料は、有機化合物層の発光する色によって異なる。そのため、R（赤）G（緑）B（青）に対応した三種類の発光素子を用いたカラー化表示方式において、RGBに対応した三種類の発光素子が有する有機化合物層は、それぞれ異なる速度で劣化することがある。この場合、時間が経つにつれRGBに対応した発光素子の輝度がそれぞれ異なってしまう、表示装置に所望の色を有する画像を表示することができなくなる。

**【0008】**

本発明は、このような問題点を鑑みなされたものであり、発光素子が劣化しても、表示装置における輝度の低下を抑え、鮮明で所望のカラー表示を行うことが可能な表示装置を提供することを目的とする。

**【0009】****【課題を解決するための手段】**

上記問題点を解決するために、本発明の表示装置は、発光素子を配列して画像表示部における輝度を検知して、所定の値に補正するためのセンサ部を有する。センサ部は画像表示部に設けられる画素と同じ構成のセンサ用画素と、その画素の輝度を検知するフォトセンサから成っている。

**【0010】**

センサ用画素に設けられる発光素子（以下、センサ用発光素子と呼ぶ）は、表示部の画素（表示用画素）が有する発光素子（以下、表示用発光素子と呼ぶ）と同じ構成を有し、同じ工程により作製されるものである。

**【0011】**

そして任意に選ばれた表示用発光素子に入力される信号と同じ信号が、センサ用発光素子に入力される。なお、ここで言う入力という動作は、発光素子の有する電極の一つに該信号の電位が与えられ、発光素子の有する電極の一つに与えられた該信号の電位ともう一つの電極に与えられている一定の電位との電位差である発光素子駆動電圧が有機化合物層に加えられることを示している。

**【0012】**

よってセンサ用発光素子と、任意に選ばれた表示用発光素子とでは、有機化合物層に加えられる電圧がほぼ同じとなり、そのため有機化合物層の劣化する速度をほぼ等しくすることができる。よってセンサ用発光素子の輝度と表示用発光素子の輝度とは、時間を経てもほぼ等しい状態を保ち、より正確な補正を可能としている。

**【0013】**

一方センサ用発光素子が発する光は、センサ部に設けられた光センサによって検知する。光センサにより、センサ用発光素子の輝度の情報を電気信号に変換し、表示装置に設けら

10

20

30

40

50

れた補正回路によって表示用発光素子の輝度が補正される。この時同時にセンサ用発光素子の輝度も補正する。

【 0 0 1 4 】

適用される光センサは特に限定されないが、フォトダイオード又はフォトリジスタなど光電効果を利用した固体素子が適用される。

【 0 0 1 5 】

本発明は上記構成によって、表示装置において発光素子が劣化しても、画像表示部の輝度の低下を抑え、鮮明な画像表示を長期間にわたって実現することができる。

【 0 0 1 6 】

本発明の表示装置は、白色発光の表示用発光素子を用いたカラー表示方式、又は R G B のそれぞれの色に対応する表示用発光素子を用いたカラー表示方式のどちらにも対応することができる。R G B のそれぞれの色に対応する表示用発光素子を用いたカラー表示方式の場合、R G B のそれぞれの色に対応するセンサ用画素をセンサ部に設けることが好ましい。しかし本発明はこの構成に限定されず、R G B のうちの 1 つ又は 2 つの色に対応するセンサ用画素をセンサ部に設けても良い。特に有機化合物層の劣化が著しい色に対応するセンサ用画素をセンサ部に設けることは、所望の色を有する画像を表示するのに有効である。

10

【 0 0 1 7 】

また、表示用発光素子とセンサ用発光素子とは、同じ条件で同時に形成することが好ましい。上記構成によって、表示用発光素子とセンサ用発光素子との劣化する速度を同じにすることができ、輝度の補正をより正確に且つ精密に行うことができる。したがって、光センサが検知するセンサ用発光素子の輝度が、表示用発光素子の輝度により等しくなり、表示用発光素子の輝度の変化をより正確に検知し、表示用発光素子の輝度を所望の値に補正することが可能になる。

20

【 0 0 1 8 】

なお、表示部の一部をセンサ部として用いることも可能である。つまり、表示部が有する画素のうち、任意に選択された 1 つ又は複数の画素をセンサ用画素とし、他の画素を表示用画素とすることも可能である。この場合、センサ部が表示部に含まれない場合に比べて、センサ部を設けるスペースを省くことができるので、表示装置の小型軽量化に寄与することができる。

30

【 0 0 1 9 】

なお、発光素子の構成に限定はなく、代表的には、陽極及び陰極と区別される一対の電極間に有機化合物層が設けられた構造が適用される。有機化合物層の構成は、正孔輸送層 / 発光層 / 電子輸送層、電極上に正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層、または正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層など様々な形態が適用される。即ち、一対の電極間に設けられる全ての層を総称して有機化合物層と呼ぶ。よって上述した正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層等は、全て有機化合物層に含まれる。

【 0 0 2 0 】

このような発光素子における発光は広義の意味におけるエレクトロルミネッセンス (Electro Luminescence) を含み、一重項励起状態から基底状態に戻る際の発光 (蛍光) と三重項励起状態から基底状態に戻る際の発光 (リン光) とを含んでいる。

40

【 0 0 2 1 】

また、本発明という表示装置とは、表示用パネル及び表示用モジュールを総称していう。表示パネルは基板上に形成された発光素子を、該基板とカバー材の間に封入したものであり、該表示用パネルに I C を実装したものを表示用モジュールとする。

【 0 0 2 2 】

【発明の実施の形態】

以下、本発明の実施の態様について、図面を参照しながら説明を行う。

【 0 0 2 3 】

50

図 1 に、本発明の表示装置に含まれる表示装置の上面図を示す。なお本実施の形態では、デジタル方式で駆動するカラー表示用の表示装置について説明する。しかし、本発明の表示装置の駆動方法はデジタル方式に限定されることはなく、アナログ方式で駆動することも可能である。また本実施の形態では、カラー表示の表示装置について説明するが、本発明の表示装置はカラー表示だけではなく、モノクロ表示を行うことも可能である。

【0024】

表示部 101、ソース信号線駆動回路 102、ゲート信号線駆動回路 103、センサ部 106 が図 1 に示すように設けられている。ソース信号線駆動回路 102 はシフトレジスタ 102a、ラッチ (A) 102b、ラッチ (B) 102c を有している。

【0025】

センサ部 106 は、RGB にそれぞれ対応したセンサ用画素 104 (R センサ用画素 104a、G センサ用画素 104b、B センサ用画素 104c) を有している。なお本実施の形態では、RGB に対応した三種類の発光素子を用いたカラー化表示方式の表示装置について示しているが、本発明はこれに限定されない。白色発光の発光素子を用いたカラー化表示方式を用いることも可能である。また本実施の形態では、センサ部 106 が RGB にそれぞれ対応した 3 つのセンサ用画素を有しているが、本発明はこれに限定されない。RGB のうち、1 つ又は 2 つの色に対応するセンサ用画素のみを設けるようにしても良い。

【0026】

表示部 101 及びセンサ部 106 の詳しい回路図を図 2 に示す。表示部 101 はソース信号線 (S1 ~ Sx)、電源供給線 (V1 ~ Vx)、ゲート信号線 (G1 ~ Gy) が設けら

【0027】

表示部 101 は複数の表示用画素 105 を有している。表示用画素 105 は、ソース信号線 (S1 ~ Sx) のいずれか 1 つと、電源供給線 (V1 ~ Vx) のいずれか 1 つと、ゲート信号線 (G1 ~ Gy) のいずれか 1 つとを有している。そして表示用画素 105 は、R の表示を行う表示用画素と、G の表示を行う表示用画素と、B の表示を行う表示用画素とがある。

【0028】

R の表示を行う表示用画素のうち、任意に選ばれた表示用画素 (p、q) はソース信号線 Sp (p は 1 ~ x の任意の数)、電源供給線 Vp、ゲート信号線 Gq (q は 1 ~ y の任意の数) を含んでいる。そして R センサ用画素 104a は、R の表示を行う表示用画素 (p、q) と同じく、ソース信号線 Sp、電源供給線 Vp、ゲート信号線 Gq を含んでいる。

【0029】

また図示しないが、G センサ用画素 104b も同様に、任意に選ばれた G の表示を行う表示用画素が含んでいるのと同じソース信号線、電源供給線、ゲート信号線を含んでいる。そして同じく図示しないが、B センサ用画素 104c も同様に、任意に選ばれた B の表示を行う表示用画素が含んでいるのと同じソース信号線、電源供給線、ゲート信号線を含んでいる。

【0030】

図 3 にセンサ用画素 104a ~ 104c の詳しい構成を示す。点線で囲まれた領域がセンサ用画素 104 である。センサ用画素 104 はソース信号線 S (S1 ~ Sx のいずれか 1 つ)、電源供給線 V (V1 ~ Vx のいずれか 1 つ)、ゲート信号線 G (G1 ~ Gy のいずれか 1 つ) を含んでいる。

【0031】

またセンサ用画素 104 (104a ~ c) はスイッチング用 TFT 130、電流制御用 TFT 131、センサ用発光素子 132 を有している。また図 3 ではコンデンサ 133 を有しているが、コンデンサ 133 を設けない構成にしても良い。

【0032】

センサ用発光素子 132 は陽極と陰極と、陽極と陰極との間に設けられた有機化合物層とからなる。陽極が電流制御用 TFT 131 のドレイン領域と接続している場合、言い換え

10

20

30

40

50

ると陽極が画素電極の場合、対向電極である陰極は所定の電位（対向電位）に保たれる。逆に陰極が電流制御用 T F T 1 3 1 のドレイン領域と接続している場合、言い換えると陰極が画素電極の場合、対向電極である陽極は所定の電位（対向電位）に保たれる。後述する表示用画素との違いはセンシングに必要なだけの光量を出すだけの大きさを備えていることである。

#### 【 0 0 3 3 】

スイッチング用 T F T 1 3 0 のゲート電極はゲート信号線 G に接続されている。そしてスイッチング用 T F T 1 3 0 のソース領域とドレイン領域は、一方がソース信号線 S に、もう一方が電流制御用 T F T 1 3 1 のゲート電極に接続されている。

#### 【 0 0 3 4 】

電流制御用 T F T 1 3 1 のソース領域とドレイン領域は、一方が電源供給線 V に、もう一方がセンサ用発光素子 1 3 2 に接続されている。コンデンサ 1 3 3 は電流制御用 T F T 1 3 1 のゲート電極と電源供給線 V とに接続して設けられている。

#### 【 0 0 3 5 】

図 4 に表示用画素 1 0 5 の詳しい構成を示す。点線で囲まれた領域が表示用画素 1 0 5 である。表示用画素 1 0 5 はソース信号線 S（S 1 ~ S x のいずれか 1 つ）、電源供給線 V（V 1 ~ V x のいずれか 1 つ）、ゲート信号線 G（G 1 ~ G y のいずれか 1 つ）を含んでいる。

#### 【 0 0 3 6 】

また表示用画素 1 0 5 はセンサ用画素 1 0 4 と同様に、スイッチング用 T F T 1 4 0、電流制御用 T F T 1 4 1、表示用発光素子 1 4 2 を有している。表示用発光素子 1 4 2 は図 3 で示したセンサ用発光素子 1 3 2 と同じ構成を有している。具体的には、表示用発光素子 1 4 2 とセンサ用発光素子 1 3 2 とは、一对の電極間に有機化合物層をそれぞれ有しており、一对の電極を構成している材料、有機化合物層の積層構造が、少なくともそれぞれ同じである。特にセンサ用発光素子 1 3 2 と表示用発光素子 1 4 2 の発する光の色が同じ場合、該有機化合物層を構成している材料（有機材料）も同じである。

#### 【 0 0 3 7 】

表示用発光素子 1 4 2 は陽極と陰極と、陽極と陰極の間に設けられた有機化合物層とからなる。陽極が電流制御用 T F T 1 4 1 のドレイン領域と接続している場合、言い換えると陽極が画素電極の場合、対向電極である陰極は所定の電位（対向電位）に保たれる。逆に陰極が電流制御用 T F T 1 4 1 のドレイン領域と接続している場合、言い換えると陰極が画素電極の場合、対向電極である陽極は所定の電位（対向電位）に保たれる。

#### 【 0 0 3 8 】

また図 4 ではコンデンサ 1 4 3 を有しているが、コンデンサ 1 4 3 を設けない構成にしても良い。

#### 【 0 0 3 9 】

スイッチング用 T F T 1 4 0 のゲート電極はゲート信号線 G に接続されている。そしてスイッチング用 T F T 1 4 0 のソース領域とドレイン領域は、一方がソース信号線 S に、もう一方が電流制御用 T F T 1 4 1 のゲート電極に接続されている。

#### 【 0 0 4 0 】

電流制御用 T F T 1 4 1 のソース領域とドレイン領域は、一方が電源供給線 V に、もう一方が表示用発光素子 1 4 2 に接続されている。コンデンサ 1 4 3 は電流制御用 T F T 1 4 1 のゲート電極と電源供給線 V とに接続して設けられている。

#### 【 0 0 4 1 】

次に本実施の形態の表示装置の駆動方法を図 1 を参照して説明する。ソース信号線駆動回路 1 0 2 において、シフトレジスタ 1 0 2 a にクロック信号（C L K）およびスタートパルス（S P）が入力される。シフトレジスタ 1 0 2 a は、これらのクロック信号（C L K）およびスタートパルス（S P）に基づきタイミング信号を順に発生させ、後段の回路へタイミング信号を順次供給する。

#### 【 0 0 4 2 】

10

20

30

40

50

なおシフトレジスタ102aからのタイミング信号を、バッファ等（図示せず）によって緩衝増幅し、後段の回路へ緩衝増幅したタイミング信号を順次供給しても良い。タイミング信号が供給される配線には、多くの回路あるいは素子が接続されているために負荷容量（寄生容量）が大きい。この負荷容量が大きいために生ずるタイミング信号の立ち上がりまたは立ち下りの“鈍り”を防ぐために、このバッファが設けられる。

【0043】

シフトレジスタ102aからのタイミング信号は、ラッチ(A)102bに供給される。ラッチ(A)102bは、nビットデジタルビデオ信号(n bit digital video signals)を処理する複数のステージのラッチを有している。ラッチ(A)102bは、前記タイミング信号が入力されると同時に、画像情報を有するnビットのデジタルのビデオ信号（デジタルビデオ信号）を順次書き込み、保持する。

10

【0044】

ラッチ(A)102bにデジタルビデオ信号を取り込む際に、ラッチ(A)102bが有する複数のステージのラッチに、順にデジタルビデオ信号を入力しても良い。しかし本発明はこの構成に限定されない。ラッチ(A)102bが有する複数のステージのラッチをいくつかのグループに分け、各グループごとに並行して同時にデジタルビデオ信号を入力する、いわゆる分割駆動を行っても良い。なおこのときのグループの数を分割数と呼ぶ。例えば4つのステージごとにラッチをグループに分けた場合、4分割で分割駆動と言う。

【0045】

20

ラッチ(A)102bの全てのステージのラッチにデジタルビデオ信号の書き込みが一通り終了するまでの時間を、ライン期間と呼ぶ。すなわち、ラッチ(A)102b中で一番左側のステージのラッチにデジタルビデオ信号の書き込みが開始される時点から、一番右側のステージのラッチにデジタルビデオ信号の書き込みが終了する時点までの時間間隔がライン期間である。実際には、上記ライン期間に水平帰線期間が加えられた期間をライン期間に含むことがある。

【0046】

1ライン期間が終了すると、ラッチ(B)102cにラッチシグナル(Latch Signal)が供給される。この瞬間、ラッチ(A)102bに書き込まれ保持されているデジタルビデオ信号は、ラッチ(B)102cに一斉に送出され、ラッチ(B)102cの全ステージのラッチに書き込まれ、保持される。

30

【0047】

デジタルビデオ信号をラッチ(B)102cに送出し終えたラッチ(A)102bは、シフトレジスタ102aからのタイミング信号に基づき、再びデジタルビデオ信号の書き込みを順次行う。

【0048】

この2順目の1ライン期間中には、ラッチ(B)102bに書き込まれ、保持されているデジタルビデオ信号がソース信号線に入力される。

【0049】

一方、ゲート信号線駆動回路103は、それぞれシフトレジスタ、バッファ（いずれも図示せず）を有している。また場合によっては、ゲート信号線駆動回路103が、シフトレジスタ、バッファの他にレベルシフトを有していても良い。

40

【0050】

ゲート信号線駆動回路103において、シフトレジスタ（図示せず）からのタイミング信号がバッファ（図示せず）に供給され、対応するゲート信号線（走査線とも呼ぶ）に供給される。ゲート信号線には、1ライン分のスイッチング用TFTのゲート電極が接続されており、1ライン分全てのスイッチング用TFTを同時にONにしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【0051】

なおソース信号線駆動回路102とゲート信号線駆動回路103の数、構成及びその駆動

50



方法は、本実施の形態で示した構成に限定されない。

【0052】

図5に、本発明の表示装置を、デジタル方式で駆動させて表示を行った場合のタイミングチャートを示す。

【0053】

まず、1フレーム期間(F)をn個のサブフレーム期間(SF1~SFn)に分割する。なお、画素部の全ての画素が1つの画像を表示する期間を1フレーム期間(F)と呼ぶ。

【0054】

表示装置は1秒間に60以上のフレーム期間を設けることが好ましい。1秒間に表示される画像の数を60以上にすることで、視覚的にフリッカ等の画像のちらつきを抑えることが可能になる。

10

【0055】

1フレーム期間をさらに複数に分割した期間をサブフレーム期間(SF)と呼ぶ。階調数が多くなるにつれて1フレーム期間におけるサブフレーム期間の数も増える。

【0056】

サブフレーム期間はアドレス期間(Ta)とサステイン期間(Ts)とに分けられる。アドレス期間とは、1サブフレーム期間中、全ての画素にデジタルビデオ信号を入力する期間である。サステイン期間(点灯期間とも呼ぶ)とは、アドレス期間において画素に入力されたデジタルビデオ信号によって、発光素子を発光又は非発光の状態にし、表示を行う期間を示している。

20

【0057】

SF1~SFnが有するアドレス期間(Ta)をそれぞれTa1~Tanとする。SF1~SFnが有するサステイン期間(Ts)をそれぞれTs1~Tsnとする。

【0058】

電源供給線(V1~Vx)の電位は所定の電位(電源電位)に保たれている。

【0059】

まずアドレス期間Taにおいて、表示用発光素子142及びセンサ用発光素子132の対向電極の電位は、電源電位と同じ高さに保たれている。

【0060】

そしてゲート信号線G1にゲート信号が入力され、表示用画素105が有するスイッチング用TF T140及びセンサ用画素104が有するスイッチング用TF T130のうち、ゲート信号線G1に接続されている全てのスイッチング用TF TがON(オン)の状態になる。ここで、TF Tがオンの状態になることをTF Tが駆動すると呼ぶ。

30

【0061】

そしてゲート信号線G1に接続されている全てのスイッチング用TF TがONになった状態で、ソース信号線駆動回路102からソース信号線(S1~Sx)にデジタルビデオ信号が入力される。デジタルビデオ信号は「0」または「1」の情報を有しており、「0」と「1」のデジタルビデオ信号は、一方がHi(High)、一方がLo(Low)の電圧を有する信号である。

【0062】

そしてソース信号線(S1~Sx)に入力されたデジタルビデオ信号は、ONの状態のスイッチング用TF Tを介して、該スイッチング用TF Tのソース領域又はドレイン領域に接続された電流制御用TF Tのゲート電極に入力される。

40

【0063】

次にゲート信号線G2にゲート信号が入力される。ゲート信号線G2に接続されているスイッチング用TF T1501全てがONの状態になる。そして表示用画素105が有するスイッチング用TF T140及びセンサ用画素104が有するスイッチング用TF T130のうち、ゲート信号線G2に接続されている全てのスイッチング用TF TをONの状態にする。

【0064】

50

そしてゲート信号線 G 2 に接続されている全てのスイッチング用 T F T が O N にされた状態で、ソース信号線駆動回路 1 0 2 からソース信号線 ( S 1 ~ S x ) にデジタルビデオ信号が入力される。ソース信号線 ( S 1 ~ S x ) に入力されたデジタルビデオ信号は、O N の状態のスイッチング用 T F T を介して、該スイッチング用 T F T のソース領域又はドレイン領域に接続された電流制御用 T F T のゲート電極に入力される。

#### 【 0 0 6 5 】

上述した動作をゲート信号線 G y まで繰り返し、全ての表示用画素 1 0 5 及びセンサ用画素 1 0 4 にデジタルビデオ信号が入力される。全ての表示用画素 1 0 5 及びセンサ用画素 1 0 4 にデジタルビデオ信号が入力されるまでの期間がアドレス期間である。なお n 個のサブフレーム期間がそれぞれ有するアドレス期間 ( T a 1 ~ T a n ) の長さは全て同じである。

10

#### 【 0 0 6 6 】

アドレス期間 T a が終了すると同時にサステイン期間となる。サステイン期間において、全ての発光素子の対向電極の電位は、電源電位が画素電極に与えられたときに発光素子が発光する程度に、電源電位との間に電位差を有する高さになる。

#### 【 0 0 6 7 】

そしてサステイン期間において、表示用画素 1 0 5 及びセンサ用画素 1 0 4 が有する全てのスイッチング用 T F T は、オフの状態となる。そして表示用画素 1 0 5 及びセンサ用画素 1 0 4 に入力されたデジタルビデオ信号が、各画素が有する電流制御用 T F T のゲート電極に入力される。

20

#### 【 0 0 6 8 】

本実施の形態では、デジタルビデオ信号が「 0 」の情報を有していた場合、電流制御用 T F T はオフの状態になる。よって発光素子の画素電極は対向電極の電位に保たれたままである。その結果、「 0 」の情報を有するデジタルビデオ信号が入力された画素において、発光素子は発光しない。

#### 【 0 0 6 9 】

逆に本実施の形態では、「 1 」の情報を有していた場合、電流制御用 T F T はオンの状態になる。よって電源電位が発光素子の画素電極に与えられる。その結果、「 1 」の情報を有するデジタルビデオ信号が入力された画素が有する発光素子は発光する。

#### 【 0 0 7 0 】

このように、画素に入力されるデジタルビデオ信号の有する情報によって、発光素子が発光または非発光の状態になり、画素は表示を行う。

30

#### 【 0 0 7 1 】

サステイン期間が終了すると同時に、1つのサブフレーム期間が終了する。そして次のサブフレーム期間が出現し、再びアドレス期間に入り、全画素にデジタルビデオ信号を入力したら、再びサステイン期間に入る。なお、サブフレーム期間の出現する順序は任意である。

#### 【 0 0 7 2 】

以下、残りのサブフレーム期間においても同様の動作を繰り返し、表示を行う。n 個のサブフレーム期間が終了したら、1フレーム期間が終了する。

40

#### 【 0 0 7 3 】

また本発明において、n 個のサステイン期間 T s 1、...、T s n の長さの比は、T s 1 : T s 2 : T s 3 : ... : T s ( n - 1 ) : T s n = 2<sup>0</sup> : 2<sup>-1</sup> : 2<sup>-2</sup> : ... : 2<sup>-(n-2)</sup> : 2<sup>-(n-1)</sup> で表される。

#### 【 0 0 7 4 】

各画素の階調は、1フレーム期間においてどのサブフレーム期間を選択して発光させるかによって決まる。例えば、n = 8 のとき、全部のサステイン期間で発光した場合の画素の輝度を 1 0 0 % とすると、T s 1 と T s 2 において画素が発光した場合には 7 5 % の輝度が表現でき、T s 3 と T s 5 と T s 8 を選択した場合には 1 6 % の輝度が表現できる。

#### 【 0 0 7 5 】

50

なお本実施の形態では、アドレス期間において対向電極の電位を電源電位と同じ電位に保っていたため、発光素子は発光しなかった。しかし本発明はこの構成に限定されない。画素電極に電源電位が与えられたときに発光素子が発光する程度の電位差を、対向電位と電源電位との間に常に設け、アドレス期間においても表示期間と同様に表示を行うようにしても良い。ただしこの場合、サブフレーム期間全体が実際に表示を行う期間となるので、サブフレーム期間の長さを、 $S F 1 : S F 2 : S F 3 : \dots : S F (n - 1) : S F n = 2^0 : 2^{-1} : 2^{-2} : \dots : 2^{-(n-2)} : 2^{-(n-1)}$  となるように設定する。上記構成により、アドレス期間を発光させない駆動方法に比べて、高い輝度の画像が得られる。

#### 【0076】

上述したように、表示用発光素子が発光又は非発光状態になることで画像が表示部に表示されるのと同時に、センサ用発光素子も表示用発光素子と同じく発光又は非発光状態になる。

#### 【0077】

次にセンサ部 106 が有する光センサ（図示せず）136 が、センサ用発光素子 132 の輝度を検知する仕組みについて説明する。

#### 【0078】

光センサとしてはアモルファスシリコンで構成されたものを用いるとよい、ただし、アモルファスシリコンだけでなく他の光センサでも本発明は実施可能である。アモルファスシリコンを用いた光センサとしては以下のようなものがある。図 10 にその断面構造を示す。この光センサはガラス基板上にアモルファスシリコンを成膜し、さらに N i 電極を成膜し、絶縁膜を付けた後、コンタクト部分を開口し、はんだパッドをつけている。

#### 【0079】

このアモルファスシリコンを用いた光センサの特性を図 11 に示す。このような光センサでは  $100 \text{ cd/m}^2$  の発光に対して  $0.1 \mu\text{A} \sim 1 \mu\text{A}$  の電流が得られる。

#### 【0080】

この光センサを用いた構成として図 12 に示すような回路を構成する（図 12 中、光センサを受光ダイオードと表記）。この回路は電流を電圧に変換するためオペアンプを用いている。オペアンプは電流誤差を低減するため F E T 入力 オペアンプを用いるのがよい。ここではオペアンプを用いているが電流検出は別の方式を用いてもかまわない。検出結果を出力配線 F L に出している。これは補正回路に入力される。

#### 【0081】

図 6 に補正回路 201 のブロック図を示す。補正回路 201 は表示部 101 又はセンサ部 106 と同じ基板上に設けられていても良く、また I C チップ上に設けて F P C 等によりセンサ部 106 と接続しても良い。

#### 【0082】

補正回路 201 は A / D 変換回路 202、演算回路 203、補正メモリ 204、D / A 変換回路 205 を有している。なお、図 6 には補正メモリ 204 が演算回路 203 の一部である場合の構成を示したが、補正メモリ 204 が演算回路 203 と別個に設けられていても良い。

#### 【0083】

センサ出力配線 F L からセンサ出力信号が A / D 変換回路 202 に入力され、デジタルのセンサ出力信号に変換されて出力される。A / D 変換回路 202 から出力されたデジタルのセンサ出力信号は、演算回路 203 に入力される。

#### 【0084】

補正メモリ 204 には、センサ用発光素子 132 が理想の輝度を有しているときに、演算回路 203 に入力されるデジタルのセンサ出力信号のデータ（補正基準データ）が記憶されている。

#### 【0085】

演算回路 203 は、実際に演算回路 203 に入力されたデジタルのセンサ出力信号と、補正メモリ 204 に記憶されている補正基準データとを比較する。そして比較した実際のセ

10

20

30

40

50

ンサ出力信号と補正基準データとの差から、表示用発光素子 142 及びセンサ用発光素子 132 が理想の輝度を得るために必要な電源供給線 V の電位（電源電位）の高さを算出する。そして、演算回路 203 は、その電源電位の高さの情報を有するデジタルの補正信号を D/A 変換回路 205 に入力する。

【0086】

D/A 変換回路 205 に入力されたデジタルの補正信号は、アナログに変換され、発光素子用電源 206 に入力される。発光素子用電源 206 は、入力されたアナログの補正信号によって定められた高さの電源電位を、電源供給線（V1 ~ Vx）に与える。発光素子の輝度が低下した場合には、それを補うように電源供給線の電源電位を調整し、輝度を向上させるように補正が働く。

10

補正回路は以上に限らず他の方式を用いてもよい。

【0087】

なお RGB に対応する 3 種類の発光素子を用いた表示装置の場合、補正回路 201 及び発光素子用電源 206 は補正したい色ごとに設ける必要がある。つまり RGB それぞれの色について補正を行う場合、補正回路 201 及び発光素子用電源 206 はそれぞれ 3 つずつ必要となる。

【0088】

また、発光の色が白色、青色、青緑色等の単色である発光素子を用いた表示装置の場合、補正回路 201 及び発光素子用電源 206 は 1 つずつ設けても良いし、補正したい色ごとに設けても良い。有機化合物層は、有機化合物層に照射する光の波長によっても劣化の速度が異なる。そのため、白色発光の発光素子とカラーフィルターとを用いた表示装置の場合、補正したい色ごとに補正回路 201 及び発光素子用電源 206 を設けることで、より正確に各色に対応する発光素子の輝度を補正することができ、より鮮明で、なおかつ所望の色の画像を表示することができる。

20

【0089】

本発明は上記構成によって、表示装置において有機化合物層が劣化しても、表示用発光素子 142 及びセンサ用発光素子 132 が理想の輝度を有することができ、鮮明でなおかつ所望のカラー表示を行うことが可能になる。

【0090】

なお本実施の形態では、センサ部は RGB それぞれの色に対応したセンサ用画素を 1 つずつ有していたが、本発明はこれに限定されない。各色に対応したセンサ用画素は複数存在していても良い。

30

【0091】

【実施例】

以下、本発明の実施例について説明する。

【0092】

（実施例 1）

本実施例では、アナログ方式で駆動する本発明の表示装置について、図 7 ~ 図 9 を用いて説明する。

【0093】

図 7 に、本発明の表示装置の一部である表示装置の上面図を示す。本実施例では、カラー表示の表示装置について説明するが、本発明の表示装置はカラー表示だけではなく、モノクロ表示を行うことも可能である。

40

【0094】

表示部 301、ソース信号線駆動回路 302、ゲート信号線駆動回路 303、センサ部 306 が図 7 に示すように設けられている。ソース信号線駆動回路 302 はシフトレジスタ 302a、レベルシフト 302b、サンプリング回路 302c を有している。

【0095】

センサ部 306 は、RGB にそれぞれ対応したセンサ用画素 304（R センサ用画素 304a、G センサ用画素 304b、B センサ用画素 304c）を有している。なお本実施例

50

では、RGBに対応した三種類の発光素子を用いたカラー化表示方式の表示装置について示しているが、本実施例はこれに限定されない。白色発光の発光素子を用いたカラー化表示方式を用いることも可能である。また本実施例では、センサ部306がRGBにそれぞれ対応した3つのセンサ用画素を有しているが、本発明はこれに限定されない。RGBのうち、1つ又は2つの色に対応するセンサ用画素のみを設けるようにしても良い。

#### 【0096】

表示部301及びセンサ部306の詳しい構成は、デジタル方式で駆動する場合と同じなので図2を参照する。なお、図7の表示部301、センサ部306、Rセンサ用画素304a、Gセンサ用画素304b、Bセンサ用画素304cは、それぞれ図2の表示部101、センサ部106、Rセンサ用画素104a、Gセンサ用画素104b、Bセンサ用画素104cに相当する。

10

#### 【0097】

表示部301は複数の表示用画素を有している。なお本実施例の表示用画素は、図2で示すところの表示用画素105に相当する。表示用画素は、ソース信号線(S1~Sx)のいずれか1つと、電源供給線(V1~Vx)のいずれか1つと、ゲート信号線(G1~Gy)のいずれか1つとを有している。そして表示用画素は、Rの表示を行う表示用画素と、Gの表示を行う表示用画素と、Bの表示を行う表示用画素とがある。

#### 【0098】

Rの表示を行う任意に選ばれた表示用画素(p、q)は、ソース信号線Sp(pは1~xの任意の数)、電源供給線Vp、ゲート信号線Gq(qは1~yの任意の数)を含んでいる。そしてRセンサ用画素304aは、表示用画素(p、q)と同じく、ソース信号線Sp、電源供給線Vp、ゲート信号線Gqを含んでいる。

20

#### 【0099】

また、Gセンサ用画素304bも同様に、任意に選ばれたGの表示を行う表示用画素が含んでいるのと同じソース信号線、電源供給線、ゲート信号線を含んでいる。また、Bセンサ用画素304cも同様に、任意に選ばれたBの表示を行う表示用画素が含んでいるのと同じソース信号線、電源供給線、ゲート信号線を含んでいる。

#### 【0100】

表示用画素とセンサ用画素304の構成は、デジタル方式で駆動する場合の図3及び図4と同じであるので、説明は実施の形態を参照する。

30

#### 【0101】

次に本実施例の表示装置の駆動方法について説明する。

#### 【0102】

図7を参照する。ソース信号線駆動回路302において、シフトレジスタ302aにクロック信号(CLK)およびスタートパルス(SP)が入力される。シフトレジスタ302aは、これらのクロック信号(CLK)およびスタートパルス(SP)に基づきタイミング信号を順に発生させ、後段の回路へタイミング信号を順次供給する。

#### 【0103】

シフトレジスタ302aからのタイミング信号は、レベルシフト302bにおいて電圧の振幅を大きくされ、サンプリング回路302cに入力される。そしてタイミング信号に同期して、サンプリング回路302cが有するアナログスイッチによってアナログの画像情報を有する信号(アナログビデオ信号)がサンプリングされ、対応するソース信号線に入力される。

40

#### 【0104】

なおソース信号線駆動回路302は、バッファを有していても良い。タイミング信号が供給される配線には、多くの回路あるいは素子が接続されているために負荷容量(寄生容量)が大きい。この負荷容量が大きいために生ずるタイミング信号の立ち上がりまたは立ち下りの"鈍り"を防ぐためには、バッファが有効である。

#### 【0105】

一方、ゲート信号線駆動回路303は、それぞれシフトレジスタ、バッファ(いずれも図

50

示せず)を有している。また場合によっては、ゲート信号線駆動回路303が、シフトレジスタ、バッファの他にレベルシフトを有していても良い。

【0106】

ゲート信号線駆動回路303において、シフトレジスタ(図示せず)からのタイミング信号がバッファ(図示せず)に供給され、対応するゲート信号線(走査線とも呼ぶ)に供給される。ゲート信号線には、1ライン分のスイッチング用TFTのゲート電極が接続されており、1ライン分全てのスイッチング用TFTを同時にONにしなければならないので、バッファは大きな電流を流すことが可能なものが用いられる。

【0107】

なおソース信号線駆動回路302とゲート信号線駆動回路303の数、構成及びその駆動方法は、本実施例で示した構成に限定されない。 10

【0108】

次に本発明の表示装置をアナログ方式で駆動させた場合のタイミングチャートを図8に示す。1つのゲート信号線がゲート信号によって選択されてから、その次に別のゲート信号線が選択されるまでの期間を1ライン期間(L)と呼ぶ。また1つの画像が表示されてから次の画像が表示されるまでの期間が1フレーム期間(F)に相当する。ゲート信号線がy本ある場合、1フレーム期間中にy個のライン期間(L1~Ly)が設けられる。

【0109】

まず電源供給線(V1~Vx)は所定の電源電位に保たれている。そして対向電極の電位も所定の電位に保たれている。対向電極の電位は、電源電位が画素電極に与えられたとき発光素子が発光する程度に、電源電位との間に電位差を有している。 20

【0110】

第1のライン期間(L1)においてゲート信号線G1にはゲート信号線駆動回路303から選択信号が入力される。そして、ソース信号線(S1~Sx)に順にサンプリングされたアナログビデオ信号が入力される。ゲート信号線G1に接続された全てのスイッチング用TFTは選択信号によってオンの状態になるので、ソース信号線に入力されたアナログビデオ信号は、スイッチング用TFTを介して電流制御用TFTのゲート電極に入力される。

【0111】

電流制御用TFTのチャンネル形成領域を流れる電流の量は、そのゲート電極に入力される信号の電位の高さ(電圧)によって制御される。よって、発光素子の画素電極の電位の高さは、電流制御用TFTのゲート電極に入力されたアナログビデオ信号の電位の高さによって決まる。そして発光素子はアナログビデオ信号の電位に制御されて発光する。 30

【0112】

上述した動作を繰り返し、にソース信号線(S1~Sx)へのアナログビデオ信号の入力が終了すると、第1のライン期間(L1)が終了する。なお、ソース信号線(S1~Sx)へのアナログビデオ信号の入力が終了するまでの期間と水平帰線期間とを合わせて1つのライン期間としても良い。そして次に第2のライン期間(L2)となりゲート信号線G2に選択信号が入力される。そして第1のライン期間(L1)と同様にソース信号線(S1~Sx)に順にアナログビデオ信号が入力される。 40

【0113】

そして全てのゲート信号線(G1~Gy)に選択信号が入力されると、全てのライン期間(L1~Ly)が終了する。全てのライン期間(L1~Ly)が終了すると、1フレーム期間が終了する。1フレーム期間中において全ての画素が表示を行い、1つの画像が形成される。なお全てのライン期間(L1~Ly)と垂直帰線期間とを合わせて1フレーム期間としても良い。

【0114】

以上のように、ソース信号線に入力されるアナログビデオ信号の電位によって発光素子の輝度が制御され、その輝度の制御によって階調表示がなされる。

【0115】

次に、センサ部 306 から出力されるセンサ出力信号によって、表示用発光素子及びセンサ用発光素子の輝度がどのように補正されるかについて、図 9 を用いて説明する。なお、図 7 に示したセンサ用画素において、光センサがセンサ用発光素子の輝度を検知し、センサ出力信号がセンサ出力配線に入力されるまでの過程は、実施の形態で示したデジタル駆動の表示装置の場合と同じなので説明は省略する。

【0116】

サンプル期間において、光センサで検知されたセンサ用発光素子の輝度の情報を有するセンサ出力信号は、センサ出力配線 FL を介してビデオ信号補正回路に入力される。

【0117】

図 9 にビデオ信号補正回路 401 のブロック図を示す。ビデオ信号補正回路 401 は表示部 301 又はセンサ部 306 と同じ基板上に設けても良く、また IC チップ上に設けて FPC 等によりセンサ部 306 と接続していても良い。

10

【0118】

ビデオ信号補正回路 401 は A/D 変換回路 402、演算回路 403、補正メモリ 404、D/A 変換回路 405 を有している。なお、図 9 には補正メモリ 404 が演算回路 403 の一部である場合の構成を示したが、補正メモリ 404 が演算回路 403 と別個に設けられていても良い。

【0119】

シグナルジェネレータ 406 はデジタルの画像情報を有する信号（デジタルビデオ信号）を生成し、演算回路 403 に入力している。なお、シグナルジェネレータ 406 から出力される画像情報を有する信号（ビデオ信号）がアナログだった場合、A/D 変換回路によってデジタルのビデオ信号に変換してから、演算回路 403 に入力するようにする。

20

【0120】

センサ出力配線 FL からセンサ出力信号が A/D 変換回路 402 に入力され、デジタルのセンサ出力信号に変換されて出力される。A/D 変換回路 402 から出力されたデジタルのセンサ出力信号は、演算回路 403 に入力される。

【0121】

補正メモリ 404 には、表示用発光素子及びセンサ用発光素子が理想の輝度を有しているときに、演算回路 403 に入力されるデジタルのセンサ出力信号のデータ（補正基準データ）が記憶されている。

30

【0122】

演算回路 403 は、実際に演算回路 403 に入力されたデジタルのセンサ出力信号と、補正メモリ 404 に記憶されている補正基準データとを比較する。そして比較した実際のセンサ出力信号と補正基準データとの差をもとに、シグナルジェネレータ 406 から演算回路 403 に入力されたデジタルビデオ信号を補正する。なおこの時、補正後のデジタルビデオ信号は、アナログに変換された際に表示用発光素子及びセンサ用発光素子が理想の輝度を得るために必要な電位を有していることが重要である。

【0123】

なお演算回路 403 には、各色に対応したセンサ出力信号が入力されている。例えば本実施例の場合、R センサ用画素 304a と、G センサ用画素 304b と、B センサ用画素 304c とからそれぞれ出力されている 3 つのセンサ出力信号が、演算回路 403 に入力されている。演算回路 403 では、各色に対応する画素（表示用画素及びセンサ用画素）に所望の高さの電位を有するアナログビデオ信号がサンプリングされて入力されるように、デジタルビデオ信号を補正する。

40

【0124】

次に演算回路 403 から、補正後のデジタルビデオ信号が D/A 変換回路 405 に入力する。D/A 変換回路 405 に入力された補正後のデジタルビデオ信号は、アナログに変換され、アナログビデオ信号としてソース信号線駆動回路 302 のサンプリング回路 302c に入力される。アナログビデオ信号は、表示用発光素子及びセンサ用発光素子が理想の輝度を得るために必要な電位を有している。

50

## 【 0 1 2 5 】

本発明は上記構成によって、表示装置において有機化合物層が劣化しても、表示用発光素子及びセンサ用発光素子が理想の輝度を有することができ、鮮明で所望のカラー表示を行うことが可能になる。

## 【 0 1 2 6 】

なお本実施の形態では、センサ部は R G B それぞれの色に対応したセンサ用画素を 1 つずつ有していたが、本発明はこれに限定されない。各色に対応したセンサ用画素は複数存在していても良い。

## 【 0 1 2 7 】

また本実施例のアナログ駆動の表示装置では、表示部に入力されるアナログビデオ信号の電位をビデオ信号補正回路において補正することで、発光素子の輝度を補正している。しかし本発明はこれに限定されない。ビデオ信号補正回路においてアナログビデオ信号の電位を補正するのに加えて、デジタル駆動の表示装置と同様に、電源電位を補正する補正回路を設けても良い。

## 【 0 1 2 8 】

## ( 実施例 2 )

図 1 3 は T F T で構成した表示装置と本発明の光センサを組み合わせた例である。一般に T F T を搭載した表示装置の基板の厚さは 0 . 7 mm 程度である。また光センサもほぼ同じくらいのガラス基板のうえに作られるのが一般的である。その場合に合計の厚さが問題となるため、本実施例では T F T 側および光センサのガラスを削った例である。T F T 基板は一部分を削り、その部分に光センサ ( 図中、受光ダイオードと表記 ) をはめ込んでいる。

## 【 0 1 2 9 】

このような対策をおこなうことによって表示装置の厚さを低減することが可能となる。またこの例では端子の引き出しは T F T 基板に配線を印刷し、そこにワイヤーボンディングで接続をおこなっている。ここでは図示しないが、1 つのチップ上に複数の光センサを製作し、T F T 基板に実装することも可能である。そのような手段を図ることによって、実装面積の縮小が可能となる。

## 【 0 1 3 0 】

## ( 実施例 3 )

図 1 4 は光センサの引き出しを F P C ( フレキシブルプリントサーキット ) でおこなったものである。図 1 4 で示すように F P C に装着した光センサ ( 図中、受光ダイオードと表記 ) を実施例 2 に示したような T F T 基板のくぼみ部分に装着している。このように F P C を使うことによって、T F T 基板の配線を減らすことが可能となる。

## 【 0 1 3 1 】

また、本実施例では、光センサと T F T に間にカラーフィルターをはさんでいる。このようカラーフィルターを内蔵することによって他の色の干渉を防ぐことが可能となる。

## 【 0 1 3 2 】

## ( 実施例 4 )

ここで表示装置における表示部のさらに詳細な断面構造を図 1 5 に、上面構造を図 1 6 ( A ) に、回路図を図 1 6 ( B ) に示す。図 1 5、図 1 6 ( A ) 及び図 1 6 ( B ) では共通の符号を用いるので互いに参照すれば良い。

## 【 0 1 3 3 】

図 1 5 において、基板 3 5 0 1 上に設けられたスイッチング用 T F T 3 5 0 2 は公知の方法で形成された n チャネル型 T F T を用いる。本実施例ではダブルゲート構造としているが、構造及び作製プロセスに大きな違いはないので説明は省略する。但し、ダブルゲート構造とすることで実質的に二つの T F T が直列に接続した構造となり、オフ電流値を低減することができるという利点がある。なお、本実施例ではダブルゲート構造としているが、シングルゲート構造でも構わないし、トリプルゲート構造やそれ以上のゲート本数を持つマルチゲート構造でも構わない。また、公知の方法で形成された p チャネル型 T F T を

10

20

30

40

50



用いて形成しても構わない。

【0134】

また、電流制御用TF T 3 5 0 3は公知の方法で形成されたnチャネル型TF Tを用いる。スイッチング用TF T 3 5 0 2のドレイン配線3 5は配線3 6によって電流制御用TF T 3 5 0 3のゲート電極3 7に電氣的に接続されている。また、3 8で示される配線は、スイッチング用TF T 3 5 0 2のゲート電極3 9 a、3 9 bを電氣的に接続するゲート配線である。

【0135】

電流制御用TF T 3 5 0 3は表示用発光素子を通る電流量を制御するための素子であるため、多くの電流が流れ、熱による劣化やホットキャリアによる劣化の危険性が高い素子でもある。そのため、電流制御用TF T 3 5 0 3のドレイン側に、ゲート絶縁膜を介してゲート電極に重なるようにLDD領域を設け、熱による劣化やホットキャリアによる劣化を防ぐ構造にしても良い。

10

【0136】

また、本実施例では電流制御用TF T 3 5 0 3をシングルゲート構造で図示しているが、複数のTF Tを直列につなげたマルチゲート構造としても良い。さらに、複数のTF Tを並列につなげて実質的にチャネル形成領域を複数に分割し、熱の放射を高い効率で行えるようにした構造としても良い。このような構造は熱による劣化対策として有効である。

【0137】

また、図16(A)に示すように、電流制御用TF T 3 5 0 3のゲート電極3 7を含む配線3 6は3 5 0 4で示される領域で、電流制御用TF T 3 5 0 3のドレイン配線4 0と絶縁膜を介して重なる。このとき、3 5 0 4で示される領域では保持容量(コンデンサ)が形成される。保持容量3 5 0 4は、電源供給線3 5 0 6と電氣的に接続された半導体膜3 5 2 0、ゲート絶縁膜と同一層の絶縁膜(図示せず)及び配線3 6との間で形成される。また、配線3 6、第1層間絶縁膜と同一の層(図示せず)及び電源供給線3 5 0 6で形成される容量も保持容量として用いることが可能である。この保持容量3 5 0 4は電流制御用TF T 3 5 0 3のゲート電極3 7にかかる電圧を保持するためのコンデンサとして機能する。なお、電流制御用TF T 3 5 0 3のドレインは電源供給線(電源線)3 5 0 6に接続され、常に一定の電圧が加えられている。

20

【0138】

スイッチング用TF T 3 5 0 2及び電流制御用TF T 3 5 0 3の上には第1パッシベーション膜4 1が設けられ、その上に樹脂絶縁膜でなる平坦化膜4 2が形成される。平坦化膜4 2を用いてTF Tによる段差を平坦化することは非常に重要である。後に形成される有機化合物層は非常に薄いので、段差が存在することによって発光不良を起こす場合がある。従って、有機化合物層をできるだけ平坦面に形成するように画素電極を形成する前に平坦化しておくことが望ましい。

30

【0139】

また、4 3は反射性の高い導電膜でなる画素電極(表示用発光素子の陰極)であり、電流制御用TF T 3 5 0 3のドレイン領域に電氣的に接続される。画素電極4 3としてはアルミニウム合金膜、銅合金膜または銀合金膜など低抵抗な導電膜またはそれらの積層膜を用いることが好ましい。勿論、他の導電膜との積層構造としても良い。

40

【0140】

また、絶縁膜(好ましくは樹脂)で形成されたバンク4 4 a、4 4 bにより形成された溝(画素に相当する)の中に発光層4 5が形成される。なお図16(A)では、保持容量3 5 0 4の位置を明確にするために一部バンクを省略しており、バンク4 4 a、4 4 bしか図示していないが、電源供給線3 5 0 6とソース配線3 4を一部覆うように、画素間に設けられている。また、ここでは二画素しか図示していないが、R(赤)、G(緑)、B(青)の各色に対応した発光層を作り分けても良い。発光層とする有機材料としては共役ポリマー系材料を用いる。代表的なポリマー系材料としては、ポリパラフェニレンビニレン(P P V)系、ポリビニルカルバゾール(P V K)系、ポリフルオレン系などが挙げられる

50

。

#### 【0141】

なお、PPV系有機材料としては様々な型のものがあるが、例えば「H. Shenk, H. Becker, O. Gelsen, E. Kluge, W. Kreuder, and H. Spreitzer, "Polymers for Light Emitting Diodes", Euro Display, Proceedings, 1999, p.33-37」や特開平10-92576号公報に記載されたような材料を用いれば良い。

#### 【0142】

具体的な発光層としては、赤色に発光する発光層にはシアノポリフェニレンビニレン、緑色に発光する発光層にはポリフェニレンビニレン、青色に発光する発光層にはポリフェニレンビニレン若しくはポリアルキルフェニレンを用いれば良い。膜厚は30～150nm（好ましくは40～100nm）とすれば良い。

10

#### 【0143】

但し、以上の例は発光層として用いることのできる有機材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせて有機化合物層（発光及びそのためのキャリアの移動を行わせるための層）を形成すれば良い。

#### 【0144】

例えば、本実施例ではポリマー系材料を発光層として用いる例を示したが、低分子系有機材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機材料や無機材料は公知の材料を用いることができる。

20

#### 【0145】

本実施例では発光層45の上にPEDOT（ポリチオフェン）またはPAni（ポリアニリン）でなる正孔注入層46を設けた積層構造の有機化合物層としている。そして、正孔注入層46の上には透明導電膜でなる陽極47が設けられる。本実施例の場合、発光層45で生成された光は上面側に向かって（TFTの上方に向かって）放射されるため、陽極は透光性でなければならない。透明導電膜としては酸化インジウムと酸化スズとの化合物や酸化インジウムと酸化亜鉛との化合物を用いることができるが、耐熱性の低い発光層や正孔注入層を形成した後で形成するため、可能な限り低温で成膜できるものが好ましい。

#### 【0146】

陽極47まで形成された時点で表示用発光素子3505が完成する。なお、ここでいう表示用発光素子3505は、画素電極（陰極）43、発光層45、正孔注入層46及び陽極47で形成されたコンデンサを指す。図16（A）に示すように画素電極43は画素の面積にほぼ一致するため、画素全体が発光素子として機能する。従って、発光の利用効率が非常に高く、明るい画像表示が可能となる。

30

#### 【0147】

ところで、本実施例では、陽極47の上にさらに第2パッシベーション膜48を設けている。第2パッシベーション膜48としては窒化珪素膜または窒化酸化珪素膜が好ましい。この目的は、外部と表示用発光素子とを遮断することであり、有機材料の酸化による劣化を防ぐ意味と、有機材料からの脱ガスを抑える意味との両方を併せ持つ。これにより表示装置の信頼性が高められる。

40

#### 【0148】

以上のように本発明の表示装置は図15のような構造の画素からなる表示部を有し、オフ電流値の十分に低いスイッチング用TFTと、ホットキャリア注入に強い電流制御用TFTとを有する。従って、高い信頼性を有し、且つ、良好な画像表示が可能な表示装置が得られる。

#### 【0149】

なお、本実施例の構成は、実施の形態、実施例1と自由に組み合わせて実施することが可能である。

#### 【0150】

（実施例5）

50

本実施例では、実施例 4 に示した表示部において、表示用発光素子 3 5 0 5 の構造を反転させた構造について説明する。説明には図 1 7 を用いる。なお、図 1 5 の構造と異なる点は表示用発光素子 3 5 0 5 の部分と電流制御用 T F T 3 5 0 3 だけであるので、その他の説明は省略することとする。実装する光センサは反対側に実装をおこなう。

【 0 1 5 1 】

本実施例では、画素電極（陽極）5 0 として透明導電膜を用いる。具体的には酸化インジウムと酸化亜鉛との化合物でなる導電膜を用いる。勿論、酸化インジウムと酸化スズとの化合物でなる導電膜を用いても良い。

【 0 1 5 2 】

そして、絶縁膜でなるバンク 5 1 a、5 1 b が形成された後、溶液塗布によりポリビニルカルバゾールでなる発光層 5 2 が形成される。その上にはカリウムアセチルアセトネート（a c a c K と表記される）でなる電子注入層 5 3、アルミニウム合金でなる陰極 5 4 が形成される。この場合、陰極 5 4 がパッシベーション膜としても機能する。こうして表示用発光素子 3 7 0 1 が形成される。

【 0 1 5 3 】

本実施例の場合、発光層 5 2 で発生した光は、矢印で示されるように T F T が形成された基板の方に向かって放射される。

【 0 1 5 4 】

なお、本実施例の構成は、実施の形態、実施例 1 の構成と自由に組み合わせて実施することが可能である。

【 0 1 5 5 】

（実施例 6）

本実施例では、図 1 6（B）に示した回路図とは異なる構造の画素とした場合の例について図 1 8（A）～（C）に示す。なお、本実施例において、3 8 0 1 はスイッチング用 T F T 3 8 0 2 のソース配線の一部であるソース信号線、3 8 0 3 はスイッチング用 T F T 3 8 0 2 のゲート配線の一部であるゲート信号線、3 8 0 4 は電流制御用 T F T、3 8 0 5 はコンデンサ、3 8 0 6、3 8 0 8 は電源供給線、3 8 0 7 は表示用発光素子とする。

【 0 1 5 6 】

図 1 8（A）は、二つの画素間で電源供給線 3 8 0 6 を共通とした場合の例である。即ち、二つの画素が電源供給線 3 8 0 6 を中心に線対称となるように形成されている点に特徴がある。この場合、電源供給線の本数を減らすことができるため、表示部をさらに高精細化することができる。

【 0 1 5 7 】

また、図 1 8（B）は、電源供給線 3 8 0 8 をゲート信号線 3 8 0 3 と平行に設けた場合の例である。なお、図 1 8（B）では電源供給線 3 8 0 8 とゲート信号線 3 8 0 3 とが重ならないように設けた構造となっているが、両者が異なる層に形成される配線であれば、絶縁膜を介して重なるように設けることもできる。この場合、電源供給線 3 8 0 8 とゲート信号線 3 8 0 3 とで専有面積を共有させることができるため、表示部をさらに高精細化することができる。

【 0 1 5 8 】

また、図 1 8（C）は、図 1 8（B）の構造と同様に電源供給線 3 8 0 8 をゲート信号線 3 8 0 3 と平行に設け、さらに、二つの画素を電源供給線 3 8 0 8 を中心に線対称となるように形成する点に特徴がある。また、電源供給線 3 8 0 8 をゲート信号線 3 8 0 3 のいずれか一方と重なるように設けることも有効である。この場合、電源供給線の本数を減らすことができるため、表示部をさらに高精細化することができる。

【 0 1 5 9 】

なお、本実施例の構成は、実施の形態、実施例 1 ～ 4 の構成と自由に組み合わせて実施することが可能である。

【 0 1 6 0 】

（実施例 7）

本実施例では、電流制御用ＴＦＴのゲート電極にかかる電圧を保持するための保持容量を省略する構成について説明する。電流制御用ＴＦＴがｎチャネル型ＴＦＴであって、ゲート絶縁膜を介してゲート電極に重なるように設けられたＬＤＤ領域を有している場合、この重なり合った領域には一般的にゲート容量と呼ばれる寄生容量が形成される。本実施例ではこの寄生容量を保持容量の代わりとして積極的に用いる点に特徴がある。

【０１６１】

この寄生容量のキャパシタンスは、上記ゲート電極とＬＤＤ領域とが重なり合った面積によって変化するため、その重なり合った領域に含まれるＬＤＤ領域の長さによって決まる。

【０１６２】

また、実施例６に示した図１８（Ａ）、（Ｂ）、（Ｃ）の構造においても同様に、保持容量を省略することは可能である。

【０１６３】

なお、本実施例の構成は、実施例実施例１～６の構成と自由に組み合わせて実施することが可能である。

【０１６４】

（実施例８）

本発明は、センサ用画素において光センサがセンサ用発光素子の発する光の輝度だけを検知するという構成に限定されない。センサ用画素が有する光センサはセンサ用発光素子の輝度の他に、表示装置の外部からの光（外光）の輝度を検知し、その外光の輝度に合わせて、発光素子の輝度の補正を行っても良い。例えば外光の輝度が高い場合発光素子の輝度を低くするように補正し、逆に外光の輝度が低い場合発光素子の輝度を高くするように補正する。

【０１６５】

上記構成によって、周囲の明るさに関わらず、表示装置に鮮明な画像を表示することができる。

【０１６６】

（実施例９）

本発明を実施して形成された表示装置は、自発光型であるため液晶ディスプレイに比べて明るい場所での視認性に優れ、しかも視野角が広い。従って、様々な電子機器に用いることができる。例えば、ＴＶ放送等を大画面で鑑賞するには対角３０インチ以上（典型的には４０インチ以上）のエレクトロルミネッセンス表示装置（表示装置を筐体に組み込んだディスプレイ）に本発明の表示装置を用いるとよい。

【０１６７】

なお、エレクトロルミネッセンス表示装置には、パソコン用ディスプレイ、ＴＶ放送受信用ディスプレイ、広告表示用ディスプレイ等の全ての情報表示用ディスプレイが含まれる。また、その他にも様々な電子機器に本発明の表示装置を用いることができる。

【０１６８】

その様な本発明の電子機器としては、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンボ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはデジタルビデオディスク（ＤＶＤ）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から見ることの多い携帯情報端末は視野角の広さが重要視されるため、表示装置を用いることが望ましい。それら電子機器の具体例を図１９、図２０に示す。

【０１６９】

図１９（Ａ）はエレクトロルミネッセンス表示装置であり、筐体２００１、支持台２００２、表示装置２００３、センサ部２００４等を含む。本発明は表示装置２００３及びセンサ部２００３に用いることができる。表示装置は自発光型であるためバックライトが必要

10

20

30

40

50

なく、液晶ディスプレイよりも薄い表示装置とすることができる。

【0170】

図19(B)はビデオカメラであり、本体2101、表示装置2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106、センサ部2107等を含む。本発明は表示装置2102及びセンサ部2107に用いることができる。

【0171】

図19(C)は頭部取り付け型の表示装置の一部(右片側)であり、本体2201、信号ケーブル2202、頭部固定バンド2203、スクリーン部2204、光学系2205、表示装置2206、センサ部2207等を含む。本発明は表示装置2206及びセンサ部2207に用いることができる。

10

【0172】

図19(D)は記録媒体を備えた画像再生装置(具体的にはDVD再生装置)であり、本体2301、記録媒体(DVD等)2302、操作スイッチ2303、表示装置(a)2304、表示装置(b)2305、センサ部2306等を含む。表示装置(a)2304は主として画像情報を表示し、表示装置(b)2305は主として文字情報を表示するが、本発明はこれら表示装置(a)、(b)2304、2305及びセンサ部2306に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0173】

図19(E)はゴーグル型ディスプレイ(ヘッドマウントディスプレイ)であり、本体2401、表示装置2402、アーム部2403、センサ部2404を含む。本発明は表示装置2402及びセンサ部2404に用いることができる。なお図23(E)では、センサ部2404をアーム部2403に設けたが、本発明はこれに限定されなく、表示装置2402と並べて設けても良い。

20

【0174】

図19(F)はパーソナルコンピュータであり、本体2501、筐体2502、表示装置2503、キーボード2504、センサ部2505等を含む。本発明は表示装置2503及びセンサ部2505に用いることができる。

【0175】

なお、将来的に有機材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

30

【0176】

また、上記電子機器はインターネットやCATV(ケーブルテレビ)などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。有機材料の応答速度は非常に高いため、表示装置は動画表示に好ましい。

【0177】

また、表示装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする電子機器に表示装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

40

【0178】

ここで図20(A)は携帯電話であり、本体2601、音声出力部2602、音声入力部2603、表示装置2604、操作スイッチ2605、アンテナ2606、センサ部2607を含む。本発明は表示装置2604及びセンサ部2607に用いることができる。なお、表示装置2604は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

【0179】

また、図20(B)は音響再生装置、具体的にはカーオーディオであり、本体2701、表示装置2702、操作スイッチ2703、2704、センサ部2705を含む。本発明は表示装置2702及びセンサ部2705に用いることができる。また、本実施例では車

50

載用オーディオを示すが、携帯型や家庭用の音響再生装置に用いても良い。なお、表示装置 2704 は黒色の背景に白色の文字を表示することで消費電力を抑えられる。これは携帯型の音響再生装置において特に有効である。

#### 【0180】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また、本実施例の電子機器は実施の形態、実施例 1 ~ 実施例 8 に示したいずれの構成の表示装置を用いても良い。

#### 【0181】

##### 【発明の効果】

本発明によって、表示装置を駆動するデバイスの構造、有機化合物層を構成する有機材料の特性、電極の材料、作成工程における条件、表示装置の駆動方法等により、有機化合物層の劣化する速度が左右されても、鮮明でなおかつ所望の色を有する画像を表示することが可能な表示装置を提供することができる。

#### 【0182】

また、表示用発光素子とセンサ用発光素子とは、同じ条件で、同時に形成することで、表示用発光素子とセンサ用発光素子とが有する有機化合物層の劣化する速度をより同じくすることができ、センサ用発光素子の輝度を表示用発光素子とより同じにすることができる。したがって、光センサが検知するセンサ用発光素子の輝度が、表示用発光素子の輝度により等しくなり、表示用発光素子の輝度の変化をより正確に検知し、所望の輝度に補正することが可能になる。

##### 【図面の簡単な説明】

【図 1】 本発明の表示装置の上面概略図。

【図 2】 本発明の表示装置の回路図。

【図 3】 本発明の表示装置のセンサ用画素の回路図。

【図 4】 本発明の表示装置の表示用画素の回路図。

【図 5】 本発明の表示装置をデジタル方式で駆動させたときのタイミングチャート図。

【図 6】 本発明の表示装置の補正回路のブロック図。

【図 7】 本発明の表示装置の上面概略図。

【図 8】 本発明の表示装置をアナログ方式で駆動させたときのタイミングチャート図。

【図 9】 本発明の表示装置のビデオ信号補正回路のブロック図。

【図 10】 本発明の光センサの断面図。

【図 11】 本発明の光センサの特性図。

【図 12】 本発明の光センサの応用図。

【図 13】 本発明の光センサの実装図。

【図 14】 本発明の光センサの実装図。

【図 15】 本発明の表示装置の表示用画素の断面図。

【図 16】 本発明の表示装置の表示用画素の上面図及び回路図。

【図 17】 本発明の表示装置の表示用画素の断面図。

【図 18】 本発明の表示装置の表示用画素の回路図。

【図 19】 本発明の表示装置を用いた電子機器の図。

【図 20】 本発明の表示装置を用いた電子機器の図。

##### 【符号の説明】

101 表示部

102 ソース信号線駆動回路

102a シフトレジスタ

102b ラッチ (A)

102c ラッチ (B)

103 ゲート信号線駆動回路

104 センサ部

104a R センサ用画素

10

20

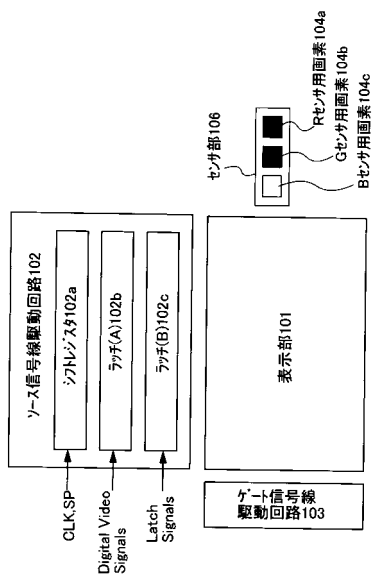
30

40

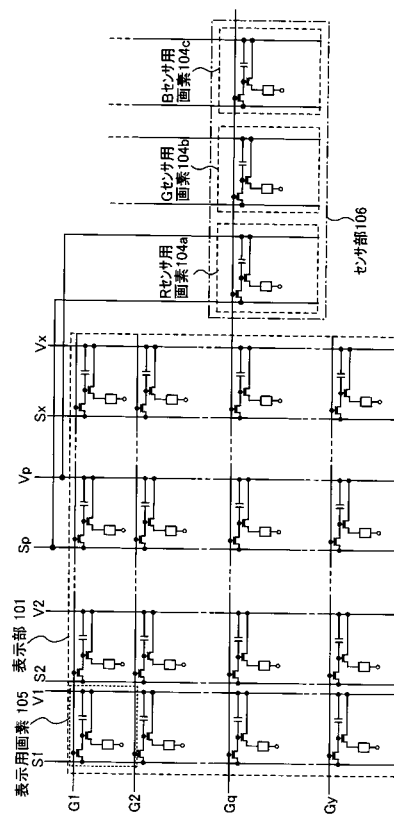
50

- 104b Gセンサ用画素
- 104c Bセンサ用画素
- 105 表示用画素

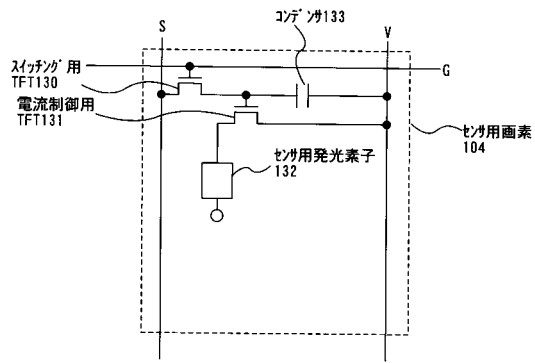
【図1】



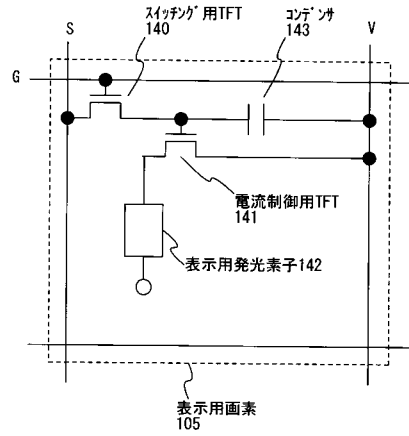
【図2】



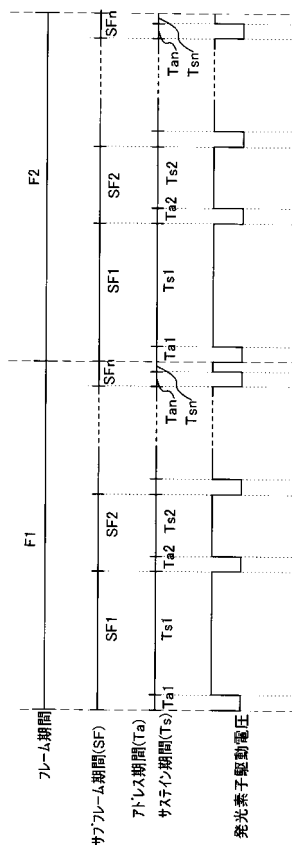
【図 3】



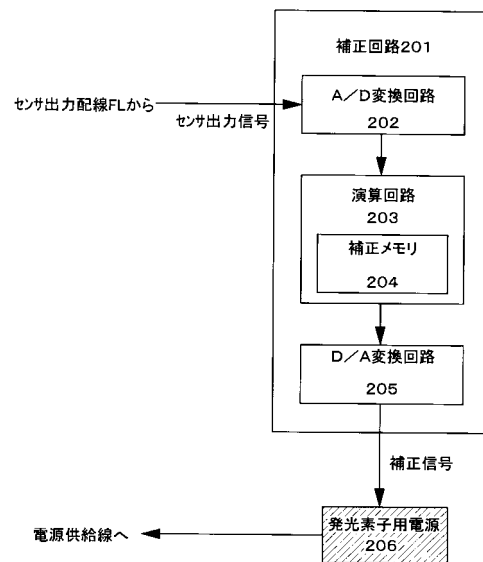
【図 4】



【図 5】

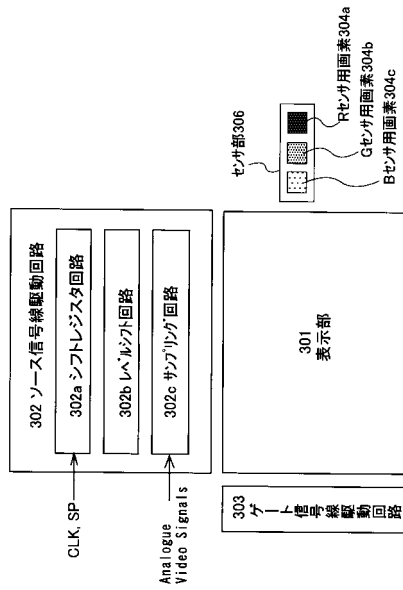


【図 6】

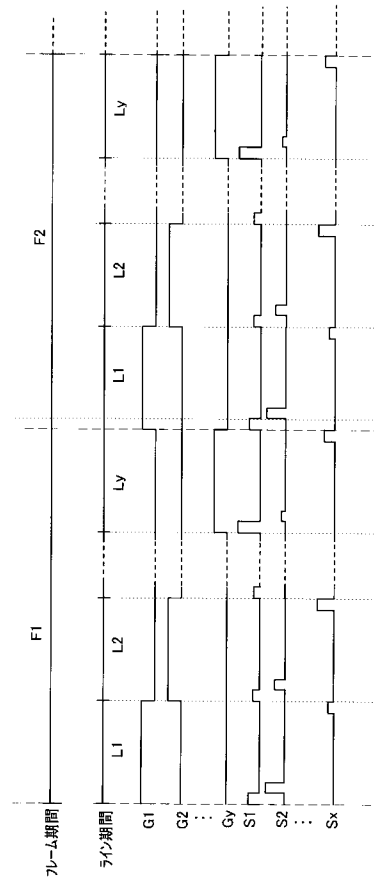




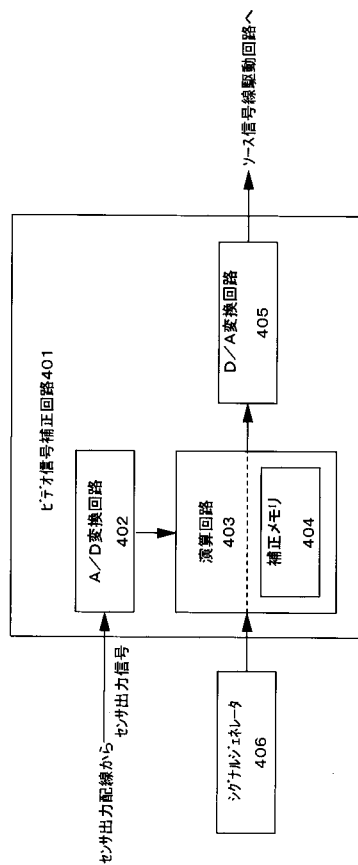
【図 7】



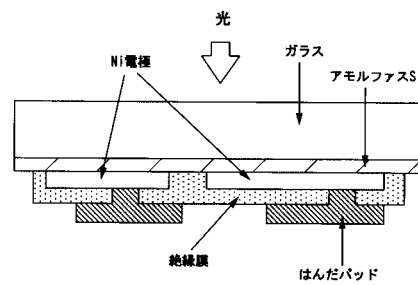
【図 8】



【図 9】

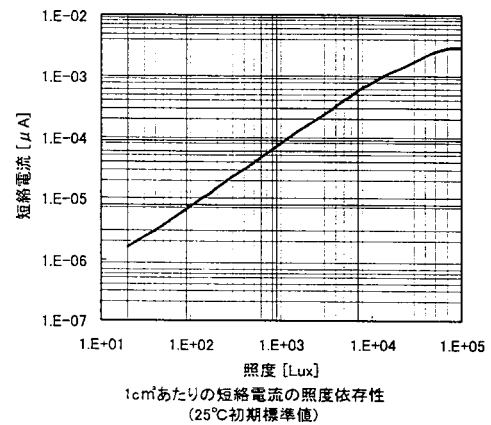


【図 10】

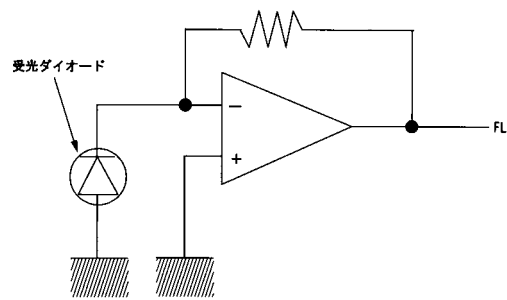


【図 11】

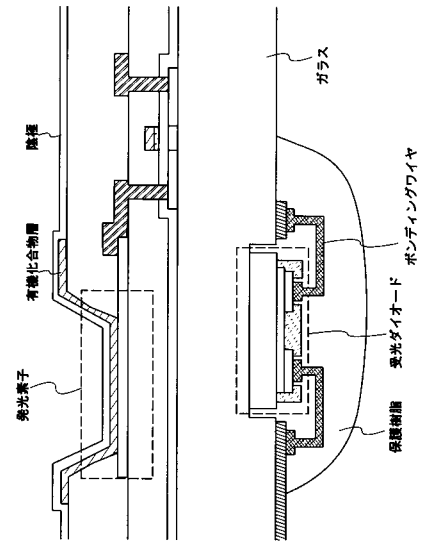
## 照度依存性



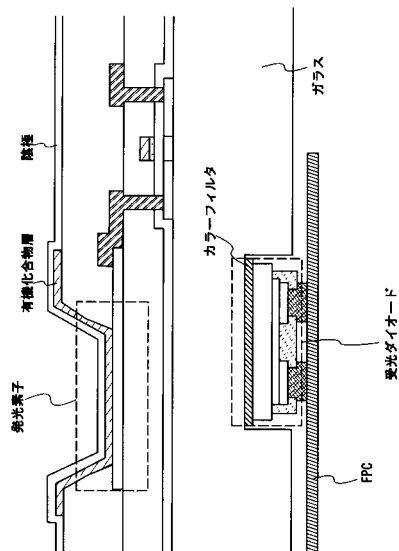
【図 12】



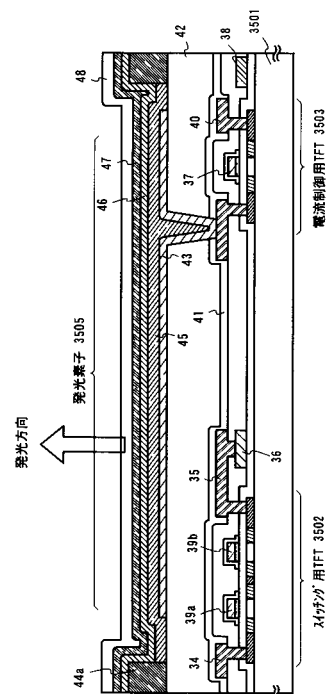
【図 13】



【図 14】

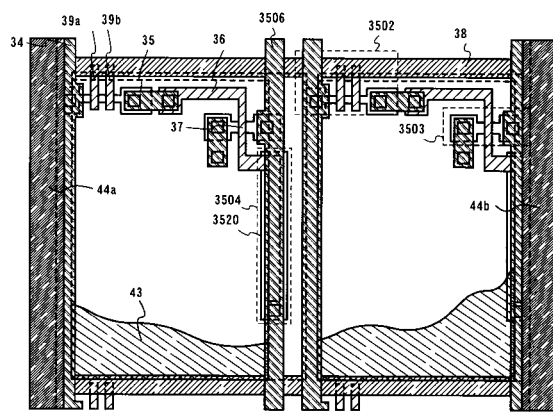


【図 15】

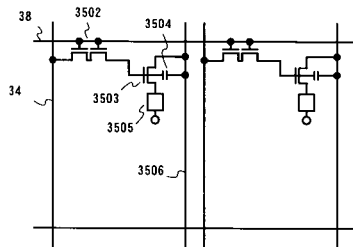


【図 16】

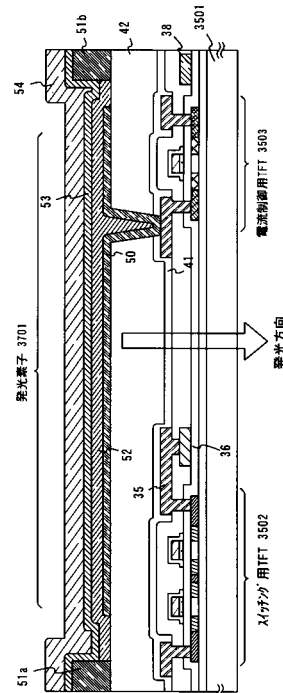
(A)



(B)

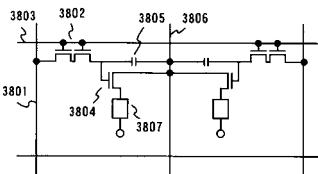


【図 17】

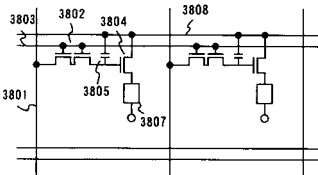


【図 18】

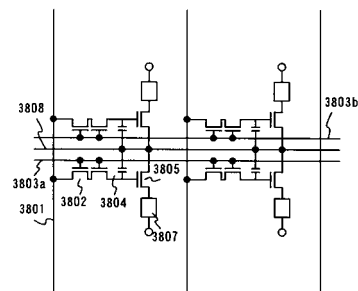
(A)



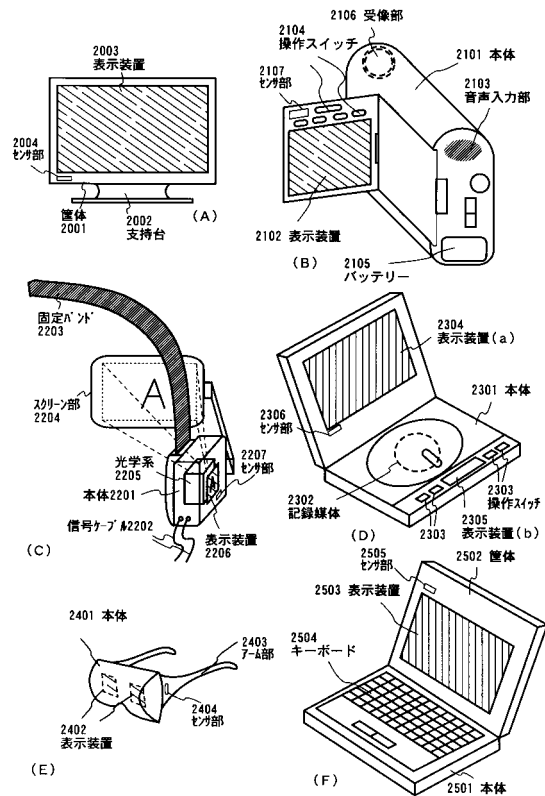
(B)



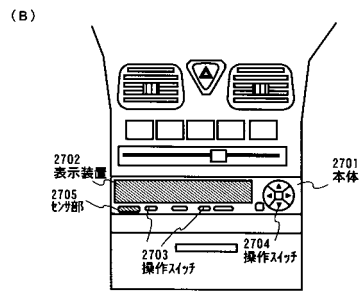
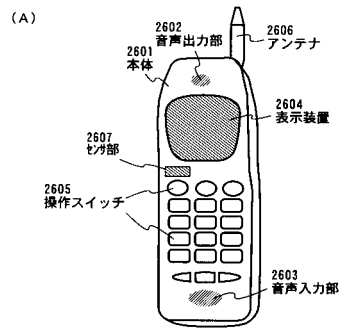
(C)



【図 19】



## 【図 20】



---

フロントページの続き

(51) Int.Cl.

F I

G 0 9 G 3/20 6 4 2 C

G 0 9 G 3/20 6 4 2 P

G 0 9 G 3/20 6 7 0 J

(56)参考文献 特開平 1 1 - 1 0 9 9 1 8 ( J P , A )  
特開 2 0 0 1 - 2 6 5 2 8 3 ( J P , A )  
実開昭 5 9 - 1 7 0 8 9 2 ( J P , U )  
特開 2 0 0 0 - 1 1 5 8 0 1 ( J P , A )  
特開平 0 4 - 2 5 4 8 8 9 ( J P , A )  
特開昭 6 4 - 0 0 6 9 2 7 ( J P , A )  
特開 2 0 0 2 - 2 5 8 7 9 2 ( J P , A )  
特開 2 0 0 2 - 1 8 2 6 1 3 ( J P , A )

(58)調査した分野(Int.Cl. , D B名)

G09G 3/00- 3/38

G09F 9/30

专利名称(译)	显示装置，计算机，导航系统，游戏机和便携式信息终端		
公开(公告)号	<a href="#">JP3883854B2</a>	公开(公告)日	2007-02-21
申请号	JP2001365324	申请日	2001-11-29
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎舜平 小山潤		
发明人	山崎 舜平 小山 潤		
IPC分类号	G09G3/30 G09F9/30 H01L27/32 G09G3/20 H05B33/12 H01L51/50 H05B33/14		
FI分类号	G09G3/30.H G09G3/30.K G09F9/30.338 G09F9/30.365.Z G09G3/20.624.B G09G3/20.642.C G09G3/20.642.P G09G3/20.670.J G09F9/30.365 G09G3/20.642.J G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291 H01L27/32 H05B33/12.B H05B33/14.A		
F-TERM分类号	3K007/AB02 3K007/AB04 3K007/AB17 3K007/BA06 3K007/BB07 3K007/DB03 3K007/GA04 3K107/AA01 3K107/BB01 3K107/CC21 3K107/CC33 3K107/DD59 3K107/DD61 3K107/DD62 3K107/DD64 3K107/EE03 3K107/EE07 3K107/EE63 3K107/EE68 3K107/HH04 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD05 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK07 5C080/KK43 5C080/KK47 5C094/AA07 5C094/AA08 5C094/AA37 5C094/AA48 5C094/AA54 5C094/AA56 5C094/BA03 5C094/BA12 5C094/BA27 5C094/CA19 5C094/CA24 5C094/CA25 5C094/DA09 5C094/DB01 5C094/EA04 5C094/EA05 5C094/EA07 5C094/ED03 5C094/FA01 5C094/FA02 5C094/FB01 5C094/FB12 5C094/FB14 5C094/FB15 5C094/FB20 5C094/GA10 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB12 5C380/AB18 5C380/AB22 5C380/AB31 5C380/AB34 5C380/AB46 5C380/AC04 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/AC13 5C380/BA11 5C380/BA12 5C380/BA20 5C380/BA43 5C380/BB09 5C380/BB12 5C380/BB15 5C380/BB16 5C380/BD04 5C380/CA02 5C380/CA04 5C380/CA08 5C380/CA12 5C380/CA14 5C380/CA16 5C380/CA22 5C380/CA24 5C380/CA26 5C380/CB01 5C380/CB14 5C380/CC02 5C380/CC21 5C380/CC27 5C380/CC33 5C380/CC41 5C380/CC62 5C380/CC72 5C380/CC77 5C380/CD012 5C380/CD013 5C380/CE08 5C380/CF01 5C380/CF07 5C380/CF09 5C380/CF17 5C380/CF22 5C380/CF24 5C380/CF27 5C380/CF48 5C380/CF49 5C380/CF68 5C380/DA02 5C380/DA06 5C380/DA09 5C380/EA05 5C380/FA03 5C380/FA05 5C380/FA06 5C380/FA18 5C380/FA20 5C380/FA26 5C380/FA28		
其他公开文献	JP2003167550A JP2003167550A5		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种半导体显示装置，即使有机化合物的劣化率受到环境的影响，也能够以清晰和所需的颜色显示图像。解决方案：半导体显示装置，其特征在于，发光装置的显示像素和传感器像素具有各自的发光元件，传感器像素分别安装有光接收二极管，并且每个显示像素的发光元件的亮度为根据流过二极管的电流值控制。 Ž

