

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02016/035294

発行日 平成29年7月20日(2017.7.20)

(43) 国際公開日 平成28年3月10日(2016.3.10)

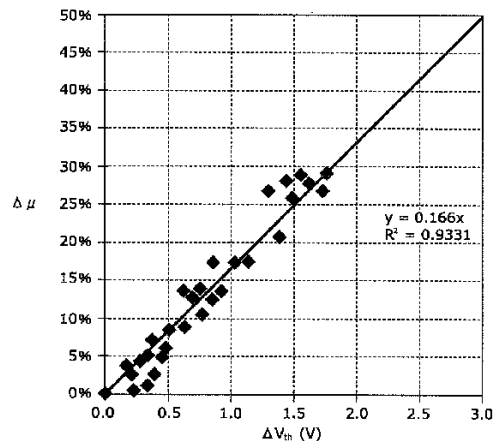
(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	3K107
G09G 3/20 (2006.01)	G09G 3/20 611H	5C080
H01L 51/50 (2006.01)	G09G 3/20 612U	5C380
	G09G 3/20 642A	
	G09G 3/20 641P	
審査請求 有 予備審査請求 未請求 (全 16 頁) 最終頁に続く		

出願番号	特願2016-546302 (P2016-546302)	(71) 出願人	514188173
(21) 国際出願番号	PCT/JP2015/004318		株式会社 J O L E D
(22) 国際出願日	平成27年8月27日 (2015.8.27)		東京都千代田区神田錦町三丁目23番地
(31) 優先権主張番号	特願2014-177494 (P2014-177494)	(74) 代理人	100189430
(32) 優先日	平成26年9月1日 (2014.9.1)		弁理士 吉川 修一
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100190805
			弁理士 傍島 正朗
		(72) 発明者	澤 一樹
			日本国東京都千代田区神田錦町三丁目23番地 株式会社 J O L E D 内
		(72) 発明者	林 宏
			日本国東京都千代田区神田錦町三丁目23番地 株式会社 J O L E D 内
		最終頁に続く	

(54) 【発明の名称】 表示装置の補正方法および表示装置の補正装置

(57) 【要約】

複数の表示画素 (P) を有する有機 E L パネル (11) と、有機 E L パネル (11) の表示制御を行う制御部 (20) とを備える有機 E L ディスプレイ (10) において、制御部 (20) により実行される表示装置の補正方法であって、複数の表示画素 (P) のうちの処理対象画素を構成する駆動トランジスタ (T2) であって、画素信号に応じた駆動電流を有機 E L 素子 (O E L) に供給する駆動トランジスタ (T2) に供給される画素信号の累積値を取得し、当該累積値を用いて駆動トランジスタ (T2) における閾値電圧のシフト量の算出を行い、当該シフト量を用いて移動度の変化量の算出を行い、当該移動度の変化量を用いて画素信号を補正するための補正パラメータの算出を行う。



【特許請求の範囲】

【請求項 1】

複数の表示画素を有する表示パネルと、
 前記表示パネルの表示制御を行う制御部とを備える表示装置において、前記制御部により実行される表示装置の補正方法であって、
 前記複数の表示画素のうちの処理対象画素を構成する駆動トランジスタであって、画素信号に応じた駆動電流を発光素子に供給する駆動トランジスタに供給される前記画素信号の累積値を取得し、
 前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、
 前記シフト量を用いて移動度の変化量の算出を行い、
 前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う、
 表示装置の補正方法。

10

【請求項 2】

前記移動度の変化量の算出では、前記シフト量を ΔV_{th} とし、前記移動度の変化量を $\Delta \mu$ とすると、前記移動度の変化量は、 $\Delta \mu = C_1 (\Delta V_{th})^\gamma + C_2$ の関係式を満たすように求められ、
 係数 C_1 および γ は、前記シフト量に対する前記移動度の変化量の実測値を用いて予め求められる値である、
 請求項 1 に記載の表示装置の補正方法。

20

【請求項 3】

前記移動度の変化量の算出では、前記移動度の変化量と前記シフト量との間の線形関係を用いて、前記移動度の変化量の算出を行う、
 請求項 1 または 2 に記載の表示装置の補正方法。

【請求項 4】

前記補正パラメータの算出では、前記補正パラメータとして、前記階調値に乗算されるゲインと、前記階調値に加算されるオフセット値とが算出され、
 前記ゲインは、前記ゲインに対する前記移動度の変化量の実測値から予め求められた値である、
 請求項 2 または 3 に記載の表示装置の補正方法。

30

【請求項 5】

前記シフト量の算出では、前記累積値を t とし、前記駆動トランジスタにおけるゲートソース間電圧と閾値電圧との差の設計値を $V_{gs} - V_{th}$ とすると、 $\Delta V_{th} = A (V_{gs} - V_{th} + V_{offset})^\alpha t^\beta$ の関係式を満たすように求められ、
 係数 A 、 V_{offset} 、 α および β は、前記累積値に対する前記シフト量の実測値を示すグラフを用いて予め求められた値である、
 請求項 2 ～ 4 の何れか 1 項に記載の表示装置の補正方法。

【請求項 6】

複数の表示画素を有する表示パネルと、
 前記表示パネルの表示制御を行う制御部とを備える表示装置の補正装置であって、
 前記複数の表示画素の各々は、発光素子と、画素信号に応じた駆動電流を前記発光素子に供給する駆動トランジスタとを有し、
 前記制御部は、
 前記複数の表示画素のうちの処理対象画素を構成する前記駆動トランジスタに供給される前記画素信号の累積値を取得し、
 前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、
 前記シフト量を用いて移動度の変化量の算出を行い、
 前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う、
 表示装置の補正装置。

40

50

【請求項 7】

前記駆動トランジスタは、酸化物半導体素子である、
請求項 6 に記載の表示装置の補正装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、表示装置の補正方法および表示装置の補正装置に関する。

【背景技術】

【0002】

近年、液晶ディスプレイに代わる次世代のフラットパネルディスプレイの一つとして、
有機 EL (Electro Luminescence) を利用した有機 EL ディスプレイが注目されている。

10

【0003】

有機 EL ディスプレイは、複数の表示画素がマトリクス状に配置された有機 EL パネル
を備えている。表示画素は、有機 EL 素子と、画素信号に応じた駆動電流を有機 EL 素子
に供給する駆動トランジスタとを有する。

【0004】

有機 EL ディスプレイ等のアクティブマトリクス方式の表示装置には、駆動トランジスタとして薄膜トランジスタ (TFT: Thin Film Transistor) が用いられる。TFT では、通電時のゲート - ソース間電圧等のストレスにより、TFT の閾値電圧が経時的にシフトする。そして、閾値電圧の経時的なシフトは、有機 EL 素子への供給電流量変動の原因となるため、表示装置の輝度制御に影響し、表示品質を悪化させる。

20

【0005】

有機 EL ディスプレイでは、表示品質の悪化を防止するため、画素信号の累積値 (以下、適宜「累積値」と略称する) を求め、当該累積値を用いて画素信号を補正している。画素信号は、1 フレーム分の画像を示す映像信号に含まれる信号であり、1 つの画素の色度、彩度および階調値等を含む。

【先行技術文献】

【特許文献】

30

【0006】

【特許文献 1】特開 2004 - 145257 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、従来の表示装置では、階調値に対する補正の精度が十分ではないという問題があり、さらなる表示品質の向上が求められている。

【0008】

本開示は、表示品質を向上させることができる表示装置の補正方法および表示装置の補正装置を提供する。

40

【課題を解決するための手段】

【0009】

本開示における表示装置の補正方法は、複数の表示画素を有する表示パネルと、前記表示パネルの表示制御を行う制御部とを備える表示装置において、前記制御部により実行される表示装置の補正方法であって、前記複数の表示画素のうちの処理対象画素を構成する駆動トランジスタであって、画素信号に応じた駆動電流を発光素子に供給する駆動トランジスタに供給される前記画素信号の累積値を取得し、前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、前記シフト量を用いて移動度の変化量の算出を行い、前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う。

50

【 0 0 1 0 】

本開示における表示装置の補正装置は、複数の表示画素を有する表示パネルと、前記表示パネルの表示制御を行う制御部とを備える表示装置の補正装置であって、前記複数の表示画素の各々は、発光素子と、画素信号に応じた駆動電流を前記発光素子に供給する駆動トランジスタとを有し、前記制御部は、前記複数の表示画素のうちの処理対象画素を構成する前記駆動トランジスタに供給される前記画素信号の累積値を取得し、前記累積値を用いて前記駆動トランジスタにおける閾値電圧のシフト量の算出を行い、前記シフト量を用いて移動度の変化量の算出を行い、前記移動度の変化量を用いて画素信号の階調値を補正するための補正パラメータの算出を行う。

【 発明の効果 】

10

【 0 0 1 1 】

本開示における表示装置の補正方法および表示装置の補正装置は、表示品質を向上させることができる。

【 図面の簡単な説明 】

【 0 0 1 2 】

【 図 1 】 図 1 は、実施の形態における有機 E L ディスプレイの外観を示す外観図である。

【 図 2 】 図 2 は、実施の形態における有機 E L ディスプレイの構成の一例を示すブロック図である。

【 図 3 】 図 3 は、実施の形態における制御部の構成の一例を示すブロック図である。

【 図 4 】 図 4 は、実施の形態におけるストレス補正の処理手順を示すフローチャートである。

20

【 図 5 】 図 5 は、 $(V_{gs} - V_{th})$ の設計値別に、累積値に対する閾値電圧のシフト量を計測した結果を示すグラフである。

【 図 6 】 図 6 は、閾値電圧のシフト量に対する移動度の変化量を測定した結果を示すグラフである。

【 図 7 】 図 7 は、移動度の変化量に対するゲインの値を示すグラフである。

【 発明を実施するための形態 】

【 0 0 1 3 】

[課題の詳細]

画素信号に対する補正には、例えば、(1) 閾値電圧のシフトに対する階調値の補正、および、(2) 駆動トランジスタにおける電荷の移動度を用いた階調値の補正等がある。

30

【 0 0 1 4 】

(1) 閾値電圧のシフトに対する階調値の補正は、駆動トランジスタのゲートソース間に電圧が印加されることによる駆動トランジスタの劣化により、有機 E L パネルにおける輝度の低下を防止するために実行される。駆動トランジスタのゲートソース間に電圧が印加されると、駆動トランジスタは経時劣化し、閾値電圧がシフトする。閾値電圧がシフトすると、同じ電圧がゲートに印加された場合でも、駆動トランジスタのソースドレイン間に流れる駆動電流の電流量が低下する。これにより、有機 E L 素子に供給される駆動電流の電流量が低下して、有機 E L 素子の輝度が低下する。閾値電圧のシフト量を用いた階調値の補正では、画素信号の累積値と閾値電圧のシフト量との関係性を利用する。当該関係性により、画素信号の累積値を算出することで閾値電圧のシフト量が求められる。

40

【 0 0 1 5 】

(2) 駆動トランジスタにおける電荷の移動度を用いた補正では、駆動トランジスタに流れる電流量から移動度を求め、当該移動度を用いて階調値を補正する。

【 0 0 1 6 】

従来、上述した 2 つの補正は、独立して実行されていた。

【 0 0 1 7 】

ここで、本発明者らは、上述した閾値電圧のシフト量と移動度の変化量との間には、相関関係があることを見いだした。当該相関関係を利用して階調値の補正を行うことにより、より高精度に階調値の補正を行うことができ、表示品質を改善することができると考え

50

られる。

【 0 0 1 8 】

以下、適宜図面を参照しながら、実施の形態を詳細に説明する。但し、必要以上に詳細な説明は省略する場合がある。例えば、既によく知られた事項の詳細説明や実質的に同一の構成に対する重複説明を省略する場合がある。これは、以下の説明が不必要に冗長になるのを避け、当業者の理解を容易にするためである。

【 0 0 1 9 】

なお、発明者らは、当業者が本開示を十分に理解するために添付図面および以下の説明を提供するのであって、これらによって請求の範囲に記載の主題を限定することを意図するものではない。

10

【 0 0 2 0 】

(実施の形態)

以下、図 1 ~ 図 7 を用いて、実施の形態に係る表示装置の補正方法および補正装置を説明する。

【 0 0 2 1 】

[1 - 1 . 構成]

図 1 は、本実施の形態における有機 E L ディスプレイ 1 0 の外観を示す外観図である。図 2 は、本実施の形態における有機 E L ディスプレイ 1 0 の構成の一例を示すブロック図である。

【 0 0 2 2 】

20

図 2 に示すように、有機 E L ディスプレイ 1 0 は、有機 E L パネル 1 1 と、データ線駆動回路 1 2 と、走査線駆動回路 1 3 と、メモリ 1 4 と、制御部 2 0 と、を備えている。

【 0 0 2 3 】

[1 - 1 - 1 . 有機 E L パネル、駆動回路およびメモリ]

有機 E L パネル 1 1 は、複数の表示画素を有する表示パネルの一例であり、マトリクス状に配置された複数の表示画素 P と、複数の表示画素 P に接続される複数の走査線 G L と、複数のデータ線 S L とを備えている。

【 0 0 2 4 】

表示画素 P は、本実施の形態では、有機 E L 素子 O E L と、選択トランジスタ T 1 と、駆動トランジスタ T 2 と、容量素子 C 1 とを備えている。

30

【 0 0 2 5 】

選択トランジスタ T 1 は、走査線 G L の電圧に応じて表示画素 P の選択および非選択を切り替える。選択トランジスタ T 1 は、薄膜トランジスタであり、ゲート端子が走査線 G L に、ソース端子がデータ線 S L に、ドレイン端子がノード N 1 にそれぞれ接続されている。

【 0 0 2 6 】

駆動トランジスタ T 2 は、データ線 S L の電圧に応じた駆動電流を有機 E L 素子 O E L に供給する。駆動トランジスタ T 2 は、薄膜トランジスタである。より具体的には、駆動トランジスタ T 2 は、酸化物半導体素子である。例えば、駆動トランジスタ T 2 は、T A O S (透明アモルファス酸化物半導体、T r a n s p a r e n t A m o r p h o u s O x i d e S e m i c o n d u c t o r) などの酸化物半導体を用いて形成される。駆動トランジスタ T 2 は、ゲート端子がノード N 1 に、ソース端子が有機 E L 素子 O E L のアノード電極にそれぞれ接続され、ドレイン端子に電圧 V T F T が供給されている。

40

【 0 0 2 7 】

有機 E L 素子 O E L は、駆動電流に応じて発光する発光素子である。駆動電流は、駆動トランジスタ T 2 から供給される。有機 E L 素子 O E L は、アノード電極が駆動トランジスタ T 2 のソース端子に接続され、カソード電極が接地されている。

【 0 0 2 8 】

容量素子 C 1 は、データ線 S L の電圧に応じた電荷が蓄積される容量素子であり、一端がノード N 1 に、他端が駆動トランジスタ T 2 のソース端子に接続されている。

50

【 0 0 2 9 】

データ線駆動回路 1 2 は、複数のデータ線 S L に対し、制御部 2 0 から出力される補正信号に応じた電圧を供給する。

【 0 0 3 0 】

走査線駆動回路 1 3 は、複数の走査線 G L に対し、制御部 2 0 から出力される駆動信号に応じた電圧を供給する。

【 0 0 3 1 】

なお、本実施の形態では、選択トランジスタ T 1 および駆動トランジスタ T 2 が N 型の T F T である場合を例に説明したが、P 型の T F T であっても構わない。この場合でも、容量素子 C 1 は、駆動トランジスタ T 2 のゲートソース間に接続される。

10

【 0 0 3 2 】

メモリ 1 4 は、本実施の形態では、揮発性メモリと、不揮発性メモリとを含んでいる。揮発性メモリは、例えば、D R A M (D y n a m i c R a n d o m A c c e s s M e m o r y) あるいは S R A M (S t a t i c R a n d o m A c c e s s M e m o r y) である。不揮発性メモリは、例えば、F l a s h メモリである。メモリ 1 4 には、映像信号の補正のための補正パラメータ、および、演算結果等が記憶される。

【 0 0 3 3 】

[1 - 1 - 2 . 制御部]

制御部 2 0 は、有機 E L パネル 1 1 における映像の表示を制御する回路であり、例えば、T C O M (タイミングコントローラ) 等を用いて構成される。なお、制御部 2 0 は、マイクロコントローラを含むコンピュータシステム、あるいは、システム L S I (L a r g e S c a l e I n t e g r a t i o n : 大規模集積回路) 等を用いて構成されていても構わない。

20

【 0 0 3 4 】

制御部 2 0 は、外部から入力された映像信号に対する補正処理、および、補正された映像信号を用いた書き込み処理の制御等を行う。映像信号は、ここでは、1 つのフレームで構成される画像を有機 E L パネル 1 1 に表示させるための信号である。映像信号には、映像信号により示される画像を構成する複数の画素に対応する画素信号が含まれる。画素信号には、色度、彩度および階調値等が含まれる。

【 0 0 3 5 】

30

映像信号に対する補正処理には、上述したように、画素信号の階調値の補正が含まれる。画素信号の階調値の補正は、駆動トランジスタの劣化に対応するために実行される。制御部 2 0 は、階調値を補正した補正信号を生成し、当該補正信号をデータ線駆動回路 1 2 に出力する。

【 0 0 3 6 】

図 3 は、本実施の形態における制御部 2 0 の構成の一例を示すブロック図である。図 3 では、制御部 2 0 を構成する構成要素の一部、ストレス補正に関する部分について図示している。制御部 2 0 には、図 3 に示す構成の他に、駆動信号を生成する回路等が含まれるが、図示は省略する。

【 0 0 3 7 】

40

図 3 に示すように、制御部 2 0 は、入力部 2 1 と、ストレス補正部 2 2 とを備えている。制御部 2 0 は、本実施の形態に係る補正装置に相当する。

【 0 0 3 8 】

入力部 2 1 は、外部入力される映像信号を受け付け、画像のサイズの調整等を行う。入力部 2 1 は、有機 E L パネル 1 1 を構成する複数の表示画素 P それぞれの階調値を順次取得し、ストレス補正部 2 2 の加算値算出部 2 3 および補正部 2 9 に対して出力する。

【 0 0 3 9 】

ストレス補正部 2 2 は、駆動トランジスタ T 2 のストレスの累積値を用いてストレス補正を行う。ストレス補正部 2 2 は、図 3 に示すように、加算値算出部 2 3 と、加算部 2 4 と、シフト量算出部 2 5 と、補正パラメータ算出部 2 6 と、補正部 2 9 とを備えている。

50

【 0 0 4 0 】

加算値算出部 2 3 は、画素信号の階調値から、表示画素 P を構成する駆動トランジスタのストレス値を算出する。駆動トランジスタ T 2 のストレス値は、画素信号の階調値と、メモリ 1 4 に記憶された累積値とに応じた値になる。加算値算出部 2 3 は、ストレス値として、一定の電圧値が継続して印加されたと仮定したときの時間換算値を求める。

【 0 0 4 1 】

加算部 2 4 は、メモリ 1 4 に記憶された累積値にストレス値を加算した値を、新たな累積値としてメモリ 1 4 に上書きする。

【 0 0 4 2 】

シフト量算出部 2 5 は、メモリ 1 4 に記憶された累積値を用いて駆動トランジスタ T 2 における閾値電圧のシフト量の算出を行う。

10

【 0 0 4 3 】

補正パラメータ算出部 2 6 は、画素信号の階調値を補正するための補正パラメータの算出を行う。後述する補正部 2 9 では、階調値 × ゲイン A + オフセット B の式を用いて、階調値を補正する。補正パラメータ算出部 2 6 は、ゲイン算出部 2 7 と、オフセット算出部 2 8 とを備えている。

【 0 0 4 4 】

ゲイン算出部 2 7 は、シフト量を用いて移動度の変化量の算出を行い、当該移動度を用いてゲイン A の算出を行う。ゲイン算出部 2 7 は、 $\Delta \mu$ L U T 2 7 a およびゲイン L U T 2 7 b の 2 つのルックアップテーブルを備えている。ルックアップテーブルの詳細については後述する。

20

【 0 0 4 5 】

オフセット算出部 2 8 は、シフト量を用いてオフセット B の算出を行う。

【 0 0 4 6 】

補正部 2 9 は、上述したように、階調値 × ゲイン A + オフセット B の式を用いて、階調値を補正し、補正後の階調値を補正信号として出力する。

【 0 0 4 7 】

[1 - 2 . 動作]

図 4 は、本実施の形態におけるストレス補正の処理手順を示すフローチャートである。

【 0 0 4 8 】

30

[1 - 2 - 1 . 閾値のシフト量の算出]

シフト量算出部 2 5 は、メモリ 1 4 に記憶された累積値を用いて駆動トランジスタ T 2 における閾値電圧のシフト量 ΔV_{th} を算出する (S 1 1)。閾値電圧のシフト量 ΔV_{th} は、以下の式 1 より求められる。

【 0 0 4 9 】

【 数 1 】

$$\Delta V_{th} = A_1 (V_{gs} - V_{th} + V_{offset})^\alpha t_{ref}^\beta \quad \dots \quad (式 1)$$

【 0 0 5 0 】

V_{gs} は駆動トランジスタ T 2 のゲートソース電圧、 V_{th} は駆動トランジスタ T 2 の閾値電圧であり、設計値である。 t_{ref} はストレスの時間換算値 (= 累積値) である。

40

【 0 0 5 1 】

図 5 は、 $(V_{gs} - V_{th})$ の設計値別に、累積値 t_{ref} (図 5 ではストレス時間と表記) に対する閾値電圧のシフト量 ΔV_{th} を計測した結果を示すグラフである。図 5 のグラフについて、最小二乗法によるフィッティングにより、式 1 の A_1 、 α 、 β 、 V_{offset} が求められる。設計値に応じた A_1 、 α 、 β 、 V_{offset} が、予め有機 EL ディスプレイ 1 0 のメモリ 1 4 に記憶される。シフト量算出部 2 5 は、式 1 に累積値 t_{ref} を代入することにより、閾値電圧のシフト量 ΔV_{th} を算出する。

【 0 0 5 2 】

[1 - 2 - 2 . 移動度の算出]

50

補正パラメータ算出部 26 のゲイン算出部 27 は、閾値のシフト量 ΔV_{th} を用いて、移動度の変化量 $\Delta \mu$ の算出を行う (S 12)。移動度の変化量 $\Delta \mu$ は、以下の式 2 より求められる。

【 0 0 5 3 】

【 数 2 】

$$\Delta \mu = C \times (\Delta V_{th})^\gamma \quad \dots (式 2)$$

【 0 0 5 4 】

図 6 は、閾値電圧のシフト量 ΔV_{th} に対する移動度の変化量 $\Delta \mu$ を測定した結果を示すグラフ ($\Delta \mu$ LUT 27a の一例) である。図 6 より、C および γ を求めることができる。C および γ が、予め有機 EL ディスプレイ 10 のメモリ 14 に記憶される。ゲイン算出部 27 は、式 2 にシフト量 ΔV_{th} を代入することにより、移動度の変化量 $\Delta \mu$ を算出する。なお、 $\Delta \mu = C_1 \times (\Delta V_{th})^\gamma + C_2$ としても良い。式 2 は、 $C_2 = 0$ の場合である。

10

【 0 0 5 5 】

[1 - 2 - 3 . 補正パラメータの算出 1 : ゲイン A の算出]

ゲイン算出部 27 は、移動度の変化量 $\Delta \mu$ を用いてゲイン A の算出を行う (S 13)。

【 0 0 5 6 】

ゲイン A は、以下の式 3 により求められる。

【 0 0 5 7 】

【 数 3 】

$$A = \delta \sqrt{\frac{1}{1 + \Delta \mu}} \quad \dots (式 3)$$

20

【 0 0 5 8 】

図 7 は、移動度の変化量 $\Delta \mu$ に対するゲイン A の値を示すグラフ (ゲイン LUT 27b の一例) である。例えば、ロットの最初の 1 枚について、移動度の変化量 $\Delta \mu$ に対するゲイン A の値を測定することにより、図 7 に示すグラフを求める。当該グラフから、 δ が求められる。図 7 では、 $\delta = 1$ となっている。

【 0 0 5 9 】

30

ゲイン算出部 27 は、移動度の変化量 $\Delta \mu$ を式 3 に代入することにより、ゲイン A を算出する。

【 0 0 6 0 】

[1 - 2 - 4 . 補正パラメータの算出 2 : オフセット B の算出]

オフセット算出部 28 は、閾値のシフト量を用いて、オフセット B の算出を行う (S 14)。オフセット B は、定数 a を用いて以下の式 4 より求められる。

【 0 0 6 1 】

【 数 4 】

$$B = \Delta V_{th} \times a \quad \dots (式 4)$$

40

【 0 0 6 2 】

[1 - 2 - 5 . 階調値の補正]

補正部 29 は、ゲイン A およびオフセット B を用いて画素信号の階調値 V_{data} を補正する (S 15)。補正後の階調値 V_{data}' は、以下の式 5 より求められる。

【 0 0 6 3 】

【 数 5 】

$$V_{data}' = A \times V_{data} + B \quad \dots (式 5)$$

【 0 0 6 4 】

[1 - 3 . 効果等]

50

本実施の形態の補正装置および補正方法では、閾値電圧のシフト量 ΔV_{th} と移動度の変化量 $\Delta \mu$ との関係性を利用して、階調値の補正を行う。これにより、本実施の形態の補正装置および補正方法では、より高精度に階調値の補正を行うことが可能になる。

【 0 0 6 5 】

(他の実施の形態)

以上のように、本開示における技術の例示として、実施の形態を説明した。そのために、添付図面および詳細な説明を提供した。

【 0 0 6 6 】

したがって、添付図面および詳細な説明に記載された構成要素の中には、課題解決のために必須な構成要素だけでなく、上記技術を例示するために、課題解決のためには必須でない構成要素も含まれ得る。そのため、それらの必須ではない構成要素が添付図面や詳細な説明に記載されていることをもって、直ちに、それらの必須ではない構成要素が必須であるとの認定をするべきではない。

10

【 0 0 6 7 】

また、上述の実施の形態は、本開示における技術を例示するためのものであるから、請求の範囲またはその均等の範囲において種々の変更、置き換え、付加、省略などを行うことができる。

【産業上の利用可能性】

【 0 0 6 8 】

本開示は、有機 E L ディスプレイ等の表示装置に適用可能である。

20

【符号の説明】

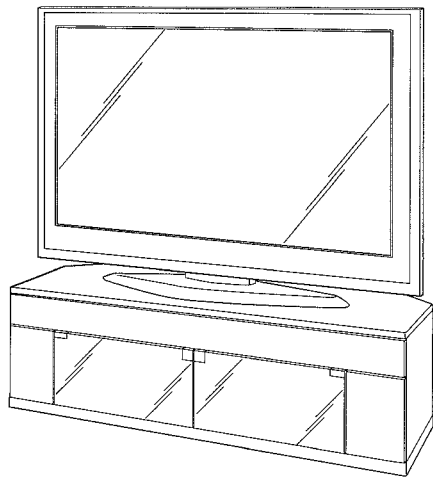
【 0 0 6 9 】

- 1 0 有機 E L ディスプレイ
- 1 1 有機 E L パネル
- 1 2 データ線駆動回路
- 1 3 走査線駆動回路
- 1 4 メモリ
- 2 0 制御部
- 2 1 入力部
- 2 2 ストレス補正部
- 2 3 加算値算出部
- 2 4 加算部
- 2 5 シフト量算出部
- 2 6 補正パラメータ算出部
- 2 7 ゲイン算出部
- 2 7 a $\Delta \mu$ L U T
- 2 7 b ゲイン L U T
- 2 8 オフセット算出部
- 2 9 補正部
- C 1 容量素子
- G L 走査線
- N 1 ノード
- O E L 有機 E L 素子
- P 表示画素
- S L データ線
- T 1 選択トランジスタ
- T 2 駆動トランジスタ

30

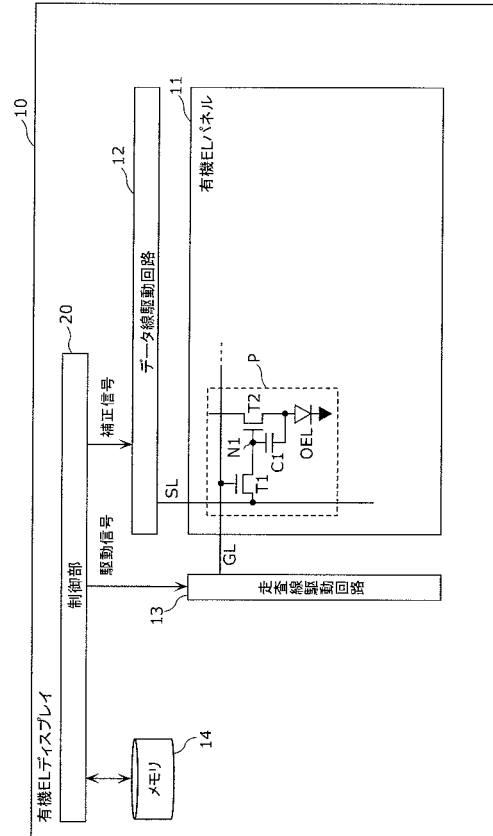
40

【図 1】

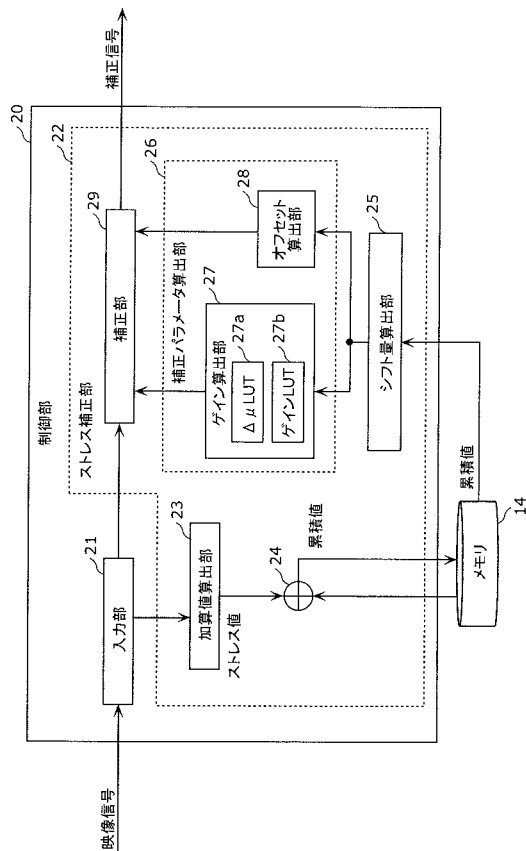


10

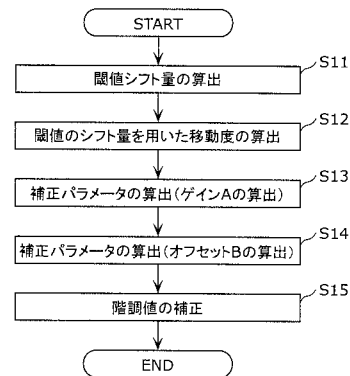
【図 2】



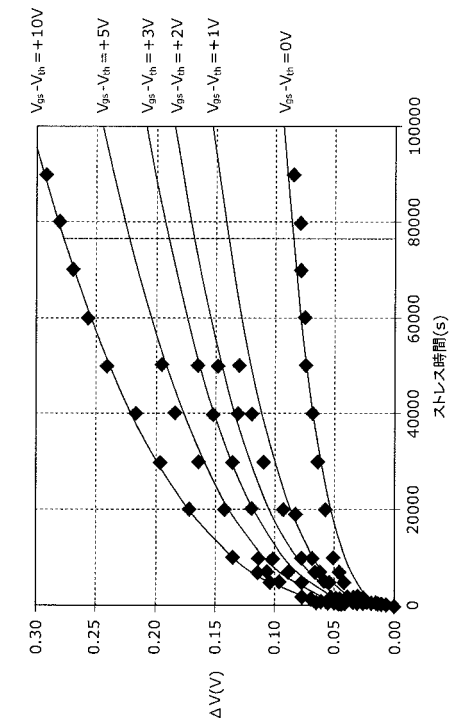
【図 3】



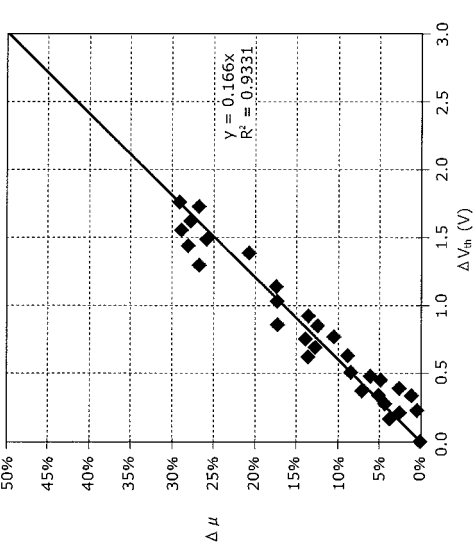
【図 4】



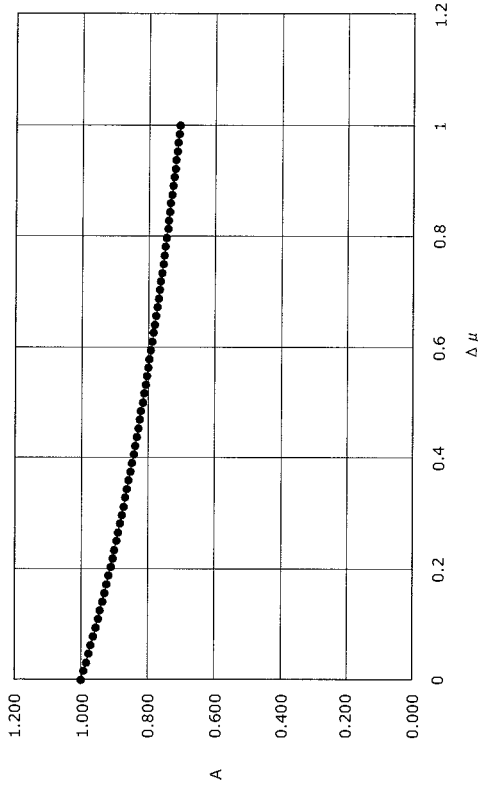
【 図 5 】



【 図 6 】



【 図 7 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/004318

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/30, G09G3/20, H01L51/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-34004 A (Sony Corp.), 17 February 2011 (17.02.2011), entire text; all drawings & US 2011/0032264 A1 & US 2011/0032281 A1 & CN 101996551 A	1-7
A	JP 2010-237581 A (Casio Computer Co., Ltd.), 21 October 2010 (21.10.2010), entire text; all drawings & US 2010/0245343 A1 & CN 101853632 A & KR 10-2010-0109434 A & TW 201044352 A	1-7
A	JP 2010-44299 A (Fujifilm Corp.), 25 February 2010 (25.02.2010), entire text; all drawings & US 2010/0039422 A1	1-7

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 November 2015 (06.11.15)Date of mailing of the international search report
17 November 2015 (17.11.15)Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/004318

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-343763 A (Semiconductor Energy Laboratory Co., Ltd.), 21 December 2006 (21.12.2006), entire text; all drawings & US 2003/0071804 A1 & US 2006/0103684 A1 & EP 1310938 A2 & TW 546596 B & KR 10-2003-0027788 A & CN 1409404 A & SG 120888 A	1-7
P,A	JP 2015-108828 A (LG Display Co., Ltd.), 11 June 2015 (11.06.2015), entire text; all drawings & US 2015/0154908 A1 & EP 2881932 A2 & KR 10-2015-0064798 A & CN 104700772 A & TW 201523564 A	1-7

国際調査報告		国際出願番号 PCT/J P 2 0 1 5 / 0 0 4 3 1 8									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G09G3/30, G09G3/20, H01L51/50											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2015年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2015年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2015年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2015年	日本国実用新案登録公報	1996-2015年	日本国登録実用新案公報	1994-2015年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2015年										
日本国実用新案登録公報	1996-2015年										
日本国登録実用新案公報	1994-2015年										
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	JP 2011-34004 A (ソニー株式会社) 2011.02.17, 全文全図 & US 2011/0032264 A1 & US 2011/0032281 A1 & CN 101996551 A	1-7									
A	JP 2010-237581 A (カシオ計算機株式会社) 2010.10.21, 全文全図 & US 2010/0245343 A1 & CN 101853632 A & KR 10-2010-0109434 A & TW 201044352 A	1-7									
A	JP 2010-44299 A (富士フイルム株式会社) 2010.02.25, 全文全図 & US 2010/0039422 A1	1-7									
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献											
国際調査を完了した日 06.11.2015		国際調査報告の発送日 17.11.2015									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 橋本 直明 電話番号 03-3581-1101 内線 3226									

国際調査報告		国際出願番号 PCT/J P 2 0 1 5 / 0 0 4 3 1 8
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-343763 A (株式会社半導体エネルギー研究所) 2006. 12. 21, 全文全図 & US 2003/0071804 A1 & US 2006/0103684 A1 & EP 1310938 A2 & TW 546596 B & KR 10-2003-0027788 A & CN 1409404 A & SG 120888 A	1-7
P, A	JP 2015-108828 A (エルジーディスプレイカンパニーリミテッド) 2015. 06. 11, 全文全図 & US 2015/0154908 A1 & EP 2881932 A2 & KR 10-2015-0064798 A & CN 104700772 A & TW 201523564 A	1-7

フロントページの続き

(51) Int.Cl.

F I

テーマコード (参考)

H 0 5 B 33/14

A

(81) 指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72) 発明者 前田 智之

日本国東京都千代田区神田錦町三丁目 2 3 番地 株式会社 J O L E D 内

F ターム(参考) 3K107 AA01 BB01 CC33 EE04 HH05

5C080 AA06 BB05 CC03 DD05 EE29 EE30 FF11 JJ02 JJ03 JJ05

JJ07 KK43

5C380 AA01 AB06 AB32 AC07 BA39 BB03 CA12 CC02 CC08 CC27

CC33 CC62 CD012 CF01 CF13 CF18 DA02 HA03

(注) この公表は、国際事務局 (W I P O) により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願 (日本語実用新案登録出願) の国際公開の効果は、特許法第 1 8 4 条の 1 0 第 1 項 (実用新案法第 4 8 条の 1 3 第 2 項) により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	校正显示装置的方法和显示装置的校正装置		
公开(公告)号	JPWO2016035294A1	公开(公告)日	2017-07-20
申请号	JP2016546302	申请日	2015-08-27
[标]申请(专利权)人(译)	日本有机雷特显示器股份有限公司		
申请(专利权)人(译)	株式会社JOLED		
[标]发明人	澤一樹 林宏 前田智之		
发明人	澤一樹 林宏 前田智之		
IPC分类号	G09G3/3233 G09G3/20 H01L51/50		
CPC分类号	G09G3/3233 G09G3/2007 G09G5/363 G09G2300/043 G09G2320/0233 G09G2360/16		
FI分类号	G09G3/3233 G09G3/20.611.H G09G3/20.612.U G09G3/20.642.A G09G3/20.641.P H05B33/14.A		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/EE04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/EE29 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB32 5C380/AC07 5C380/BA39 5C380/BB03 5C380/CA12 5C380/CC02 5C380/CC08 5C380/CC27 5C380/CC33 5C380/CC62 5C380/CD012 5C380/CF01 5C380/CF13 5C380/CF18 5C380/DA02 5C380/HA03		
代理人(译)	吉川修 Sobashima正雄		
优先权	2014177494 2014-09-01 JP		
其他公开文献	JP6379340B2		
外部链接	Espacenet		

摘要(译)

在包括具有多个显示像素(P)的有机EL面板(11)和用于执行有机EL面板(11)的显示控制的控制单元(20)的有机EL显示器(10)中,控制单元(20)一种校正显示装置的方法,包括在多个显示像素(P)中形成处理目标像素的驱动晶体管(T2),其中将与像素信号相对应的驱动电流施加到有机EL元件(OEL)为了获得提供给驱动晶体管(T2)的像素信号的累加值,使用该累加值计算驱动晶体管(T2)中阈值电压的偏移量,并使用该偏移量。计算迁移率的变化量,并且使用迁移率的变化量来计算用于校正像素信号的校正参数。

