

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4212079号
(P4212079)

(45) 発行日 平成21年1月21日(2009.1.21)

(24) 登録日 平成20年11月7日(2008.11.7)

(51) Int.Cl.		F I			
G09G	3/20	(2006.01)	G09G	3/20	621D
G09G	3/30	(2006.01)	G09G	3/20	611A
H04N	5/66	(2006.01)	G09G	3/20	641D
			G09G	3/30	J
			H04N	5/66	B

請求項の数 3 (全 12 頁)

(21) 出願番号 特願2000-6019 (P2000-6019)
 (22) 出願日 平成12年1月11日(2000.1.11)
 (65) 公開番号 特開2001-195028 (P2001-195028A)
 (43) 公開日 平成13年7月19日(2001.7.19)
 審査請求日 平成16年5月7日(2004.5.7)
 審判番号 不服2006-1285 (P2006-1285/J1)
 審判請求日 平成18年1月19日(2006.1.19)

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2-1番地
 (74) 代理人 100098464
 弁理士 河村 洸
 (72) 発明者 田中 治夫
 京都市右京区西院溝崎町2-1番地 ローム
 株式会社内
 (72) 発明者 中村 孝
 京都市右京区西院溝崎町2-1番地 ローム
 株式会社内

最終頁に続く

(54) 【発明の名称】 表示装置およびその駆動方法

(57) 【特許請求の範囲】

【請求項1】

表示素子と、該表示素子を駆動するため該表示素子に印加する電圧または電流を制御するためドレインおよびソースの一方が前記表示素子に接続されるMOSトランジスタと、該MOSトランジスタのゲート電極と共用してまたは該ゲート電極に配線により接続して設けられる一方の電極を有し、前記MOSトランジスタに印加する制御データをフローティング状態で保持し得る不揮発性の強誘電体キャパシタとを有し、前記MOSトランジスタのドレインおよびソースの他方が駆動ラインに接続され、前記強誘電体キャパシタの他方の電極に選択トランジスタのドレインおよびソースの一方が接続され、該選択トランジスタのドレインおよびソースの他方が制御ラインに電気的に接続されると共に、該選択トランジスタのゲートが選択ラインに接続され、前記表示素子、MOSトランジスタ、選択トランジスタおよび強誘電体キャパシタの組が各画素として複数個マトリクス状に形成され、さらに、前記強誘電体キャパシタの一方の電極とアースまたは書込みラインとの間に、前記MOSトランジスタとは別に大きい容量で該強誘電体キャパシタへの分圧比を大きくすることができるキャパシタが接続されることにより、前記制御ラインとアースまたは書込みラインとの間で前記不揮発性の強誘電体キャパシタへのデータ書込みを行う不揮発性の表示装置。

【請求項2】

前記表示素子が有機EL素子からなる請求項1記載の表示装置。

【請求項3】

各画素を構成する表示素子をマトリクス状に配列し、該マトリクス状の各表示部のオンオフをそれぞれ制御することにより表示画像を順次変化させる表示装置の駆動方法であって、前記各表示素子の駆動を制御するM O Sトランジスタのゲートと一体でまたは該ゲートと電氣的に接続して一方の電極が設けられる不揮発性の強誘電体キャパシタを設けることにより制御データをフローティング状態で保持し、前記表示素子の制御状態が変化しない画素には新たな表示データを印加しないで前記強誘電体キャパシタのデータにより表示をし、前記表示素子の表示状態が変化する画素のみに新たな表示データを印加して表示すると共に、そのデータを前記強誘電体キャパシタに記録し、前記新たな表示データの印加を行う場合には、前記強誘電体キャパシタの一方の電極とアースまたは書込みラインとの間に大きい容量で該強誘電体キャパシタへの分圧比を大きくすることができるキャパシタを前記M O Sトランジスタとは別に接続しておいて、前記強誘電体キャパシタの他方の電極が接続される制御ラインとアースまたは書込みラインとの間に表示データを印加することにより行う不揮発性表示装置の駆動方法。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画素（ドット）をマトリクス状に形成し、コンピュータによる画像や動画などの映像を、順次変化させながら表示する場合に、同じ表示状態の画素にはデータを印加しないでそのまま表示状態を維持することができる不揮発性の表示装置およびその駆動方法に関する。さらに詳しくは、各画素のオンオフを制御する制御素子に不揮発性のデータ保持部が設けられた不揮発性の表示装置およびその駆動方法に関する。

20

【0002】

【従来の技術】

従来、コンピュータなどのディスプレイなどにはブラウン管や液晶を用いたものが使用され、また、街頭での大型ディスプレイには発光ダイオード（LED）や液晶が用いられ、マトリクス状に発光部を形成して各画素を構成し、それぞれの画素をオンオフすることにより表示画像を順次変化させている。

【0003】

液晶によるディスプレイは、たとえば図12に等価回路図で示されるように、各画素が発光部51とスイッチング素子（制御素子）である薄膜M O S F E T 52で構成され、行方向に並ぶM O S F E T 52のゲートをそれぞれ接続した走査ライン X_1 、 X_2 、 X_3 ...として順次走査し、列方向に並ぶM O S F E T 52のドレインをそれぞれ接続したデータライン Y_1 、 Y_2 、 Y_3 ...として、両者の組合せで各画素を駆動している。なお、53は、線順次走査のため、つぎの走査までの間電圧を保持するための補助容量である。

30

【0004】

液晶層は1種のコンデンサで、印加された電圧をある程度は保持するが、液晶層を介して放電し、線順次走査のつぎの走査までも保持できないため、補助容量53が設けられる場合がある。この補助容量でも、つぎの走査までしか電圧を保持することができず、オンオフのデータが同じでも、常にデータを印加し続けなければならない。この現象は、LEDなど他の発光素子を用いても同様である。動画を表示する場合には1秒間に60回程度の書換えを行う必要がある。

40

【0005】

【発明が解決しようとする課題】

前述のように、従来の表示装置では、画像を表示させるために各画素をオンオフさせるデータは、その画素のオンオフが変らなくても、常に一定時間ごとに印加し続けなければならない。とくに動画を表示する場合、1/60秒ごと程度の割合でデータを更新しなければならない。このデータの書換えの電力消費が大きく、マイクロディスプレイのような超小型の携帯用ヘッドマウントディスプレイ（Head Mounted Display）などには、小形の電池で駆動させる必要があるが、消費電力が大きいため電池を大きくしなければなら

50

ず、その実用化の課題になっている。

【0006】

本発明は、このよな問題を解決し、各画素のオンオフのデータをフローティング状態で保持し、表示データの書換えは、オンオフなどの表示状態を変化する画素のみに行い、表示データを変化しない画素には、保持しているデータにより表示をすることにより、消費電力を低減し、小さな電池でも動作し得る不揮発性の表示装置を提供することを目的とする。

【0007】

本発明の他の目的は、不揮発性のデータ保持部として、強誘電体キャパシタを用いたときの具体的な構成を提供することにある。

10

【0008】

本発明のさらに他の目的は、表示装置を駆動する場合に、常に各画素に表示データを印加することなく、表示状態を変化する画素のみ新しいデータを印加することにより、消費電力を少なくすることができる不揮発性の表示装置の駆動方法を提供することにある。

【0009】

【課題を解決するための手段】

本発明による不揮発性の表示装置は、表示素子と、該表示素子を駆動するため該表示素子に印加する電圧または電流を制御するためドレインおよびソースの一方が前記表示素子に接続されるMOSトランジスタと、該MOSトランジスタのゲート電極と共用してまたは該ゲート電極に配線により接続して設けられる一方の電極を有し、前記MOSトランジスタに印加する制御データをフローティング状態で保持し得る不揮発性の強誘電体キャパシタとを有し、前記MOSトランジスタのドレインおよびソースの他方が駆動ラインに接続され、前記強誘電体キャパシタの他方の電極に選択トランジスタのドレインおよびソースの一方が接続され、該選択トランジスタのドレインおよびソースの他方が制御ラインに電気的に接続されると共に、該選択トランジスタのゲートが選択ラインに接続され、前記表示素子、MOSトランジスタ、選択トランジスタおよび強誘電体キャパシタの組が各画素として複数個マトリクス状に形成され、さらに、前記強誘電体キャパシタの一方の電極とアースまたは書込みラインとの間に、前記MOSトランジスタとは別に大きい容量で該強誘電体キャパシタへの分圧比を大きくすることができるキャパシタが接続されることにより、前記制御ラインとアースまたは書込みラインとの間で前記不揮発性の強誘電体キャ

20

30

【0010】

ここに表示素子とは、1画素を構成し得る1個の発光素子や液晶パネルの1画素部分を意味する。

【0011】

この構造にすることにより、不揮発性のデータ保持部を有しているため、ある画素の表示状態のデータが同じである場合には、そのデータを書き換える必要はなく、表示状態のデータが変化する画素のみのデータを書き換えればよい。その結果、書き換える必要のある画素は非常に少なくなり、書換えのための電力消費が減り、表示装置自体の消費電力を大幅に削減することができる。

40

【0012】

また、半導体記憶装置型の不揮発性データ保持部を利用しながら、表示部をマトリクス状に構成し、行方向および列方向の組合せで各画素の表示を制御することができる。

【0014】

また、上記構成にすることにより、個々の画素の不揮発性データ保持部に0、1以外の中間のデータを保持させることができ、階調表示をすることもできる。

【0015】

前記強誘電体キャパシタにより不揮発性データ保持部を形成することにより、データの書込み速度が速いと共に、書込み寿命が 10^{12} 回以上と長く、表示装置を不揮発性化するのに非常に適している。

50

【0018】

前記表示素子が有機EL素子からなれば、小形の表示素子を製造しやすいと共に、階調表示もしやすく、低消費電力でマイクロディスプレイなどの超小型の表示装置を構成するのに適している。

【0019】

本発明による不揮発性の表示装置の駆動方法は、各画素を構成する表示素子をマトリクス状に配列し、該マトリクス状の各表示部のオンオフをそれぞれ制御することにより表示画像を順次変化させる表示装置の駆動方法であって、前記各表示素子の駆動を制御するMOSトランジスタのゲートと一体でまたは該ゲートと電氣的に接続して一方の電極が設けられる不揮発性の強誘電体キャパシタを設けることにより制御データをフローティング状態 10
で保持し、前記表示素子の制御状態が変化しない画素には新たな表示データを印加しないで前記強誘電体キャパシタのデータにより表示をし、前記表示素子の表示状態が変化する画素のみに新たな表示データを印加して表示すると共に、そのデータを前記強誘電体キャパシタに記録し、前記新たな表示データの印加を行う場合には、前記強誘電体キャパシタの一方の電極とアースまたは書込みラインとの間に大きい容量で該強誘電体キャパシタへの分圧比を大きくすることができるキャパシタを前記MOSトランジスタとは別に接続しておいて、前記強誘電体キャパシタの他方の電極が接続される制御ラインとアースまたは書込みラインとの間に表示データを印加することにより行うことを特徴とする。

【0020】

【発明の実施の形態】

つぎに、図面を参照しながら本発明による不揮発性の表示装置およびその駆動方法について説明をする。本発明による不揮発性の表示装置は、図1にその基本構造の等価回路図が示されるように、たとえば有機EL素子からなる表示素子1とMOSトランジスタ2からなる制御素子が電圧または電流により駆動する駆動ライン6とアースGNDとの間に直列接続されている。MOSトランジスタ2のゲートには、強誘電体キャパシタ3からなる不揮発性データ保持部3を介して制御ライン7に接続されて、MOSトランジスタ2の制御データをフローティング状態 20
で保持し得る構造になっている。

【0021】

制御素子2と不揮発性データ保持部3とは、半導体記憶装置のEEPROMやフラッシュメモリと同様の構造に形成されてもよいが、たとえば強誘電体層を用いたFRAMの例が 30
図5(a)~(c)に示されている。図5(a)に示される例は、たとえばp型半導体基板21に形成されたソース22、ドレイン23とするn形領域により挟まれたチャネル領域(S)24上に強誘電体層(F)31を介してゲート電極(M)25が設けられるMFS構造である。また、図5(b)に示される例は、図5(a)の強誘電体層31と半導体基板21(チャネル領域24)との間にSiO₂のようなパツファ層(I)26を介在させたMFI S構造である。

【0022】

さらに、図5(c)に示される例は、図5(b)の強誘電体層31とパツファ層26との間に電極を形成してゲート電極(M)25とし、強誘電体層31上の電極を強誘電体キャパシタ3の上部電極(M)32としたMFMIS構造である。このMFMIS構造では、 40
強誘電体キャパシタ3をチャネル領域上に形成しないで、別のところに形成してゲート電極25と電氣的に接続してもよい。

【0023】

このMFS構造の動作について、図5(d)を参照して説明すると、ゲート電極25に正の電圧が印加されると、強誘電体層31が図5(d)に示されるように分極し、チャネル領域に電子が誘起されて空乏層が形成される。そのため、ドレイン22・ソース23間が導通となり表示部1を点灯させる。しかも、強誘電体層31は、図6に示されるようにヒステリシス特性を有するため、ゲート電極25への正の電圧印加が除去されても分極状態がそのまま維持され、導通(オン)の状態を保持する。すなわち、MOSトランジスタによる制御素子のゲートにゲート電極25と半導体基板21とで強誘電体層31が挟持され 50

た強誘電体キャパシタ3が形成された構造となり、その強誘電体層31によりデータを保持する。この関係は、図5(b)および(c)に示される構造でも同様に動作する。

【0024】

表示素子1は、液晶表示素子や有機EL素子またはLEDなどにより構成することができる。表示装置全体の大きさが数cm四方程度以下の非常に小さいマイクロディスプレイを構成するには、有機EL素子でも非常に駆動電流は小さく、有機EL素子は一定電流以上になれば電流値に応じた強さの発光をするため、その電流値を制御することにより、階調表示をやすく好ましい。図1に示される例では、表示素子として有機EL素子が用いられている。

【0025】

有機EL素子は、たとえば図7に示されるように、シリコンなどからなる基板(ウェハ)11に形成された制御回路(LSI)11aの出力電極と、SiO₂などの絶縁膜11bのコンタクト孔を介して接続されるように、Al、Cu、Mg、Agなどからなる第1の電極12が設けられている。その第1の電極12の上に少なくともEL発光層14を有する有機層17が設けられている。そして、その有機層17の上に、たとえば酸化インジウムなどからなる光透過性の第2の電極19が設けられることにより形成されている。有機層17は、たとえばNPDからなる正孔輸送層13、キナクリドンまたはクマリンを1重量%ドープしたAlqからなるEL発光層14、Alqからなる電子輸送層15、LiFからなる電子注入層16からなっている。なお、発光出力をモニターする場合には、第1の電極12としてITOなどの透明電極が用いられることもある。

【0026】

この有機層17の材料を変えることにより発光色を変えることができたり、カラーフィルタを設けることにより、R、G、Bの3原色で1画素を形成するか、もしくは単色で、100×100程度以下の簡易なものから1000×1000程度以下になる精密な表示まで必要な画素数になるようにパターンニングされて各画素がマトリクス状に形成されることにより、繊細なカラー表示で、数cm四方以下程度の非常に小形なマイクロディスプレイが形成される。

【0027】

なお、表示素子1として、液晶パネルの各画素を用いる場合、前述のように、制御素子2および不揮発性データ保持部3をシリコン基板などに形成することが好ましいため、反射型の液晶パネルとすることが好ましい。反射型の液晶パネルとする場合、図8にマイクロディスプレイの一例の断面説明図が示されるように、シリコン基板上に形成された反射型の液晶パネル101の正面側にR、G、BのLEDを設け、液晶の駆動と同期させてLEDを制御することにより、細かい画素でカラー表示をすることができる。なお、102は人間の目の網膜上に直接結像するレンズで、103はケースを示している。

【0028】

つぎに、図1に示される基本構造の動作について説明をする。この構造は、1つの画素を構成する有機EL素子1、MOSトランジスタ2および不揮発性のデータ保持部3の組がマトリクス状に設けられると共に、たとえば列方向に並ぶ各画素の有機EL素子1とMOSトランジスタ2のソースおよびドレインとが直列に駆動ライン6とアースGNDとの間に接続されている。この駆動ライン6は列方向に限らず、全画素を共通に接続することができる。そして、行方向に並ぶ各画素のMOSトランジスタ2のゲート側が強誘電体キャパシタ(前述のMFS、MFI SまたはMFMIS構造)3を介して制御ライン7に接続され、列方向に並ぶ画素のMOSトランジスタ2のバックゲートが書込みライン8に接続されることにより、行ラインと列ラインの特定により画素を選択するマトリクスが形成されている。

【0029】

すなわち、制御ライン7と書込みライン8との間に電圧を印加することにより、前述のように強誘電体層を分極させることができ、有機EL素子1のオンオフを制御する信号を制御素子であるMOSトランジスタ2に印加すると共に、データ保持部3に書き込む。この

10

20

30

40

50

場合、オンオフを逆転させる場合は、制御ライン7と書込みライン8との間に印加する電圧の正負を逆にするにより変えることができ、オンオフを変化させる画素のみにその逆の電圧を印加することにより、各画素を常に表示状態に制御することができる。なお、後述する図3に示される例のように書込みラインがない場合には、列方向の画素を接続する選択ライン9との間で選択する画素が特定される。この行方向および列方向の接続はそれぞれ逆にしてもよい。

【0030】

この構造で、ある画素Pに表示をする(データ保持部に書込みを行う)場合、たとえば図9にマトリクス状に形成された画素のうち、選択した画素Pに書き込む場合の各ラインへの印加電位の例が示されるように、いわゆる $1/3V_{cc}$ 方式で行う。すなわち、たとえば選択する画素の制御ライン7に書込み電圧 $1/3V_{cc}$ を印加し、その画素Pの書込みライン8に $-2/3V_{cc}$ を印加し、他の制御ライン7には $-1/3V_{cc}$ を、他の書込みライン8には0を印加することにより行う。これは、 V_{cc} の電位を印加することにより書込みを行うが、画素Pの属する制御ラインに V_{cc} を印加し、書込みラインに0を印加すると、画素Pの属しない書込みラインに書込み防止用の電位 V_{cc} を印加しなければならない、他の画素への影響を防止できないため使用できず、 $1/2V_{cc}$ と $-1/2V_{cc}$ の印加により行うと、非選択画素に常に $|1/2V_{cc}|$ が印加されることになり、非選択画素にかかってしまう電圧を最小にするという点から好ましくないためである。

【0031】

この方法によれば、書込みが $1/3V_{cc}$ 方式で、非選択画素にも常に $|1/3V_{cc}|$ の電圧が印加されること、バックゲート制御方式で、各セルのチャンネル領域をウェルにより分離し、各セル間を離すか絶縁物で分離しなければならないセルが大型化すること、オンオフの制御のみで階調表示をしにくいことという難点はあるが、EEPROMやフラッシュメモリなどより遥かに優れた不揮発性の表示装置を構成することができる。

【0032】

すなわち、EEPROMやフラッシュメモリでは、書込みや消去を12Vという高電圧で行わなければならない、昇圧回路が必要になると共に消費電力が大きいこと、一旦消去してから書き込まなければならない書込みに数ミリ秒から数秒かかり遅いこと、書込み回数が 10^5 回程度と少なく、動画で1秒間に60回ほど書き換える必要がある場合に寿命が短すぎる、などの動画を長時間表示する場合には致命的な問題がある。しかし、強誘電体キャパシタを用いれば、3V程度、10ナノ秒以下の速さで書込みを行うことができ、しかも書換え回数も 10^{12} 回以上と長寿命である。

【0033】

図2に示される構造は、前述の書込みが $1/3V_{cc}$ 方式およびオンオフの制御のみで階調表示をしにくいこと、という問題を解消する例である。すなわち、前述の強誘電体キャパシタ3と制御ライン7との間に選択トランジスタ4のソースおよびドレインが接続され、列方向に並ぶ各画素の選択トランジスタ4のゲートが選択ライン9と接続されている。すなわち、選択ライン9は書込みライン8と平行になるように接続されている。その結果、表示データを印加する画素を制御ライン7と選択ライン9とにより選択することができ、その選択した画素の属する制御ライン7と書込みライン8との間に、所望のしきい電圧となる電圧を印加することにより、表示素子1への駆動電流を所望の値に制御することができる。

【0034】

すなわち、選択トランジスタ4により1つの画素のみが選択されているため、他の画素への影響はなく、制御ライン7に印加する電位を任意に設定することができる。この場合、強誘電体キャパシタ3に低い電圧で分極させると、その中間の電圧に分極され、中間の電圧を維持するが、その前に、逆方向に電圧(負電圧)を印加することにより、高い電圧で書き込まれた分極を消去してから行う必要がある。この構造にすることにより、前述の $1/3V_{cc}$ 方式を用いずに表示データの印加を行うことができ、また、オンオフの制御のみではなく階調表示を行うことができる。

10

20

30

40

50

【 0 0 3 5 】

図 3 および図 4 に示される構造は、前述のバックゲート制御を解消し、セルを高集積化して表示装置全体を非常に小形化することができる構造である。すなわち、制御素子である MOS トランジスタ 2 および強誘電体キャパシタ 3 の接続部とアース GND (図 3 の構造) または書き込みライン 8 (図 4 の構造) との間にはキャパシタ 5 を接続し、制御ライン 7 とアース GND または書き込みライン 8 との間に電圧を印加することにより、制御素子である MOS トランジスタ 2 に表示データを印加すると共に、データ保持部である強誘電体キャパシタ 3 にその表示データを書き込む。図 3 の構造では、書き込みラインが不用になるが、オンオフを逆転する場合に逆電位が必要となるため、2 倍の電位得るための昇圧回路が必要となる。これに対して、図 4 の構造では、制御ライン 7 と書き込みライン 8 との間で印加電位を逆にすればよいため、昇圧回路は不用であるという利点がある。

10

【 0 0 3 6 】

このキャパシタ 5 を介して書き込みライン 8 に接続するのは、強誘電体キャパシタ 3 と MOS トランジスタ 2 との接続部を直接書き込みライン 8 に接続すると、強誘電体キャパシタ 3 の他端側も選択トランジスタ 4 を介して (絶縁層を介さないで) 制御ライン 7 に接続されているため、強誘電体キャパシタ 3 の両電極とも電荷が移動し得る状態になり、電荷が移動し得る状態ではたとえ強誘電体の分極といえども分極が消滅してしまい、データを保持することができないからである。すなわち、この強誘電体キャパシタ 3 の一方の電極は、図 3 および 4 に示されるように MOS トランジスタ 2 のゲート絶縁膜またはキャパシタ 5 などにより電氣的に絶縁されたフロートの状態になっている必要がある。

20

【 0 0 3 7 】

これらの構造にすれば、バックゲート制御をする必要がないため、バックゲートを各画素で独立させる必要がなく、セル間の間隔を小さくすることができ、高集積化することができる。しかも、印加電圧を効率よく強誘電体キャパシタ 3 に分圧して印加することができる。すなわち、図 1 または図 2 に示される構造では、半導体製造プロセス上の問題で M F S 構造の高特性素子を作るのは難しいため、実務的には M F I S 構造にする。しかし、M F I S 構造では、強誘電体のキャパシタと誘電率の小さい絶縁膜のキャパシタとが直列接続され、その両端に電圧を印加する構造になるが、両端に印加された電圧は強誘電体キャパシタと低誘電率のキャパシタとに分圧して印加される。この電圧の分圧比は、それぞれの容量に反比例するため、誘電率が大きく容量の大きい強誘電体キャパシタには低い電圧しか印加されず、所望の分圧特性を得るのに高い電圧を必要とする。

30

【 0 0 3 8 】

一方、図 3 および図 4 に示されるように、M F I S 構造の絶縁膜とは別のキャパシタ 5 を介して電圧を印加することができる構造にすることにより、キャパシタ 5 はトランジスタとは関係ないため、誘電率の大きい絶縁膜を用いたり、面積を大きくすることにより、キャパシタ 5 の容量を大きくすることができ、強誘電体キャパシタ 3 への分圧比を大きくすることができる。

【 0 0 3 9 】

図 1 0 は、不揮発性データ保持部として、磁気抵抗素子 (M R 素子) 3 b を用いた例である。すなわち、制御素子である MOS トランジスタ 2 のゲート側に M R 素子 3 b を介して制御ライン 7 に接続した M R A M (磁気抵抗メモリ) と表示素子 1 とが接続されて 1 画素を構成している。M R 素子 3 b と MOS トランジスタ 2 のゲートとの接続部は、抵抗 R_1 を介してアース GND に接続されている。

40

【 0 0 4 0 】

M R 素子 3 b は、図 1 0 (c) に示されるように、非磁性層 3 0 1 を介して強磁性層 3 0 2、3 0 3 を両側に設け、電流を流すことにより磁化の向きを反転させて、両方の強磁性層 3 0 2、3 0 3 の磁化方向が平行 (同じ方向) と反平行 (逆方向) とで抵抗が異なる (反平行の場合の抵抗が大きい) ため、その抵抗の差により 0 と 1 (オンとオフ) を記憶させることができる。この書き込み用の電流は図 1 0 (a) の制御ライン 7 と書き込みライン 8 との間に電流を流すことにより行い、オンかオフかは、制御ライン 7 とアース GND 間に

50

流れる電流により、制御ラインの電位がMR素子3bと抵抗 R_1 とで分圧される電圧 V_1 により、MOSトランジスタ2が制御されて表示素子1への印加が制御される。

【0041】

すなわち、制御ライン7の電位 V_B がMR素子3bの抵抗 R_{MR} と抵抗 R_1 とにより分圧され、 $V_1 = V_B \cdot R_1 / (R_{MR} + R_1)$ となり、MR素子3bが低抵抗 $R_{MR(ON)}$ であれば、 $V_1 = V_B \cdot R_1 / (R_{MR(ON)} + R_1)$ となり、MR素子3bが高抵抗 $R_{MR(OFF)}$ であれば、 $V_1 = V_B \cdot R_1 / (R_{MR(OFF)} + R_1)$ となる。したがって、この電圧でMOSトランジスタ2がオンオフするように制御ライン7の電圧 V_B を設定しておくことにより、表示状態に変化がない待機時には、この電圧を印加したままにすることにより、同じ表示を続けることができる。また、表示状態を変化させる書込みをするときは、選択する画素の制御ライン以外の制御ラインをアースGNDとし、選択する画素の制御ライン7と書込みライン8との間に書込み用電圧を印加することにより、MR素子3bの抵抗を変化させる。

10

【0042】

この構造では、前述の強誘電体を用いる場合と異なり、表示装置を動作させている間は、制御ライン7に電位 V_B を印加し続けなければならない。しかし、MR素子3bの中間層301に絶縁膜を用いることにより、MR素子3bの抵抗を非常に大きくすることができ、有機EL素子1と同程度の 10^9 以上にすることができる。そのため、有機EL素子1を駆動する電位 V_D をそのまま印加することもでき、消費電力も余り増えず、駆動方法も簡単に行える。一方、画像の表示データをその都度全部印加しなおす必要はなく、変化する画像のみに新たなデータを印加すればよいため、1秒間に60コマ程度で変化させる動画像をインターネットなどを介して伝送する場合でも、そのデータを非常に圧縮することができ、データ処理が非常に容易になる。

20

【0043】

前述の例では、MR素子3bによるオンオフの例の説明であったが、明るさに変化を与えた階調表示をする場合、たとえば図10(b)に示されるように、制御ライン71、72、73および書込みライン81、82、83をそれぞれ複数組設け、異なる電流で磁化の程度を異ならせることにより、その抵抗値を異ならせることができ、MOSトランジスタ2の制御電圧を変化させることができ、階調表示をすることができる。

【0044】

このように、不揮発性データ保持部として、MR素子を用いることにより、DRAMと同程度に小さくすることができ、しかもその書換えを短時間で行うことができると共に、書換えは無限回程度行うことができる。そして、各画素の表示データを保持し続けるため、動画の表示データを転送する場合でも、そのデータ量が小さくなり、圧縮データを作っても復元するという作業が必要なくなり、非常に信号処理が容易になる。

30

【0045】

図11(a)~(b)は、不揮発性データ保持部を単電子メモリ3cで構成した例である。すなわち、図11(a)は横型構造の例で、MOSトランジスタ2のゲート側に多層トンネル接合(MTJ)が形成されたもので、フラッシュメモリのように電子をトンネリングさせることにより、書込みを行うものである。このような構造にしても、制御ライン7と駆動ライン6との間に電圧を印加することにより、単電子メモリ3cに電位を保持することができ、表示状態をフローティング状態で保持することができる。その結果、前述の例と同様に、各画素の表示データを保持することができ、表示状態を変更する画素のみに新たな表示データを印加すればよい。

40

【0046】

図11(b)は、同様の構造を縦型のMOSFETで構成した例である。この構造では、制御素子としてのMOSトランジスタ2とは別に縦型MOSFETと積層されたトンネル層からなっており、そのゲートが書込みライン9に、ドレインが制御ライン7に接続されることにより構成されている。なお、 C_c は内在的に形成されるキャパシタ(built-in coupling capacitor)である。動作としては、(a)の横型と同様に表示データを保持することができる。

50

【0047】

このような構造にすることにより、書込み回数を大幅に増やすことができながら、フラッシュメモリと同様に電子をフローティングさせることができ、同じ表示であれば一々表示用のデータを印加しなくても、表示を続けることができ、省電力になると共に、データ量が非常に小さくなり、圧縮データと同様に簡単に転送することができる。

【0048】

以上の各例では、表示素子1として有機EL素子を用いたが、表示素子としてLEDの場合でも電流駆動で同様の回路構成で行うことができる。一方、表示素子として液晶デバイスを用いると、電圧駆動となるため、MOSトランジスタ2の制御電圧で液晶の明るさを変化させることはできず、オンかオフの2値表示となるが、前述の図1～4に示されるのと同様の回路構成で、表示データを保持しながら画像表示を行うことができる。

10

【0049】

【発明の効果】

本発明によれば、表示素子と不揮発性のメモリとを組み合わせているため、全画素の表示データを常に書き換える必要がなく、表示状態を変化させる画素のみ新たな表示データを印加すればよい。そのため、不揮発性のメモリとして、強誘電体などを用いれば、書換えの電力を大幅に削減することができ、非常に省電力となり、マイクロディスプレイにしても非常に小形の電池で長時間に亘って動作させることができる。その結果、HMD (Head Mounted Display) などの普及に寄与し、ウェアブルコンピュータやファインダー、ハンディフォンなどへの応用を促進させることができる。

20

【0050】

さらに、各画素の表示データを保持しつづけることができるため、動画などの表示データを処理する場合でも、変化する画素のデータのみを処理すればよく、データ処理が非常に少なく済み、インターネット通信などによりデータ転送をする場合でも非常に少ないデータ量で簡単に処理することができる。

【0051】

さらに、液晶ディスプレイにこの方法を用いることにより、変化のない画素は不揮発性の保持されたデータによる表示であり、表示データを変更する必要がないため、ジッターがなく、プロジェクターなどに用いた場合に、目にやさしい表示となる。

【図面の簡単な説明】

30

【図1】本発明による表示装置の一実施形態の基本的構成を示す説明図である。

【図2】図1の構成に選択トランジスタを設けた変形例の説明図である。

【図3】図2の構成にキャパシタを設けた変形例の説明図である。

【図4】図2の構成にキャパシタを設けた変形例の説明図である。

【図5】MOSトランジスタと強誘電体キャパシタを組み合わせた強誘電体メモリ (FRAM) の構成の説明図である。

【図6】強誘電体のヒステリシス特性を示す説明図である。

【図7】有機EL素子の構成説明図である。

【図8】反射型液晶パネルによりマイクロディスプレイを構成する例の説明図である。

【図9】図1の構成でマトリクスを組んだ場合の動作例を説明する図である。

40

【図10】不揮発性データ保持部としてMR素子を用いた場合の構成説明図である。

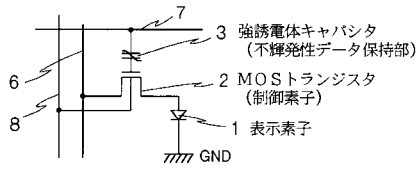
【図11】不揮発性データ保持部として単電子メモリを用いた場合の構成説明図である。

【図12】従来の液晶パネルにより表示装置を構成する例の説明図である。

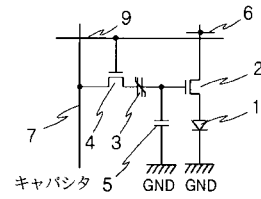
【符号の説明】

- 1 表示素子
- 2 MOSトランジスタ (制御素子)
- 3 強誘電体キャパシタ (不揮発性データ保持部)
- 4 選択トランジスタ
- 5 キャパシタ

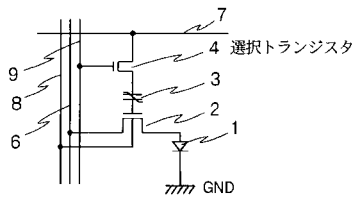
【図1】



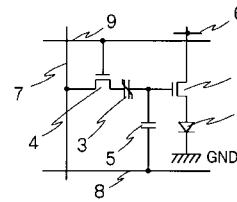
【図3】



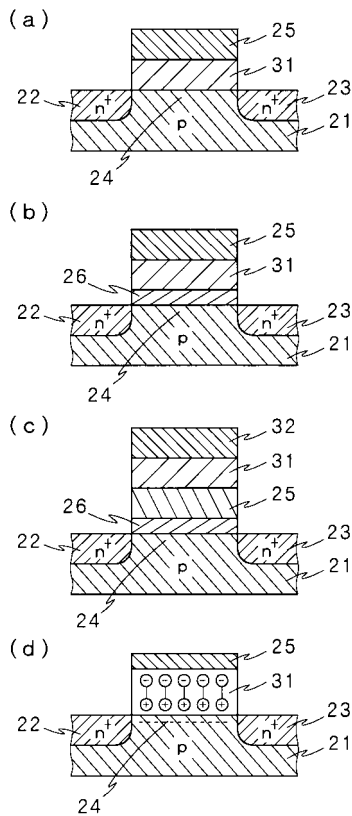
【図2】



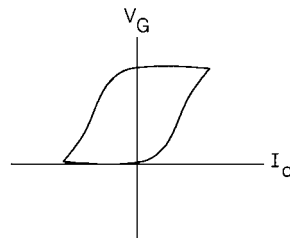
【図4】



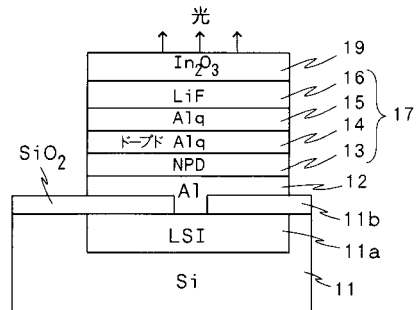
【図5】



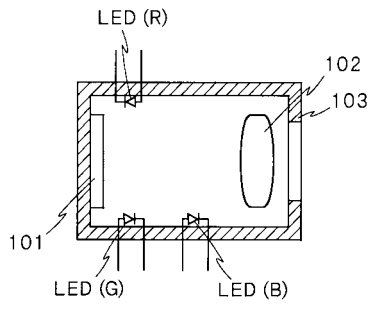
【図6】



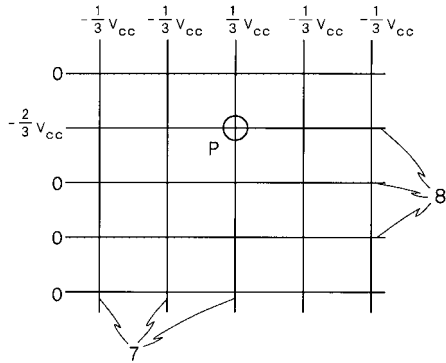
【図7】



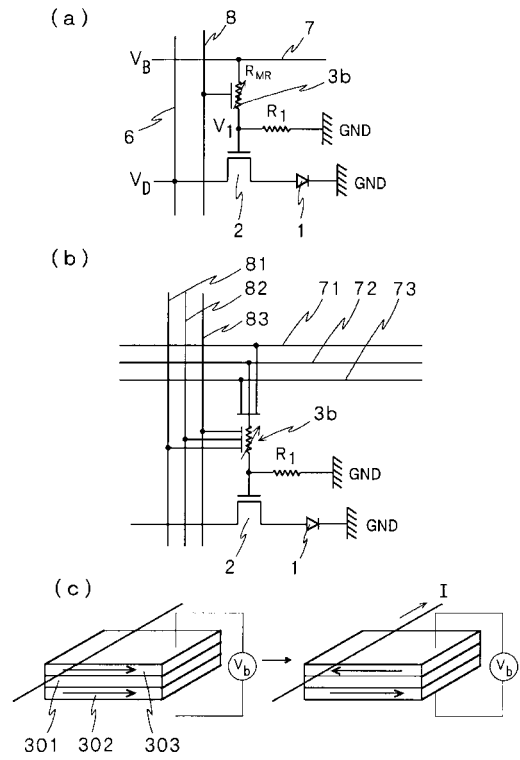
【図8】



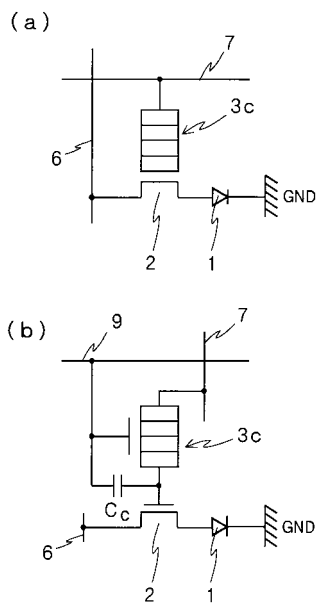
【図9】



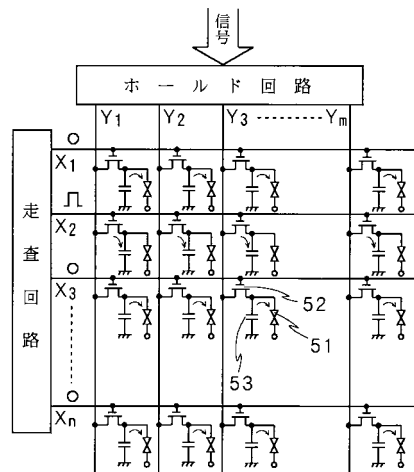
【図10】



【図11】



【図12】



フロントページの続き

合議体

審判長 杉野 裕幸

審判官 堀部 修平

審判官 下中 義之

- (56)参考文献 特開平5 - 1 1 9 2 9 8 (J P , A)
特開平9 - 1 3 8 4 2 8 (J P , A)
特開平1 1 - 1 0 9 8 9 1 (J P , A)
特開平8 - 2 4 1 0 5 7 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)

G09G3/00-3/38

G02F1/133,505-580

专利名称(译)	显示装置及其驱动方法		
公开(公告)号	JP4212079B2	公开(公告)日	2009-01-21
申请号	JP2000006019	申请日	2000-01-11
[标]申请(专利权)人(译)	罗姆股份有限公司		
申请(专利权)人(译)	ROHM株式会社		
当前申请(专利权)人(译)	ROHM株式会社		
[标]发明人	田中治夫 中村孝		
发明人	田中 治夫 中村 孝		
IPC分类号	G09G3/20 G09G3/30 H04N5/66 G02F1/136 G02F1/133 G02F1/1368 G09F9/30 G09G3/32 H01L27/32		
CPC分类号	G09G3/3258 G09G2300/0842 G09G2300/0857 G09G2310/04 G09G2330/021 G09G2330/022 H01L27/32		
FI分类号	G09G3/20.621.D G09G3/20.611.A G09G3/20.641.D G09G3/30.J H04N5/66.B G02F1/133.550 G02F1/136.500 G02F1/1368 G09F9/30 G09F9/30.Z G09F9/30.338 G09G3/20.624.B G09G3/3233 G09G3/3258 G09G3/3266 G09G3/3275 G09G3/3291 H04N5/66.BZN.M		
F-TERM分类号	2H092/JA25 2H092/JA36 2H092/JA40 2H092/JA44 2H092/JB07 2H092/JB42 2H092/JB63 2H092/JB66 2H092/JB69 2H092/KA03 2H092/KA07 2H092/KA12 2H092/KA22 2H092/NA26 2H092/PA06 2H092/RA05 2H093/NA21 2H093/NA46 2H093/NC15 2H093/NC23 2H093/NC34 2H093/NC35 2H093/ND39 2H192/AA24 2H192/CB23 2H192/GC21 2H192/GD61 2H193/ZA04 2H193/ZC27 5C058/AA06 5C058/AA12 5C058/AA13 5C058/BA02 5C058/BA26 5C080/AA06 5C080/BB05 5C080/DD26 5C080/EE29 5C080/FF12 5C080/JJ02 5C080/JJ03 5C080/JJ06 5C094/AA22 5C094/AA54 5C094/AA56 5C094/BA03 5C094/BA09 5C094/BA29 5C094/CA19 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA07 5C094/EA10 5C094/FA02 5C094/FB16 5C094/GA10 5C380/AA01 5C380/AA03 5C380/AB06 5C380/AB34 5C380/AC05 5C380/AC08 5C380/AC10 5C380/AC11 5C380/AC12 5C380/BA01 5C380/BA05 5C380/BA13 5C380/BA45 5C380/BD10 5C380/BD20 5C380/CA12 5C380/CA19 5C380/CA54 5C380/CB08 5C380/CB19 5C380/CB31 5C380/CC26 5C380/CC33 5C380/CC35 5C380/CC42 5C380/CC62 5C380/CC63 5C380/CD011 5C380/CD012 5C380/CD022 5C380/CD071 5C380/CE02 5C380/CE03 5C380/CF05 5C380/CF08 5C380/CF41 5C380/CF42 5C380/DA01 5C380/DA02 5C380/DA05 5C380/DA06 5C380/DA41 5C380/DA42 5C380/DA55 5C380/FA09 5C380/FA10		
其他公开文献	JP2001195028A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了保持浮动状态下每个像素的开/关数据，仅在改变显示状态的像素（例如开/关）和不改变显示数据的像素上重写显示数据，本发明提供一种非易失性显示装置，其能够通过显示来降低功耗并且甚至能够操作小型电池。解决方案：例如，包括由有机EL元件制成的显示元件1和MOS晶体管2的控制元件串联连接在由电压或电流驱动的驱动线6与地之间。MOS晶体管2的栅极经由诸如铁电电容器3的非易失性数据保持部分连接到控制线7，并且具有能够将MOS晶体管2的控制数据保持在浮置状态的结构。

7]

