

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2019-12684

(P2019-12684A)

(43) 公開日 平成31年1月24日 (2019.1.24)

(51) Int.Cl.	F I	テーマコード (参考)
<b>H05B 33/22 (2006.01)</b>	H05B 33/22 Z	3K107
<b>H01L 51/50 (2006.01)</b>	H05B 33/14 A	5C094
<b>H01L 27/32 (2006.01)</b>	H01L 27/32	5G435
<b>H05B 33/12 (2006.01)</b>	H05B 33/12 B	
<b>H05B 33/26 (2006.01)</b>	H05B 33/26 Z	
審査請求 未請求 請求項の数 11 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2018-40943 (P2018-40943)  
 (22) 出願日 平成30年3月7日 (2018.3.7)  
 (31) 優先権主張番号 特願2017-128626 (P2017-128626)  
 (32) 優先日 平成29年6月30日 (2017.6.30)  
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 303018827  
 Tianma Japan株式会社  
 神奈川県川崎市幸区鹿島田一丁目1番2号  
 (74) 代理人 110001678  
 特許業務法人藤央特許事務所  
 (72) 発明者 花島 啓  
 神奈川県川崎市幸区鹿島田一丁目1番2号  
 Tianma Japan株式会社内  
 (72) 発明者 田中 淳  
 神奈川県川崎市幸区鹿島田一丁目1番2号  
 Tianma Japan株式会社内  
 Fターム (参考) 3K107 AA01 BB01 CC33 DD37 DD89  
 FF15  
 5C094 AA02 BA27 CA19 EC04 FA01  
 FA02 FA03 GB01  
 5G435 AA01 BB05 CC09 KK05

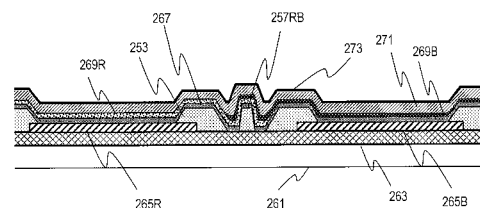
(54) 【発明の名称】 O L E D表示装置及びその製造方法

## (57) 【要約】

【課題】副画素間のクロストークによる画像品質の低下を抑制する。

【解決手段】O L E D表示装置は、複数の副画素それぞれの周囲を囲むように形成され、隣接する異なる色の第1副画素及び第2副画素間に形成された溝を含む、画素定義層と、溝内における画素定義層の第1副画素側の第1側面と、溝内における画素定義層の第2副画素側の第2側面と、から離間して、溝内に形成されている、凸状構造部と、を含む。画素定義層は、下部電極層と中間層との間に存在する。凸状構造部は、基板と中間層との間に存在する。凸状構造部は、第1副画素側の第3側面と、第2副画素側の第4側面と、を含む。第1側面、第2側面、第3側面、及び第4側面は、順テーパ面である。

【選択図】図2 C



**【特許請求の範囲】****【請求項 1】**

ＯＬＥＤ表示装置であって、  
基板と、  
前記基板上に配列された、複数の副画素と、  
前記複数の副画素それぞれの周囲を囲むように形成され、隣接する異なる色の第 1 副画素及び第 2 副画素間に形成された溝を含む、画素定義層と、  
前記溝内における前記画素定義層の前記第 1 副画素側の第 1 側面と、前記溝内における前記画素定義層の前記第 2 副画素側の第 2 側面と、から離間して、前記溝内に形成されている、凸状構造部と、を含み、  
前記複数の副画素は、それぞれ、上部電極層と、前記上部電極層と前記基板との間の下部電極層と、前記下部電極層と前記上部電極層との間の有機発光層と、前記有機発光層と前記下部電極層との間の中間層と、を含み、  
前記画素定義層は、前記下部電極層と前記中間層との間に存在し、  
前記凸状構造部は、前記基板と前記中間層との間に存在し、  
前記凸状構造部は、前記第 1 副画素側の第 3 側面と、前記第 2 副画素側の第 4 側面と、を含み、  
前記第 1 側面、前記第 2 側面、前記第 3 側面、及び前記第 4 側面は、順テーパ面である、ＯＬＥＤ表示装置。

10

**【請求項 2】**

請求項 1 に記載のＯＬＥＤ表示装置であって、  
前記凸状構造部の前記第 3 側面及び前記第 4 側面のそれぞれのテーパ角度は、前記第 1 側面及び前記第 2 側面それぞれのテーパ角度よりも大きい、ＯＬＥＤ表示装置。

20

**【請求項 3】**

請求項 1 に記載のＯＬＥＤ表示装置であって、  
前記凸状構造部の前記第 3 側面及び前記第 4 側面のそれぞれのテーパ角度は、60 度以上である、ＯＬＥＤ表示装置。

**【請求項 4】**

請求項 1 に記載のＯＬＥＤ表示装置であって、  
前記画素定義層と前記凸状構造部とは、同一層の部分であり、ＯＬＥＤ表示装置。

30

**【請求項 5】**

請求項 4 に記載のＯＬＥＤ表示装置であって、  
前記画素定義層は、前記第 1 側面の反対面であって、前記第 1 副画素を画定する開口の内面である第 5 側面と、前記第 2 側面の反対面であって、前記第 2 副画素を画定する開口の内面である第 6 側面と、を含み、  
前記第 3 側面と前記第 4 側面との間の寸法は、前記第 1 側面と前記第 5 側面との間の寸法及び前記第 2 側面と前記第 6 側面との間の寸法よりも、小さい、ＯＬＥＤ表示装置。

**【請求項 6】**

請求項 1 に記載のＯＬＥＤ表示装置であって、  
前記複数の画素の上部電極それぞれは、連続した一つの電極層の一部であり、  
前記複数の画素の中間層はそれぞれ同一層の部分であり、  
前記第 3 側面及び前記第 4 側面の少なくとも一方において、前記第 1 副画素と前記第 2 副画素との間において中間層が切断されている、ＯＬＥＤ表示装置。

40

**【請求項 7】**

請求項 1 に記載のＯＬＥＤ表示装置であって、  
前記複数の副画素はマトリックス状に配列され、  
前記凸状構造部は、斜め隣接の副画素間の領域の外側の領域に形成されている、ＯＬＥＤ表示装置。

**【請求項 8】**

請求項 1 に記載のＯＬＥＤ表示装置であって、

50

前記上部電極層はカソード電極層であり、前記下部電極層はアノード電極層であり、  
前記カソード電極層上に、前記カソード電極層と接触して形成されおり、少なくとも前  
記凸状構造部を覆う補助電極をさらに含む、O L E D 表示装置。

【請求項 9】

O L E D 表示装置を製造する方法であって、  
基板上に複数の分離した下部電極を含む、下部電極層を形成し、前記下部電極はそれぞ  
れ副画素に対応する、第 1 ステップと、  
前記下部電極がそれぞれ露出する開口と前記開口間の溝とを含む画素定義層を形成し、  
前記開口及び前記溝の内面は順テーパ面である、第 2 ステップと、  
前記溝内に凸状構造部を形成し、前記凸状構造部の側面は順テーパ面である、第 3 ステ  
ップと、  
前記画素定義層及び前記凸状構造部の上に、中間層を形成する、第 4 ステップと、  
前記凸状構造部それぞれが異なる色の有機発光層の間に位置するように、前記中間層の  
上に異なる色の有機発光層を形成する、第 5 ステップと、  
前記有機発光層の上に上部電極層を形成する、第 6 ステップと、を含む方法。

10

【請求項 10】

請求項 9 に記載の方法であって、  
前記第 2 ステップ及び前記第 3 ステップは同一のステップであり、  
前記同一のステップは、  
前記下部電極層が形成された前記基板上にフォトレジストを付着し  
前記フォトレジストを露光及び現像して、前記画素定義層と、前記画素定義層よりも線  
幅が狭い前記凸状構造部とを形成し、  
前記露光及び現像の後に、ポストバークを行う、ことを含む、方法。

20

【請求項 11】

請求項 9 に記載の方法であって、  
前記上部電極層の上に、補助電極層を形成するステップをさらに含む、方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、O L E D 表示装置及びその製造方法に関する。

30

【背景技術】

【0002】

O L E D ( O r g a n i c L i g h t - E m i t t i n g D i o d e ) 素子は電流  
駆動型の自発光素子であるため、バックライトが不要となる上に、低消費電力、高視野角  
、高コントラスト比が得られるなどのメリットがあり、フラットパネルディスプレイの開  
発において期待されている。

【0003】

典型的な O L E D 表示装置は、マトリックス状に配置された複数の副画素を含む。各副  
画素は、青、赤又は緑のいずれかの色を発光する有機発光層と、有機発光層を挟む陽極及  
び陰極を含む。例えば、特許文献 1 は、O L E D 表示装置の構成例を示す。特許文献 1 は  
、副画素それぞれの発光領域を画定する画素定義層と、画素定義層と同層に形成された、  
逆テーパ形状のクランプユニットを開示する。

40

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】米国特許出願公開第 2 0 1 3 / 0 2 4 8 8 6 7 号明細書

【発明の概要】

【発明が解決しようとする課題】

【0005】

O L E D 表示装置においては様々な原因により画像品質が低下するので、その低下を抑

50

制することが望まれる。

【課題を解決するための手段】

【0006】

本実施の形態の一態様は、O L E D表示装置であって、基板と、前記基板上に配列された、複数の副画素と、前記複数の副画素それぞれの周囲を囲むように形成され、隣接する異なる色の第1副画素及び第2副画素間に形成された溝を含む、画素定義層と、前記溝内における前記画素定義層の前記第1副画素側の第1側面と、前記溝内における前記画素定義層の前記第2副画素側の第2側面と、から離間して、前記溝内に形成されている、凸状構造部と、を含み、前記複数の副画素は、それぞれ、上部電極層と、前記上部電極層と前記基板との間の下部電極層と、前記下部電極層と前記上部電極層との間の有機発光層と、前記有機発光層と前記下部電極層との間の中間層と、を含み、前記画素定義層は、前記下部電極層と前記中間層との間に存在し、前記凸状構造部は、前記基板と前記中間層との間に存在し、前記凸状構造部は、前記第1副画素側の第3側面と、前記第2副画素側の第4側面と、を含み、前記第1側面、前記第2側面、前記第3側面、及び前記第4側面は、順テーパ面である。

10

【発明の効果】

【0007】

本実施の形態の一態様によれば、副画素間のクロストークによる画像品質の低下を抑制できる。

20

【図面の簡単な説明】

【0008】

【図1】O L E D表示装置の構成例を模式的に示す。

【図2A】表示領域の一部の平面図を示す。

【図2B】図2Aの構成から凸状構造部を除いた構成を模式的に示す。

【図2C】図2AにおけるI I C - I I C切断線での断面図を示す。

【図2D】図2Cが示す構成から、画素定義層及び凸状構造部より上層を除いた部分の断面図である。

【図3A】画素定義層及び凸状構造部の形成ステップを模式的に示す。

【図3B】ポストバークによる画素定義層と凸状構造部のテーパ角度の変化を模式的に示す。

30

【図4A】表示領域の一部の平面図を示す。

【図4B】図4AにおけるI V B - I V B切断線での断面図を示す。

【図5】補助電極の一例を示す。

【図6】補助電極の他の例を示す。

【図7A】基板面上に形成された、ポストバーク後の、画素定義層の一部、凸状構造部の平面図を示す。

【図7B】図7AにおけるV I I B - V I I B切断線での断面図を示す。

【図8A】画素定義層の一部と凸状構造部との間、さらに、凸状構造部の全面に形成された、M g A g層を示す平面図を示す。

40

【図8B】図8AにおけるV I I I B - V I I I B切断線での断面図を示す。

【図9】複数の確認用パターンの上にM g A g層を真空蒸着により形成した後に、電流電圧特性を測定しリークパスの低減を確認した結果を示す表である。

【発明を実施するための形態】

【0009】

以下において、O L E D ( O r g a n i c L i g h t - E m i t t i n g D i o d e ) の構成及びその製造方法を開示する。本実施の形態で説明するO L E D表示装置の発明者らは、O L E D表示パネルにおいて、青色の副画素のみを発光させた場合に、本来であれば発光しないはずの赤及び緑の副画素が微弱に発光することがあることを見出した。意図しない副画素の発光は、表示画像の色純度の低下、特に、低階調表示異常を引き起こす。したがって、意図しない副画素の発光を防止することが望ましい。

50

## 【 0 0 1 0 】

発明者らの研究によれば、O L E D表示パネルにおいて、副画素において電極と有機発光層との間にキャリア移動性を有する中間層が表示領域全面にわたり形成されている場合、意図しない副画素の発光が起こることが分かった。中間層は、例えば、正孔注入層や正孔輸送層などである。

## 【 0 0 1 1 】

隣接副画素間で印加電圧に差が存在する場合、隣接副画素間でこの中間層を介したキャリアリークが発生する。例えば、青の副画素のみを発光させる場合、青の副画素に与えた電流の中の、微少な電流が、発光を意図しない赤及び緑の隣接副画素にこの中間層を介して流れる。この微小電流が流れる経路はリークパスとも呼ばれる。

10

## 【 0 0 1 2 】

この微少電流が、赤及び緑の隣接副画素をわずかに発光させる（いわゆる、クロストーク）。この現象は、隣接副画素間の距離が近いほどより顕著であり、特に、低諧調表示の場合に認識されやすい。そこで、本実施の形態では、このキャリアリークを抑制するため、リークパスを低減又は無くす、OLEDのデバイス構造を説明する。

## 【 0 0 1 3 】

本実施の形態のO L E D表示装置は、複数の副画素（発光領域）それぞれの周囲を囲むように形成され、副画素画（発光領域）を画定する、画素定義層を含む。画素定義層において、隣接する異なる色の副画素間に、溝が形成されている。画素定義層は、溝内に、隣接副画素の一方の側の側面と、他方の側の側面とを有する。これら側面は、それぞれ、溝の隣接副画素の一方の側と他方の側とを画定する。

20

## 【 0 0 1 4 】

溝内に、凸状構造部が形成されている。凸状構造部は、画素定義層の溝内側面の双方から離間している。凸状構造部は、画素定義層の溝内側面それぞれに対向する二つの側面を有する。凸状構造部の溝内における両側面は、順テーパ面である。さらに、画素定義層の溝内側面の双方も、順テーパ面である。

## 【 0 0 1 5 】

副画素の下部電極と有機発光層との間の中間層は、画素定義層及び凸状構造部よりも上の層として形成されている。副画素の中間層それぞれは、同時に形成される同一層の一部である。副画素に共通の上部電極（上部電極層）が、中間層より上層として形成されている。

30

## 【 0 0 1 6 】

一例において、凸状構造部の側面は、中間層を切断し、中間層に溝を形成する。これにより、隣接副画素間の中間層におけるリークパスを低減又は無くし、異なる色の隣接副画素間におけるキャリアリークを抑制することができる。

## 【 0 0 1 7 】

一例において、中間層は、凸状構造部において途切れることなく、溝及び溝内の凸状構造部の側面を含む全面を覆う。隣接副画素間の中間層が、凸状構造部において途切れない場合、すなわち中間層が凸状構造部において物理的に連続する場合、リークパスが形成される。このようなリークパスは、溝内において凸状構造部を超えるために、長くなる。リークパスが長くなることにより、隣接画素間において、中間層を介したキャリアが流れにくくなり、異なる色の隣接副画素間におけるキャリアリークが低減される。

40

## 【 0 0 1 8 】

さらに、上述のように、画素定義層の溝内において、画素定義層及び凸状構造部が順テーパ側面を有する。これにより、副画素に共通の上部電極層の凸状構造部による切断を避けることができる。

## 【 0 0 1 9 】

以下、添付図面を参照して実施形態を説明する。実施形態は本発明を実現するための一例に過ぎず、本発明の技術的範囲を限定するものではない。各図において共通の構成については同一の参照符号が付されている。説明をわかりやすくするため、図示した物の寸法

50

、形状については、誇張して記載している場合もある。

#### 【0020】

##### [表示装置の構成]

図1は、本実施形態に係る、OLED表示装置10の構成例を模式的に示す。OLED表示装置10は、発光素子が形成されるTFT(Thin Film Transistor)基板100と、OLED素子を封止する封止基板200と、TFT基板100と封止基板200とを接合する接合部(ガラスフリットシール部)300を含んで構成されている。TFT基板100と封止基板200との間には、例えば、乾燥空気が封入されており、接合部300により封止されている。

#### 【0021】

TFT基板100の表示領域125の外側のカソード電極形成領域114の周囲に、走査ドライバ131、エミッションドライバ132、ドライバIC134が配置されている。これらは、FPC(Flexible Printed Circuit)135を介して外部の機器と接続される。

#### 【0022】

走査ドライバ131はTFT基板100の走査線を駆動する。エミッションドライバ132は、エミッション制御線を駆動して、各副画素の発光期間を制御する。ドライバIC134は、例えば、異方性導電フィルム(ACF:Anisotropic Conductive Film)を用いて実装される。

#### 【0023】

ドライバIC134は、走査ドライバ131及びエミッションドライバ132に電源及びタイミング信号(制御信号)を与え、さらに、データ線に映像データに対応するデータ電圧を与える。すなわち、ドライバIC134は、表示制御機能を有する。

#### 【0024】

封止基板200は、透明な絶縁基板であって、例えばガラス基板である。封止基板200の光出射面(前面)に、/4位相差板と偏光板とが配置され、外部から入射した光の反射を抑制する。

#### 【0025】

図2Aは、表示領域125の一部の平面図を示す。図2Aは、マトリックス状に配置された複数の副画素を示す。図2Aは、緑の副画素(発光領域)251G、赤の副画素(発光領域)251R、青の副画素(発光領域)251Bを示す。図2Aにおける副画素のうち、赤、緑、青それぞれの一つの副画素のみが、符号で指示されている。各副画素は、赤、緑、又は青のいずれかの色を表示する。赤、緑、及び青の副画素により一つの画素(主画素)が構成される。

#### 【0026】

図2Aの例において、行方向(図2Aにおける左右方向)において、緑の副画素251G、赤の副画素251R、青の副画素251Bが、循環的に配列されている。図2Aの例において、左から右に向かって、異なる色の副画素(発光領域)は、緑の副画素251G、赤の副画素251R、青の副画素251Bの順で配列されている。列方向(図2Aにおける上下方向)において、同一色の副画素が配列されている。

#### 【0027】

それぞれの副画素(発光領域)は、画素定義層253で囲まれている。画素定義層253は、副画素(発光領域)それぞれを画定する。副画素(発光領域)は、画素定義層253の開口内に形成されている。画素定義層253は、副画素間に溝を有する。図2Aにおいて、赤の副画素251Rと青の副画素251Bの間の溝が、例として、符号255RBで指示されている。さらに、凸状構造部(畝)が、画素定義層253の溝内に存在する。図2Aにおいて、例として、二つの凸状構造部が、符号257RB、257BBで指示されている。

#### 【0028】

図2Bは、図2Aの構成から凸状構造部を除いた構成を模式的に示す。画素定義層25

10

20

30

40

50

3は、異なる色の隣接副画素からなる各副画素ペアにおいて、副画素間に溝を有する。図2Bの例において、溝255GRが、緑の副画素251Gと赤の副画素251Rとの間に形成されている。溝255RBが、赤の副画素251Rと青の副画素251Bとの間に形成されている。図2Bは、四つの異なる色の副画素間の溝を示し、そのうちの二つの溝が符号255GR、255RBで指示されている。

【0029】

さらに、図2Bの例においては、画素定義層253は、同一色の隣接副画素からなる各副画素ペアにおいて、副画素間に溝を有する。図2Bの例において、溝255GGが、緑の副画素251Gの間に形成されている。溝255RRが、赤の副画素251Rの間に形成されている。溝255BBが、青の副画素251Bの間に形成されている。副画素間の溝は、副画素（発光領域）の辺に沿って延びている。図2Bの例において、副画素間の溝はつながっている。各副画素の周囲は、四つの溝で囲まれている。

【0030】

図2Aに示すように、凸状構造部が、各溝に形成されている。凸状構造部は、溝内を、副画素（発光領域）の辺に沿って延びている。図2Aの例において、凸状構造部はつながっている。各副画素の周囲は、四つの凸状構造部で囲まれている。凸状構造部は、画素定義層253から離間しており、凸状構造部と画素定義層253との間にギャップが存在する。

【0031】

図2Cは、図2AにおけるIIC-IIC切断線での断面図を示す。OLED表示装置10は、TFT基板100と、TFT基板100に対向する封止基板（透明基板）200とを含む。図2Cは、TFT基板100の断面構造を模式的に示す。

【0032】

OLED表示装置10は、絶縁基板261上に配置された、TFT回路層263と、複数の分離した下部電極（例えば、アノード電極265R、265B）とを含む。分離した下部電極は、下部電極層に含まれる。OLED表示装置10は、さらに、上部電極（層）（例えば、カソード電極（層）273）と、複数の有機発光層269R、269Bとを含む。なお、層は同時に形成される連続した一つの部分又は分離した複数の部分で構成され得る。以下においては、層の一部も層と呼ぶことがある。

【0033】

絶縁基板261は、例えばガラス又は樹脂で形成されており、不撓性又は可撓性基板である。絶縁基板261に近い側を下側、遠い側を上側と記す。なお、カソード電極（上部電極）273の上には、不図示のキャップ層が形成されてもよい。

【0034】

アノード電極265R及び265Bは、それぞれ、赤の副画素251R及び青の副画素251Bのアノード電極である。カソード電極273は、有機発光層からの可視光の一部又は全てを封止構造部に向けて透過させる透明電極であり、全ての副画素に共通である。

【0035】

カソード電極と1つのアノード電極との間に、有機発光層が配置されている。複数のアノード電極は、TFT回路層263の面上（例えば、平坦化膜上）に配置され、1つのアノード電極の上に1つの有機発光層が配置されている。TFT回路層263は、それぞれが複数のTFTを含む複数の副画素回路（以下、単に画素回路と記す）を有する。画素回路の各々は、絶縁基板261とアノード電極との間に形成され、アノード電極の各々に供給する電流を制御する。アノード電極は、平坦化膜のコンタクトホールに形成されたコンタクト部によって画素回路に接続される。

【0036】

任意構成の画素回路を使用することができる。画素回路の一例は、例えば、副画素選択用のスイッチTFT、OLED素子の駆動用TFT、OLED素子への駆動電流の供給と停止を制御するスイッチTFT、及び、保持容量を含む。

【0037】

10

20

30

40

50

図 2 C において、カソード電極 2 7 3 とアノード電極 2 6 5 R との間に、有機発光層 2 6 9 R が配置されている。カソード電極 2 7 3 とアノード電極 2 6 5 B との間に、有機発光層 2 6 9 B が配置されている。図 2 C の例において、異なる色の有機発光層が形成されている。

【 0 0 3 8 】

アノード電極と有機発光層との間に、下部中間層が配置されている。図 2 C において、各副画素の下部中間層 2 6 7 は、副画素に共通な層の一部である。下部中間層 2 6 7 は、アノード電極 2 6 5 R と有機発光層 2 6 9 R との間及びアノード電極 2 6 5 B と有機発光層 2 6 9 B との間に配置されている。下部中間層 2 6 7 は、例えば、正孔注入層及び正孔輸送層からなる又はそれら層の機能を有する 1 又は 3 層以上の層からなる。

10

【 0 0 3 9 】

カソード電極と有機発光層との間に、上部中間層が配置されている。図 2 C において、各副画素の上部中間層 2 7 1 は、副画素に共通な層の一部である。上部中間層 2 7 1 は、カソード電極 2 7 3 と有機発光層 2 6 9 R との間及びカソード電極 2 7 3 と有機発光層 2 6 9 B との間に配置されている。上部中間層 2 7 1 は、例えば、電子注入層及び電子輸送層からなる又はそれら層の機能を有する 1 又は 3 層以上の層からなる。一つの O L E D 素子は、画素定義層 2 5 3 の開口内において、下部電極であるアノード電極、下部中間層、有機発光層、上部中間層、及び上部電極であるカソード電極を含んで構成される。

【 0 0 4 0 】

画素定義層及び凸状構造部は、それぞれ、アノード電極と下部中間層との間の層である。図 2 C においては、画素定義層 2 5 3 は、アノード電極 2 6 5 R、2 6 5 B と下部中間層 2 6 7 との間に配置されている。凸状構造部 2 5 7 R B は、アノード電極 2 6 5 R、2 6 5 B と下部中間層 2 6 7 との間に配置されている。

20

【 0 0 4 1 】

図 2 D は、図 2 C が示す構成から、画素定義層 2 5 3 及び凸状構造部 2 5 7 R B より上層を除いた部分の断面図である。画素定義層 2 5 3 は、溝 2 5 5 R B 内に、側面（第 1 側面）5 3 1 R 及び側面（第 2 側面）5 3 1 B を有する。側面 5 3 1 R、5 3 1 B は、溝 2 5 5 R B の内面である。側面 5 3 1 R は、赤の副画素 2 5 1 R 側の側面であり、側面 5 3 1 B は、青の副画素 2 5 1 R 側の側面である。

【 0 0 4 2 】

画素定義層 2 5 3 は、側面 5 3 1 R の反対面（第 5 側面）5 3 3 R 及び側面 5 3 1 B の反対面（第 6 側面）5 3 3 B を含む。側面 5 3 3 R は、赤の副画素（発光領域）2 5 1 R に面し、その一边を画定し、側面 5 3 3 B は、青の副画素（発光領域）2 5 1 B に面し、その一边を画定する。側面 5 3 1 R と側面 5 3 3 R との間の距離 W 1 は、画素定義層 2 5 3 における畝状部の半値幅を示す。側面 5 3 1 B と側面 5 3 3 B の距離も同様である。

30

【 0 0 4 3 】

図 2 D の例において、側面 5 3 3 R は順テーパ面であり、そのテーパ角度は側面 5 3 1 R のテーパ角度と実質的に同一である。また、側面 5 3 3 B は順テーパ面であり、そのテーパ角度は側面 5 3 1 B のテーパ角度と実質的に同一である。

【 0 0 4 4 】

画素定義層 2 5 3 に形成されている溝 2 5 5 R B 内に、凸状構造部 2 5 7 R B が存在する。凸状構造部 2 5 7 R B は、側面 5 3 1 R 及び側面 5 3 1 B それぞれから離間して配置されている。凸状構造部 2 5 7 R B は、赤の副画素 2 5 1 R 側の側面（第 3 側面）5 7 1 R と、青の副画素 2 5 1 B 側の側面（第 4 側面）5 7 1 B と、を含む。

40

【 0 0 4 5 】

凸状構造部 2 5 7 R B の側面 5 7 1 R は、画素定義層の側面 5 3 1 R と対向している。凸状構造部 2 5 7 R B の側面 5 7 1 B は、画素定義層の側面 5 3 1 B と対向している。側面 5 3 1 R と側面 5 3 1 B との間の距離 W 2 は、凸状構造部 2 5 7 R B の半値幅を示す。一例において、距離（幅）W 2 は、距離（幅）W 1 よりも小さい。

【 0 0 4 6 】

50



画素定義層の側面 5 3 1 R、5 3 1 B は、それぞれ、順テーパ面である。側面 5 3 1 R のテーパ角度 1 は鋭角であり、0 度より大きく 90 度より小さい。側面 5 3 1 B のテーパ角度も同様である。図 2 D の例において、側面 5 3 1 R、5 3 1 B のテーパ角度は実質的に同一である。凸状構造部 2 5 7 R B の側面 5 7 1 R、5 7 1 B は、それぞれ、順テーパ面である。側面 5 7 1 R のテーパ角度 2 は鋭角であり、0 度より大きく 90 度より小さい。側面 5 7 1 B のテーパ角度も同様である。

#### 【0047】

一例において、凸状構造部 2 5 7 R B の側面 5 7 1 R、5 7 1 B それぞれのテーパ角度は、画素定義層 2 5 3 の側面 5 3 1 R、5 3 1 B それぞれのテーパ角度よりも大きい。凸状構造部 2 5 7 R B の側面 5 7 1 R、5 7 1 B それぞれのテーパ角度は、例えば、60 度以上が好ましい。テーパ角度は 60 度以上が好ましい理由について、図 7 ~ 図 9 で説明する。

10

#### 【0048】

図 2 C に示すように、下部中間層 2 6 7 は、アノード電極 2 6 5 R、2 6 5 B、画素定義層 2 5 3、及び凸状構造部 2 5 7 R B の上に、接触して形成されている。後述するように、下部中間層 2 6 7 は、全ての副画素に対して同時に形成される共通層であり、一つの副画素の下部中間層は、共通層の一部である。

#### 【0049】

図 2 C の例において、下部中間層 2 6 7 は、凸状構造部 2 5 7 R B の側面 5 7 1 R、5 7 1 B において、切断されている。つまり、赤の副画素 2 5 1 R の下部中間層と青の副画素 2 5 1 B の下部中間層との間に空隙が存在する。下部中間層 2 6 7 が切断されていることにより、異なる色の副画素 (O L E D 素子) 2 5 1 R、2 5 1 B 間での下部中間層 2 6 7 を介したキャリアークを防ぐことができる。

20

#### 【0050】

下部中間層 2 6 7 は、凸状構造部 2 5 7 R B において、切断されていなくてもよい。下部中間層 2 6 7 は、凸状構造部 2 5 7 R B の面に形成されるため、キャリアークのパスは、凸状構造部 2 5 7 R B を越える必要がある。凸状構造部 2 5 7 R B が存在しない場合と比較して、キャリアークパスが長くなる。このため、異なる色の副画素 (O L E D 素子) 2 5 1 R、2 5 1 B 間での下部中間層 2 6 7 を介したキャリアークが低減される。

#### 【0051】

30

上述のように、凸状構造部 2 5 7 R B の溝内の側面のテーパ角度 2 は、画素定義層 2 5 3 の溝内の側面のテーパ角度 1 よりも大きい。これにより、画素定義層 2 5 3 のテーパ角度 1 を O L E D 素子の形成に適切な角度にしつつ、凸状構造部 2 5 7 R B のテーパ角度 2 を大きくして、キャリアークパスを長くする、又は、下部中間層 2 6 7 を切断させやすくすることができる。

#### 【0052】

凸状構造部 2 5 7 R B のテーパ角度 2 が大きい程、下部中間層 2 6 7 を切断できる可能性が大きくなる。発明者らの研究によれば、80 度以上のテーパ角度 2 は、より確実に下部中間層 2 6 7 を切断することができる。発明者らの実験によれば、80 度のテーパ角度を有する斜面は、真空蒸着により付着した 15 nm の M g A g 層を切断した。

40

#### 【0053】

膜形状は、材料よりも製膜方法に主に依存するため、80 度のテーパ角度を有する斜面の場合、下部中間層 2 6 7 に対しても、M g A g 層と同様に、この斜面により下部中間層を切断することができる。このように、下部中間層を切断する場合、テーパ角度 2 を 80 度以上 90 度以下にすることが好ましい。なお、前記したように、切断しない場合には、テーパ角度 2 が 80 度未満であっても良く、例えば 60 度以上にすることが好ましい。

#### 【0054】

テーパ角度 2 が、60 度以上、80 度未満の場合にも、この斜面部分に形成されている下部中間層 2 6 7 の膜厚が薄くなる。すなわち、テーパ角度 2 が、60 度以上、80

50

度未満の場合には、斜面部分に形成されている下部中間層 2 6 7 の膜厚は、キャリアリークを抑制できる程度に十分に薄くなる。その結果、リークパスを低減できる。

【 0 0 5 5 】

下部中間層 2 6 7 の直上、つまり、下部中間層 2 6 7 に接触して有機発光層 2 6 9 R、2 6 9 B が存在する。図 2 C の例において、有機発光層 2 6 9 R、2 6 9 B は、それぞれ、凸状構造部 2 5 7 R B 上に、凸状構造部 2 5 7 R B を覆うように形成されている。有機発光層 2 6 9 R、2 6 9 B は、凸状構造部 2 5 7 R B 上に存在せず、分離されていてもよい。

【 0 0 5 6 】

隣接する副画素間に配置される溝を覆うように有機発光層を形成することで、凸状構造部の上に積層される膜の膜厚が厚くなり、凸状構造部上で積層膜におけるカソード電極層が分断される可能性が小さくなる。

【 0 0 5 7 】

有機発光層 2 6 9 R、2 6 9 B 上に、有機発光層 2 6 9 R、2 6 9 B に接触して、上部中間層 2 7 1 が存在する。上部中間層 2 7 1 は、全ての副画素に共通の層である。図 2 C の例において、上部中間層 2 7 1 は、凸状構造部 2 5 7 R B の上で切断されることなく、二つの副画素 2 5 1 R、2 5 1 B 間で連続している。上部中間層 2 7 1 は、凸状構造部 2 5 7 R B の上で切断されていてもよい。上部中間層は、副画素の色毎に形成されてもよい。

【 0 0 5 8 】

上部中間層 2 7 1 上に、上部中間層 2 7 1 に接触して、カソード電極 2 7 3 が存在する。カソード電極 2 7 3 は、全ての副画素に共通の層である。図 2 C の例において、カソード電極 2 7 3 は、凸状構造部 2 5 7 R B の上で切断されることなく、二つの副画素 2 5 1 R、2 5 1 B 間で連続している。

【 0 0 5 9 】

上述のように、凸状構造部 2 5 7 R B の側面 5 7 1 R、5 7 1 B は、それぞれ、順テーパー面である。そのため、副画素に共通の層である上部中間層 2 7 1 及びカソード電極 2 7 3 の凸状構造部 2 5 7 R B における切断の可能性を小さくすることができる。上部中間層 2 7 1 及びカソード電極 2 7 3 は、下部中間層 2 6 7 よりも上層であり、下部中間層 2 6 7 と比較して切断の可能性が大きく低下する。

【 0 0 6 0 】

異なる色の副画素間のキャリアリークの実質的なリークパスは、下部中間層 2 6 7 に形成される。したがって、順テーパー面の凸状構造部により、異なる色の副画素間のキャリアリークを低減しつつ、有機発光層より上層の切断の可能性を低減できる。

【 0 0 6 1 】

なお、図 2 C 及び 2 D は、赤の副画素 2 5 1 R と青の副画素 2 5 1 R との間の凸状構造部 2 5 7 R B 及びその近傍の構造を示す。図 2 C 及び 2 D を参照する上記説明は、異なる色の行方向における隣接副画素からなる全ての副画素ペアに、適用できる。

【 0 0 6 2 】

[ 製造方法 ]

OLED 表示装置 1 0 の製造方法の一例を説明する。後述するように、本開示は、画素定義層及び凸状構造部の形成に特徴を有する。以下の説明において、同一工程で（同時に）形成される要素は、同一層の要素である。

【 0 0 6 3 】

OLED 表示装置 1 0 の製造は、まず、絶縁基板 2 6 1 上に、TFT 回路層 2 6 3 を形成する。TFT 回路層 2 6 3 の形成は、公知の技術を利用することができ、詳細な説明を省略する。次に、TFT 回路層 2 6 3 上にアノード電極を形成する。例えば、スパッタを使用して、コンタクトホールを形成した平坦化膜上に、アノード電極を形成する。

【 0 0 6 4 】

アノード電極は、ITO、IZO、ZnO、In<sub>2</sub>O<sub>3</sub>等の透明膜、Ag、Mg、Al

10

20

30

40

50

、Pt、Pd、Au、Ni、Nd、Ir、Cr又はこれらの化合物金属の反射膜、前記した透明膜の3層を含む。なお、アノード電極の層構成は任意である。アノード電極は、コンタクト部を介して、TFT回路層263内の画素回路に接続される。

#### 【0065】

次に、スピンコート法等によって、例えば感光性の有機樹脂膜を堆積し、パターニングを行って画素定義層253及び凸状構造部を形成する。画素定義層253及び凸状構造部は、同一材料で同時に形成され、同一層の構成要素である。パターニングにより画素定義層253には開口が形成され、各副画素のアノード電極が形成された開口で露出する。画素定義層253の開口の側面は順テーパ面である。画素定義層253により、副画素（発光領域）が分離される。

10

#### 【0066】

さらに、画素定義層253において、副画素のための開口の間に、溝が形成される。凸状構造部は、画素定義層253の溝内に形成される。画素定義層253の溝及び凸状構造部の構造は、図2A～2Dを参照して説明した通りである。画素定義層253及び凸状構造部のパターニングの詳細は後述する。

#### 【0067】

次に、画素定義層253及び凸状構造部を形成した絶縁基板261に対して、下部中間層267の材料を付着して、下部中間層267を成膜する。下部中間層267の成膜時に、凸状構造部において、下部中間層267が切断され得る。下部中間層267は、表示領域125全域に成膜する。下部中間層267は、全ての副画素に対して同時に成膜する。

20

#### 【0068】

図2C、図2Dを参照して、下部中間層267が切断される理由について具体的に説明する。図2C、図2Dにおいて、凸状構造部257の側面571R、571Bそれぞれの角度は、前記したように例えば80度以上である。すなわち、凸状構造部257の側面571R、571Bは、急峻である。図2Dの状態において、下部中間層267を表示領域125全域に例えば真空蒸着によって成膜した場合、急峻な側面571R、571Bに、下部中間層267の材料が連続して製膜（換言すれば、付着）される確率が低くなる。すなわち、凸状構造部257により下部中間層267が物理的に切断される。

#### 【0069】

また、仮に、側面571R、571Bに下部中間層267が連続して製膜されたとしても、この急峻な側面571R、571Bには下部中間層267の材料が付着しづらいので側面571R、571Bにおける下部中間層267の膜厚は薄くなる。すなわち、この膜厚が薄い部分における下部中間層267の抵抗が高くなる。さらに、下部中間層267によりリークパスが長くなる。この高抵抗化とリークパスが長くなることにより、隣接画素間において、中間層を介したキャリアが流れにくくなる。すなわち、凸状構造部257により下部中間層267が電氣的に切断される。

30

#### 【0070】

なお、下部中間層267を表示領域125全域に成膜しているため、すなわち、副画素ごとに下部中間層267を成膜しないため、下部中間層267を画素ごとに成膜するためのメタルマスクが不要になる。その結果、製造コストを削減できる。

40

#### 【0071】

次に、下部中間層267の上に、有機発光材料を付着して有機発光層を成膜する。赤、緑、青の色毎に、有機発光材料を成膜して、アノード電極上に、有機発光層を形成する。有機発光層の成膜は、メタルマスクを使用する。異なる色の副画素パターンそれぞれにメタルマスクが用意される。メタルマスクの開口を介して、TFT基板100の副画素に対応する位置に有機発光材料を蒸着させる。

#### 【0072】

図2Cに示すように、本例の製造ステップは、各色の発光層の成膜において、メタルマスクのパターン精度、成膜中の熱によるメタルマスクの変形、メタルマスクとTFT基板100のアライメント精度、蒸着分子の入射角度などを考慮して、画素定義層253に形

50

成される開口よりも広い面積（蒸着塗分けマージンとも呼ぶ）に、各副画素の有機発光層を蒸着する。

【0073】

特に、本例の製造ステップは、隣接する副画素間に配置される凸状構造部を覆うように、有機発光層を形成する。これにより、凸状構造部とカソード電極273との間の膜厚を増加させ、大きなテーパ角度を有する凸状構造部によるカソード電極273の切断を、より確実に防ぐことができる。

【0074】

次に、有機発光層上に上部中間層271の材料を付着して、上部中間層271を成膜する。上部中間層271は、表示領域125全域に成膜する。上部中間層271は、全ての副画素に対して同時に成膜する。上部中間層271により、凸状構造部上の膜厚はさらに増加する。

10

【0075】

次に、上部中間層271上にカソード電極273のための金属材料を付着する。カソード電極273は、表示領域125全域に成膜する。カソード電極273は、全ての副画素に対して同時に成膜する。カソード電極273は、例えば、Li、Ca、LiF/Ca、LiF/Al、Al、Mg又はこれらの合金を蒸着して、形成する。カソード電極273の形成後、光取り出し効率向上のため、ガラスより屈折率の高い絶縁膜を堆積させキャップ層を形成してもよい。

【0076】

20

次に、TFT基板100の外周にガラスフリットを塗設し、その上に封止基板200を載置し、ガラスフリット部をレーザ光により加熱し、溶融させTFT基板100と封止基板200を密封する。

【0077】

以下において、画素定義層253及び凸状構造部の形成ステップを説明する。図3Aは、画素定義層253及び凸状構造部の形成ステップを模式的に示す。本ステップは、TFT回路層263及びアノード電極265が形成されている絶縁基板261上に、フォトレジスト層250を付着する。フォトレジスト層250は、例えば、ポジティブのフォトレジストである。

【0078】

30

次に、フォトレジスト層250を、マスク501を介して、露光する。光を受けた部分の溶解性が増加する。現像処理は、光を受けた部分を現像液により除去する。現像により、フォトレジスト層250に、画素定義層253と凸状構造部257のパターンが形成される。

【0079】

フォトレジスト層250は、凸状構造部257の線幅が画素定義層253の線幅より小さくなるようにパターンニングされる。凸状構造部257の線幅及び画素定義層253の線幅は、例えば、図2Dを参照して説明した半値幅により定義できる。露光及び現像によって形成される画素定義層253と凸状構造部257とは、実質的に同一のテーパ角度を有する。

40

【0080】

現像後、残ったフォトレジストパターンを加熱する（ポストバーク）。ポストバークにより、凸状構造部257のテーパ角度は増加し、画素定義層253のテーパ角度は維持又は減少する。以上のように、1回のパターンニングで、小さいテーパ角度を有する画素定義層253と、大きいテーパ角度を有する凸状構造部257とを、同時に形成することができる。

【0081】

図3Bは、ポストバークによる画素定義層253と凸状構造部257のテーパ角度の変化を模式的に示す。ポストバーク前、画素定義層253は線幅（半地幅）WAを有し、凸状構造部257は線幅（半値幅）WBを有する。WBはWAよりも小さい。画素定義層2

50

5 3 と凸状構造部 2 5 7 とは、同一のテーパ角度 0 を有する。

【0082】

フォトリソのテーパ角度は、線幅に応じて、ポストベークにより変化する。具体的には、図 3 B に示すように、ポストベークは、表面張力により細いパターンを流動変形させ、テーパ角度を増加させやすい。また、太いパターンは、ポストベークにより、中央部分が端を引っ張るように変形し、テーパ角度を減少させやすい。

【0083】

ポストベーク後、画素定義層 2 5 3 は、線幅 W 1 及びテーパ角度 1 を有し、凸状構造部 2 5 7 は、線幅 W 2、テーパ角度 2 を有する。凸状構造部 2 5 7 の線幅 W 2 は画素定義層 2 5 3 の線幅 W 1 より小さい。凸状構造部 2 5 7 のテーパ角度 2 は、画素定義層 2 5 3 のテーパ角度 1 より大きい。

10

【0084】

上述のように、本ステップは、画素定義層 2 5 3 及び凸状構造部 2 5 7 を、同一層において、同じ条件でパターンニングし、パターンの幅によりポストベークによりテーパ角が変化することを利用する。画素定義層 2 5 3 のテーパ角度は、OLED 素子の形成に適切であるように設定される。凸状構造部 2 5 7 の線幅を制御することで、凸状構造部 2 5 7 のテーパ角度を所望の大きさに制御しつつ、凸状構造部 2 5 7 を画素定義層 2 5 3 と同時に形成することができる。

【0085】

なお、使用するフォトリソは、ネガ型であってもよい。凸状構造部 2 5 7 は、画素定義層 2 5 3 と別の層として形成されもよく、凸状構造部 2 5 7 の材料が画素定義層 2 5 3 の材料と異なってもよい。

20

【0086】

[他の構成例]

以下において、表示領域 1 2 5 の異なる構成例を説明する。図 4 A は、表示領域 1 2 5 の一部の平面図を示す。図 4 B は、図 4 A における I V B - I V B 切断線での断面図を示す。以下において、図 2 A から 2 D を参照して説明した構成例との相違点を主に説明する。

【0087】

図 4 A に示すように、連続せず、分離された複数の凸状構造部が、各副画素を囲むように配置されている。一つの副画素の四辺それぞれに沿って凸状構造部が配置されている。これら凸状構造部は分離されている。

30

【0088】

以下において、行方向又は列方向に隣接する副画素を、軸隣接する副画素と呼ぶ。斜め歩行に隣接する副画素を、斜め隣接する副画素と呼ぶ。軸隣接する副画素からなる各副画素ペアにおいて、副画素間に島状の凸状構造部が配置されている。軸隣接する凸状構造部の間には、ギャップが存在する。例えば、凸状構造部 2 5 7 G R 1 と凸状構造部 2 5 7 G R 1 との間にギャップが存在し、凸状構造部 2 5 7 G G と凸状構造部 2 5 7 R R との間にギャップが存在する。

【0089】

副画素のコーナに対向する凸状構造部は存在しない。例えば、図 4 A において、斜め隣接する二つの副画素間 2 5 1 G、2 5 1 R の間の領域 2 5 6 は、凸状構造部間のギャップを含む。このギャップについて断面図を参照して説明すると、図 4 B に示すように、画素定義層 2 5 3 における溝が、斜め隣接する二つの副画素間 2 5 1 G、2 5 1 R の間に存在している。副画素間 2 5 1 G、2 5 1 R のコーナを結ぶ線上には、凸状構造部が存在しない。

40

【0090】

輝度を向上する方法の一つは、カソード電極 2 7 3 を薄くして、カソード電極 2 7 3 の透過率を上げることである。カソード電極 2 7 3 が薄くなると、カソード電極 2 7 3 が凸状構造部で分断される可能性が高くなる。凸状構造部間のギャップは、カソード電極 2 7

50

3 が連続する領域を与える。これにより、カソード電極 2 7 3 に完全に分離された島状の領域が形成されることを避け、また、カソード電極 2 7 3 の抵抗値を小さくできる。

【 0 0 9 1 】

凸状構造部が避けている領域は、副画素間のキャリアリークの経路となり得る。しかしキャリアリーク経路の多くは凸状構造部で分断されているため、副画素間のクロストークを低減できる。

【 0 0 9 2 】

図 2 A 又は 4 A に示す構成例は、同一色の副画素の間に画素定義層 2 5 3 の溝を有し、さらに、その溝の間に凸状構造部を有する。これに代えて、同一色の副画素の間の溝又は凸状構造部は省略されてもよい。図 2 A 又は 4 A に示す構成例において、副画素間の溝は連続している。これに代えて、副画素間の溝は、他の溝から分離されていてもよい。副画素間に、副画素の辺に沿って又は辺に垂直な方向に、複数の溝が配列されていてもよい。

10

【 0 0 9 3 】

隣接する異なる色の副画素間に、複数の分離された凸状構造部が配置されていてもよい。例えば、列方向に延びる二つの分離された凸状構造部が、異なる色の隣接画素間に存在し、行方向において見た場合に二つの凸状構造部の一部が重なっていてもよい。例えば、複数の凸状構造部が千鳥状に副画素間に配置されていてもよい。

【 0 0 9 4 】

図 2 A 又は 4 A に示すように、凸状構造部は、副画素の辺に沿って、当該辺の両端まで延びている。軸隣接する異なる色の副画素の対向辺の間において、任意の直線が、凸状構造部と交差する。この構成により、副画素間の短いキャリアリークパスを遮断又はキャリアリークパスを効果的に長くすることができる。凸状構造部は、軸隣接する副画素の互いの対向辺のよりも短くてもよい。凸状構造部の高さは、画素定義層と同一又は異なってもよい。

20

【 0 0 9 5 】

図 2 A 又は 4 A に示す構成例において、カソード電極 2 7 3 の上に補助電極を配置してもよい。補助電極は、カソード電極 2 7 3 の抵抗を小さくし、発光輝度の均一性を向上する。補助電極は、カソード電極 2 7 3 に孔が形成されている場合に、その孔を埋め、全ての副画素へ効率的に電流を与えることができる。

【 0 0 9 6 】

図 5 は、補助電極の一例を示す。補助電極（層）2 7 5 は透明電極であり、表示領域 1 2 5 の全面において、カソード電極 2 7 3 上に成膜される。補助電極 2 7 5 は、例えば、ITO、IZO、ZnO または In<sub>2</sub>O<sub>3</sub> などの透明電極形成用の材料で形成される。図 2 A ~ 2 D に示す構成例のように、副画素が画素定義層 2 5 3 における連続する溝及び凸状構造部で囲まれている構成において、カソード電極 2 7 3 の層において、島状の領域が形成される可能性がある。補助電極 2 7 5 は、島状領域を他の領域と接続し、その副画素を適切に発光させることができる。

30

【 0 0 9 7 】

図 6 は、補助電極の他の例を示す。図 5 に示す補助電極 2 7 5 と異なり、補助電極 2 7 7 は、副画素（発光領域）の外側、副画素間の領域にのみ形成されている。図 6 が示す補助電極 2 7 7 は、補助電極層を構成する複数の分離した補助電極の一つ、又は、連続した一つの補助電極層の一部を示す。

40

【 0 0 9 8 】

補助電極 2 7 7 は、副画素間の各凸状構造部の少なくとも一部を覆うように配置される。副画素（発光領域）の外側に配置されているため、補助電極 2 7 7 は透明でなくてもよい。補助電極 2 7 7 は、副画素のカソード電極 2 7 3 の一部領域が、他の領域から分離されている場合であっても、当該一部領域と他の領域を接続し、全副画素を適切に発光させることができる。

【 0 0 9 9 】

[ リークパスの低減効果 ]

50

次に、図 7 ~ 図 9 を参照して、凸状構造部のテーパ角度が、60 度以上、80 度未満の場合に、リークパスが低減する理由について説明する。図 7 A は、基板面上に形成された、ポストベーク後の、画素定義層の一部、凸状構造部の平面図を示す。図 7 B は、図 7 A における V I I B - V I I B 切断線での断面図を示す。

【0100】

図 7 A、図 7 B に示すように、基板 1261 上に、ポストベーク後の、画素定義層 1253L と、画素定義層 1253R と、凸状構造部 1257 とが形成されている。凸状構造部 1257 の幅は W11 である。凸状構造部 1257 と左側の画素定義層 1253L との間隔、凸状構造部 1257 と右側の画素定義層 1253R との間隔は、それぞれ距離 W12 である。凸状構造部 1257 の切断面における右側のテーパ角度、左側のテーパ角度を、それぞれ符号 R、L で示す。

10

【0101】

以後、ポストベーク後の、画素定義層 1253L、画素定義層 1253R、凸状構造部 1257 を、リークパスの低減を確認するための確認用パターンと記す。発明者らは、リークパスの低減効果を確認するため、形状の異なる凸状構造部 1257 を含む確認用パターンを複数個作成し、確認用パターンの上に、図 8 A、図 8 B で示すように、MgAg 層を真空蒸着により形成した。なお、MgAg 層の膜厚は、例えば約 10 nm である。

【0102】

図 8 A は、画素定義層の一部と凸状構造部との間、さらに、凸状構造部の全面に形成された、MgAg 層を示す平面図を示す。図 8 B は、図 8 A における V I I I B - V I I I B 切断線での断面図を示す。なお、MgAg 層は、実際には、画素定義層 1253R、画素定義層 1253R の斜面部分の一部まで覆われるが、図面では説明の便宜のため省略している。

20

【0103】

MgAg 層は、中間層（例えば、下部中間層）の替わりに、リークパスの低減を確認するために使用する導電膜である。発明者らは、プローバを用いて、矢印 P1、P2 に電圧を印加して電流電圧（I - V）特性を測定し、リークパスの低減を確認した。

【0104】

図 9 は、複数の確認用パターンの上に MgAg 層を真空蒸着により形成した後に、電流電圧特性を測定しリークパスの低減を確認した結果を示す表である。図 9 の表は、確認用パターン欄と、左側テーパ角度（L）欄と、右側テーパ角度（R）欄と、リークパス低減効果欄とを有する。

30

【0105】

確認用パターン欄の記載内容は、個々の確認用パターンを識別する番号を示す。左側テーパ角度（L）欄の記載内容は、番号で識別された確認用パターンの凸状構造部 1257 の左側テーパ角度を示し、右側テーパ角度（R）欄の記載内容は、番号で識別された確認用パターンの凸状構造部 1257 の右側テーパ角度を示す。リークパス低減効果欄の内容は、番号で識別された確認用パターンにおけるリークパスの低減効果の有無を示す。

【0106】

例えば、確認用パターン 1 では、図 8 B の左側テーパ角度（L）が 50 度、右側テーパ角度（R）が 46 度の凸状構造部 1257 の場合に、リークパスの低減効果が無いことを示す。また、確認用パターン 2 では、図 8 B の左側テーパ角度（L）が 60 度、右側テーパ角度（R）が 56 度の凸状構造部 1257 の場合に、リークパスの低減効果が有ることを示す。

40

【0107】

図 9 に示したように、左側テーパ角度 L 又は右側テーパ角度 R が 60 度以上の場合、リークパスの低減効果が確認できた。このようにリークパスの低減効果が確認できる理由を説明する。凸状構造部 1257 のテーパ角度が大きくなればなるほど、真空蒸着時において、凸状構造部 1257 のテーパ部分（斜面部分）に MgAg が付着しづらくなり、斜面部分に付着する MgAg の膜厚が薄くなる。

50

## 【 0 1 0 8 】

そのため、斜面部分に付着する M g A g 膜の電気的抵抗が高くなる（換言すれば、リーク電流が流れにくくなる）。ここで、左側テーパ角度  $L$  又は右側テーパ角度  $R$  が 60 度以上の場合、斜面部分における M g A g の膜厚が、クロストークの発生を抑制するのに十分な薄さになる。そのため、リークパスの抑制効果が生じる。なお、図 2 C で説明したように、凸状構造部のテーパ角度が 80 度以上 90 度以下になると、M g A g 膜が切断される。

## 【 0 1 0 9 】

なお、パターン 1 ~ 3 の幅  $W 1 1$  は 3  $\mu m$  であり、パターン 4 ~ 6 の幅  $W 1 1$  は 4  $\mu m$  であり、パターン 7 ~ 9 の幅  $W 1 1$  は 5  $\mu m$  であるが、この幅はあくまでも一例である。パターン 1, 4, 7 の距離  $W 1 2$  は 3  $\mu m$  であり、パターン 2, 5, 8 の距離  $W 1 2$  は 4  $\mu m$  であり、パターン 3, 6, 9 の距離  $W 1 2$  は 5  $\mu m$  であるが、この距離はあくまでも一例である。

## 【 0 1 1 0 】

なお、凸状構造部を設けたことにより、カソード用の導電膜（カソード電極）を蒸着した際に、凸状構造部の上部でカソード電極が電氣的に切断されたか否かについて確認する方法について説明する。

## 【 0 1 1 1 】

O L E D 表示パネルでは、例えば行列状に配列された主画素毎に含まれる複数の副画素毎にアノード電極が形成され、さらに、カソード電極が形成されている。なお、各副画素のアノード電極と、カソード電極との間に、発光層などの有機材料が形成されている。このカソード電極は、各副画素の有機材料を覆うように表示面の一面に一体的に形成されている。そして、カソード電極は、表示パネルの外周側で、コンタクトホール（いわゆるカソードコンタクト）を介して電源線と接続している。そこで、カソードコンタクトと各アノード電極との間における導電性を計測すれば、カソード電極が切断されたか否かを確認することができる。

## 【 0 1 1 2 】

上で説明した表示領域 1 2 5 は、トップエミッション型の画素構造を有する。トップエミッション型の画素構造は、光が出射する側（図面上側）に、複数の画素に共通のカソード電極 2 7 3 が配置される。カソード電極 2 7 3 は、表示領域 1 2 5 の全面を完全に覆う形状を有する。本開示の特徴は、ボトムエミッション型の画素構造を有する O L E D 表示装置にも適用できる。ボトムエミッション型の画素構造は、透明アノード電極と反射カソード電極を有し、T F T 基板 1 0 0 を介して外部に光を出射する。

## 【 0 1 1 3 】

以上、本発明の実施形態を説明したが、本発明が上記の実施形態に限定されるものではない。当業者であれば、上記の実施形態の各要素を、本発明の範囲において容易に変更、追加、変換することが可能である。ある実施形態の構成の一部を他の実施形態の構成に置き換えることが可能であり、ある実施形態の構成に他の実施形態の構成を加えることも可能である。

## 【 符号の説明 】

## 【 0 1 1 4 】

1 0 O L E D 表示装置、1 2 5 表示領域、2 5 0 フォトリジスト層、2 5 1 R 赤の副画素、2 5 1 G 緑の副画素、2 5 1 B 青の副画素、2 5 3 画素定義層、2 5 5 溝、2 5 6 斜め隣接副画素間の領域、2 5 7 凸状構造部、2 6 1 絶縁基板、2 6 5 アノード電極、2 6 7 下部中間層、2 6 9 有機発光層、2 7 1 上部中間層、2 7 3 カソード電極、2 7 5 補助電極、2 7 7 補助電極、5 3 1 画素定義層の側面、5 3 3 画素定義層の側面、5 7 1 凸状構造部の側面、W 1 画素定義層の幅、W 2 凸状構造部の幅、0 ポストバーク前の画素定義層及び凸状構造部のテーパ角度、1 画素定義層のテーパ角度、2 凸状構造部のテーパ角度

10

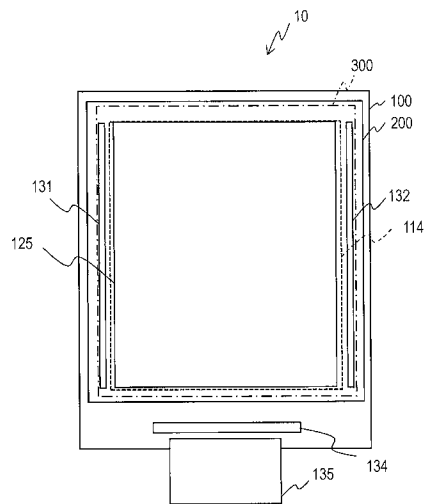
20

30

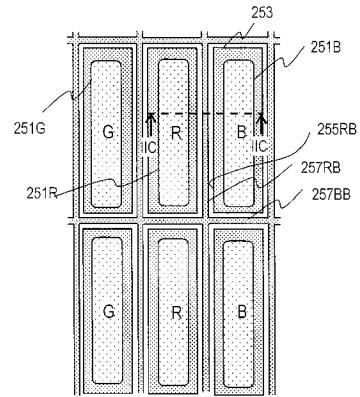
40



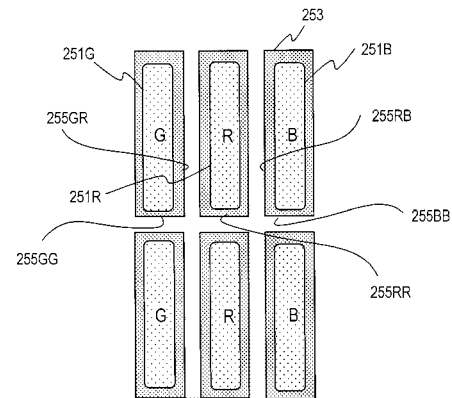
【図 1】



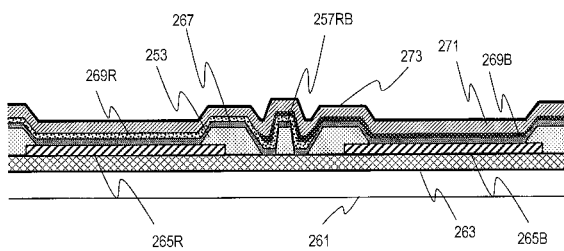
【図 2 A】



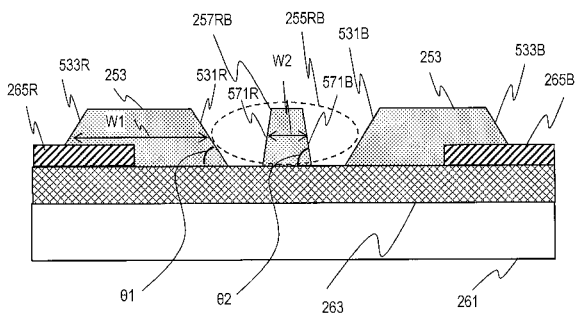
【図 2 B】



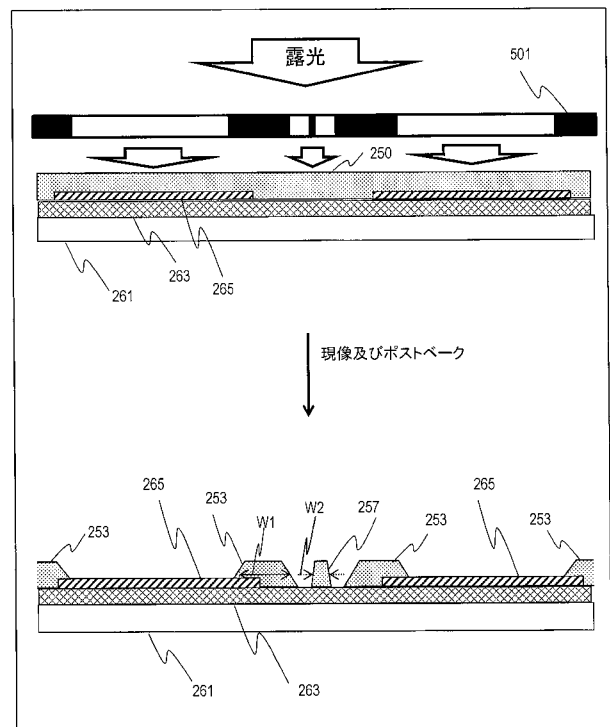
【図 2 C】



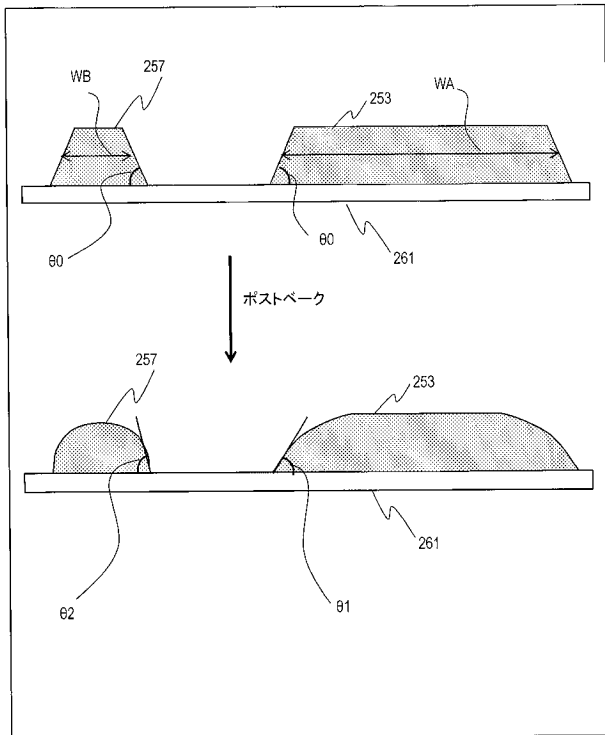
【図 2 D】



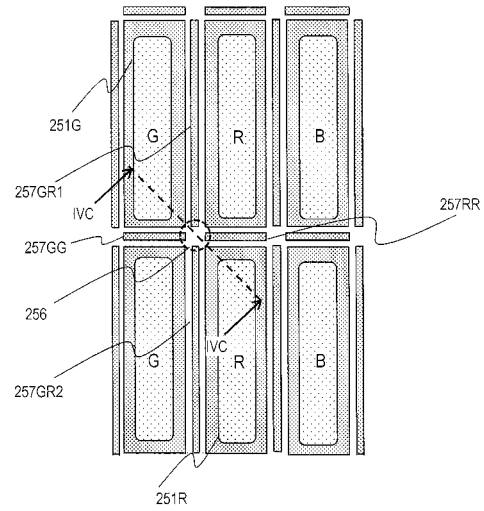
【図 3 A】



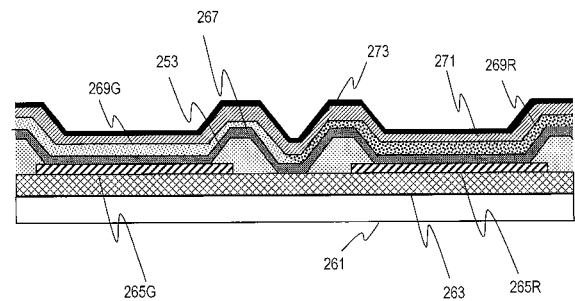
【図 3 B】



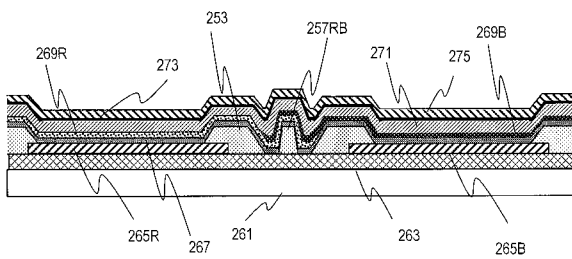
【図 4 A】



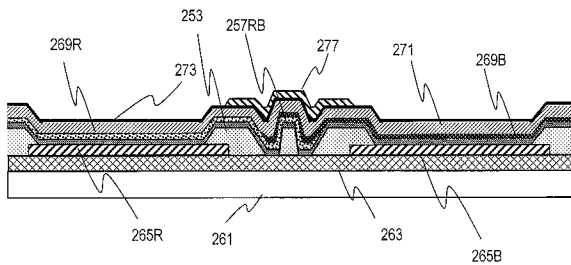
【図 4 B】



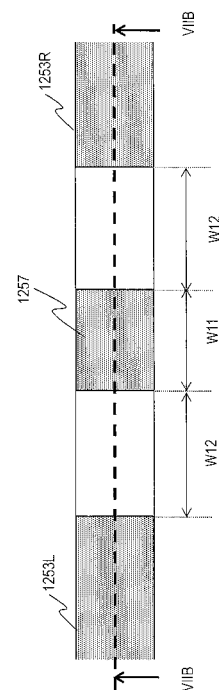
【図 5】



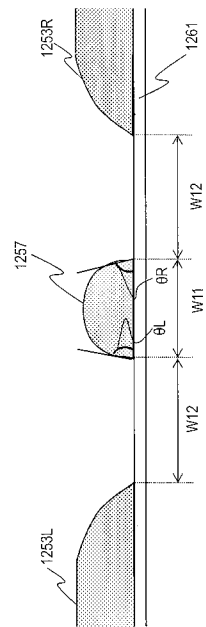
【図 6】



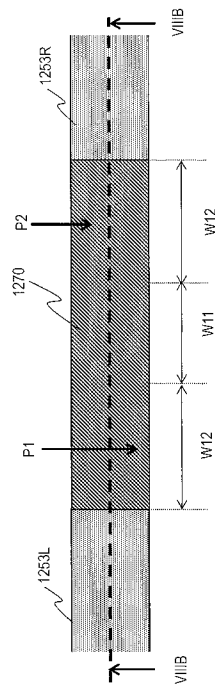
【図 7 A】



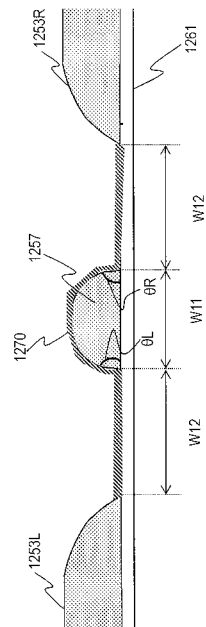
【図 7 B】



【図 8 A】



【図 8 B】



【図 9】

確認用パターン	左側テーパ角度( $\theta L$ )	右側テーパ角度( $\theta R$ )	リークパス低減効果
1	50	46	無
2	60	56	有
3	66	70	有
4	59	51	無
5	65	52	有
6	64	58	有
7	53	52	無
8	51	46	無
9	56	54	無

## フロントページの続き

(51)Int.Cl.			F I		テーマコード (参考)	
<i>H 0 5 B</i>	<i>33/10</i>	<i>(2006.01)</i>	<i>H 0 5 B</i>	<i>33/10</i>		
<i>G 0 9 F</i>	<i>9/30</i>	<i>(2006.01)</i>	<i>G 0 9 F</i>	<i>9/30</i>	<i>3 4 8 Z</i>	
<i>G 0 9 F</i>	<i>9/00</i>	<i>(2006.01)</i>	<i>G 0 9 F</i>	<i>9/30</i>	<i>3 6 5</i>	
			<i>G 0 9 F</i>	<i>9/00</i>	<i>3 3 8</i>	

要解决的问题：抑制由子像素之间的串扰引起的图像质量下降。OLED显示装置包括像素限定层，该像素限定层形成为围绕多个子像素中的每一个并且包括形成在相邻的不同颜色的第一和第二子像素之间的凹槽，凹槽中的像素限定层的第一子像素侧的第一侧面和凹槽中的像素限定层的第二子像素侧的第二侧面形成在凹槽中，并且是凸起的结构部分。像素限定层存在于下电极层和中间层之间。凸起结构部分存在于基板和中间层之间。凸起结构部分包括第一子像素侧的第三侧面和第二子像素侧的第四侧面。第一侧面，第二侧面，第三侧面和第四侧面是正锥形面。点阵2C

