

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-292620

(P2008-292620A)

(43) 公開日 平成20年12月4日(2008.12.4)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
H01L 51/50 (2006.01)	G09G 3/20 611H	
	G09G 3/20 622G	
	H05B 33/14 A	

審査請求 未請求 請求項の数 6 O L (全 20 頁)

(21) 出願番号 特願2007-136229 (P2007-136229)
(22) 出願日 平成19年5月23日 (2007. 5. 23)

(71) 出願人 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100086298
弁理士 船橋 國則
(72) 発明者 富田 昌嗣
東京都港区港南1丁目7番1号 ソニーイ
ーエムシーエス株式会社内
Fターム(参考) 3K107 AA01 BB01 CC02 CC33 EE03
HH04 HH05
5C080 AA06 BB05 DD05 EE29 FF03
FF07 FF11 HH09 JJ02 JJ03
JJ04 JJ06 KK01 KK07 KK43
KK47

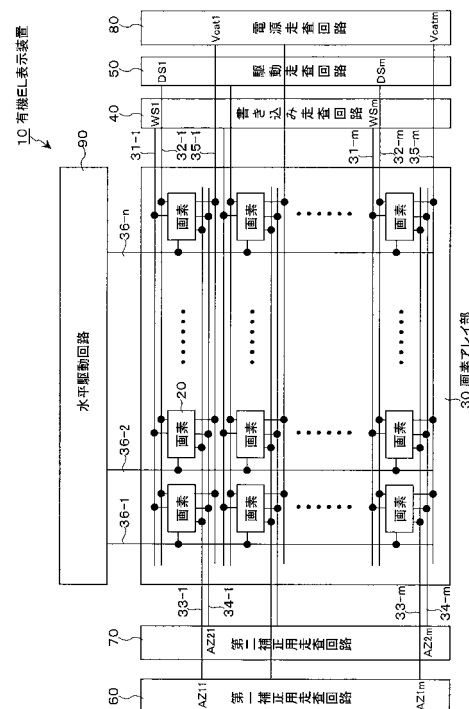
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】輝度ばらつき補正時には、電気光学素子の逆バイアス状態を維持して輝度ばらつきの補正動作を確実に実行できるようにする。

【解決手段】画素アレイ部30の画素行ごとに電源線35(35-1~35-m)を配線し、かつ電源走査回路80を設けるとともに、当該電源走査回路80から有機EL素子21にそのカソード電位として与えられる第1の電源電位Vcatを可変とし、当該電源電位Vcatとして有機EL素子21の非発光期間では高電位側の電源電位Vcat-Hiを設定し、有機EL素子21の発光期間に入ったら低電位側の電源電位Vcat-Lowに切り替えるようにする。

【選択図】図1



【特許請求の範囲】

【請求項 1】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置された画素アレイ部と、

前記電気光学素子に対して画素行単位でカソード電位を与えるとともに、前記電気光学素子の非発光期間では前記カソード電位として高電位側の電源電位を与え、前記電気光学素子の発光期間に入ったら低電位側の電源電位を与える電源走査回路と

を備えたことを特徴とする表示装置。

10

【請求項 2】

前記高電位側の電源電位を V_{cat-Hi} とし、前記駆動トランジスタのソース電位を V_s とし、前記電気光学素子の閾値電圧を V_{thel} とするとき、前記高電位側の電源電位 V_{cat-Hi} を、

$$V_{cat-Hi} = V_s - V_{thel}$$

なる条件を満足するように設定する

ことを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記画素アレイ部の各画素は、前記電気光学素子が逆バイアス状態にあるときに、前記駆動トランジスタのゲート電位およびソース電位をそれぞれ所定電位にした後、前記駆動トランジスタの閾値電圧を検出して前記保持容量に保持することによって当該閾値電圧の変動に対する補正動作を行う

20

ことを特徴とする請求項 1 記載の表示装置。

【請求項 4】

前記画素アレイ部の各画素は、前記電気光学素子が逆バイアス状態にあるときに、前記書き込みトランジスタによる前記映像信号の書き込み期間において、前記駆動トランジスタのドレイン・ソース間電流をゲート入力側に負帰還し、前記駆動トランジスタのドレイン・ソース間電流の移動度に対する依存性を打ち消すことによって当該移動度の変動に対する補正動作を行う

ことを特徴とする請求項 1 記載の表示装置。

30

【請求項 5】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置された画素アレイ部を有する表示装置の駆動方法であって、

前記画素アレイ部の各画素を行単位で走査しつつ、前記電気光学素子の非発光期間では前記電気光学素子のカソード電位として高電位側の電源電位を与え、

前記電気光学素子の発光期間に入ったら前記電気光学素子のカソード電位として低電位側の電源電位を与える

ことを特徴とする表示装置の駆動方法。

40

【請求項 6】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置された画素アレイ部と、

前記電気光学素子に対して画素行単位でカソード電位を与えるとともに、前記電気光学素子の非発光期間では前記カソード電位として高電位側の電源電位を与え、前記電気光学素子の発光期間に入ったら低電位側の電源電位を与える電源走査回路と

を備えた表示装置を有することを特徴とする電子機器。

【発明の詳細な説明】

50

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機EL (Electro Luminescence) 素子を用いた有機EL表示装置が開発され、商品化が進められている。

10

【0003】

有機EL表示装置は次のような特長を持っている。すなわち、有機EL素子が10V以下の印加電圧で駆動できるように低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 μ s程度と非常に高速であるために動画表示時の残像が発生しない。

20

【0004】

有機EL表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式を採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、TFT (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

30

【0006】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）としてNチャネル型のTFTを用いた画素回路では、駆動トランジスタのソース側に有機EL素子が接続されることとなるために、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 V_{gs} が変化し、その結果、有機EL素子の発光輝度も変化する。

40

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣化すると、駆動トランジスタと有機EL素子の動作点が変動してしまうために、駆動トランジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化するようになる。

【0008】

50

また、ポリシリコン T F T を用いた画素回路では、有機 E L 素子の I - V 特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

【0009】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに画素間で同じ電圧を印加しても、有機 E L 素子の発光輝度に画素間でばらつきが生じ、その結果、画面の一様性（ユニフォームリティ）が損なわれる。

10

【0010】

そこで、有機 E L 素子の I - V 特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機 E L 素子の発光輝度を一定に保つようにするために、有機 E L 素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献 1 参照）。

【0011】

【特許文献 1】特開 2006 - 133542 号公報

20

【0012】

このように、画素回路の各々に、有機 E L 素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機 E L 素子の I - V 特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機 E L 素子の発光輝度を一定に保つことができる。

【発明の開示】

【発明が解決しようとする課題】

【0013】

ところで、閾値補正や移動度補正（その具体的な補正動作については後述する）によって画素間での輝度ばらつきを補正する補正動作は、有機 E L 素子の非発光期間において行なわれることから、輝度ばらつきの補正動作中には、有機 E L 素子は逆バイアス状態、即ちカソード電位に対してアノード電位が低い状態にななければならない。

30

【0014】

しかし、閾値補正や移動度補正による輝度ばらつき補正を含む一連の動作が行われる期間における時間推移において、閾値補正動作、信号書き込み動作および移動度補正動作が順に行われると、それらの動作が実行されるにしたがって駆動トランジスタのソース電位が上昇する。

【0015】

特に、白信号の書き込み時には、駆動トランジスタのゲート電極に印加される信号電圧が大きいためにソース電位の上昇が大きく、有機 E L 素子が順バイアスになってしまう可能性がある。そして、有機 E L 素子が順バイアス領域になると、駆動トランジスタのソース電位の上昇が行われなくなるため、閾値補正や移動度補正による輝度ばらつきの補正動作が破綻してしまう。

40

【0016】

そこで、本発明は、輝度ばらつき補正時には、電気光学素子の逆バイアス状態を維持して輝度ばらつきの補正動作を確実に実行可能な表示装置、表示装置の駆動方法および電子機器を提供することを目的とする。

【課題を解決するための手段】

【0017】

50

上記目的を達成するために、本発明は、電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる表示装置において、各画素を行単位で走査しつつ、前記電気光学素子の非発光期間では前記電気光学素子のカソード電位として高電位側の電源電位を与え、前記電気光学素子の発光期間に入ったら前記電気光学素子のカソード電位として低電位側の電源電位を与えることを特徴としている。

【0018】

上記構成の表示装置および当該表示装置を有する電子機器において、電気光学素子の非発光期間では当該電気光学素子のカソード電位として高電位側の電源電位を与えることにより、駆動トランジスタのソース電位が上昇しても、当該ソース電位が高電位側の電源電位を上回らないように当該電源電位を設定しておくことによって電気光学素子の逆バイアス状態を維持できる。また、電気光学素子の発光期間に入ったら、電気光学素子のカソード電位として低電位側の電源電位を与えることにより、駆動トランジスタのソース電位の変動量（ブートストラップ量）を減らすことができるため、発光時の駆動トランジスタのゲート・ソース間電圧を大きく確保できる。

【発明の効果】

【0019】

本発明によれば、電気光学素子の非発光期間では当該電気光学素子のカソード電位として高電位側の電源電位を与えることにより、電気光学素子の逆バイアス状態を維持できるため、閾値補正動作および移動度補正動作を正常に実行することができる。

【0020】

また、電気光学素子の発光期間に入ったら、電気光学素子のカソード電位として低電位側の電源電位を与えることにより、発光時の駆動トランジスタのゲート・ソース間電圧を大きく確保できるため、電気光学素子の発光輝度を十分に確保することができる。

【発明を実施するための最良の形態】

【0021】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0022】

図1は、本発明の一実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明する。

【0023】

図1に示すように、本実施形態に係る有機EL表示装置10は、画素20が行列状（マトリクス状）に2次元配置されてなる画素アレイ部30と、当該画素アレイ部30の周辺に配置され、各画素20を駆動する駆動部とを有する構成となっている。画素20を駆動する駆動部としては、例えば、書き込み走査回路40、駆動走査回路50、第一、第二補正用走査回路60、70、電源走査回路80および水平駆動回路90が設けられている。

【0024】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部30には、m行n列の画素配列に対して、画素行ごとに走査線31-1～31-m、駆動線32-1～32-m、第一、第二補正用走査線33-1～33-m、34-1～34-mおよび電源線35-1～35-mがそれぞれ配線され、また画素列ごとに信号線（データ線）36-1～36-nが配線されている。

【0025】

画素アレイ部30の各画素20については、アモルファスシリコンTFET (Thin Film Transistor; 薄膜トランジスタ) または低温ポリシリコンTFETを用いて形成することができる。低温ポリシリコンTFETを用いる場合は、書き込み走査回路40、駆動走査回路50

10

20

30

40

50

0、第一、第二補正用走査回路60、70、電源走査回路80および水平駆動回路90についても、画素アレイ部30を形成する表示パネル(基板)上に実装することができる。

【0026】

書き込み走査回路40は、シフトレジスタ等によって構成され、画素アレイ部30の各画素20への映像信号の書き込みに際して、走査線31-1~31-mに対して順次書き込み信号(走査信号)WS1~WSmを供給して画素20を行単位で順番に走査(線順次走査)する。

【0027】

駆動走査回路50は、シフトレジスタ等によって構成され、画素20の発光駆動に際して、駆動線32-1~32-mに対して順次駆動信号DS1~DSmを供給する。第一、第二補正用走査回路60、70は、シフトレジスタ等によって構成され、後述する補正動作を実行する際に、第一、第二補正用走査線33-1~33-m、34-1~34-mに対して第一、第二補正用走査信号AZ11~AZ1m、AZ21~AZ2mを適宜供給する。

【0028】

電源走査回路80は、シフトレジスタ等によって構成され、画素行ごとに各画素20に対して第1電源電位Vcat1~Vcatmとして、所定電位の高電位側の電源電位Vcat-Hiと、当該電源電位Vcat-Hiよりも低い低電位側の電源電位Vcat-Lowとを選択的に供給する。より具体的には、電源走査回路80は、画素20の非発光期間で電源電位Vcat-Hiを、画素20の発光期間で電源電位Vcat-Lowを各画素に与える。

【0029】

水平駆動回路90は、輝度情報に応じた映像信号の信号電圧Vsig(以下、単に「信号電圧Vsig」と記述する場合もある)を、書き込み走査回路40による走査に同期して信号線36-1~36-nに供給する。この水平駆動回路90は、例えば、信号電圧Vsigを行(ライン)単位で書き込む線順次書き込みの駆動形態を採っている。

【0030】

(画素回路)

図2は、画素(画素回路)20の具体的な構成例を示す回路図である。図2に示すように、画素20は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子21を発光素子として有し、当該有機EL素子21に加えて、駆動トランジスタ22、書き込み(サンプリング)トランジスタ23、スイッチングトランジスタ24~26および保持容量27を構成素子として有する、即ち5つのトランジスタ(Tr)と1つの容量素子(C)からなる5Tr/1Cの画素構成となっている。

【0031】

かかる構成の画素20においては、駆動トランジスタ22、書き込みトランジスタ23およびスイッチングトランジスタ25、26としてNチャネル型のTFTが用いられ、スイッチングトランジスタ24としてPチャネル型のTFTが用いられている。ただし、ここでの駆動トランジスタ22、書き込みトランジスタ23およびスイッチングトランジスタ24~26の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

【0032】

有機EL素子21は、カソード電極が電源線35(35-1~35-m)に接続されている。このカソード電極には、電源走査回路80(図1参照)から電源線35(35-1~35-m)を介して電源電位Vcat-Hiと低電位の電源電位Vcat-Lowとが第1電源電位Vcat1~Vcatmとして選択的に供給される。

【0033】

より具体的には、有機EL素子21の非発光期間ではカソード電極に電源電位Vcat-Hiが電源走査回路80から与えられ、有機EL素子21の発光期間ではカソード電極に電源電位Vcat-Lowが電源走査回路80から与えられる。

【 0 0 3 4 】

駆動トランジスタ 2 2 は、有機 E L 素子 2 1 を電流駆動するための能動素子であり、ソース電極が有機 E L 素子 2 1 のアノード電極に接続されてソースフォロア回路を形成している。

【 0 0 3 5 】

書き込みトランジスタ 2 3 は、一方の電極（ソース電極 / ドレイン電極）が信号線 3 6（3 6 - 1 ~ 3 6 - n）に接続され、他方の電極（ドレイン電極 / ソース電極）が駆動トランジスタ 2 2 のゲート電極に接続され、ゲート電極が走査線 3 1（3 1 - 1 ~ 3 1 - m）に接続されている。

【 0 0 3 6 】

スイッチングトランジスタ 2 4 は、ソース電極が第 2 の電源電位 V_{ccp} （ここでは、正の電源電位）に接続され、ドレイン電極が駆動トランジスタ 2 2 のドレイン電極に接続され、ゲート電極が駆動線 3 2（3 2 - 1 ~ 3 2 - m）に接続されている。

【 0 0 3 7 】

スイッチングトランジスタ 2 5 は、ドレイン電極が書き込みトランジスタ 2 3 の他方の電極（駆動トランジスタ 2 2 のゲート電極）に接続され、ソース電極が第 3 の電源電位 V_{ofs} に接続され、ゲート電極が第一補正用走査線 3 3（3 3 - 1 ~ 3 3 - m）に接続されている。

【 0 0 3 8 】

スイッチングトランジスタ 2 6 は、ドレイン電極が駆動トランジスタ 2 2 のソース電極と有機 E L 素子 2 1 のアノード電極との接続ノード N 1 1 に接続され、ソース電極が第 4 の電源電位 V_{ini} （ここでは、負の電源電位）に接続され、ゲート電極が第二補正用走査線 3 4（3 4 - 1 ~ 3 4 - m）に接続されている。

【 0 0 3 9 】

保持容量 2 7 は、一端が駆動トランジスタ 2 2 のゲート電極と書き込みトランジスタ 2 3 のドレイン電極との接続ノード N 1 2 に接続され、他端が駆動トランジスタ 2 2 のソース電極と有機 E L 素子 2 1 のアノード電極との接続ノード N 1 1 に接続されている。

【 0 0 4 0 】

上述した接続関係にて各構成素子が接続されてなる画素 2 0 において、各構成素子は次のような作用をなす。

【 0 0 4 1 】

書き込みトランジスタ 2 3 は、導通（ON）状態となることにより、信号線 3 6 を通して供給される映像信号の信号電圧 V_{sig} をサンプリングして画素 2 0 内に書き込む。書き込みトランジスタ 2 3 によって書き込まれた信号電圧 V_{sig} は保持容量 2 7 に保持される。

【 0 0 4 2 】

駆動トランジスタ 2 2 は、スイッチングトランジスタ 2 4 が導通状態にあるときに、第 2 の電源電位 V_{ccp} から電流の供給を受けて、保持容量 2 7 に保持された信号電圧 V_{sig} の電圧値に応じた電流値の駆動電流を有機 E L 素子 2 1 に供給することによって当該有機 E L 素子 2 1 を駆動する（電流駆動）。

【 0 0 4 3 】

駆動トランジスタ 2 2 は、飽和領域で動作するように設計されているために定電流源として動作する。その結果、有機 E L 素子 2 1 には、駆動トランジスタ 2 2 から次式（1）で与えられる一定のドレイン - ソース間電流 I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

【 0 0 4 4 】

ここに、 V_{th} は駆動トランジスタ 2 2 の閾値電圧、 μ は駆動トランジスタ 2 2 のチャネルを構成する半導体薄膜の移動度（以下、単に「駆動トランジスタ 2 2 の移動度」と記述する）、 W はチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量、 V_{gs} はソース電位を基準としてゲートに印加されるゲート - ソース間電圧である。

10

20

30

40

50

【 0 0 4 5 】

スイッチングトランジスタ 2 4 は導通状態になることにより、電源電位 V_{ccp} から駆動トランジスタ 2 2 に電流を供給する。すなわち、スイッチングトランジスタ 2 4 は、駆動トランジスタ 2 2 への電流の供給を制御することにより、有機 EL 素子 2 1 の発光 / 非発光を制御する。

【 0 0 4 6 】

スイッチングトランジスタ 2 5 , 2 6 は適宜導通状態になることで、有機 EL 素子 2 1 の電流駆動に先立って駆動トランジスタ 2 2 の閾値電圧 V_{th} を検知し、その影響をキャンセルするために当該検知した閾値電圧 V_{th} を保持容量 2 7 にあらかじめ保持する。保持容量 2 7 は、表示期間に亘って駆動トランジスタ 2 2 のゲート - ソース間の電位差を保持する。

10

【 0 0 4 7 】

画素 2 0 では、正常な動作を保証するための条件として、第 4 の電源電位 V_{ini} は、第 3 の電源電位 V_{ofs} から駆動トランジスタ 2 2 の閾値電圧 V_{th} を差し引いた電位よりも低くなるように設定されている。すなわち、 $V_{ini} < V_{ofs} - V_{th}$ のレベル関係となっている。

【 0 0 4 8 】

また、非発光期間で有機 EL 素子 2 1 のカソード電極に与えられる電源電位 V_{cat-Hi} に有機 EL 素子 2 1 の閾値電圧 V_{thel} を加えたレベルは、第 3 の電源電位 V_{ofs} から駆動トランジスタ 2 2 の閾値電圧 V_{th} を差し引いたレベルよりも高くなるように設定されている。すなわち、 $V_{cat-Hi} + V_{thel} > V_{ofs} - V_{th} (> V_{ini})$ のレベル関係となっている。

20

【 0 0 4 9 】

(画素構造)

図 3 は、画素 2 0 の断面構造の一例を示す断面図である。図 3 に示すように、画素 2 0 は、駆動トランジスタ 2 2 、書き込みトランジスタ 2 3 等の画素回路が形成されたガラス基板 2 0 1 上に絶縁膜 2 0 2 、絶縁平坦化膜 2 0 3 およびウインド絶縁膜 2 0 4 が順に形成され、当該ウインド絶縁膜 2 0 4 の凹部 2 0 4 A に有機 EL 素子 2 1 が設けられた構成となっている。

【 0 0 5 0 】

30

有機 EL 素子 2 1 は、上記ウインド絶縁膜 2 0 4 の凹部 2 0 4 A の底部に形成された金属等からなるアノード電極 2 0 5 と、当該アノード電極 2 0 5 上に形成された有機層 (電子輸送層、発光層、ホール輸送層 / ホール注入層) 2 0 6 と、当該有機層 2 0 6 上に全画素共通に形成された透明導電膜等からなるカソード電極 2 0 7 とから構成されている。

【 0 0 5 1 】

この有機 EL 素子 2 1 において、有機層 2 0 6 は、アノード電極 2 0 5 上にホール輸送層 / ホール注入層 2 0 6 1 、発光層 2 0 6 2 、電子輸送層 2 0 6 3 および電子注入層 (図示せず) が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 2 2 による電流駆動の下に、駆動トランジスタ 2 2 からアノード電極 2 0 5 を通して有機層 2 0 6 に電流が流れることで、当該有機層 2 0 6 内の発光層 2 0 6 2 において電子と正孔が再結合する際に発光するようになっている。

40

【 0 0 5 2 】

図 3 に示すように、画素回路が形成されたガラス基板 2 0 1 上に、絶縁膜 2 0 2 、絶縁平坦化膜 2 0 3 およびウインド絶縁膜 2 0 4 を介して有機 EL 素子 2 1 が画素単位で形成された後は、パッシベーション膜 2 0 8 を介して封止基板 2 0 9 が接着剤 2 1 0 によって接合され、当該封止基板 2 0 9 によって有機 EL 素子 2 1 が封止されることにより、表示パネルが形成される。

【 0 0 5 3 】

[基本的な回路動作の説明]

ここで、上記構成の画素 2 0 を行列状に 2 次元配置してなる本実施形態に係るアクティ

50

ブマトリックス型有機EL表示装置10において、理解を容易にするために、電源走査回路80から画素行ごとに各画素20に与えられる第1の電源電位 $V_{cat1} \sim V_{catm}$ を高電位側の電源電位 V_{cat-Hi} に固定とした場合の基本的な回路動作について、図4のタイミング波形図を用いて説明する。

【0054】

図4には、ある画素行の各画素20を駆動する際に、書き込み走査回路40から画素20に与えられる書き込み信号 $WS(WS1 \sim WSm)$ 、駆動走査回路50から画素20に与えられる駆動信号 $DS(DS1 \sim DSm)$ および第一、第二補正用走査回路60, 70から画素20に与えられる第一、第二補正用走査信号 $AZ1(AZ11 \sim AZ1m)$, $AZ2(AZ21 \sim AZ2m)$ のタイミング関係、ならびに駆動トランジスタ22のゲート電位 V_g およびソース電位 V_s の変化をそれぞれ示している。

10

【0055】

ここで、書き込みトランジスタ23およびスイッチングトランジスタ25, 26がNチャネル型であるために、書き込み信号 WS および第一、第二補正用走査信号 $AZ1$, $AZ2$ については、高レベル(本例では、電源電位 V_{ccp} ; 以下、「“H”レベル」と記述する)の状態をアクティブ状態とし、低レベル(本例では、電源電位 V_{cat-Hi} ; 以下、「“L”レベル」と記述する)の状態を非アクティブ状態とする。また、スイッチングトランジスタ24がPチャネル型であるために、駆動信号 DS については、“L”レベルの状態をアクティブ状態とし、“H”レベルの状態を非アクティブ状態とする。

【0056】

20

時刻 t_1 で駆動信号 DS が“L”レベルから“H”レベルに遷移し、スイッチングトランジスタ24が非導通(OFF)になった状態で、時刻 t_2 で第二補正用走査信号 $AZ2$ が“L”レベルから“H”レベルに遷移し、スイッチングトランジスタ26が導通状態になることにより、駆動トランジスタ22のソース電極にはスイッチングトランジスタ26を介して電源電位 V_{ini} が印加される。

【0057】

このとき、先述したように、 $V_{ini} < V_{cat-Hi} + V_{thel}$ のレベル関係にあるために、有機EL素子21は逆バイアス状態となる。したがって、有機EL素子21には電流が流れず、非発光状態にある。

【0058】

30

次に、時刻 t_3 で第一補正用走査信号 $AZ1$ が“L”レベルから“H”レベルに遷移し、スイッチングトランジスタ25が導通状態になることにより、駆動トランジスタ22のゲート電極にはスイッチングトランジスタ25を介して電源電位 V_{ofs} が印加される。このとき、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は、 $V_{ofs} - V_{ini}$ という値をとる。ここで、先述したように、 $V_{ofs} - V_{ini} > V_{th}$ のレベル関係を満たしている。

【0059】

(閾値補正期間)

次に、時刻 t_4 で第二補正用走査信号 $AZ2$ が“H”レベルから“L”レベルに遷移し、スイッチングトランジスタ26が非導通状態になり、その後、時刻 t_5 で駆動信号 DS が“H”レベルから“L”レベルに遷移し、スイッチングトランジスタ24が導通状態になることにより、駆動トランジスタ22にはそのゲート-ソース間電圧 V_{gs} に応じた電流が流れる。

40

【0060】

このとき、駆動トランジスタ22のソース電位 V_s よりも有機EL素子21のカソード電位 V_{cat-Hi} が高く、有機EL素子21が逆バイアス状態にあり、駆動トランジスタ22から流れる電流がノード $N11 \rightarrow$ 保持容量27 $\rightarrow$ ノード $N12 \rightarrow$ スwitchングトランジスタ25 $\rightarrow$ 電源電位 V_{ofs} の経路で流れるために、当該電流に応じた電荷が保持容量27に充電される。また、保持容量27の充電に伴って駆動トランジスタ22のソース電位 V_s が電源電位 V_{ini} から時間の経過とともに徐々に上昇する。

50

【 0 0 6 1 】

そして、一定時間が経過し、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が当該駆動トランジスタ 2 2 の閾値電圧 V_{th} と等しくなったところで、駆動トランジスタ 2 2 がカットオフする。これにより、駆動トランジスタ 2 2 に電流が流れなくなるために、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} 、即ち閾値電圧 V_{th} が閾値補正用の電位として保持容量 2 7 に保持される（閾値検出動作）。

【 0 0 6 2 】

その後、時刻 t_6 で駆動信号 DS が “ L ” レベルから “ H ” レベルに遷移し、スイッチングトランジスタ 2 4 が非導通状態になる。この時刻 t_5 から時刻 t_6 までの期間が駆動トランジスタ 2 2 の閾値電圧 V_{th} を検出して保持容量 2 7 に保持する期間である。ここでは、便宜上、この一定期間 $t_5 - t_6$ を閾値補正期間と呼ぶこととする。その後、時刻 t_7 で第一補正用走査信号 AZ_1 が “ H ” レベルから “ L ” レベルに遷移し、スイッチングトランジスタ 2 5 が非導通状態になる。

【 0 0 6 3 】

（信号書込期間）

続いて、時刻 t_8 で書き込み信号 WS が “ L ” レベルから “ H ” レベルに遷移し、書き込みトランジスタ 2 3 が導通状態になることにより、当該書き込みトランジスタ 2 3 によって映像信号の信号電圧 V_{sig} がサンプリングされ、画素内に書き込まれるために、駆動トランジスタ 2 2 のゲート電位 V_g が信号電圧 V_{sig} になる。この信号電圧 V_{sig} は保持容量 2 7 に保持される。

【 0 0 6 4 】

このとき、駆動トランジスタ 2 2 のソース電位 V_s は、書き込みトランジスタ 2 3 によるサンプリング時の駆動トランジスタ 2 2 のゲート電位 V_g の振幅に対して、保持容量 2 7 と有機 EL 素子 2 1 との容量カップリングによって上昇する。

【 0 0 6 5 】

ここで、保持容量 2 7 の容量値を C_{cs} 、有機 EL 素子 2 1 の容量値を C_{oled} 、駆動トランジスタ 2 2 のゲート電位 V_g の上昇分を ΔV_g とすると、駆動トランジスタ 2 2 のソース電位 V_s の上昇分 ΔV_s は、次式（ 2 ）で与えられる。

$$\Delta V_s = \Delta V_g \times \{ C_{cs} / (C_{oled} + C_{cs}) \} \quad \dots \dots (2)$$

【 0 0 6 6 】

また、書き込みトランジスタ 2 3 によるサンプリングによって書き込まれた信号電圧 V_{sig} は、保持容量 2 7 に保持されている閾値電圧 V_{th} に足し込まれる形で当該保持容量 2 7 に保持される。このとき、保持容量 2 7 の保持電圧は、 $V_{sig} - V_{ofs} + V_{th}$ となる。ここで、理解を容易にするために、 $V_{ofs} = 0 V$ とすると、ゲート - ソース間電圧 V_{gs} は、 $V_{sig} + V_{th}$ となる。

【 0 0 6 7 】

このように、保持容量 2 7 にあらかじめ閾値電圧 V_{th} を保持しておくことで、駆動トランジスタ 2 2 の閾値電圧 V_{th} の画素ごとのばらつきや経時変化を補正することが可能になる。すなわち、信号電圧 V_{sig} による駆動トランジスタ 2 2 の駆動の際に、当該駆動トランジスタ 2 2 の閾値電圧 V_{th} が保持容量 2 7 に保持した閾値電圧 V_{th} と相殺される、換言すれば、閾値電圧 V_{th} の補正が行われる。

【 0 0 6 8 】

この閾値電圧 V_{th} の補正動作により、画素ごとに閾値電圧 V_{th} にばらつきや経時変化があったとしても、駆動トランジスタ 2 2 による有機 EL 素子 2 1 の駆動に対する閾値電圧 V_{th} の影響をキャンセルすることができる。その結果、閾値電圧 V_{th} の画素ごとのばらつきや経時変化の影響を受けることなく、有機 EL 素子 2 1 の発光輝度を一定に保つことができる。

【 0 0 6 9 】

（移動度補正期間）

その後、書き込みトランジスタ 2 3 が導通したまま、時刻 t_9 で駆動信号 DS が “ H ”

レベルから“L”レベルに遷移し、スイッチングトランジスタ24が導通状態になることで、電源電位 V_{ccp} から駆動トランジスタ22への電流供給が開始される。ここで、 $V_{ofs} - V_{th} < V_{thel}$ と設定しておくことにより、有機EL素子21が逆バイアス状態におかれる。

【0070】

有機EL素子21が逆バイアス状態にあることで、当該有機EL素子21はダイオード特性ではなく単純な容量特性を示すようになる。したがって、駆動トランジスタ22に流れるドレイン・ソース間電流 I_{ds} は、保持容量27の容量値 C_{cs} と有機EL素子21の容量成分の容量値 C_{oled} とを合成した容量 $C (= C_{cs} + C_{oled})$ に書き込まれていく。この書き込みにより、駆動トランジスタ22のソース電位 V_s が上昇する。

10

【0071】

駆動トランジスタ22のソース電位 V_s の上昇分 ΔV_s は、保持容量27に保持されたゲート・ソース間電圧 V_{gs} から差し引かれるように、換言すれば、保持容量27の充電電荷を放電するように作用することになるので、負帰還をかけられたことになる。すなわち、駆動トランジスタ22のソース電位 V_s の上昇分 ΔV_s は負帰還の帰還量となる。このとき、駆動トランジスタ22のゲート・ソース間電圧 V_{gs} は、 $V_{sig} - \Delta V_s + V_{th}$ となる。

【0072】

このように、駆動トランジスタ22に流れる電流（ドレイン・ソース間電流 I_{ds} ）を当該駆動トランジスタ22のゲート入力（ゲート・ソース間の電位差）に負帰還することで、各画素20における駆動トランジスタ22のドレイン・ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち駆動トランジスタ22の移動度 μ の画素ごとのばらつきを補正することが可能になる。

20

【0073】

図4において、書き込み信号 WS のアクティブ期間（“H”レベル期間）と駆動信号 DS のアクティブ期間（“L”レベル期間）とがオーバーラップする期間（ $t_9 - t_{10}$ の期間）、即ち書き込みトランジスタ23とスイッチングトランジスタ24とが共に導通状態となるオーバーラップ期間 T を移動度補正期間とする。

【0074】

ここで、移動度 μ が相対的に高い駆動トランジスタと移動度 μ が相対的に低い駆動トランジスタとを考えた場合、この移動度補正期間 T に移動度 μ が高い駆動トランジスタは、移動度 μ が低い駆動トランジスタに対してソース電位 V_s が大きく上昇する。また、ソース電位 V_s が大きく上昇するほど、駆動トランジスタ22のゲート・ソース間電圧 V_{gs} が小さくなり、電流が流れにくくなる。

30

【0075】

つまり、移動度補正期間 T を調整することで、移動度 μ の違う駆動トランジスタ22で同じドレイン・ソース間電流 I_{ds} を流すことができる。この移動度補正期間 T で決めた駆動トランジスタ22のゲート・ソース間電圧 V_{gs} を保持容量27で維持して、当該ゲート・ソース間電圧 V_{gs} に応じた電流（ドレイン・ソース間電流 I_{ds} ）を駆動トランジスタ22が有機EL素子21に流すことによって当該有機EL素子21が発光する。

40

【0076】

（発光期間）

時刻 t_{10} で書き込み信号 WS が“L”レベルになり、書き込みトランジスタ23が非導通状態になることにより、移動度補正期間 T が終了し、発光期間に入る。この発光期間では、駆動トランジスタ22のソース電位 V_s は、有機EL素子21の駆動電圧まで上昇する。また、駆動トランジスタ22のゲート電極が信号線36（36-1～36-n）から切り離されてフローティング状態にあるために、保持容量27によるブートストラップ動作により、ソース電位 V_s の上昇によってゲート電位 V_g もソース電位 V_s に連動して上昇する。

【0077】

50

このとき、駆動トランジスタ 22 のゲート電極の寄生容量を C_g とすると、ゲート電位 V_g の上昇分 ΔV_g は次式 (3) で表される。

$$\Delta V_g = \Delta V_s \times \{ C_{cs} / (C_{cs} + C_g) \} \quad \dots \dots (3)$$

その間、保持容量 27 に保持されたゲート - ソース間電圧 V_{gs} は、 $V_{sig} - \Delta V_s + V_{th}$ の値を維持する。

【0078】

そして、駆動トランジスタ 22 のソース電位 V_s の上昇に伴って、有機 EL 素子 21 の逆バイアス状態が解消され、順バイアス状態になると、駆動トランジスタ 22 から有機 EL 素子 21 に対して先述した式 (1) で与えられる一定のドレイン - ソース間電流 I_{ds} が供給されるために、有機 EL 素子 21 は実際に発光を開始する。

10

【0079】

このときのドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の関係は、先述した式 (1) の V_{gs} に $V_{sig} - \Delta V_s + V_{th}$ を代入することで、次式 (4) で与えられる。

$$\begin{aligned} I_{ds} &= k \mu (V_{gs} - V_{th})^2 \\ &= k \mu (V_{sig} - \Delta V_s)^2 \quad \dots \dots (4) \end{aligned}$$

上記の式 (4) において、 $k = (1/2) (W/L) C_{ox}$ である。

【0080】

この式 (4) から明らかなように、駆動トランジスタ 22 の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ 22 から有機 EL 素子 21 に供給されるドレイン - ソース間電流 I_{ds} は、駆動トランジスタ 22 の閾値電圧 V_{th} に依存しないことが分かる。基本的に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} は、映像信号の信号電圧 V_{sig} によって決まる。換言すると、有機 EL 素子 21 は、駆動トランジスタ 22 の閾値電圧 V_{th} の画素ごとのばらつきや経時変化の影響を受けることなく、映像信号の信号電圧 V_{sig} に応じた輝度で発光する。

20

【0081】

このように、映像信号の信号電圧 V_{sig} が書き込まれる前に駆動トランジスタ 22 の閾値電圧 V_{th} をあらかじめ保持容量 27 に保持しておくことで、駆動トランジスタ 22 の閾値電圧 V_{th} をキャンセル (補正) し、当該閾値電圧 V_{th} の画素ごとのばらつきや経時変化の影響を受けない一定のドレイン - ソース間電流 I_{ds} を有機 EL 素子 21 に流すことができるために、高画質の表示画像を得ることができる (駆動トランジスタ 22 の V_{th} 変動に対する補償機能)。

30

【0082】

また、上記の式 (4) から明らかなように、映像信号の信号電圧 V_{sig} は、ドレイン - ソース間電流 I_{ds} の駆動トランジスタ 22 のゲート入力への負帰還によって帰還量 ΔV_s で補正されている。この帰還量 ΔV_s は、式 (4) の係数部に位置する移動度 μ の効果を打ち消すように作用する。

【0083】

したがって、ドレイン - ソース間電流 I_{ds} は、実質的に、映像信号の信号電圧 V_{sig} のみに依存することになる。すなわち、有機 EL 素子 21 は、駆動トランジスタ 22 の閾値電圧 V_{th} のみならず、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきや経時変化の影響を受けることなく、信号電圧 V_{sig} に応じた輝度で発光する。その結果、スジや輝度ムラのない均一な画質を得ることができる。

40

【0084】

このように、移動度補正期間 $T (t_9 - t_{10})$ において、ドレイン - ソース間電流 I_{ds} を駆動トランジスタ 22 のゲート入力へ負帰還し、その帰還量 ΔV_s によって信号電圧 V_{sig} を補正することで、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消し、信号電圧 V_{sig} のみに依存するドレイン - ソース間電流 I_{ds} を有機 EL 素子 21 に流すことができるため、駆動トランジスタ 22 の移動度 μ の画素ごとのばらつきや経時変化に起因するスジや輝度ムラのない均一な画質の表示

50

画像を得ることができる（駆動トランジスタ 22 の移動度 μ に対する補償機能）。

【0085】

ここで、電流駆動型の電気光学素子である有機 EL 素子 21 を含む画素 20 が行列状に配置されてなる有機 EL 表示装置 10 においては、有機 EL 素子 21 の発光時間が長くなると、当該有機 EL 素子 21 の I - V 特性が変化してしまう。それがために、有機 EL 素子 21 のアノード電極と駆動トランジスタ 22 のソースとの接続ノード N11 の電位も変化する。

【0086】

これに対して、上記構成のアクティブマトリクス型有機 EL 表示装置 10 では、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が一定値に保たれているために、有機 EL 素子 21 に流れる電流は変化しない。したがって、有機 EL 素子 21 の I - V 特性が劣化したとしても、一定のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ続けるために、有機 EL 素子 21 の発光輝度の変化を抑制することができる（有機 EL 素子 21 の特性変動に対する補償機能）。

【0087】

以上は、有機 EL 素子 21 の特性変動に対する補償機能、駆動トランジスタ 22 の閾値補正および移動度補正の各補正機能を有するアクティブマトリクス型有機 EL 表示装置 10 において、電源走査回路 80 から画素行ごとに各画素 20 に与えられる第 1 の電源電位 $V_{cat1} \sim V_{catm}$ を高電位側の電源電位 V_{cat-Hi} に固定とした場合の基本的な回路動作の説明である。

【0088】

（輝度ばらつき補正時の問題点）

先述した閾値補正や移動度補正により、閾値電圧 V_{th} や移動度 μ の画素間でのばらつきに起因する輝度ばらつきを補正する補正動作は、有機 EL 素子 21 の非発光期間において行なわれることから、輝度ばらつきの補正動作中には、有機 EL 素子 21 は逆バイアス状態におかれている。

【0089】

しかし、図 4 の時間推移において、閾値補正動作、信号書き込み動作および移動度補正動作が順に行われると、それらの動作が実行されるにしたがって駆動トランジスタ 22 のソース電位 V_s が上昇する。特に、白信号の書き込み時には、駆動トランジスタ 22 のゲート電極に印加される信号電圧 V_{sig} が大きいためにソース電位 V_s の上昇が大きく、有機 EL 素子 21 が順バイアスになってしまう可能性がある。

【0090】

有機 EL 素子 21 が順バイアス領域になると、駆動トランジスタ 22 のソース電位 V_s の上昇が行われなくなるため、閾値補正や移動度補正による輝度ばらつきの補正動作が破綻してしまう。その理由について以下に説明する。

【0091】

先述したように、閾値補正動作は、有機 EL 素子 21 が逆バイアス状態にあるときに、駆動トランジスタ 22 のゲート電位 V_g およびソース電位 V_s をそれぞれ所定電位（電源電位 V_{ofs} と電源電位 V_{ini} ）にした後、ソース電位 V_s が上昇して駆動トランジスタ 22 がカットオフするときのゲート - ソース間電圧 V_{gs} を閾値電圧 V_{th} として検出し、当該閾値電圧 V_{th} を保持容量 27 に保持することによって実行される。

【0092】

また、移動度補正動作は、有機 EL 素子 21 が逆バイアス状態にあるときに、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} が、保持容量 27 の容量値 C_{cs} と有機 EL 素子 21 の容量成分の容量値 C_{oled} とを合成した容量 C に書き込まれ、それに伴って駆動トランジスタ 22 のソース電位 V_s が上昇し、保持容量 27 によるブートストラップ動作により、ゲート電位 V_g もソース電位 V_s に連動して上昇することによって実行される。

【0093】

上述した輝度ばらつき補正動作の説明から明らかなように、閾値補正動作および移動度補正動作のいずれも、有機EL素子21が逆バイアス状態にあり、かつ、駆動トランジスタ22のソース電位 V_s が上昇することによって実行される。したがって、図4の時間推移において、有機EL素子21が順バイアス領域になり、駆動トランジスタ22のソース電位 V_s の上昇が行われなくなると、閾値補正動作および移動度補正動作を正常に実行できないことになる。

【0094】

(本実施形態の特徴部分)

そこで、本実施形態に係る有機EL表示装置10においては、画素アレイ部30の画素行ごとに電源線35(35-1~35-m)を配線し、かつ電源走査回路80を設けて当該電源走査回路80から出力される第1の電源電位 $V_{cat1} \sim V_{catm}$ 、即ち有機EL素子21のカソード電位 V_{cat} を可変とし、図5のタイミング波形図に示すように、閾値補正、信号書込みおよび移動度補正の各動作が行われる有機EL素子21の非発光期間では高電位側の電源電位 V_{cat-Hi} を有機EL素子21のカソード電極に供給し、有機EL素子21の発光期間に入ったら時刻 t_{11} で電源電位 V_{cat} を低電位側の電源電位 $V_{cat-Low}$ に切り替えて、当該電源電位 $V_{cat-Low}$ を有機EL素子21のカソード電極に供給するようにする。

【0095】

ここで、電源電位 V_{cat-Hi} については、 $V_{cat-Hi} = V_s - V_{thel}$ なる条件を満足するように設定する。また、電源電位 V_{cat-Hi} と電源電位 $V_{cat-Low}$ の切り替えは、電源走査回路80の出力回路において実行することができる。具体的には、電源走査回路80は、例えば、シフトレジスタ、ロジック回路および画素行ごとに設けられた出力回路によって構成されており、その出力回路の正側の電源電位を電源電位 V_{cat-Hi} に設定し、負側の電源電位を電源電位 $V_{cat-Low}$ に設定することによって実現できる。

【0096】

<電源走査回路の出力回路>

図6は、電源走査回路80の出力回路の構成の一例を示す回路図である。図6に示すように、出力回路81は、縦続接続された例えば2段のバッファ811, 812によって構成されている。

【0097】

1段目のバッファ811は、ゲート電極同士およびドレイン電極同士がそれぞれ共通に接続されたPチャネルMOSトランジスタP11およびNチャネルMOSトランジスタN11からなるCMOSインバータ構成となっている。

【0098】

同様に、2段目のバッファ812は、ゲート電極同士およびドレイン電極同士がそれぞれ共通に接続されたPチャネルMOSトランジスタP12およびNチャネルMOSトランジスタN12からなるCMOSインバータ構成となっている。

【0099】

そして、MOSトランジスタP11, P12の各ソース電極が正側の電源電位 V_{cat-Hi} に接続され、MOSトランジスタN11, N12の各ソース電極が負側の電源電位 $V_{cat-Low}$ に接続されている。

【0100】

上記構成の出力回路81において、閾値補正、信号書込みおよび移動度補正の各動作が行われる有機EL素子21の非発光期間に前段のロジック回路から1段目のバッファ811に高レベルの電源走査パルスが入力されると、2段目のバッファ812から電源電位 V_{cat-Hi} が出力され、有機EL素子21の発光期間に入り、1段目のバッファ811に低レベルの電源走査パルスが入力されると、2段目のバッファ812から電源電位 $V_{cat-Low}$ が出力される。

【0101】

(本実施形態の作用効果)

上述したように、画素アレイ部 30 の画素行ごとに電源線 35 (35 - 1 ~ 35 - m) を配線し、かつ電源走査回路 80 を設けるとともに、当該電源走査回路 80 から有機 EL 素子 21 にそのカソード電位として与えられる第 1 の電源電位 V_{cat} を可変とし、当該電源電位 V_{cat} として有機 EL 素子 21 の非発光期間では電源電位 V_{cat-Hi} を設定し、有機 EL 素子 21 の発光期間に入ったら電源電位 $V_{cat-Low}$ に切り替えるようにすることにより、次のような作用効果を得ることができる。

【0102】

先ず、閾値補正、信号書込みおよび移動度補正の各動作が行われる有機 EL 素子 21 の非発光期間では、有機 EL 素子 21 のカソード電位 V_{cat} として電源電位 V_{cat-Hi} を与えることにより、駆動トランジスタ 22 のソース電位 V_s が補正動作において上昇しても、当該ソース電位 V_s が電源電位 V_{cat-Hi} を上回らないように当該電源電位 V_{cat-Hi} を設定しておくことによって有機 EL 素子 21 の逆バイアス状態を維持することができる。これにより、有機 EL 素子 21 の逆バイアス状態において、閾値補正動作および移動度補正動作を正常に実行することができる。

10

【0103】

また、有機 EL 素子 21 の発光期間に入ったら、カソード電位 V_{cat} を電源電位 $V_{cat-Low}$ に下げることにより、有機 EL 素子 21 の両端電圧を V_{oled} とすると、発光時の駆動トランジスタ 22 のソース電位 V_s が $V_s = V_{cat} + V_{oled}$ となるため、ソース電位 V_s の上昇量 (変動量) が減少する。

20

【0104】

ここで、駆動トランジスタのソース電位 V_s の変動分 ΔV_s に対するゲート電位 V_g の変動分 ΔV_g の比率、即ちブートストラップゲイン $G_{bst} (= \Delta V_g / \Delta V_s)$ は、式 (3) から明らかなように、保持容量 27 の容量値 C_{cs} と駆動トランジスタ 22 のゲート電極に付く寄生容量の容量値 C_g で決まる。

【0105】

保持容量 27 の容量値 C_{cs} に対して寄生容量の容量値 C_g が大きくなると、ブートストラップゲイン G_{bst} が下がる。そして、駆動トランジスタ 22 の駆動トランジスタ 22 のソース電位 V_s の変動量 ΔV_s 、ブートストラップ量が大きくなると、それだけ発光時の駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が小さくなるために、発光輝度が低下する。

30

【0106】

これに対して、発光期間で有機 EL 素子 21 のカソード電位 V_{cat} を電源電位 $V_{cat-Low}$ に下げることにより、ブートストラップ量 (即ち、駆動トランジスタ 22 のソース電位 V_s の上昇量 ΔV_s) を減らすことができるため、発光時の駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} を大きく確保することができる、即ち発光輝度を十分に確保することができる。

【0107】

発光輝度を十分に確保できることで、有機 EL 素子 21 のカソード電位 V_{cat} を固定とした場合の発光輝度でよいとした場合、カソード電位 V_{cat} を電源電位 $V_{cat-Low}$ に下げることによって駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が大きくなる分だけ映像信号の信号電圧 V_{sig} を低電圧化できるため、信号供給源の消費電力、ひいては本表示装置の消費電力を低減できる。

40

【0108】

また、発光時の駆動トランジスタ 22 のソース電位 V_s が低いほど、駆動トランジスタ 22 のゲート電位 V_g も低くなるため、特に駆動トランジスタ 22 のゲート電位 V_g と電源電位 V_{ofs} の電位差が小さくなる。これにより、スイッチングトランジスタ 26 の耐圧の観点で有利となる。

【0109】

スイッチングトランジスタ 26 は発光時に非導通状態にある。したがって、スイッチン

50

グトランジスタ 26 にリークがあったとしても、当該スイッチングトランジスタ 26 のドレイン - ソース間電圧 V_{ds} が小さくなることで、リーク電流を小さく抑えることができる。このことについては、書き込みトランジスタ 23 およびスイッチングトランジスタ 26 についても同様に言える。

【0110】

[変形例]

なお、上記実施形態では、駆動トランジスタ 22、書き込み (サンプリング) トランジスタ 23、スイッチングトランジスタ 24 ~ 26 および保持容量 27 を有する $5Tr/1C$ の画素構成の画素 20 を有する有機 EL 表示装置 10 に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、少なくとも、駆動トランジスタ 22、書き込みトランジスタ 23 および保持容量 27 を有する有機 EL 表示装置全般に対して適用可能である。

10

【0111】

また、上記実施形態では、画素 20 の電気光学素子として、有機 EL 素子を用いた有機 EL 表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子 (発光素子) を用いた表示装置全般に対して適用可能である。

【0112】

[適用例]

以上説明した本発明による表示装置は、一例として、図 7 ~ 図 11 に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

20

【0113】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、先述した実施形態の説明から明らかなように、本発明による表示装置は、電気光学素子の逆バイアス状態を維持して輝度ばらつきの補正動作を確実に実行できるために、各種の電子機器において、表示装置の高精細化を図ることができるとともに、高画質の表示画像を得ることができる。

30

【0114】

なお、本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部 30 に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部や FPC (フレキシブルプリントサーキット) 等が設けられていてもよい。

【0115】

以下に、本発明が適用される電子機器の具体例について説明する。

【0116】

40

図 7 は、本発明が適用されるテレビの概観を示す斜視図である。本適用例に係るテレビは、フロントパネル 102 やフィルターガラス 103 等から構成される映像表示画面部 101 を含み、その映像表示画面部 101 として本発明による表示装置を用いることにより作成される。

【0117】

図 8 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 111、表示部 112、メニュースイッチ 113、シャッターボタン 114 等を含み、その表示部 112 として本発明による表示装置を用いることにより作製される。

50

【 0 1 1 8 】

図 9 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による表示装置を用いることにより作製される。

【 0 1 1 9 】

図 1 0 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による表示装置を用いることにより作製される。

10

【 0 1 2 0 】

図 1 1 は、本発明が適用される携帯端末装置、例えば携帯電話機の外観を示す図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含み、そのディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による表示装置を用いることにより作製される。

【図面の簡単な説明】

【 0 1 2 1 】

20

【図 1】本発明の一実施形態に係る有機 E L 表示装置の構成の概略を示すシステム構成図である。

【図 2】画素(画素回路)の具体的な構成例を示す回路図である。

【図 3】画素の断面構造の一例を示す断面図である。

【図 4】本発明の一実施形態に係る有機 E L 表示装置の基本的な回路動作の説明に供するタイミング波形図である。

【図 5】有機 E L 素子のカソード電位 V_{cat} を可変としたときの有機 E L 表示装置の回路動作の説明に供するタイミング波形図である。

【図 6】電源走査回路の出力回路の構成の一例を示す回路図である。

【図 7】本発明が適用されるテレビの外観を示す斜視図である。

30

【図 8】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 9】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図 1 0】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図 1 1】本発明が適用される携帯電話機の外観を示す図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

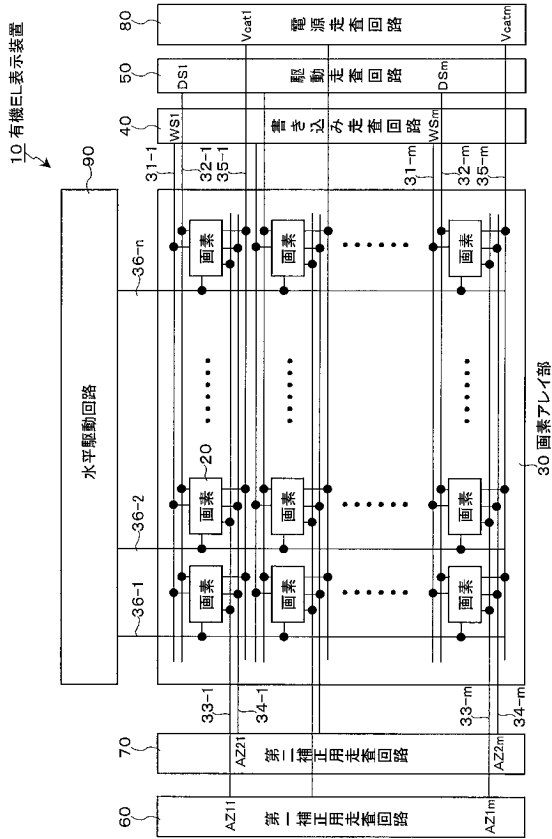
【符号の説明】

【 0 1 2 2 】

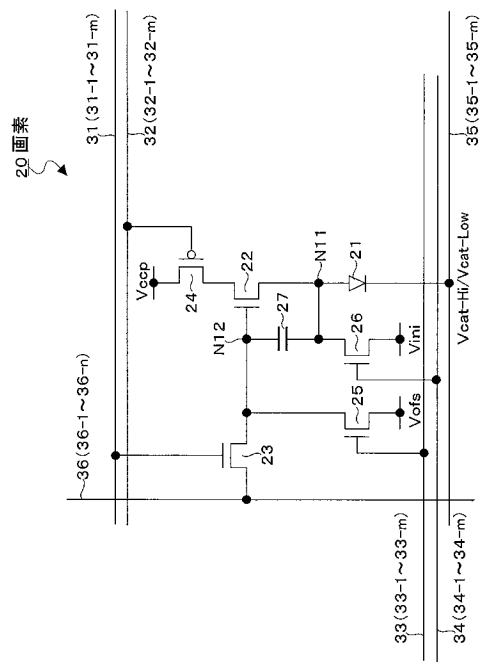
40

1 0 ... 有機 E L 表示装置、2 0 ... 画素(画素回路)、2 1 ... 有機 E L 素子、2 2 ... 駆動トランジスタ、2 3 ... 書き込み(サンプリング)トランジスタ、2 4 ~ 2 6 ... スイッチングトランジスタ、2 7 ... 保持容量、3 0 ... 画素アレイ部、3 1 (3 1 - 1 ~ 3 1 - m) ... 走査線、3 2 (3 2 - 1 ~ 3 2 - m) ... 駆動線、3 3 (3 3 - 1 ~ 3 3 - m) ... 第一補正用走査線、3 4 (3 4 - 1 ~ 3 4 - m) ... 第二補正用走査線、3 5 (3 5 - 1 ~ 3 5 - n) ... 電源線、3 6 (3 6 - 1 ~ 3 6 - n) ... 信号線(データ線)、4 0 ... 書き込み走査回路、5 0 ... 駆動走査回路、6 0 ... 第一補正用走査回路、7 0 ... 第二補正用走査回路、8 0 ... 電源走査回路、9 0 ... 水平駆動回路

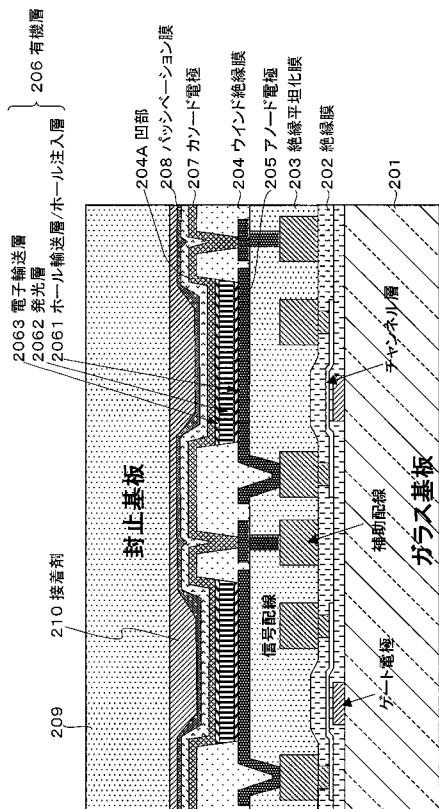
【図 1】



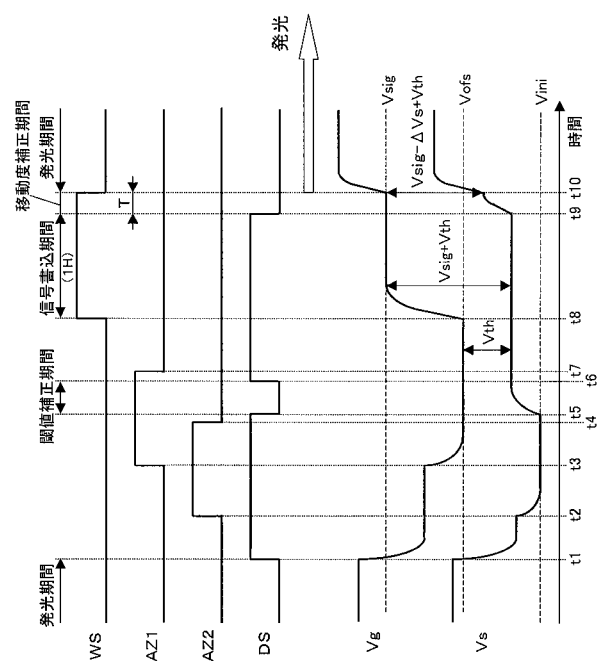
【図 2】



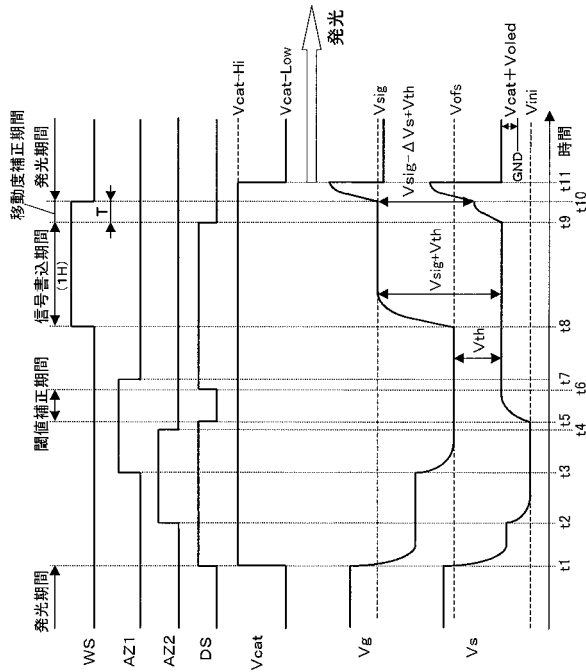
【図 3】



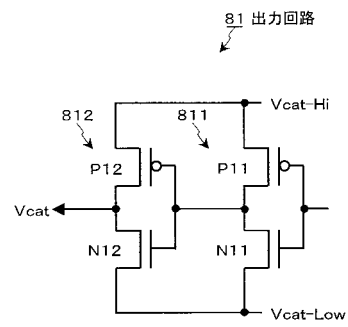
【図 4】



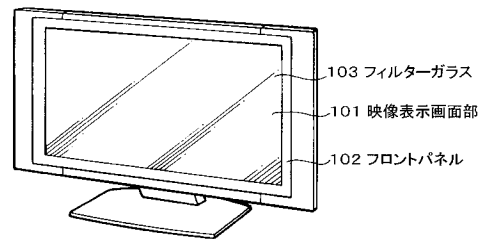
【図 5】



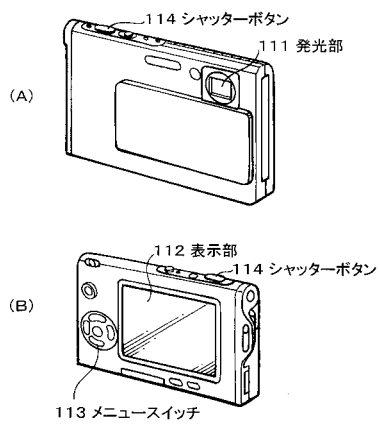
【図 6】



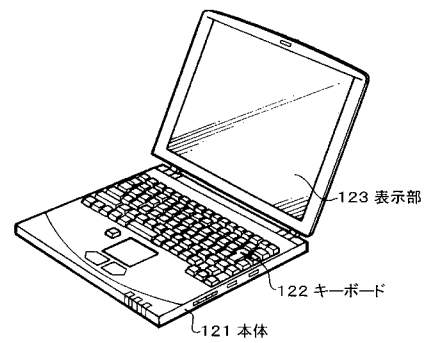
【図 7】



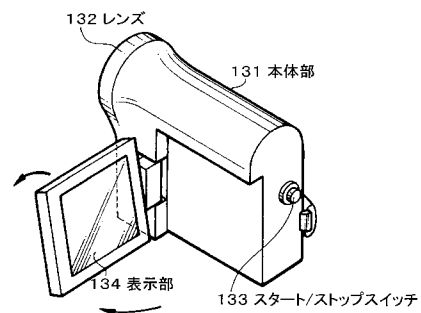
【図 8】



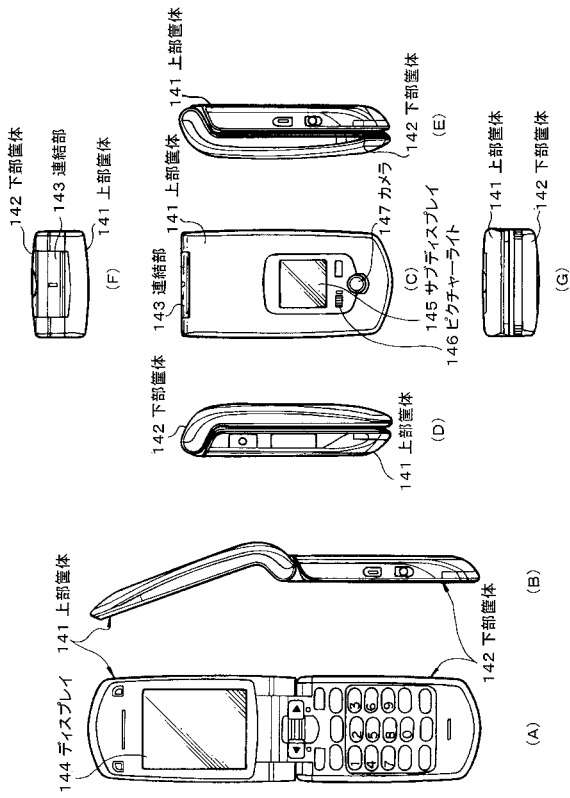
【図 9】



【図 10】



【図 11】



专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2008292620A	公开(公告)日	2008-12-04
申请号	JP2007136229	申请日	2007-05-23
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	富田昌嗣		
发明人	富田 昌嗣		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.624.B G09G3/20.611.H G09G3/20.622.G H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC02 3K107/CC33 3K107/EE03 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF03 5C080/FF07 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK01 5C080/KK07 5C080/KK43 5C080/KK47 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB18 5C380/AB22 5C380/AB24 5C380/AB32 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC10 5C380/AC11 5C380/BA01 5C380/BA05 5C380/BA10 5C380/BA38 5C380/BA39 5C380/BA40 5C380/BB04 5C380/BB22 5C380/BD03 5C380/CA12 5C380/CB01 5C380/CB14 5C380/CB16 5C380/CB17 5C380/CB20 5C380/CB26 5C380/CC04 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC39 5C380/CC41 5C380/CC61 5C380/CC65 5C380/CD015 5C380/CE04 5C380/CF07 5C380/CF22 5C380/CF23 5C380/CF31 5C380/DA02 5C380/DA06 5C380/GA14 5C380/HA05		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

要解决的问题：在校正亮度变化时，通过保持电光元件的反向偏压，确保校正亮度变化。解决方案：对像素阵列部分30的每行像素布线电源线35（35-1至35-m）。另外，提供电源扫描电路80。从电源扫描电路80施加到有机EL元件21的第一电源电位Vcat作为其阴极电位是可变的。在有机EL元件21的光非发光时段期间，将高电位侧的电源电位Vcat-Hi设置为电源电位Vcat。当有机EL元件21的发光时段开始时，电源电势Vcat-Hi在低电位侧切换到电源电位Vcat-Low。Z

