

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-286897

(P2008-286897A)

(43) 公開日 平成20年11月27日(2008.11.27)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 641C	5C080
H01L 51/50 (2006.01)	G09G 3/20 624B	
	G09G 3/20 612E	
	G09G 3/20 622C	
審査請求 未請求 請求項の数 5 O L (全 21 頁) 最終頁に続く		

(21) 出願番号	特願2007-130013 (P2007-130013)	(71) 出願人	000002185
(22) 出願日	平成19年5月16日 (2007.5.16)		ソニー株式会社
			東京都港区港南1丁目7番1号
		(74) 代理人	100086298
			弁理士 船橋 國則
		(72) 発明者	富田 昌嗣
			東京都港区港南1丁目7番1号 ソニーイ
			ーエムシーエス株式会社内
		(72) 発明者	谷亀 貴央
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		(72) 発明者	三並 徹雄
			東京都港区港南1丁目7番1号 ソニー株
			式会社内
		最終頁に続く	

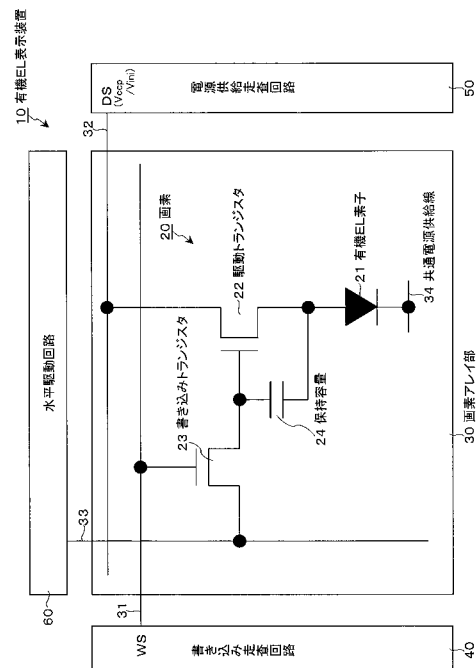
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】非発光期間において書き込みトランジスタのリークによる駆動トランジスタのゲート電位の変動を抑える。

【解決手段】 $2Tr/1C$ の画素20を有し、電源供給線32の電位DSの切り替えによって発光期間/非発光期間を制御可能な有機EL表示装置10において、電源供給線32の電位DSの低電位側の電圧を V_{ini} 、書き込みトランジスタ23の閾値電圧を V_{th23} とするとき、書き込みトランジスタ23をオフさせるときの走査線31の電位WSの低電位側の電圧（オフ電圧）を、 $(V_{ini} + V_{th23})$ 以下に設定し、非発光期間において映像信号の黒レベルから白レベルまで書き込みトランジスタ23を確実に非導通状態にして、書き込みトランジスタ23のリークによる駆動トランジスタ22のゲート電位の変動を抑えるようにする。

【選択図】図2



【特許請求の範囲】

【請求項 1】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記書き込みトランジスタに走査信号を与えることによって前記画素アレイ部の各画素を行単位で走査する走査回路と、

前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して第 1 電位と第 2 電位とを前記走査回路の走査に同期して選択的に供給する電源供給走査回路とを備え、

前記走査回路は、前記電源供給線の前記第 2 電位側の電圧を V_{ini} 、前記書き込みトランジスタの閾値電圧を V_{th} とするとき、前記書き込みトランジスタを非導通状態にする前記走査信号の電圧が、当該書き込みトランジスタが N チャネル型のときは $(V_{ini} + V_{th})$ 以下に、P チャネル型のときは $(V_{ini} + V_{th})$ 以上に設定されていることを特徴とする表示装置。

【請求項 2】

前記走査回路は、前記走査信号を出力する出力回路を有し、当該出力回路の負側の電源電位が $(V_{ini} + V_{th})$ 以下に設定されている

ことを特徴とする請求項 1 記載の表示装置。

【請求項 3】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記書き込みトランジスタに走査信号を与えることによって前記画素アレイ部の各画素を行単位で走査する走査回路と、

前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して第 1 電位と第 2 電位とを前記走査回路の走査に同期して選択的に供給する電源供給走査回路とを備えた表示装置の駆動方法であって、

前記電源供給線の前記第 2 電位側の電圧を V_{ini} 、前記書き込みトランジスタの閾値電圧を V_{th} とするとき、前記書き込みトランジスタを非導通状態にする前記走査信号の電圧を、当該書き込みトランジスタが N チャネル型のときは $(V_{ini} + V_{th})$ 以下に、P チャネル型のときは $(V_{ini} + V_{th})$ 以上に設定する

ことを特徴とする表示装置の駆動方法。

【請求項 4】

前記電気光学素子の発光期間と非発光期間の割合を可変とし、かつ、1 垂直走査期間において発光と非発光を繰り返す

ことを特徴とする請求項 3 記載の表示装置の駆動方法。

【請求項 5】

電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、

前記書き込みトランジスタに走査信号を与えることによって前記画素アレイ部の各画素を行単位で走査する走査回路と、

前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して第 1 電位と第 2 電位とを前記走査回路の走査に同期して選択的に供給する電源供給走査回路とを備え、

前記電源供給線の前記第 2 電位側の電圧を V_{ini} 、前記書き込みトランジスタの閾値

10

20

30

40

50

電圧を V_{th} とするとき、前記書き込みトランジスタを非導通状態にする前記走査信号の電圧が、当該書き込みトランジスタが N チャンネル型のときは $(V_{ini} + V_{th})$ 以下に、P チャンネル型のときは $(V_{ini} + V_{th})$ 以上に設定されている

表示装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に電気光学素子を含む画素が行列状（マトリクス状）に配置されてなる平面型（フラットパネル型）の表示装置、当該表示装置の駆動方法および当該表示装置を有する電子機器に関する。

10

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、発光素子を含む画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置としては、画素の発光素子として、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子、例えば有機薄膜に電界をかけると発光する現象を利用した有機 EL (Electro Luminescence) 素子を用いた有機 EL 表示装置が開発され、商品化が進められている。

【0003】

有機 EL 表示装置は次のような特長を持っている。すなわち、有機 EL 素子が 10 V 以下の印加電圧で駆動できるために低消費電力であり、また自発光素子であることから、液晶セルを含む画素ごとに当該液晶セルにて光源（バックライト）からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかも液晶表示装置には必須なバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機 EL 素子の応答速度が数 μs 程度と非常に高速であるために動画表示時の残像が発生しない。

20

【0004】

有機 EL 表示装置では、液晶表示装置と同様、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式を採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

30

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタ（一般には、TFT (Thin Film Transistor; 薄膜トランジスタ)）によって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。アクティブマトリクス方式の表示装置は、電気光学素子が 1 フィールド（1 フレーム）の期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

40

ところで、一般的に、有機 EL 素子の I - V 特性（電流 - 電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機 EL 素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）として N チャンネル型の TFT を用いた画素回路では、駆動トランジスタのソース側に有機 EL 素子が接続されることになるために、有機 EL 素子の I - V 特性が経時劣化すると、駆動トランジスタのゲート - ソース間電圧 V_{gs} が変化し、その結果、有機 EL 素子の発光輝度も変化する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、当該駆動トランジスタと有機 EL 素子の動作点で決まる。そして、有機 EL 素子の I - V 特性が劣化すると、駆動トランジスタと有機 EL 素子の動作点が変動してしまうために、駆動トラ

50

ンジスタのゲートに同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース - ゲート間電圧 V_{gs} が変化するために、当該駆動トランジスタに流れる電流値が変化する。その結果、有機 EL 素子に流れる電流値も変化するために、有機 EL 素子の発光輝度が変化するようになる。

【0008】

また、ポリシリコン TFT を用いた画素回路では、有機 EL 素子の $I-V$ 特性の経時劣化に加えて、駆動トランジスタの閾値電圧 V_{th} や、駆動トランジスタのチャネルを構成する半導体薄膜の移動度（以下、「駆動トランジスタの移動度」と記述する） μ が経時的に変化したり、製造プロセスのばらつきによって閾値電圧 V_{th} や移動度 μ が画素ごとに異なったりする（個々のトランジスタ特性にばらつきがある）。

10

【0009】

駆動トランジスタの閾値電圧 V_{th} や移動度 μ が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲートに画素間で同じ電圧を印加しても、有機 EL 素子の発光輝度に画素間でばらつきが生じ、その結果、画面の一樣性（ユニフォームティ）が損なわれる。

【0010】

そこで、有機 EL 素子の $I-V$ 特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしても、それらの影響を受けることなく、有機 EL 素子の発光輝度を一定に保つようにするために、有機 EL 素子の特性変動に対する補償機能、さらには駆動トランジスタの閾値電圧 V_{th} の変動に対する補正（以下、「閾値補正」と記述する）や、駆動トランジスタの移動度 μ の変動に対する補正（以下、「移動度補正」と記述する）の各補正機能を画素回路の各々に持たせる構成を採っている（例えば、特許文献 1 参照）。

20

【0011】

【特許文献 1】特開 2006 - 133542 号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

特許文献 1 記載の従来技術では、画素回路の各々に、有機 EL 素子の特性変動に対する補償機能および駆動トランジスタの閾値電圧 V_{th} や移動度 μ の変動に対する補正機能を持たせることで、有機 EL 素子の $I-V$ 特性が経時劣化したり、駆動トランジスタの閾値電圧 V_{th} や移動度 μ が経時変化したりしたとしても、それらの影響を受けることなく、有機 EL 素子の発光輝度を一定に保つことができるが、その反面、画素回路を構成する素子数が多く、画素サイズの微細化、ひいては表示装置の高精細化の妨げとなる。

30

【0013】

本発明は、より少ない素子数にて画素を構成することで、画素サイズの微細化、ひいては表示装置の高精細化に寄与できる表示装置、当該表示装置の駆動方法および当該表示装置を用いた電子機器を提供することを目的とする。

【課題を解決するための手段】

【0014】

上記目的を達成するために、本発明は、電気光学素子と、映像信号を書き込む書き込みトランジスタと、前記書き込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、前記保持容量に保持された前記映像信号に基づいて前記電気光学素子を駆動する駆動トランジスタとを含む画素が行列状に配置されてなる画素アレイ部と、前記書き込みトランジスタに走査信号を与えることによって前記画素アレイ部の各画素を行単位で走査する走査回路と、前記画素アレイ部の画素行ごとに配線され、前記駆動トランジスタに電流を供給する電源供給線に対して第 1 電位と第 2 電位とを前記走査回路の走査に同期して選択的に供給する電源供給走査回路とを備えた表示装置において、前記電源供給線の前記第 2 電位側の電圧を V_{ini} 、前記書き込みトランジスタの閾値電圧を V_{th} とするとき、前記書き込みトランジスタを非導通状態にする前記走査信号の電圧を、当該書き

40

50

込みトランジスタがNチャネル型の場合は ($V_{ini} + V_{th}$) 以下に、Pチャネル型の場合は ($V_{ini} + V_{th}$) 以上に設定する構成を採っている。

【0015】

上記構成の表示装置および当該表示装置を有する電子機器において、電源供給走査回路から、画素行ごとに配線された電源供給線に対して第1電位が供給されることで駆動トランジスタが導通状態になり、第2電位が供給されることで非導通状態になる。すなわち、駆動トランジスタの電源電位となる電源供給線の電位の切り替えで、電気光学素子の発光/非発光の駆動が行われる。これにより、電気光学素子の発光/非発光の駆動を行なう専用のトランジスタを省くことができるため、より少ない素子数にて画素を構成できる。

【0016】

そして、書き込みトランジスタが例えばNチャネル型の場合、当該書き込みトランジスタを非導通状態にする走査信号の電圧、即ち走査信号の低電位側の電圧を ($V_{ini} + V_{th}$) 以下に設定することで、非発光期間において映像信号の黒レベルから白レベルまで書き込みトランジスタを確実に非導通状態にすることができるために、書き込みトランジスタのリークによる駆動トランジスタのゲート電位の変動を抑えることができる。これにより、より少ない素子数にて画素を構成し、電源供給線の電位の切り替えによって発光期間/非発光期間を制御可能な有機EL表示装置においても、発光期間と非発光期間の割合(デューティ比)を可変とし、かつ、1垂直走査期間(1フィールド期間)において発光と非発光を繰り返す駆動を行なうことができる。

【発明の効果】

【0017】

本発明によれば、電気光学素子の発光/非発光の駆動を行なう専用のトランジスタを省き、その機能を駆動トランジスタに持たせることで、より少ない素子数にて画素を構成できるため、画素サイズの微細化、ひいては表示装置の高精細化に寄与できる。

【0018】

また、非発光期間において映像信号の黒レベルから白レベルまで書き込みトランジスタを確実に非導通状態にし、書き込みトランジスタのリークによる駆動トランジスタのゲート電位の変動を抑えることができることで、発光期間と非発光期間の割合を可変とし、かつ、1垂直走査期間において発光と非発光を繰り返す駆動を行なうことができるために、フリッカ現象の発生を抑制しつつ発光輝度を調整できる。

【発明を実施するための最良の形態】

【0019】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0020】

図1は、本発明の一実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素(画素回路)の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0021】

図1に示すように、本実施形態に係る有機EL表示装置10は、画素(PXC)20が行列状(マトリクス状)に2次元配置されてなる画素アレイ部30と、当該画素アレイ部30の周辺に配置され、各画素20を駆動する駆動部とを有する構成となっている。画素20を駆動する駆動部としては、例えば、書き込み走査回路40、電源供給走査回路50および水平駆動回路60が設けられている。

【0022】

画素アレイ部30には、m行n列の画素配列に対して、画素行ごとに走査線31-1~31-mと電源供給線32-1~32-mとが配線され、画素列ごとに信号線33-1~33-nが配線されている。

【0023】

10

20

30

40

50

画素アレイ部 30 は、通常、ガラス基板などの透明絶縁基板上に形成され、平面型（フラット型）のパネル構造となっている。画素アレイ部 30 の各画素 20 は、アモルファスシリコン T F T (Thin Film Transistor; 薄膜トランジスタ) または低温ポリシリコン T F T を用いて形成することができる。低温ポリシリコン T F T を用いる場合には、走査回路 40、電源供給走査回路 50 および水平駆動回路 60 についても、画素アレイ部 30 を形成する表示パネル（基板）70 上に実装することができる。

【0024】

書き込み走査回路 40 は、クロックパルス ck に同期してスタートパルス sp を順にシフト（転送）するシフトレジスタ等によって構成され、画素アレイ部 30 の各画素 20 への映像信号の書き込みに際して、走査線 $31-1 \sim 31-m$ に順次走査信号 $WS1 \sim WS m$ を供給して画素 20 を行単位で順番に走査（線順次走査）する。

10

【0025】

電源供給走査回路 50 は、クロックパルス ck に同期してスタートパルス sp を順にシフトするシフトレジスタ等によって構成され、書き込み走査回路 40 による線順次走査に同期して、第 1 電位 V_{ccp} と当該第 1 電位 V_{ccp} よりも低い第 2 電位 V_{ini} で切り替わる電源供給線電位 $DS1 \sim DS m$ を電源供給線 $32-1 \sim 32-m$ に供給することにより、後述する駆動トランジスタ 22（図 2 参照）の導通（オン）/非導通（オフ）の制御を行なう。

【0026】

水平駆動回路 60 は、信号供給源（図示せず）から供給される輝度情報に応じた映像信号の信号電圧 V_{sig} とオフセット電圧 V_{ofs} のいずれか一方を適宜選択し、信号線 $33-1 \sim 33-n$ を介して画素アレイ部 30 の各画素 20 に対して例えば行単位で一斉に書き込む。すなわち、水平駆動回路 60 は、映像信号の信号電圧 V_{sig} を行（ライン）単位で一斉に書き込む線順次書き込みの駆動形態を採っている。

20

【0027】

ここで、オフセット電圧 V_{ofs} は、映像信号の信号電圧（以下、「入力信号電圧」、または単に「信号電圧」と記述する場合もある） V_{sig} の基準となる電圧（例えば、黒レベルに相当）である。また、第 2 電位 V_{ini} は、オフセット電圧 V_{ofs} よりも十分に低い電位、例えば、駆動トランジスタ 22 の閾値電圧を V_{th} とするとき、 $V_{ofs} - V_{th} > V_{ini}$ に設定される。

30

【0028】

（画素回路）

図 2 は、画素（画素回路）20 の具体的な構成例を示す回路図である。図 2 に示すように、画素 20 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機 E L 素子 21 を発光素子として有し、当該有機 E L 素子 21 に加えて、駆動トランジスタ 22、書き込みトランジスタ 23 および保持容量 24 を有する、即ち 2 つのトランジスタ（ Tr ）と 1 つの容量素子（ C ）からなる $2Tr/1C$ の画素構成となっている。

【0029】

ここでは、駆動トランジスタ 22 および書き込みトランジスタ 23 として N チャネル型の T F T を用いている。ただし、ここでの駆動トランジスタ 22 および書き込みトランジスタ 23 の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

40

【0030】

有機 E L 素子 21 は、全ての画素 20 に対して共通に配線された共通電源供給線 34 にカソード電極が接続されている。駆動トランジスタ 22 は、ソース電極が有機 E L 素子 21 のアノード電極に接続され、ドレイン電極が電源供給線 32（ $32-1 \sim 32-m$ ）に接続されている。

【0031】

書き込みトランジスタ 23 は、ゲート電極が走査線 31（ $31-1 \sim 31-m$ ）に接続

50

され、一方の電極（ソース電極／ドレイン電極）が信号線 33（33 - 1 ~ 33 - n）に接続され、他方の電極（ドレイン電極／ソース電極）が駆動トランジスタ 22 のゲート電極に接続されている。

【0032】

保持容量 24 は、一端が駆動トランジスタ 22 のゲート電極に接続され、他端が駆動トランジスタ 22 のソース電極（有機 EL 素子 21 のアノード電極）に接続されている。この保持容量 24 に対して並列に補助容量を接続して保持容量 24 の容量不足分を補う構成を採ることも可能である。

【0033】

かかる構成の画素 20 において、書き込みトランジスタ 23 は、書き込み走査回路 40 から走査線 31 を通してゲート電極に印加される走査信号 WS に応答して導通状態となることにより、信号線 33 を通して水平駆動回路 60 から供給される輝度情報に応じた映像信号の信号電圧 Vsig またはオフセット電圧 Vofs をサンプリングして画素 20 内に書き込む。この書き込まれた信号電圧 Vsig またはオフセット電圧 Vofs は保持容量 24 に保持される。

【0034】

駆動トランジスタ 22 は、電源供給線 32（32 - 1 ~ 32 - m）の電位 DS が第 1 電位 Vccp にあるときに、電源供給線 32 から電流の供給を受けて、保持容量 24 に保持された信号電圧 Vsig の電圧値に応じた電流値の駆動電流を有機 EL 素子 21 に供給することによって当該有機 EL 素子 21 を電流駆動する。

【0035】

（画素構造）

図 3 は、画素 20 の断面構造の一例を示す断面図である。図 3 に示すように、画素 20 は、駆動トランジスタ 22、書き込みトランジスタ 23 等の画素回路が形成されたガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 が順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。

【0036】

有機 EL 素子 21 は、上記ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなるアノード電極 205 と、当該アノード電極 205 上に形成された有機層（電子輸送層、発光層、ホール輸送層／ホール注入層）206 と、当該有機層 206 上に全画素共通に形成された透明導電膜等からなるカソード電極 207 とから構成されている。

【0037】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層／ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層（図示せず）が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

【0038】

図 3 に示すように、画素回路が形成されたガラス基板 201 上に、絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 を介して有機 EL 素子 21 が画素単位で形成された後は、パッシベーション膜 208 を介して封止基板 209 が接着剤 210 によって接合され、当該封止基板 209 によって有機 EL 素子 21 が封止されることにより、表示パネル 70 が形成される。

【0039】

（閾値補正機能）

ここで、電源供給走査回路 50 は、書き込みトランジスタ 23 が導通した後で、水平駆動回路 60 が信号線 33（33 - 1 ~ 33 - n）にオフセット電圧 Vofs を供給している間に、電源供給線 33 の電位 DS を第 2 電位 Vin1 から第 1 電位 Vccp に切り替え

10

20

30

40

50

る。この電源供給線 3 2 の電位 $D S$ の切り替えにより、駆動トランジスタ 2 2 の閾値電圧 V_{th} に相当する電圧が保持容量 2 4 に保持される。

【 0 0 4 0 】

駆動トランジスタ 2 2 の閾値電圧 V_{th} に相当する電圧を保持容量 2 4 に保持するのは次の理由による。

【 0 0 4 1 】

駆動トランジスタ 2 2 の製造プロセスのばらつきや経時変化により、各画素ごとに駆動トランジスタ 2 2 の閾値電圧 V_{th} や移動度 μ などのトランジスタ特性が変動する。このトランジスタ特性の変動により、駆動トランジスタ 2 2 に画素間で同一のゲート電位を与えても、画素ごとにドレイン・ソース間電流（駆動電流） I_{ds} が変動し、有機 E L 素子 2 1 の発光輝度のばらつきとなって現れる。この閾値電圧 V_{th} の画素ごとのばらつきの影響をキャンセル（補正）するために、閾値電圧 V_{th} に相当する電圧を保持容量 2 4 に保持するのである。

10

【 0 0 4 2 】

駆動トランジスタ 2 2 の閾値電圧 V_{th} の補正は次のようにして行われる。すなわち、保持容量 2 4 にあらかじめ閾値電圧 V_{th} を保持しておくことで、映像信号の信号電圧 V_{sig} による駆動トランジスタ 2 2 の駆動の際に、当該駆動トランジスタ 2 2 の閾値電圧 V_{th} が保持容量 2 4 に保持された閾値電圧 V_{th} に相当する電圧と相殺される、換言すれば、閾値電圧 V_{th} の補正が行われる。

【 0 0 4 3 】

20

これが閾値補正機能である。この閾値補正機能により、画素ごとに閾値電圧 V_{th} にばらつきや経時変化があったとしても、それらの影響を受けることなく、有機 E L 素子 2 1 の発光輝度を一定に保つことができることになる。閾値補正の原理については後で詳細に説明する。

【 0 0 4 4 】

（移動度補正機能）

図 2 に示した画素 2 0 は、上述した閾値補正機能に加えて、移動度補正機能を備えている。具体的には、水平駆動回路 6 0 が映像信号の信号電圧 V_{sig} を信号線 3 3（3 3 - 1 ~ 3 3 - n）に供給している期間で、かつ、書き込み走査回路 4 0 から出力される走査信号 $W S$ （ $W S 1 \sim W S m$ ）に 응답して書き込みトランジスタ 2 3 が導通する期間、即ち移動度補正期間において、保持容量 2 4 に信号電圧 V_{sig} を保持する際に、駆動トランジスタ 2 2 のドレイン・ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す移動度補正が行われる。この移動度補正の具体的な原理および動作については後述する。

30

【 0 0 4 5 】

（ブートストラップ機能）

図 2 に示した画素 2 0 はさらにブートストラップ機能も備えている。具体的には、書き込み走査回路 4 0 は、保持容量 2 4 に映像信号の信号電圧 V_{sig} が保持された段階で走査線 3 1（3 1 - 1 ~ 3 1 - m）に対する走査信号 $W S$ （ $W S 1 \sim W S m$ ）の供給を解除し、書き込みトランジスタ 2 3 を非導通状態にして駆動トランジスタ 2 2 のゲート電極を信号線 3 3（3 3 - 1 ~ 3 3 - n）から電氣的に切り離してフローティング状態にする。

40

【 0 0 4 6 】

駆動トランジスタ 2 2 のゲート電極がフローティング状態になると、駆動トランジスタ 2 2 のゲート・ソース間に保持容量 2 4 が接続されていることにより、駆動トランジスタ 2 2 のソース電位 V_s が変動すると、当該ソース電位 V_s の変動に連動して（追従して）駆動トランジスタ 2 2 のゲート電位 V_g も変動するために、駆動トランジスタ 2 2 のゲート・ソース間電圧 V_{gs} が一定に維持される。

【 0 0 4 7 】

このように、保持容量 2 4 の作用により、駆動トランジスタ 2 2 のゲート電位 V_g をソース電位 V_s に追従させ、ゲート・ソース間電圧 V_{gs} を一定に維持する動作がブートストラップ動作である。このブートストラップ動作により、有機 E L 素子 2 1 の $I - V$ 特性

50

が経時変化しても、当該有機 EL 素子 21 の発光輝度を一定に保つことができる。

【0048】

すなわち、有機 EL 素子 21 の I - V 特性が経時変化し、これに伴って駆動トランジスタ 22 のソース電位 V_s が変化したとしても、ブートストラップ動作により駆動トランジスタ 22 のゲート - ソース間電位 V_{gs} が一定に維持されるために、有機 EL 素子 21 に流れる電流は変化せず、したがって有機 EL 素子 21 の発光輝度も一定に保たれる。その結果、有機 EL 素子 21 の I - V 特性が経時変化しても、それに伴う輝度劣化のない画像表示を実現できる。

【0049】

(有機 EL 表示装置の基本的な回路動作)

10

次に、本実施形態に係る有機 EL 表示装置 10 の基本的な回路動作について、図 4 のタイミング波形図を基に、図 5 および図 6 の動作説明図を用いて説明する。なお、図 5 および図 6 の動作説明図では、図面の簡略化のために、書き込みトランジスタ 23 をスイッチのシンボルで図示している。また、有機 EL 素子 21 は寄生容量 C_{el} を持っていることから、当該寄生容量 C_{el} についても図示している。

【0050】

図 4 のタイミング波形図では、時間軸を共通にして、1H (H は水平走査期間) における走査線 31 (31 - 1 ~ 31 - m) の電位 (走査信号) W_s の変化、電源供給線 32 (32 - 1 ~ 32 - m) の電位 D_s の変化、駆動トランジスタ 22 のゲート電位 V_g およびソース電位 V_s の変化を表している。

20

【0051】

<発光期間>

図 4 のタイミングチャートにおいて、時刻 t_1 以前は有機 EL 素子 21 が発光状態にある (発光期間)。この発光期間では、電源供給線 32 の電位 D_s が高電位 V_{ccp} (第 1 電位) にあり、また、書き込みトランジスタ 23 が非導通状態にある。このとき、駆動トランジスタ 22 は飽和領域で動作するように設定されているために、図 5 (A) に示すように、電源供給線 32 から駆動トランジスタ 22 を通して当該駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} に応じた駆動電流 (ドレイン - ソース間電流) I_{ds} が有機 EL 素子 21 に供給される。よって、有機 EL 素子 21 が駆動電流 I_{ds} の電流値に応じた輝度で発光する。

30

【0052】

<閾値補正準備期間>

そして、時刻 t_1 になると、線順次走査の新しいフィールドに入り、図 5 (B) に示すように、電源供給線 32 の電位 D_s が高電位 V_{ccp} から信号線 33 のオフセット電圧 V_{ofs} よりも十分に低い電位 V_{ini} (第 2 電位) に切り替わる。ここで、有機 EL 素子 21 の閾値電圧を V_{el} 、共通電源供給線 34 の電位を V_{cath} とするとき、低電位 V_{ini} を $V_{ini} < V_{el} + V_{cath}$ とすると、駆動トランジスタ 22 のソース電位 V_s が低電位 V_{ini} にほぼ等しくなるために、有機 EL 素子 21 は逆バイアス状態となって消光する。

【0053】

40

次に、時刻 t_2 で走査線 31 の電位 W_s が低電位側から高電位側に遷移することで、図 5 (C) に示すように、書き込みトランジスタ 23 が導通状態となる。このとき、水平駆動回路 60 から信号線 33 に対してオフセット電圧 V_{ofs} が供給されているために、駆動トランジスタ 22 のゲート電位 V_g がオフセット電圧 V_{ofs} になる。また、駆動トランジスタ 22 のソース電位 V_s は、オフセット電圧 V_{ofs} よりも十分に低い電位 V_{ini} にある。

【0054】

このとき、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{ofs} - V_{ini}$ となる。ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ 22 の閾値電圧 V_{th} よりも大きくないと、先述した閾値補正動作を行うことができないために、 $V_{ofs} - V_{ini} >$

50

V_{th} と設定する必要がある。このように、駆動トランジスタ22のゲート電位 V_g をオフセット電圧 V_{ofs} に、ソース電位 V_s を低電位 V_{ini} にそれぞれ固定して（確定させて）初期化する動作が閾値補正準備の動作である。

【0055】

< 閾値補正期間 >

次に、時刻 t_3 で、図5(D)に示すように、電源供給線32の電位 D_S が低電位 V_{ini} から高電位 V_{ccp} に切り替わると、駆動トランジスタ22のソース電位 V_s が上昇を開始する。やがて、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} が当該駆動トランジスタ22の閾値電圧 V_{th} になり、当該閾値電圧 V_{th} に相当する電圧が保持容量24に書き込まれる。

10

【0056】

ここでは、便宜上、閾値電圧 V_{th} に相当する電圧を保持容量24に書き込む期間を閾値補正期間と呼んでいる。なお、この閾値補正期間において、電流が専ら保持容量24側に流れ、有機EL素子21側には流れないようにするために、有機EL素子21がカットオフ状態となるように共通電源供給線34の電位 V_{cat} を設定しておくこととする。

【0057】

次に、時刻 t_4 で走査線31の電位 W_S が低電位側に遷移することで、図6(A)に示すように、書き込みトランジスタ23が非導通状態となる。このとき、駆動トランジスタ22のゲート電極がフローティング状態になるが、ゲート-ソース間電圧 V_{gs} が駆動トランジスタ22の閾値電圧 V_{th} に等しいために、当該駆動トランジスタ22はカットオフ状態にある。したがって、駆動トランジスタ22にドレイン-ソース間電流 I_{ds} は流れない。

20

【0058】

< 書き込み期間 / 移動度補正期間 >

次に、時刻 t_5 で、図6(B)に示すように、信号線33の電位がオフセット電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。続いて、時刻 t_6 で、走査線31の電位 W_S が高電位側に遷移することで、図6(C)に示すように、書き込みトランジスタ23が導通状態になって映像信号の信号電圧 V_{sig} をサンプリングして画素20内に書き込む。

【0059】

30

この書き込みトランジスタ23による信号電圧 V_{sig} の書き込みにより、駆動トランジスタ22のゲート電位 V_g が信号電圧 V_{sig} となる。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 V_{th} が保持容量24に保持された閾値電圧 V_{th} に相当する電圧と相殺されることによって閾値補正が行われる。閾値補正の原理については後述する。

【0060】

このとき、有機EL素子21は始めカットオフ状態（ハイインピーダンス状態）にあるために、映像信号の信号電圧 V_{sig} に応じて電源供給線32から駆動トランジスタ22に流れる電流（ドレイン-ソース間電流 I_{ds} ）は有機EL素子21の寄生容量 C_{el} に流れ込み、よって当該寄生容量 C_{el} の充電が開始される。

40

【0061】

この寄生容量 C_{el} の充電により、駆動トランジスタ22のソース電位 V_s が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ22の閾値電圧 V_{th} のばらつきは補正されており、駆動トランジスタ22のドレイン-ソース間電流 I_{ds} は当該駆動トランジスタ22の移動度 μ に依存したものとなる。

【0062】

やがて、駆動トランジスタ22のソース電位 V_s が $V_{ofs} - V_{th} + \Delta V$ の電位まで上昇すると、駆動トランジスタ22のゲート-ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ となる。すなわち、ソース電位 V_s の上昇分 ΔV は、保持容量24に保持された電圧（ $V_{sig} - V_{ofs} + V_{th}$ ）から差し引かれるように、換言すれば、保持

50

容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位 V_s の上昇分 ΔV は負帰還の帰還量となる。

【0063】

このように、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} を当該駆動トランジスタ 22 のゲート入力に、即ちゲート - ソース間電圧 V_{gs} に負帰還することにより、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消す、即ち移動度 μ の画素ごとのばらつきを補正する移動度補正が行われる。

【0064】

より具体的には、映像信号の信号電圧 V_{sig} が高いほどドレイン - ソース間電流 I_{ds} が大きくなるために、負帰還の帰還量（補正量） ΔV の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正が行われる。また、映像信号の信号電圧 V_{sig} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量 ΔV の絶対値も大きくなるために、画素ごとの移動度 μ のばらつきを取り除くことができる。移動度補正の原理については後述する。

【0065】

< 発光期間 >

次に、時刻 t_7 で走査線 31 の電位 W_S が低電位側に遷移することで、図 6 (D) に示すように、書き込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は信号線 33 から切り離される。これと同時に、ドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、有機 EL 素子 21 のアノード電位はドレイン - ソース間電流 I_{ds} に応じて上昇する。

【0066】

有機 EL 素子 21 のアノード電位の上昇は、即ち駆動トランジスタ 22 のソース電位 V_s の上昇に他ならない。駆動トランジスタ 22 のソース電位 V_s が上昇すると、保持容量 24 のブートストラップ動作により、駆動トランジスタ 22 のゲート電位 V_g も連動して上昇する。このとき、ゲート電位 V_g の上昇量はソース電位 V_s の上昇量に等しくなる。故に、発光期間中駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} は $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で一定に保持される。そして、時刻 t_8 で信号線 33 の電位が映像信号の信号電圧 V_{sig} からオフセット電圧 V_{ofs} に切り替わる。

【0067】

（閾値補正の原理）

ここで、駆動トランジスタ 22 の閾値補正の原理について説明する。駆動トランジスタ 22 は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機 EL 素子 21 には駆動トランジスタ 22 から、次式 (1) で与えられる一定のドレイン - ソース間電流（駆動電流） I_{ds} が供給される。

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 W は駆動トランジスタ 22 のチャネル幅、 L はチャネル長、 C_{ox} は単位面積当たりのゲート容量である。

【0068】

図 7 に、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} 対ゲート - ソース間電圧 V_{gs} の特性を示す。この特性図に示すように、駆動トランジスタ 22 の閾値電圧 V_{th} のばらつきに対する補正を行わないと、閾値電圧 V_{th} が V_{th1} のとき、ゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds1} になるのに対し、閾値電圧 V_{th} が V_{th2} ($V_{th2} > V_{th1}$) のとき、同じゲート - ソース間電圧 V_{gs} に対応するドレイン - ソース間電流 I_{ds} が I_{ds2} ($I_{ds2} < I_{ds1}$) になる。すなわち、駆動トランジスタ 22 の閾値電圧 V_{th} が変動すると、ゲート - ソース間電圧 V_{gs} が一定であってもドレイン - ソース間電流 I_{ds} が変動する。

【0069】

これに対して、上記構成の画素（画素回路）20 では、先述したように、発光時の駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が $V_{sig} - V_{ofs} + V_{th} - \Delta V$ で

あるために、これを式(1)に代入すると、ドレイン・ソース間電流 I_{ds} は、

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - \Delta V)^2 \quad \dots \dots (2)$$

で表される。

【0070】

すなわち、駆動トランジスタ22の閾値電圧 V_{th} の項がキャンセルされており、駆動トランジスタ22から有機EL素子21に供給されるドレイン・ソース間電流 I_{ds} は、駆動トランジスタ22の閾値電圧 V_{th} に依存しない。その結果、駆動トランジスタ22の製造プロセスのばらつきや経時変化により、各画素ごとに駆動トランジスタ22の閾値電圧 V_{th} が変動しても、ドレイン・ソース間電流 I_{ds} が変動しないために、有機EL素子21の発光輝度も変動しない。

10

【0071】

(移動度補正の原理)

次に、駆動トランジスタ22の移動度補正の原理について説明する。図8に、駆動トランジスタ22の移動度 μ が相対的に大きい画素Aと、駆動トランジスタ22の移動度 μ が相対的に小さい画素Bとを比較した状態で特性カーブを示す。駆動トランジスタ22をポリシリコン薄膜トランジスタなどで構成した場合、画素Aや画素Bのように、画素間で移動度 μ がばらつくことは避けられない。

【0072】

画素Aと画素Bで移動度 μ にばらつきがある状態で、例えば両画素A、Bに同レベルの入力信号電圧 V_{sig} を書き込んだ場合に、何ら移動度 μ の補正を行わないと、移動度 μ の大きい画素Aに流れるドレイン・ソース間電流 I_{ds1}' と移動度 μ の小さい画素Bに流れるドレイン・ソース間電流 I_{ds2}' との間には大きな差が生じてしまう。このように、移動度 μ のばらつきに起因してドレイン・ソース間電流 I_{ds} に画素間で大きな差が生じると、画面のユニフォーミティが損なわれることになる。

20

【0073】

ここで、先述した式(1)のトランジスタ特性式から明らかなように、移動度 μ が大きいとドレイン・ソース間電流 I_{ds} が大きくなる。したがって、負帰還における帰還量 ΔV は移動度 μ が大きくなるほど大きくなる。図8に示すように、移動度 μ の大きな画素Aの帰還量 ΔV_1 は、移動度の小さな画素Bの帰還量 ΔV_2 に比べて大きい。そこで、移動度補正動作によって駆動トランジスタ22のドレイン・ソース間電流 I_{ds} を入力信号電圧 V_{sig} 側に負帰還させることで、移動度 μ が大きいほど負帰還が大きくなることになるために、移動度 μ のばらつきを抑制することができる。

30

【0074】

具体的には、移動度 μ の大きな画素Aで帰還量 ΔV_1 の補正をかけると、ドレイン・ソース間電流 I_{ds} は I_{ds1}' から I_{ds1} まで大きく下降する。一方、移動度 μ の小さな画素Bの帰還量 ΔV_2 は小さいために、ドレイン・ソース間電流 I_{ds} は I_{ds2}' から I_{ds2} までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレイン・ソース間電流 I_{ds1} と画素Bのドレイン・ソース間電流 I_{ds2} とはほぼ等しくなるために、移動度 μ のばらつきが補正される。

40

【0075】

以上をまとめると、移動度 μ の異なる画素Aと画素Bがあった場合、移動度 μ の大きい画素Aの帰還量 ΔV_1 は移動度 μ の小さい画素Bの帰還量 ΔV_2 に比べて大きくなる。つまり、移動度 μ が大きい画素ほど帰還量 ΔV が大きく、ドレイン・ソース間電流 I_{ds} の減少量が大きくなる。したがって、駆動トランジスタ22のドレイン・ソース間電流 I_{ds} を入力信号電圧 V_{sig} 側に負帰還させることで、移動度 μ の異なる画素のドレイン・ソース間電流 I_{ds} の電流値が均一化され、その結果、移動度 μ のばらつきを補正することができる。

【0076】

上述したように、有機EL素子21に加えて、駆動トランジスタ22、書き込みトラン

50

ジスタ 23 および保持容量 24 を有する $2T_r / 1C$ の画素 20 が行列状に配置されてなる有機 EL 表示装置 10 において、駆動トランジスタ 22 に供給する電源電位（電源供給線 32 の電位） D_S を高電位（第 1 電位） V_{ccp} と低電位（第 2 電位） V_{ini} に切り替え可能とし、当該電源電位の切り替えによって有機 EL 素子 21 の発光期間 / 非発光期間を制御する機能を駆動トランジスタ 22 に持たせた構成を採ることにより、画素 1 つにつき少なくとも、発光期間 / 非発光期間を制御する 1 つのトランジスタおよび当該トランジスタを制御する 1 本の制御線の配線等を省略することができるために、画素サイズの微細化、ひいては表示装置の高精細化に寄与できる。

【0077】

また、本実施形態に係る有機 EL 表示装置 10 においては、保持容量 24 によるブートストラップ動作により、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が発光期間中一定に保たれるために、有機 EL 素子 21 に流れる電流は変化しない。したがって、有機 EL 素子 21 の $I - V$ 特性が劣化したとしても、一定のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ続けるために、有機 EL 素子 21 の発光輝度が変化することはない（有機 EL 素子 21 の特性変動に対する補償機能）。

10

【0078】

さらに、本実施形態に係る有機 EL 表示装置 10 においては、閾値補正機能により、駆動トランジスタ 22 の閾値電圧 V_{th} のばらつきや経時変化の影響を受けない一定のドレイン - ソース間電流 I_{ds} を有機 EL 素子 21 に流すことができるとともに、移動度補正機能により、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消し、信号電圧 V_{sig} のみに依存するドレイン - ソース間電流 I_{ds} を有機 EL 素子 21 に流すことができるために、駆動トランジスタ 22 の閾値電圧 V_{th} や移動度 μ のばらつきや経時変化に起因するスジや輝度ムラのない均一な画質の表示画像を得ることができる。

20

【0079】

（発光輝度の調整）

ところで、電源供給線 32 の電位 D_S の切り替えによって 1 フィールド期間（1 垂直走査期間）における有機 EL 素子 21 の発光期間を制御することにより、有機 EL 素子 21 の発光輝度（画素 20 の発光輝度）を調整することができる。ただし、発光期間を短くし過ぎると、非発光期間が長くなるために、垂直走査に同期して周期的に明暗を繰り返すいわゆるフリッカ現象が発生する。フリッカ現象は画質を損ねる一因となる。

30

【0080】

そこで、発光期間と非発光期間の割合（デューティ比）を可変とし、かつ、1 フィールド期間において発光と非発光を繰り返すことにより、1 回当たりの非発光期間を短くすることができるために、フリッカ現象の発生を抑制できるとともに、発光期間と非発光期間のデューティ制御によって発光輝度を調整することができる。

【0081】

理解を容易にするために、一例として、1 フィールド期間におけるトータルの発光期間を 2 msec と仮定した場合、1 フィールド期間において 2 msec で 1 回発光させるよりも、複数回、例えば 1 msec で 2 回発光させる方が、1 回当たりの非発光期間を半分に短縮することができるために、フリッカ現象の発生を抑えることができる、即ち画面のちらつきを無くすることができる。

40

【0082】

発光期間と非発光期間の推移を図 10 に示す。発光期間中に、電源供給線 32 の電位 D_S を高電位 V_{ccp} から低電位 V_{ini} に切り替えることにより、駆動トランジスタ 22 のドレイン電位とソース電位が低電位 V_{ini} になり、駆動トランジスタ 22 が非導通状態になるため、有機 EL 素子 21 に電流が流れなくなり、非発光期間となる。低電位 V_{ini} の期間を変えることで非発光期間を調整することができる。そして、電源供給線 32 の電位 D_S を高電位 V_{ccp} に切り替えることにより、再び発光期間となる。

【0083】

50

ここで、非発光期間において、駆動トランジスタ 22 のソース電位 V_s が低電位 V_{ini} になることで、電源供給線 32 の電位 D_S を高電位 V_{ccp} から低電位 V_{ini} まで変動させたときの電位差と同等分だけ、保持容量 24 を介して駆動トランジスタ 22 のゲート電位 V_g が変動する。

【0084】

駆動トランジスタ 22 のゲート電位 V_g の変動後、信号線 33 から書き込みトランジスタ 23 を介して駆動トランジスタ 22 のゲートにリークが生じる可能性がある。リークが生じると、駆動トランジスタ 22 のゲート電位 V_g に、図 10 に破線で示すように電位変動が起こるために、再び発光期間に入ったときに発光輝度が増加する、即ちその前の発光期間での発光輝度と異なる輝度で発光してしまう。

10

【0085】

(本実施形態の特徴部分)

そこで、本実施形態に係る有機 EL 表示装置 10 においては、書き込みトランジスタ 23 を非導通 (オフ) 状態にするときの走査線 31 の電位 (走査信号) W_S の低電位側の電圧 (オフ電圧) を、駆動トランジスタ 22 のゲート電位 V_g に電位変動が起こらないような電圧に設定することを特徴としている。

【0086】

ここで、駆動トランジスタ 22 のゲート電位 V_g に電位変動が起きるワースト条件は、非発光期間中に駆動トランジスタ 22 のゲート電位 V_g が最も低くなる映像信号の黒レベルに相当する電圧を書き込んだ場合である。

20

【0087】

したがって、映像信号の黒レベルに相当する電圧を書き込んだときに、駆動トランジスタ 22 のゲート電位 V_g に電位変動が起こらないようにするためには、電源供給線 32 の電位 D_S の低電位側の電圧を V_{ini} 、書き込みトランジスタ 23 の閾値電圧を V_{th23} とするとき、書き込みトランジスタ 23 をオフさせるときの走査線 31 の電位 W_S の低電位側の電圧 (オフ電圧) を、 $(V_{ini} + V_{th23})$ 以下に設定すればよい。

【0088】

このように、書き込みトランジスタ 23 のオフ電圧を $(V_{ini} + V_{th23})$ 以下に設定することにより、非発光期間において映像信号の黒レベルから白レベルまで (全階調レベルに亘って) 書き込みトランジスタ 23 を確実に非導通状態にすることができるために、書き込みトランジスタ 23 のリークによる駆動トランジスタ 22 のゲート電位 V_g の変動を抑えることができる。

30

【0089】

これにより、 $2Tr/1C$ の画素 20 を有し、電源供給線 32 の電位 D_S の切り替えによって発光期間 / 非発光期間を制御可能な有機 EL 表示装置 10 においても、発光期間と非発光期間のデューティ制御および 1 フィールド期間 (1 垂直走査期間) における発光と非発光の繰り返し駆動を行なうことができるために、発光輝度を調整できるとともに、フリッカ現象の発生を抑制できる。

【0090】

因みに、書き込みトランジスタ 23 のオフ電圧の設定は、走査線 31 の電位 W_S を出力する書き込み走査回路 40 の負側の電源電位を $(V_{ini} + V_{th23})$ 以下に設定することで実現できる。具体的には、書き込み走査回路 40 は、例えば、シフトレジスタ、ロジック回路および画素行ごとに設けられた出力回路によって構成されており、その出力回路の負側の電源電位を $(V_{ini} + V_{th23})$ 以下に設定するようにすればよい。

40

【0091】

< 書き込み走査回路の出力回路 >

図 11 は、書き込み走査回路 40 の出力回路の構成の一例を示す回路図である。図 11 に示すように、出力回路 41 は、縦続接続された例えば 2 段のバッファ 411, 412 によって構成されている。

【0092】

50

１段目のバッファ４１１は、ゲート電極同士およびドレイン電極同士がそれぞれ共通に接続されたＰチャンネルＭＯＳトランジスタＰ１１およびＮチャンネルＭＯＳトランジスタＮ１１からなるＣＭＯＳインバータ構成となっている。

【００９３】

同様に、２段目のバッファ４１２は、ゲート電極同士およびドレイン電極同士がそれぞれ共通に接続されたＰチャンネルＭＯＳトランジスタＰ１２およびＮチャンネルＭＯＳトランジスタＮ１２からなるＣＭＯＳインバータ構成となっている。

【００９４】

そして、ＭＯＳトランジスタＰ１１，Ｐ１２の各ソース電極が正側の電源電位 V_{dd} に接続され、ＭＯＳトランジスタＮ１１，Ｎ１２の各ソース電極が負側の電源電位 V_{ss} に接続されている。

10

【００９５】

上記構成の出力回路４１において、バッファ４１１，４１２の負側の電源電位 V_{ss} を($V_{ini} + V_{th23}$)以下に設定することにより、映像信号の黒レベルから白レベルまで非発光期間において駆動トランジスタ２２のゲート電位 V_g に電位変動が起こらないようにすることができる。

【００９６】

なお、本実施形態においては、書き込みトランジスタ２３としてＮチャンネル型のトランジスタを用いていることから、当該書き込みトランジスタ２３のオフ電圧を($V_{ini} + V_{th23}$)以下に設定するとしたが、書き込みトランジスタ２３としてＰチャンネル型のトランジスタを用いる場合は、当然のことながら、当該書き込みトランジスタ２３のオフ電圧を($V_{ini} + V_{th23}$)以上に設定するようにすればよい。

20

【００９７】

[変形例]

上記実施形態では、画素２０の電気光学素子として、有機ＥＬ素子を用いた有機ＥＬ表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではなく、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子を用いた表示装置全般に対して適用可能である。

【００９８】

[適用例]

30

以上説明した本発明による表示装置は、一例として、図１２～図１６に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。

【００９９】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、先述した実施形態の説明から明らかなように、本発明による表示装置は、より少ない素子数にて電気光学素子の特性変動やばらつきに起因するスジや輝度ムラのない均一な画質の表示画像を得ることができるために、各種の電子機器において、表示装置の高精細化を図ることができるとともに、良質な画像表示を行うことができる。

40

【０１００】

なお、本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部３０に透明なガラス等の対向部に貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。尚、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やＦＰＣ（フレキシブルプリントサーキット）等が設けられていてもよい。

【０１０１】

以下に、本発明が適用される電子機器の具体例について説明する。

50

【 0 1 0 2 】

図 1 2 は、本発明が適用されるテレビを示す斜視図である。本適用例に係るテレビは、フロントパネル 1 0 2 やフィルターガラス 1 0 3 等から構成される映像表示画面部 1 0 1 を含み、その映像表示画面部 1 0 1 として本発明による表示装置を用いることにより作成される。

【 0 1 0 3 】

図 1 3 は、本発明が適用されるデジタルカメラを示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 1 1 1、表示部 1 1 2、メニュースイッチ 1 1 3、シャッターボタン 1 1 4 等を含み、その表示部 1 1 2 として本発明による表示装置を用いることにより作製される。

10

【 0 1 0 4 】

図 1 4 は、本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 1 2 1 に、文字等を入力するとき操作されるキーボード 1 2 2、画像を表示する表示部 1 2 3 等を含み、その表示部 1 2 3 として本発明による表示装置を用いることにより作製される。

【 0 1 0 5 】

図 1 5 は、本発明が適用されるビデオカメラを示す斜視図である。本適用例に係るビデオカメラは、本体部 1 3 1、前方を向いた側面に被写体撮影用のレンズ 1 3 2、撮影時のスタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明による表示装置を用いることにより作製される。

20

【 0 1 0 6 】

図 1 6 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す斜視図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含み、そのディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明による表示装置を用いることにより作製される。

【 図面の簡単な説明 】

30

【 0 1 0 7 】

【 図 1 】 本発明の一実施形態に係る有機 E L 表示装置の構成の概略を示すシステム構成図である。

【 図 2 】 画素(画素回路)の具体的な構成例を示す回路図である。

【 図 3 】 画素の断面構造の一例を示す断面図である。

【 図 4 】 本発明の一実施形態に係る有機 E L 表示装置の基本的な回路動作の説明に供するタイミング波形図である。

【 図 5 】 本発明の一実施形態に係る有機 E L 表示装置の回路動作の説明図(その 1)である。

【 図 6 】 本発明の一実施形態に係る有機 E L 表示装置の回路動作の説明図(その 2)である。

40

【 図 7 】 駆動トランジスタの閾値電圧 V_{th} のばらつきに起因する課題の説明に供する特性図である。

【 図 8 】 駆動トランジスタの移動度 μ のばらつきに起因する課題の説明に供する特性図である。

【 図 9 】 閾値補正、移動度補正の有無による映像信号の信号電圧 V_{sig} と駆動トランジスタのドレイン・ソース間電流 I_{ds} との関係の説明に供する特性図である。

【 図 1 0 】 発光期間と非発光期間の推移を示すタイミング波形図である。

【 図 1 1 】 書き込み走査回路の出力回路の構成の一例を示す回路図である。

【 図 1 2 】 本発明が適用されるテレビを示す斜視図である。

50

【図 1 3】本発明が適用されるデジタルカメラを示す斜視図であり、(A)は表側から見た斜視図、(B)は裏側から見た斜視図である。

【図 1 4】本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。

【図 1 5】本発明が適用されるビデオカメラを示す斜視図である。

【図 1 6】本発明が適用される携帯電話機を示す斜視図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。

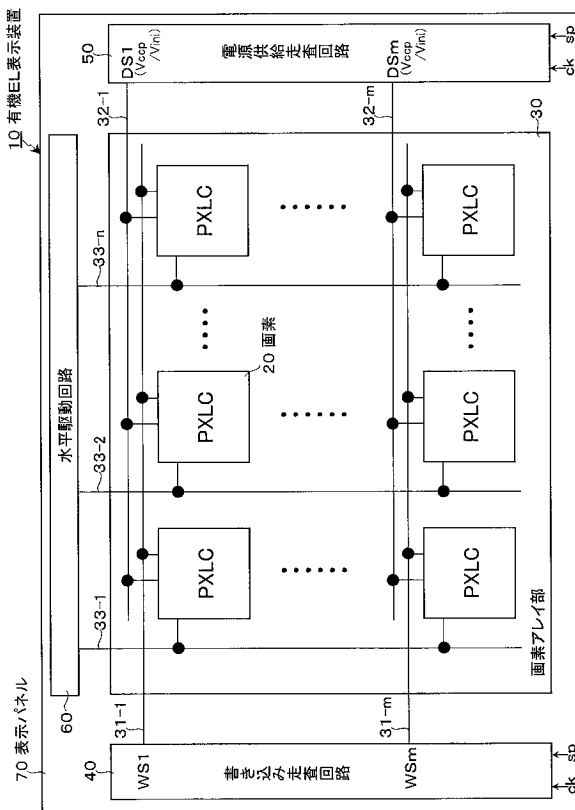
【符号の説明】

【0108】

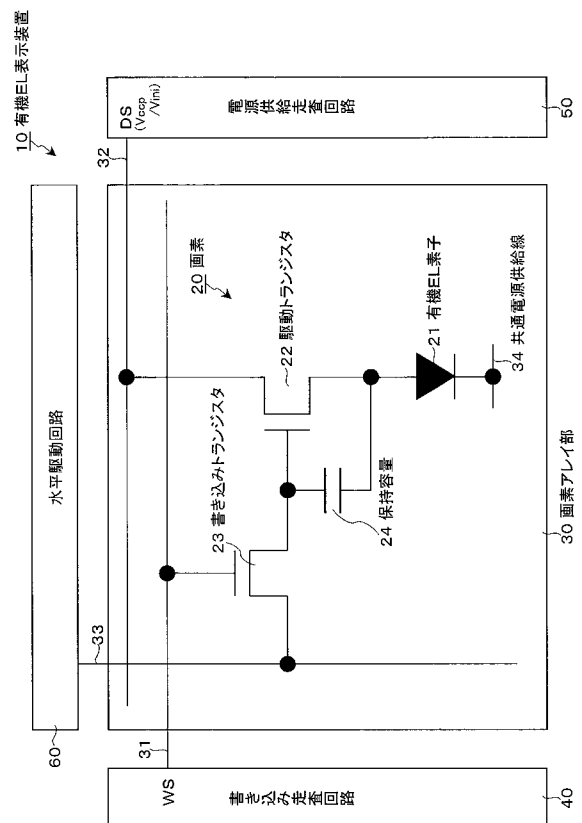
10 ... 有機EL表示装置、20 ... 画素(画素回路)、21 ... 有機EL素子、22 ... 駆動トランジスタ、23 ... 書き込みトランジスタ、24 ... 保持容量、30 ... 画素アレイ部、31(31-1~31-m) ... 走査線、32(32-1~32-m) ... 電源供給線、33(33-1~33-n) ... 信号線、34 ... 共通電源供給線、40 ... 書き込み走査回路、50 ... 電源供給走査回路、60 ... 水平駆動回路、70 ... 表示パネル

10

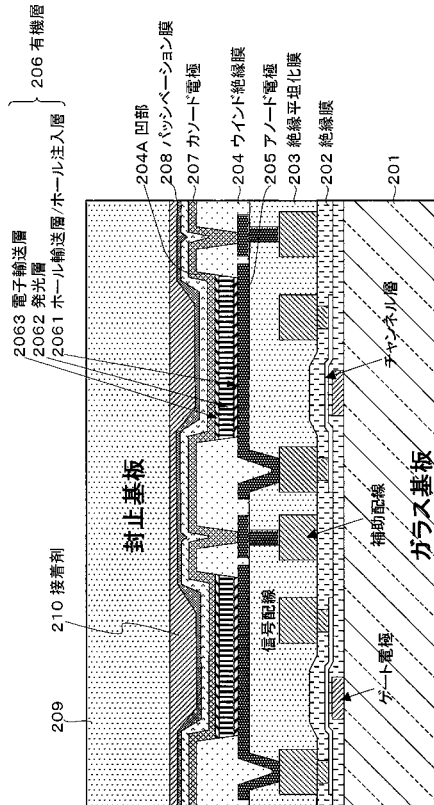
【図 1】



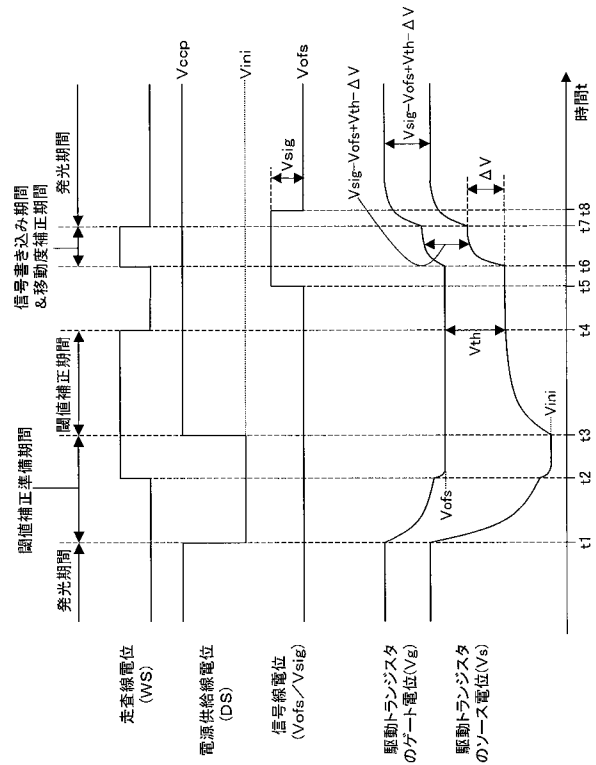
【図 2】



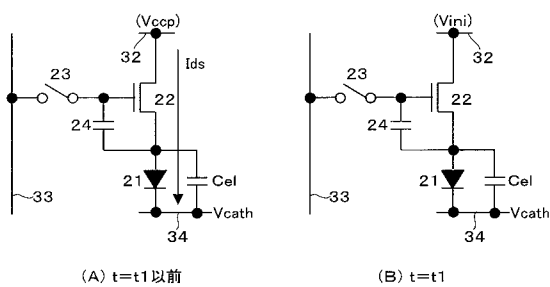
【図 3】



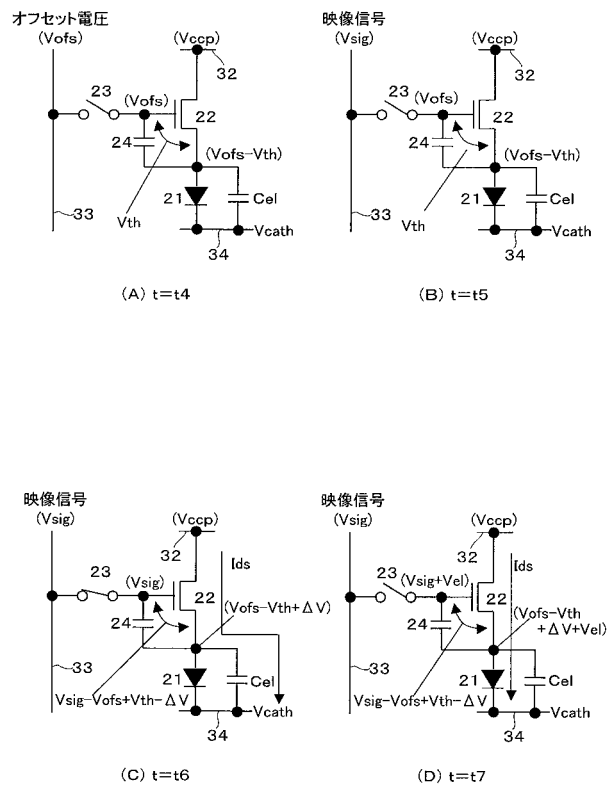
【図 4】



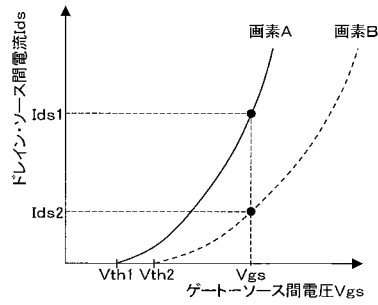
【図 5】



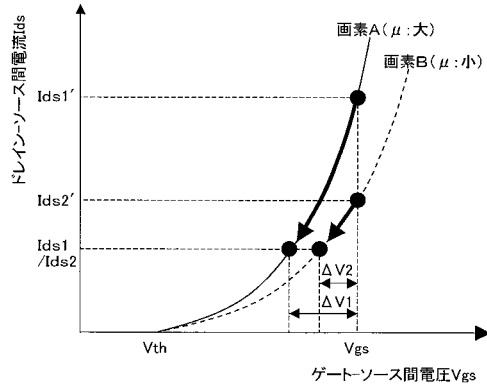
【図 6】



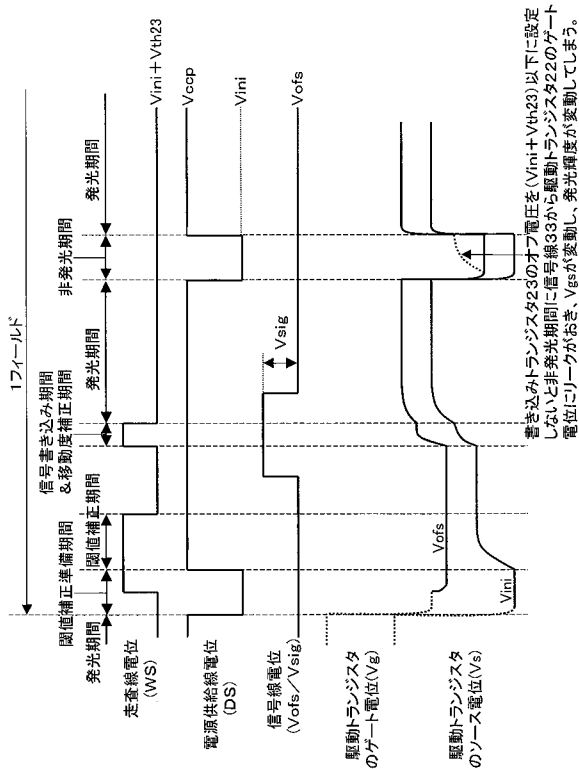
【図 7】



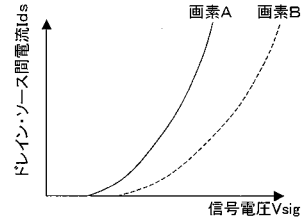
【図 8】



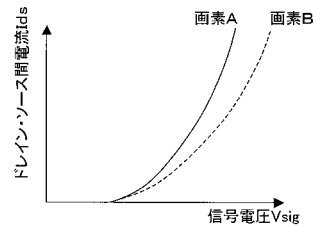
【図 10】



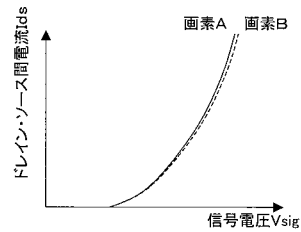
【図 9】



(A) 閾値補正: 無、移動度補正: 無

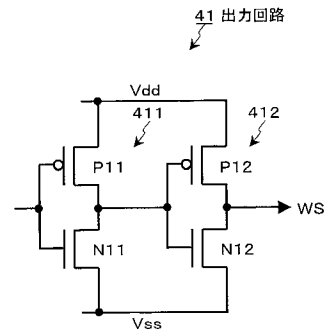


(B) 閾値補正: 有、移動度補正: 無

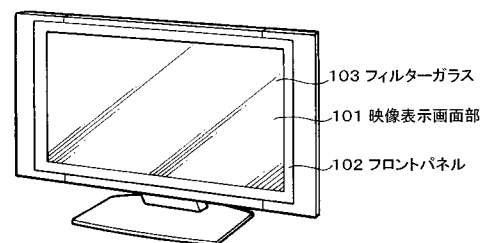


(C) 閾値補正: 有、移動度補正: 有

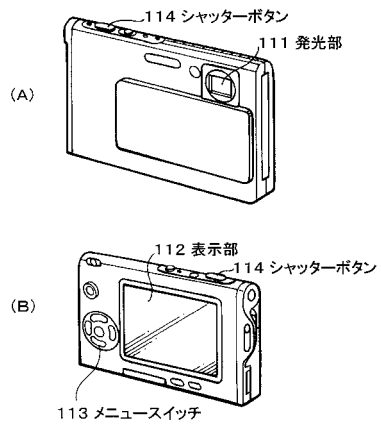
【図 11】



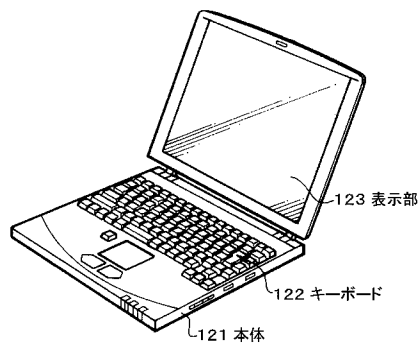
【図 12】



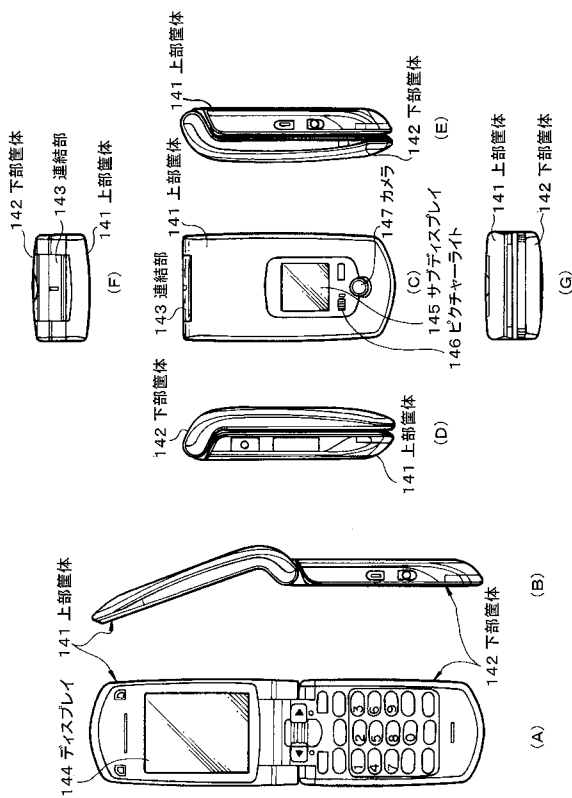
【図 13】



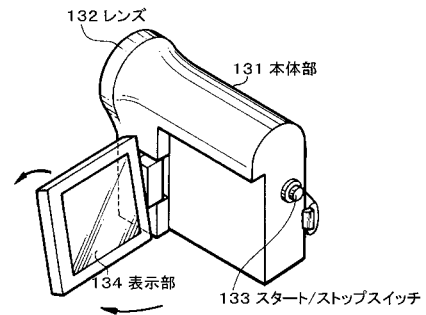
【図 14】



【図 16】



【図 15】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/20	6 7 0 J
G 0 9 G	3/20	6 1 1 E
G 0 9 G	3/20	6 4 2 E
H 0 5 B	33/14	A

F ターム(参考) 3K107 AA01 BB01 CC33 CC35 EE03 HH00 HH04 HH05
5C080 AA06 BB05 CC03 DD05 DD06 DD22 DD29 EE25 EE28 EE29
FF11 HH09 JJ02 JJ03 JJ04 JJ05 JJ06 KK02 KK04 KK07
KK43

专利名称(译)	显示装置，显示装置的驱动方法和电子设备		
公开(公告)号	JP2008286897A	公开(公告)日	2008-11-27
申请号	JP2007130013	申请日	2007-05-16
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	富田昌嗣 谷亀貴央 三並徹雄		
发明人	富田 昌嗣 谷亀 貴央 三並 徹雄		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
FI分类号	G09G3/30.J G09G3/20.641.C G09G3/20.624.B G09G3/20.612.E G09G3/20.622.C G09G3/20.621.A G09G3/20.611.H G09G3/20.642.A G09G3/20.670.J G09G3/20.611.E G09G3/20.642.E H05B33/14.A G09G3/3233 G09G3/3266 G09G3/3275 G09G3/3291		
F-TERM分类号	3K107/AA01 3K107/BB01 3K107/CC33 3K107/CC35 3K107/EE03 3K107/HH00 3K107/HH04 3K107/HH05 5C080/AA06 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD06 5C080/DD22 5C080/DD29 5C080/EE25 5C080/EE28 5C080/EE29 5C080/FF11 5C080/HH09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK04 5C080/KK07 5C080/KK43 5C380/AA01 5C380/AB06 5C380/AB11 5C380/AB22 5C380/AB24 5C380/AB32 5C380/AC04 5C380/AC07 5C380/AC08 5C380/AC09 5C380/AC11 5C380/AC12 5C380/BA10 5C380/BA13 5C380/BA38 5C380/BA39 5C380/BB02 5C380/BB09 5C380/BD05 5C380/CA08 5C380/CA12 5C380/CA53 5C380/CB01 5C380/CB14 5C380/CB20 5C380/CB26 5C380/CB31 5C380/CC02 5C380/CC04 5C380/CC06 5C380/CC07 5C380/CC27 5C380/CC30 5C380/CC33 5C380/CC41 5C380/CC61 5C380/CC62 5C380/CD012 5C380/CD022 5C380/CE04 5C380/CF07 5C380/CF22 5C380/CF23 5C380/DA02 5C380/DA06 5C380/DA19 5C380/DA47		
代理人(译)	船桥 国则		
外部链接	Espacenet		

摘要(译)

为了抑制由于在非发光时段中写入晶体管的泄漏引起的驱动晶体管的栅极电位的波动。 解决方案：在具有 $2T_r / 1C$ 的像素20并且能够通过切换电源线32的电位DS来控制发光时段/非发光时段的有机EL显示装置10中，电源线32的电位DS低（ $V_{ini} + V_{th23}$ ）是关断写入晶体管23时扫描线31的电位WS的低电位侧的电压（截止电压），假设电位侧的电压为 V_{ini} ，写入晶体管23的阈值电压为 V_{th23} ，并且，通过将写入晶体管23可靠地设置在非导通状态，从非视频信号的黑电平到非发光时段中的白电平，抑制了由于写入晶体管23的泄漏引起的驱动晶体管22的栅极电位的波动。 .The

